

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】令和 3 年 7 月 26 日 (2021.7.26)

【公表番号】特表 2018-526868 (P2018-526868A)

【公表日】平成 30 年 9 月 13 日 (2018.9.13)

【年通号数】公開・登録公報 2018-035

【出願番号】特願 2018-500574 (P2018-500574)

【国際特許分類】

H 0 3 M 1/08 (2006.01)

H 0 3 H 19/00 (2006.01)

H 0 3 H 17/02 (2006.01)

H 0 3 M 1/12 (2006.01)

【F I】

H 0 3 M 1/08 A

H 0 3 H 19/00

H 0 3 H 17/02 6 7 1 C

H 0 3 M 1/12 A

【誤訳訂正書】

【提出日】令和 3 年 5 月 21 日 (2021.5.21)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 3 3

【訂正方法】変更

【訂正の内容】

【0 0 3 3】

好適に適用されるフィルタ回路を、例えば、アナログ - デジタル変換器 (A D C) 内に用いることができる。

3 ステージにおける A D C 機能

1) 数値離散化: 例えば、 n ビット用の $n - 1$ 増幅器 (整流器) により入力信号を連続的にデジタル化する。増幅器の出力信号は、入力信号と基準値との間の差の数学的記号に対応する。これにより、増幅器から下流の入力信号の連続的な温度計コードが作り出される。

2) 周期積分: 温度計コードの各ビットをクロック信号の半周期で積分する。積分回路の出力信号は、半周期中の温度計コードの関連するビットがより頻繁に $- 1$ または $+ 1$ だったかどうかを示す数学記号である。

3) 時間離散化: 半周期の終わりで、時間の積分周期の終わりで積分回路の出力信号は、 $- 1$ なのか $+ 1$ なのかをクロック増幅器が検知する。

4) 変換: 温度計コードを検知した後、時間離散化を施された出力信号を 2 値のコードに変換する。

【誤訳訂正 2】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

フィルタ回路 (2 0 0) であって、
少なくとも第 1 のフィルタ・ライン (2 1 0) であって、前記第 1 のフィルタ・ライン (

2 1 0) が第 1 の入力回路 (1 0)、第 1 の積分回路 (2 0)、および第 1 の出力回路 (3 0) を有し、

前記第 1 のフィルタ・ライン (2 1 0) が、第 1 の入力基準値 (1 1、1 2、1 3、1 4) を有し、

前記第 1 の入力回路 (1 0) が、前記入力信号の前記数値の関数として、入力信号 (5) を少なくとも 2 つの区別可能な第 1 のファーストステージの出力信号に変換し、

前記第 1 のファーストステージの出力信号を判定するために、前記入力信号と比較され、

前記第 1 のファーストステージの出力信号は、前記入力信号 (5) と前記第 1 の入力基準値 (1 1、1 2、1 3、1 4) との間の差のプラス記号またはマイナス記号に対応し、

前記第 1 の入力回路 (1 0) はまた、前記所定の周期の間、前記ファーストステージの出力信号が前記第 1 の積分回路 (2 0、2 4 0) を中継するよう構成され、

前記第 1 の積分回路 (2 0) が、前記第 1 の入力回路 (1 0) の前記第 1 のファーストステージの出力信号を前記所定の周期に渡って積分し、第 1 の積分信号 (2 5) を生成するよう構成され、

前記第 1 の出力回路 (2 5) が、前記第 1 の積分信号 (2 5) を第 1 の出力基準値と比較して、第 1 のセカンドステージの出力信号 (3 5) を生成するよう構成される、フィルタ回路 (2 0 0)。

【請求項 2】

前記第 1 の入力回路 (1 0) が、入力比較器 (4 1 0) を少なくとも含み、前記第 1 の出力回路 (3 0) が、出力比較器 (4 3 0) を少なくとも含む、請求項 1 に記載のフィルタ回路 (2 0 0)。

【請求項 3】

前記第 1 の積分回路 (2 0) が、第 1 のキャパシタおよび第 1 のスイッチを少なくとも有し、

前記第 1 のキャパシタと前記第 1 のスイッチが、前記第 1 のファーストステージの出力信号に関連する電荷を前記所定の周期に渡って蓄積するよう構成される、請求項 1 または 2 に記載のフィルタ回路 (2 0 0)。

【請求項 4】

前記所定の周期が、第 1 の定時信号により規定される、請求項 1 ~ 3 のいずれか一項に記載のフィルタ回路 (2 0 0)。

【請求項 5】

前記第 1 のフィルタ・ライン (2 1 0) が、前記時間離散化 (4 0、4 4 0) を行うための第 1 の回路を有し、前記時間離散化 (4 0、4 4 0) を行うための前記第 1 の回路が、前記第 1 のセカンドステージの出力信号を処理して、時間離散出力信号 (4 5) に変換するよう構成される請求項 1 ~ 4 のいずれか一項に記載のフィルタ回路 (2 0 0)。

【請求項 6】

前記時間離散化 (4 0、4 4 0) を行うための前記第 1 の回路が、前記第 1 のセカンドステージの出力信号 (3 5) を前記第 1 の定時信号の関数としての時間離散出力信号 (4 5) に変換するよう構成される、請求項 5 に記載のフィルタ回路 (2 0 0)。

【請求項 7】

前記フィルタ回路が、第 2 のフィルタ・ライン (2 1 0) を少なくとも含み、前記入力信号の第 1 の範囲が、前記第 1 のフィルタ・ライン (2 1 0) に関連し、前記入力信号 (5) の第 2 の範囲区画が、前記第 2 のフィルタ・ライン (2 1 0) に関連し、前記入力信号 (5) の前記第 1 の範囲は前記入力信号 (5) の前記第 2 の範囲とは異なる、請求項 1 ~ 6 のいずれか一項に記載のフィルタ回路 (2 0 0)。

【請求項 8】

第 3 のフィルタ・ライン (2 1 0) も少なくとも含み、前記入力信号 (5) の第 3 の範囲が、前記第 3 のフィルタ・ライン (2 1 0) に関連し、前記入力信号 (5) の前記第 2 の範囲が、前記入力信号 (5) の前記第 1 の範囲に隣接し、前記入力信号 (5) の前記第

3 の範囲が、前記入力信号 (5) の前記第 2 の範囲に隣接する、請求項 7 に記載のフィルタ回路 (2 0 0)。

【請求項 9】

前記第 2 のフィルタ・ライン (2 1 0) が、第 2 の入力基準値 (1 1、1 2、1 3、1 4) を有し、前記第 3 のフィルタ・ライン (2 1 0) が、第 3 の入力基準値 (1 1、1 2、1 3、1 4) を有し、前記第 1 の範囲が、前記第 1 の入力基準値 (1 1、1 2、1 3、1 4) により関連付けられ、前記第 2 の範囲が、前記第 2 の入力基準値 (1 1、1 2、1 3、1 4) により関連付けられ、前記第 3 の範囲が、前記第 3 の入力基準値 (1 1、1 2、1 3、1 4) により関連付けられる、請求項 8 に記載のフィルタ回路 (2 0 0)。

【請求項 1 0】

前記第 1 のセカンドステージの出力信号 (3 5) により、前記第 2 のフィルタ・ライン (2 1 0) により生成される第 2 のセカンドステージの出力信号 (3 5) により、前記第 3 のフィルタ・ライン (2 1 0) により生成される第 3 のセカンドステージの出力信号 (3 5) により、温度計コードが生成される、請求項 8 または 9 に記載のフィルタ回路 (2 0 0)。

【請求項 1 1】

アナログ - デジタル変換器であって、請求項 1 0 に記載のフィルタ回路 (2 0 0) および変換ユニット (5 0) を含み、前記変換ユニット (5 0) が、前記離散時間の温度計コードを離散時間の 2 値の出力信号 (3 0 5) に変換するよう構成される、アナログ - デジタル変換器。

【請求項 1 2】

信号をフィルタリングする方法であって、

前記入力信号 (5) の前記数値の関数として、入力信号 (5) を少なくとも 2 つの区別可能な第 1 のファーストステージの出力信号に変換し、

前記第 1 のファーストステージの出力信号を判定するために、前記入力信号と比較され、

前記第 1 のファーストステージの出力信号は、前記入力信号 (5) と前記第 1 の入力基準値 (1 1、1 2、1 3、1 4) との間の差の プラス記号またはマイナス記号 に対応するステップと、

前記第 1 のファーストステージの出力信号を所定の周期で積分するステップと、

前記積分の前記結果に基づいて、第 1 の積分信号 (2 5) を生成するステップと、

前記第 1 の積分信号 (2 5) を第 1 の出力基準値と比較するステップと、

前記比較の前記結果に基づいて、第 1 のセカンドステージの出力信号 (3 5) を生成するステップと、

を含む方法。