



(12)发明专利

(10)授权公告号 CN 105190892 B

(45)授权公告日 2018.01.05

(21)申请号 201480025935.3

(22)申请日 2014.04.15

(65)同一申请的已公布的文献号  
申请公布号 CN 105190892 A

(43)申请公布日 2015.12.23

(30)优先权数据  
13167095.2 2013.05.08 EP

(85)PCT国际申请进入国家阶段日  
2015.11.05

(86)PCT国际申请的申请数据  
PCT/EP2014/057648 2014.04.15

(87)PCT国际申请的公布数据  
W02014/180635 EN 2014.11.13

(73)专利权人 ams有限公司  
地址 奥地利乌恩特普雷姆斯塔特恩

(72)发明人 胡贝特·埃尼赫尔迈尔  
雷纳·米尼克斯霍弗  
马丁·施雷姆斯

(74)专利代理机构 北京集佳知识产权代理有限公司 11227  
代理人 王萍 尹莹莹

(51)Int.Cl.  
H01L 27/146(2006.01)

(56)对比文件  
EP 1267399 A2,2002.12.18,  
EP 1267399 A2,2002.12.18,  
US 2011/0147872 A1,2011.06.23,  
CN 101114662 A,2008.01.30,  
EP 1248088 A1,2002.10.09,  
审查员 叶常茂

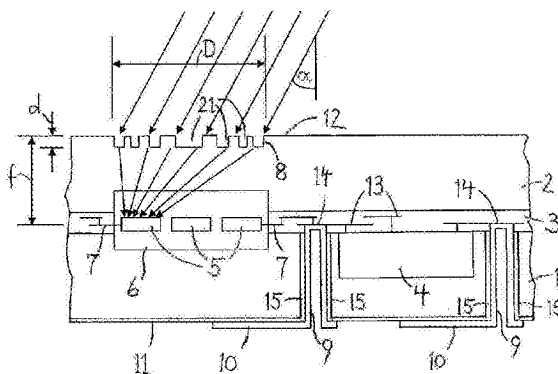
权利要求书3页 说明书9页 附图6页

(54)发明名称

针对红外辐射的集成成像装置及制造方法

(57)摘要

一种集成成像装置,包括:具有集成电路(4)的衬底(1)、覆盖层(2)、被封闭在衬底(1)与覆盖层(2)之间的腔(6)以及被布置在腔(6)中的传感器(5)或传感器(5)的阵列。衬底(1)或覆盖层(2)的与腔(6)相反的表面(11,12)具有对入射辐射进行引导的结构(8)。表面结构(8)可以为对红外辐射进行聚焦的波带片或菲涅尔透镜,并且分别优选地被蚀刻到衬底或覆盖层的表面中。可以设置至少一个穿衬底通孔(9)以使传感器(5)或传感器(5)的阵列与衬底(1)的与腔(6)相反的表面(11)上的连接垫(10)进行电连接。



1. 一种集成成像装置,包括:  
-包括集成电路(4)的衬底(1);  
-接合至所述衬底(1)的覆盖物(2);  
-在所述衬底(1)与所述覆盖物(2)之间的电介质层(3);  
-传感器(5)或传感器(5)的阵列;  
-被包围在所述衬底(1)与所述覆盖物(2)之间的腔(6);以及  
-所述衬底(1)的与所述电介质层(3)相反的表面(11)或者所述覆盖物(2)的与所述电介质层(3)相反的表面(12)设置有用于将入射辐射引导至所述传感器(5)或所述传感器(5)的阵列的结构(8),

-所述传感器(5)或所述传感器(5)的阵列被布置在所述腔(6)中,以及  
-所述腔(6)为真空的或者包括低于100Pa的气体压强,  
所述集成成像装置的特征在于,  
-在所述电介质层(3)中嵌入至少一个金属化层(13),以及  
-至少一个导电连接件(7,7')将所述传感器(5)或所述传感器(5)的阵列连接至所述金属化层(13),所述导电连接件(7,7')从所述腔(6)延伸至所述电介质层(3)中,  
其中,所述电介质层(3)相对于所述腔(6)横向地布置,并且  
其中,至少一个金属化层(13)从所述电介质层(3)延伸到所述传感器(5)或所述传感器(5)的阵列,从而形成所述导电连接件(7,7')。

2. 根据权利要求1所述的集成成像装置,其中,所述腔(6)延伸至所述衬底(1)中并且延伸至所述覆盖物(2)中。

3. 一种集成成像装置,包括:  
-包括集成电路(4)的衬底(1);  
-被接合至所述衬底(1)的覆盖物(2);  
-在所述衬底(1)与所述覆盖物(2)之间的电介质层(3);  
-传感器(5)或传感器(5)的阵列;  
-被包围在所述衬底(1)与所述覆盖物(2)之间的腔(6);  
-所述衬底(1)的与所述电介质层(3)相反的表面(11)或者所述覆盖物(2)的与所述电介质层(3)相反的表面(12)设置有用于将入射辐射引导至所述传感器(5)或所述传感器(5)的阵列的结构(8),

-所述传感器(5)或所述传感器(5)的阵列被布置在所述腔(6)中,以及  
-所述腔(6)为真空的或者包括低于100Pa的气体压强,  
所述集成成像装置的特征在于,  
所述腔(6)延伸至所述衬底(1)中,所述衬底(1)形成所述腔(6)的隔室(39),所述隔室(39)由所述集成电路(4)的部件(40)分隔开,每个传感器(5)被布置在所述隔室(39)的一个隔室中或者被布置在所述隔室(39)的一个隔室之上。

4. 根据权利要求3所述的集成成像装置,其中,所述腔(6)被布置在所述电介质层(3)中并且延伸至所述覆盖物(2)中。

5. 根据权利要求1至4中的任一项所述的集成成像装置,其中,所述传感器(5)或所述传感器(5)的阵列包括与所述导电连接件(7,7')一体形成的膜(25)。

6. 根据权利要求5所述的集成成像装置,其中,所述膜(25)为电阻性的。
7. 根据权利要求5所述的集成成像装置,其中,所述膜(25)包括pn结(29)。
8. 根据权利要求1至4中的任一项所述的集成成像装置,其中,所述表面结构(8)为用于对红外辐射进行聚焦的波带片。
9. 根据权利要求1至4中的任一项所述的集成成像装置,其中,所述表面结构(8)为用于对红外辐射进行聚焦的单球面透镜或菲涅尔透镜。
10. 根据权利要求1至4中的任一项所述的集成成像装置,其中,所述传感器(5)或所述传感器(5)的阵列包括具有由多晶硅形成的pn结的二极管。
11. 根据权利要求1至4中的任一项所述的集成成像装置,还包括:  
所述衬底(1)中的至少一个穿衬底通孔(9),所述穿衬底通孔(9)将所述集成电路(4)或者所述传感器(5)或所述传感器(5)的阵列、与所述衬底(1)的和所述电介质层(3)相反的所述表面(11)上的连接垫(10)电连接。
12. 根据权利要求11所述的集成成像装置,其中,所述穿衬底通孔(9)未填充有导电材料或电介质材料,并且所述覆盖物(2)被接合至所述穿衬底通孔(9)之上的所述衬底(1)。
13. 根据权利要求1至4中的任一项所述的集成成像装置,其中,所述集成电路(4)为CMOS电路,并且所述电介质层(3)包括所述集成电路(4)的布线(13,14)。
14. 一种用于制造集成成像装置的方法,包括:
  - 对衬底(1)设置集成电路(4)、电介质层(3)以及被嵌入所述电介质层(3)中的至少一个金属化层(13);
  - 在所述衬底(1)上或所述衬底(1)之上布置传感器(5)或传感器(5)的阵列;
  - 形成所述传感器(5)或所述传感器(5)的阵列的至所述金属化层(13)的至少一个导电连接件(7,7');
  - 通过接合来在所述衬底(1)上施加包括硅的覆盖物(2),从而形成布置有所述传感器(5)或传感器(5)的阵列的腔(6),所述导电连接件(7,7')从所述腔(6)延伸至所述电介质层(3)中;以及
  - 对所述衬底(1)的与所述电介质层(3)相反的表面(11)或所述覆盖物(2)的与所述电介质层(3)相反的表面(12)进行蚀刻,以形成用于将入射辐射引导至所述传感器(5)或所述传感器(5)的阵列的结构(8)。
15. 根据权利要求14所述的方法,其中,所述腔(6)被形成为使得所述腔(6)包括真空或者包括低于100Pa的气体压强。
16. 根据权利要求14或15所述的方法,其中,对所述表面结构(8)进行蚀刻以形成单球面透镜或菲涅尔透镜。
17. 根据权利要求16所述的方法,其中,要蚀刻有所述透镜的所述表面(11,12)覆盖有图案化层(22),  
所述图案化层(22)根据所述透镜被构造,以及  
所述图案化层(22)通过各向异性蚀刻处理被去除,所述各向异性蚀刻处理将所述图案化层(22)的结构转移到所述表面(11,12)中。
18. 根据权利要求17所述的方法,其中,要蚀刻有所述透镜的所述表面(11,12)为硅,以及

所述图案化层(22)由与硅具有相同的蚀刻速率的聚合物形成。

19. 根据权利要求14或15所述的方法,还包括:

将所述传感器(5)或传感器(5)的阵列布置在所述电介质层(3)中;

在所述传感器(5)或所述传感器(5)的阵列下方在所述衬底(1)中蚀刻凹部(16);以及  
从所述传感器(5)或所述传感器(5)的阵列中至少部分地去除所述电介质层(3)。

20. 根据权利要求14或15所述的方法,还包括:

将所述传感器(5)或所述传感器(5)的阵列布置在牺牲层(36)上和所述电介质层(3)  
中;

去除所述牺牲层(36);以及

从所述传感器(5)或所述传感器(5)的阵列中至少部分地去除所述电介质层(3)。

21. 根据权利要求14或15所述的方法,还包括:

将所述传感器(5)或所述传感器(5)的阵列形成为包括多晶硅的膜(25),所述膜(25)与  
将所述膜(25)连接至所述电介质层(3)中的金属化层(13)的导电连接件(7,7')一体地构造  
在一起。

22. 根据权利要求21所述的方法,还包括:

对所述膜(25)设置pn结(29)。

## 针对红外辐射的集成成像装置及制造方法

[0001] 用于检测辐射的成像装置和传感器装置常常设置有用于引导辐射的元件例如透镜。对于在 $8\mu\text{m}$ 与 $12\mu\text{m}$ 之间的范围内的长波长的红外辐射 (IR) (LWIR) 而言,透射红外辐射的非晶态材料 (AMTIR) 例如ZnSe或GeAsSe可以用于对辐射进行引导或聚焦。这样的红外检测器的大量生产由于高昂的成本而受到限制,而这样高昂的成本也是由于检测器与集成电路进行封装组合所造成。

[0002] 菲涅尔透镜包括不同半径的多个同心环状部分。因此,传统透镜的连续表面被划分成相似曲率的环状表面,相似曲率的环状表面彼此连续,在相邻部分结合处在表面中有阶梯。在每个部分中,最大厚度显著小于等效的传统透镜的最大厚度,使得菲涅尔透镜的整体厚度及其体积比传统透镜小得多。

[0003] 波带片——有时也称为菲涅尔波带片——包括不同半径的多个同心环状部分,即菲涅尔波带。不透光波带和透光波带在波带片的区域中交替。入射光在不透光波带周围发生衍射。波带可以被布置成使得衍射光在所期望的焦点处发生相长干涉。

[0004] US 2011/0147869 A1公开了一种包括被集成在硅衬底的后表面中的菲涅尔透镜的集成红外传感器。通过电介质堆叠中的开口在衬底中蚀刻腔。多晶硅和钛氮化物层延伸通过布置在电介质堆叠中的热电堆之间的开口。CMOS电路被布置在电介质堆叠块中。

[0005] EP 1 267 399 A2公开了一种在腔中包括电阻元件的红外传感器,该腔由硅衬底中的凹部和包括硅衬底的覆盖体形成。覆盖体具有滤光层和硅层,对硅层进行图案化以提供菲涅尔透镜。晶体管相对于电阻元件横向地被布置在腔内的衬底上。

[0006] JP 2007-171174 A公开了一种包括被布置在腔中的红外感测部分的红外感测装置,该腔由两个硅晶片形成。通孔布线电连接至红外感测部分。半导体透镜部分一体地被形成在上部硅晶片中。

[0007] US 2011/0147872 A1公开了一种具有被布置在半导体装置上的光接收部的光学装置,该半导体装置覆盖有包括集成菲涅尔透镜的透光板。黏合剂材料层可以包括光接收部上方的开口。

[0008] EP 1 079 613 A2公开了一种具有微透镜阵列和对应的光敏元件阵列的图像输入设备。

[0009] EP 1 612 528 A2公开了一种包括传感器芯片和贴片电容的红外传感器,传感器芯片和贴片电容形成容纳在传感器芯片的凹部上方的膜上的吸收层的腔。贴片电容设置有透镜,该透镜可以被集成在贴片电容或硅透镜芯片中。

[0010] US 2012/0056291 A1公开了一种包括衬底、光检测部分、电路部分以及通孔互连部分的成像装置。该构造包括透镜。

[0011] US 2009/0256216 A1公开了一种包括电子电路的晶片级芯片尺寸封装管芯衬底。穿过衬底的穿硅通孔将电子电路连接至衬底的底表面。封装传感器耦接至衬底以用于感测环境参数。保护性密封剂层对衬底的除位于封装传感器上方的传感器孔之外的顶表面进行覆盖。

[0012] US 7,683,449 B2公开了一种包括半导体装置的辐射检测光电子部件,该半导体

装置具有被配置成检测电磁辐射的至少一个辐射敏感波带和被配置成将电磁辐射聚焦在辐射敏感波带中的光学元件。光学元件包括下述衍射元件,该衍射元件具有与电磁辐射的波长在同一数量级的结构。

[0013] 在Sensors and Actuators的第14期,第191至第201页(1988)中的P.M.Sarro等人的论文“An integrated thermal infrared sensing array”描述了一种用于将红外辐射聚焦在检测器的像素上的外部菲涅尔波带片的应用。由波带片生成的光谱分解用于红外光谱法。

[0014] 由W.Spitzer和H.Y.Fan在Physical Review的第108期,第268至第271页(1957)的“Infrared Absorption in n-Type Silicon”中公开了掺杂硅对红外辐射的吸收系数。例如,如果期望由硅中的自由载流子吸收引起的入射辐射在700 $\mu\text{m}$ 的硅厚度内的衰减小于10%,则掺杂浓度必须小于 $10^{17}\text{cm}^{-3}$ 。

[0015] 本发明的目的是公开一种用于红外辐射的紧凑型集成成像装置。本发明的另一目的在于公开有关的制造方法。

[0016] 这些目的通过根据权利要求1的集成成像装置以及通过根据权利要求15的制造集成成像装置的方法来实现。实施方式及变体根据从属权利要求得出。

[0017] 集成成像装置包括:包括集成电路的衬底、覆盖物、衬底与覆盖物之间的电介质层、被封闭在衬底与覆盖物之间的腔以及被布置在腔中的传感器或传感器的阵列。覆盖物包括被接合至形成电介质层的表面的硅氧化物的硅,并且腔为真空的或者包括低于100Pa或甚至低于10Pa的气体压强。衬底的与腔的区域中的电介质层相反的表面具有将入射辐射引导至传感器或传感器的阵列的结构,或者覆盖物的与腔的区域中的电介质层相反的表面具有将入射辐射引导至传感器或传感器的阵列的结构。

[0018] 在集成成像装置的实施方式中,表面结构为用于对红外辐射进行聚焦的波带片。

[0019] 在集成成像装置的另一实施方式中,表面结构为用于对红外辐射进行聚焦的菲涅尔透镜。

[0020] 在另一实施方式中,表面结构由半导体材料形成。

[0021] 在另一实施方式中,传感器或传感器的阵列包括具有由多晶硅形成的pn结的二极管。

[0022] 在另一实施方式中,至少一层金属化层被嵌入电介质层中,并且传感器或传感器的阵列至金属化层的至少一个导电连接件从腔延伸到电介质层中。

[0023] 在另一实施方式中,传感器或传感器的阵列包括与导电连接件形成为一体的膜。特别地,该膜电连接至集成电路并且形成被动红外检测器。该膜可以为电阻性的,或者该膜可以包括形成二极管的pn结。

[0024] 在另一实施方式中,腔延伸到衬底中和覆盖物中。

[0025] 在另一实施方式中,腔延伸到衬底中并且形成由集成电路的部件分隔开的隔室,每个传感器被布置在隔室中的一个隔室中或被布置在隔室中的一个隔室上方。

[0026] 在另一实施方式中,腔被布置在电介质层中并且延伸到覆盖物中。

[0027] 在另一实施方式中,在衬底中布置至少一个穿衬底通孔。穿衬底通孔使集成电路或者传感器或传感器的阵列与衬底的与电介质层相反的表面上的连接垫电连接。

[0028] 在另一实施方式中,穿衬底通孔未填充有导电材料或电介质材料,并且覆盖物被

接合至穿衬底通孔上方的电介质层。

[0029] 在另一实施方式中,集成电路为CMOS电路,并且电介质层包括集成电路的布线。

[0030] 一种用于制造集成成像装置的方法包括步骤:对衬底设置集成电路和电介质层,电介质层的至少一个表面由硅氧化物形成;在衬底上或衬底上方布置传感器或传感器的阵列;在衬底上施加包括硅的覆盖物,从而形成布置有传感器或传感器的阵列的腔,其中,通过将覆盖物的硅接合至电介质层的硅氧化物来施加覆盖物。对衬底的与电介质层相反的表面或覆盖物的与电介质层相反的表面进行蚀刻,以形成将入射辐射引导至传感器或传感器的阵列的结构。

[0031] 在该方法的变体中,腔被形成为使得腔为真空的或者包括低于100Pa或甚至低于10Pa的气体压强。

[0032] 在该方法的另一变体中,对表面结构进行蚀刻以形成波带片的同心环状凹陷。

[0033] 在该方法的另一变体中,对表面结构进行蚀刻以形成菲涅尔透镜。

[0034] 在该方法的另一变体中,要蚀刻有菲涅尔透镜的表面覆盖有图案化层,该图案化层根据菲涅尔透镜被构造。然后,通过各向异性蚀刻处理来去除图案化层,该各向异性蚀刻处理将图案化层的结构转移到表面中,从而形成菲涅尔透镜。

[0035] 在该方法的另一变体中,要蚀刻有菲涅尔透镜的表面为硅,并且图案化层由与硅具有相同的蚀刻速率的聚合物形成。

[0036] 在该方法的另一变体中,将传感器或传感器的阵列布置在电介质层中,在传感器或传感器的阵列下方的衬底中蚀刻凹部,并且然后,从传感器或传感器的阵列中至少部分地去除电介质层。

[0037] 在该方法的另一变体中,将传感器或传感器的阵列布置在牺牲层上和电介质层中,然后去除牺牲层,并且从传感器或传感器的阵列中至少部分地去除电介质层。

[0038] 在该方法的另一变体中,使传感器或传感器的阵列形成为包括二极管,该二极管具有由多晶硅形成的pn结。

[0039] 在该方法的另一变体中,将传感器或传感器的阵列形成为包括膜,该膜与导电连接件集成地构成在一起,该导电连接件将膜连接至电介质层中的金属化层。膜可以为电阻性的,并且优选地由半导体材料例如多晶硅形成,可以对半导体材料进行掺杂以获得所期望的电阻率。膜可以被设置有pn结,该pn结尤其可以在多晶硅中通过注入掺杂物来形成。

[0040] 以下是结合附图对成像装置的示例以及方法的示例的详细描述。

[0041] 图1为具有被布置在衬底的相同表面上的传感器和集成电路的成像装置的实施方式的截面图。

[0042] 图2为具有被布置在衬底的相反的表面上的传感器和集成电路的成像装置的另一实施方式的截面图。

[0043] 图3为具有焊料凸点的布置的成像装置的另一实施方式的截面图。

[0044] 图4为在集成电路附近具有传感器的另一实施方式的截面图。

[0045] 图5为在衬底后表面上具有波带片的另一实施方式的截面图。

[0046] 图6为形成波带片的表面结构的俯视图。

[0047] 图7为示出具有图案化层的表面附近的区域的覆盖物的截面图。

[0048] 图8为制造方法的示例的中间产品的截面图。

- [0049] 图9为根据图8在施加掩膜层之后的截面图。
- [0050] 图10为根据图9当在衬底中形成凹部之后的截面图。
- [0051] 图11为根据图10在另一蚀刻步骤之后的截面图。
- [0052] 图12为根据图8针对该方法的变体的截面图。
- [0053] 图13为被施加以形成传感器的膜的示例的俯视图。
- [0054] 图14为根据图4的具有传感器和CMOS部件的交替布置的另一实施方式的截面图。
- [0055] 图1为成像装置的实施方式的截面图。半导体材料例如硅的衬底1与覆盖物2连接,覆盖物2可以是另一半导体衬底。衬底1和覆盖物2通过电介质层3连接,电介质层3例如可以是半导体材料的氧化物。例如,至少电介质层3的与覆盖物2接触的表面由硅氧化物例如 $\text{SiO}_2$ 形成。覆盖物2包括被接合至形成电介质层的表面的硅氧化物的硅。连接件可以通过已知的晶片接合方法来制造。这样的晶片接合方法可以在真空下执行,使得在衬底1与覆盖物2之间形成的腔6可以为真空的或者包括低于100Pa或甚至低于10Pa的低气体压强。衬底1包括集成电路4,并且在电介质层3中可以嵌入有金属化层13,以对集成电路4提供布线。集成电路尤其可以为CMOS电路。
- [0056] 在衬底1与覆盖物2之间所形成的腔6中布置有传感器5的阵列。例如,阵列中的传感器5可以被布置用于检测二维图像。反之,在腔6中可以布置有单个传感器5。例如,传感器5或传感器5的阵列可以被设置用于检测红外辐射并且可以包括被动红外检测器。
- [0057] 被动红外(PIR)检测器可以以各种已知方式来实现,在此不需描述。被动红外检测器通常包括下述检测器元件,该检测器元件具有当检测器元件被红外辐射加热时电阻以及所施加的电压或电流发生变化的属性。特别地,检测器元件例如可以包括适于该应用的材料例如多晶硅的膜。
- [0058] 每个传感器5优选地通过腔6中提供的真空与衬底1热隔离。这可以通过如上文所提及的真空中晶片接合来实现,以便在腔6中在检测器元件周围实现通常低于100Pa或甚至低于10Pa的所需要的压强。传感器5被设置有例如导电连接件7,导电连接件7将传感器5连接到另外的导体特别是布线的金属化层13。
- [0059] 表面结构8被设置在覆盖物2的与腔6相反的外表面12中。表面结构8被设计成对入射辐射进行引导并且尤其可以形成用于对红外辐射进行聚焦的波带片或菲涅尔透镜。形成表面结构8的波带片可以在硅中例如通过对表面12施加抗蚀剂以光刻法来制造,该抗蚀剂根据波带片的图案被曝光、被显影并且部分地被去除以形成抗蚀剂掩膜。然后,借助于例如包括氯离子或溴离子的等离子体来对硅表面的未覆盖的区域进行蚀刻,以形成所期望的表面结构8。
- [0060] 图1中的箭头表示入射辐射的示例并且示出了波带片的聚焦效果。辐射的方向与表面12的法线形成角 $\alpha$ 。平行光线被聚焦到传感器5中的一个传感器中。
- [0061] 光程长度为折射率与几何路径长度的乘积。折射率在空气中为大约1,并且在所关注的波长区域中,折射率在可以是覆盖物2的材料的硅中为大约3.4。因此,即使路径的几何长度相同,在硅中传播的辐射的光程长度为空气中的光程长度的大约3.4倍。因此,进入表面的凹部中的硅的入射辐射覆盖下述光程,该光程比进入硅表面的平面区域中的硅的辐射的光程短。如果光程长度的差为波长的一半,则所得到的成像属性可以与光学透镜类似。可以使用高折射率的其他材料来替代硅以作为形成表面结构8的材料。

[0062] 在波带片的示例中,表面结构8包括多个同心环状凹陷21或多个浅圆形沟槽,多个同心环状凹陷21或多个浅圆形沟槽由具有位于表面12的平面内的上表面的区域分隔开。该区域与传统波带片的不透光区域具有相同的功能,而凹陷21的区域替代传统波带片的透光区域。由于覆盖层2的折射率而引起的不同的光程长度以及表面结构8的区域中的不同的表面高度在投射到凹陷21中的辐射与投射到凹陷21之间的表面区域上的辐射之间产生了相移。该相移引起了与传统波带片的不透光波带和透光波带的效果相似的效果。凹陷21的深度d适于所期望的焦距f。例如,表面结构8的直径D可以通常为1mm。例如,如果入射红外辐射是从在几米的距离之外接近传感器但是距传感器不会近于一米的人发出,则入射光线是基本平行的,并且特定直径D的波带片在红外检测器的焦平面中生成该人的图像。

[0063] 一个或更多个穿衬底通孔9可以被设置在衬底1中,以将集成电路4和/或传感器5连接至衬底1的后外表面11上的连接垫10。穿衬底通孔9可以连接至金属化层13的接触区域14,并且穿衬底通孔9优选地通过通孔电介质15与衬底1的半导体材料绝缘,通孔电介质15可以是例如半导体材料的氧化物并且还可以存在于后外表面11处。

[0064] 如图1所示,如果穿衬底通孔9未填充有导电材料或电介质材料,以使得穿衬底通孔9内部留有空隙,则根据图1,覆盖物2优选地被接合至穿衬底通孔9上方的电介质层3。因此,包括接触区域14和电介质层3的一部分的穿衬底通孔9的底部由覆盖物2来稳固。因此,有利的是,覆盖物2延伸经过穿衬底通孔9。覆盖物2的该布置还存在于以下将要描述的根据图2至图5以及图14的实施方式中。在腔6所占据的区域之外,覆盖物2可以尤其覆盖电介质层3的整个区域。

[0065] 图2为成像装置的另一实施方式的截面图。使用相同的附图标记来表示根据图2的实施方式的与根据图1的实施方式的对应的元件相似的元件。在根据图2的实施方式中,集成电路4被布置在衬底1的外表面11附近。集成电路4的布线可以被布置在图2未示出的另一电介质层中的外表面11上或上方。覆盖物2的外表面12被设置有用于入射辐射的表面结构8。在本实施方式中,集成电路4可以被布置成与腔6相对,使得与根据图1的实施方式相比,集成成像装置的该实施方式的横向尺寸可以减小。在根据图2的实施方式中,腔6优选地为真空的或者包括通常低于100Pa或甚至低于10Pa的气体压强。如上所述,这可以通过将覆盖物2的硅接合至形成电介质层3的表面的硅氧化物来实现。

[0066] 图3为具有焊料凸点的布置的成像装置的另一实施方式的截面图。使用相同的附图标记来表示根据图3的实施方式的与根据图1的实施方式的对应的元件相似的元件。在根据图3的实施方式中,焊料凸点17被布置在金属化层13的未被覆盖物2覆盖的接触区域上。引线18用于通过传统引线接合技术来将焊料凸点17连接至外部端子。焊料凸点19和焊料凸点20还可以被布置在衬底1的后外表面11上。这些焊料凸点19中的一个焊料凸点与穿衬底通孔9中的一个穿衬底通孔电连接并且覆盖穿衬底通孔9的开口。另一焊料凸点20被布置在另一穿衬底通孔9的连接垫10上。图3还示出了表面结构8可以如何覆盖有钝化涂层或抗反射性涂层38,可以以相似的方式在其他实施方式的表面结构8上施加钝化涂层或抗反射性涂层38。在根据图3的实施方式中,腔6优选地为真空的或者包括通常低于100Pa或甚至低于10Pa的气体压强。如上所述,这可以通过将覆盖物2的硅接合至形成电介质层3的表面的硅氧化物来实现。

[0067] 图4为其中传感器5被布置在集成电路4附近的另一实施方式的截面图。使用相同

的附图标记来表示根据图4的实施方式的与根据图3的实施方式的对应的元件相似的元件。在根据图4的实施方式中,腔6未延伸到衬底1中,但占据了电介质层3的体积并仅延伸到覆盖物2中。如图4所示,腔6可以尤其穿过电介质层3,从而到达衬底1的表面。以这样的方式,集成电路4可以被布置成面对覆盖物2,并且传感器5可以被布置在集成电路4与覆盖物2之间。在根据图4的实施方式中,腔6优选地为真空的或者包括通常低于100Pa或甚至低于10Pa的气体压强。如上所述,这可以通过将覆盖物2的硅接合至形成电介质层3的表面的硅氧化物来实现。

[0068] 图5为在衬底1的后外表面11上具有波带片的另一实施方式的截面图。使用相同的附图标记来表示根据图5的实施方式的与根据图1的实施方式的对应的元件相似的元件。在根据图5的实施方式中,表面结构8被形成在衬底1的与腔6相反的后外表面11中。覆盖物2的外表面12可以为平面。在根据图5的实施方式中,针对辐射的入射,提供衬底1的后外表面11的包括表面结构8的区域。在根据图5的实施方式中,腔6优选地为真空的或者包括通常低于100Pa或甚至低于10Pa的气体压强。如上所述,这可以通过将覆盖物2的硅接合至形成电介质层3的表面的硅氧化物来实现。

[0069] 图6为形成覆盖物2的外表面12上的波带片的表面结构8的示意性俯视图。凹陷21被布置成表面12中的同心环状沟槽。考虑到要被检测的辐射的波长,凹陷21的宽度适合于波带片的作用。

[0070] 图7为覆盖物2的一部分的截面图并且示出了外表面12附近的区域。在平的表面12上施加图案化层22,并且图案化层22被设置有意在要形成表面结构8的结构。当图案化层22被施加到表面12时,还不存在图7中所示出的表面结构8。图案化层22的材料优选地被选择成使得能够与覆盖物2的材料相同或至少几乎相同的蚀刻速率进行蚀刻。例如,如果覆盖物2为硅,则图案化层22可以是例如可以通过纳米压印步骤构造的聚合物。然后,图案化层通过各向异性蚀刻处理特别是通过反应离子蚀刻被去除,并且在各向异性蚀刻步骤中,图案化层22的结构被转移到覆盖物2的表面12中。在图7中所示的实施方式中,所转移的表面结构8为菲涅尔透镜,但所转移的表面结构8可以替代地是波带片或另一适合的表面结构。

[0071] 在图7中所示的示例中,要被制造的表面结构8为包括中央部分23和不同半径的多个同心环状外围部分24的菲涅尔透镜。外围部分24的表面的弯曲可以与单个透镜的外围环状部分对应,从而在菲涅尔透镜的外围部分24的边界处相对于彼此出现垂直移位。替代地,例如,可以有其他弯曲部分,或者外围部分24的表面可以是平面或至少近似平面,以便促进制造处理。

[0072] 将结合图8至图12来描述制造集成成像装置的方法的示例,图8至图12示出了该方法在不同的方法步骤之后的中间产品的截面图。在制造集成电路4和具有所嵌入的布线的金属化层13的电介质层3之后以及在将覆盖物2施加至衬底1之前获得上述中间产品。

[0073] 图8示出了由电介质层3覆盖的半导体材料例如硅的衬底1的截面图,电介质层3例如可以是半导体材料的氧化物。将金属化层13嵌入电介质层3中以提供针对集成电路的布线。对传感器例如上述实施方式的传感器5中的一个传感器提供层结构,并且该层结构包括例如可以为多晶硅的膜25和例如可以为硅氧化物的吸收层26。如图8所示,在吸收层26上可以布置有例如可以为钛氮化物的可选吸收层28。层结构嵌入电介质层3中。针对穿过衬底1的辐射提供图8中所示的布置。如果辐射要穿过覆盖物2,则针对传感器所提供的层的顺序

优选地被反转。

[0074] 当红外辐射投射在膜25上时,膜25的电阻发生变化。电阻的变化可以通过对膜25施加电压或电流来检测。为此,膜25被设置有导电连接件7和7',导电连接件7和7'可以由与膜25相同的材料形成。在这种情况下,膜25以及连接件7、7'可以通过下述方式一起制造:施加针对膜25所提供的材料的层,并且将该层构造到膜25以及连接件7、7'中。因此,膜25与导电连接件7和7'一体形成。例如,如果膜25以及连接件7、7'为多晶硅,则可以通过对多晶硅掺杂适当浓度的掺杂物来对膜25设置所期望的电阻率,并且可以对连接件7和7'掺杂更高浓度的掺杂物,以增强连接件7和7'的导电性。因此,获得了具有低阻值连接件7、7'的电阻性膜25。

[0075] 可以提供用于将连接件7、7'与布线的金属化层13进行连接的插塞27、27'。由此,膜25电连接至集成电路和/或电连接至外部接触垫。传感器的电连接件可以包括如上所述的衬底1中的穿衬底通孔。电介质层3的上表面可以覆盖有钝化层30。

[0076] 图9为根据图8示出在构成钝化层30之后并且在施加掩膜层32之后的另一中间产品的截面图。使用相同的附图标记来表示根据图9的中间产品的与根据图8的中间产品的对应元件相似的元件。钝化层30包括若干开口31,并且掩膜层32在膜25和吸收层26的中央开口37上方的开口31之一的区域中包括掩膜窗33。如果设置有可选吸收层28,则中央开口37还存在于可选吸收层28中。图9中的虚线示出了电介质层3的在蚀刻步骤中随后被去除以产生电介质层3的开口的区域。通过该开口,可以在针对传感器所设置的层序列25、26、28下在衬底1中蚀刻凹部。

[0077] 图10为根据图9示出在形成衬底1中的凹部16之后的另一中间产品的截面图。使用相同的附图标记来表示根据图10的中间产品的与根据图9的中间产品的对应元件相似的元件。可以通过先前使用掩膜层32制造的电介质层3中的开口经由各向同性蚀刻来制造衬底1的凹部16。可以施加干膜34以对电介质层3和凹部16的开口进行覆盖。在传感器的层序列上方,干膜34优选地根据钝化层30被构造,使得电介质层3的在图10中由虚线指示的区域可以随后使用作为掩膜的干膜34被去除。

[0078] 图11为根据图10在针对传感器设置的层序列25、26、28上方形成沟槽35的另一蚀刻步骤之后的截面图。沟槽35设置为传感器的热隔离。然后,干膜34优选地被去除。然后,可以对所得到的图11所示的装置结构施加覆盖物2,从而形成如上所述的腔6。

[0079] 图12为根据图8针对该方法的变体的截面图。使用相同的附图标记来表示根据图12的中间产品的与根据图8的中间产品的对应元件相似的元件。在根据图12的实施方式中,将针对传感器所设置的包括膜25、吸收层26和可选吸收层28的层序列布置在牺牲层36上。牺牲层36的材料优选地被选择成使得牺牲层36相对于电介质层3、针对传感器设置的层序列以及衬底1的半导体材料能够选择性地被蚀刻。

[0080] 替代如在根据图8至图11的先前示例中在衬底1中蚀刻凹部,仅去除牺牲层36以使传感器膜25与衬底1的半导体材料分隔开。因为此处衬底1在形成腔6期间保持不变,所以例如如根据图4的实施方式中那样,可以将集成电路设置在传感器紧下方的区域中。

[0081] 图13为传感器的膜25的示例的俯视图。中央开口37用于分别进行:根据图10和图11来蚀刻凹部16或者去除图12所示的牺牲层36。连接件7和连接件7'优选地被形成为膜25的层的组成部分并且设置有插塞27和插塞27'。膜25可以设置有pn结29,作为示例pn结29如

图13所示横贯膜25。如果膜25为正方形的形状,则例如pn结29可以沿对角线布置,但pn结29的如图13中的竖直虚线所指示的其他位置同样也适合。pn结29可以沿直线延伸或者可以弯曲。如果膜25为半导体材料例如多晶硅,则可以通过针对相反类型的导电性植入掺杂物来形成pn结29。一种类型的导电性的掺杂的膜区域经由连接件7和插塞27连接至金属化层13,并且相反类型的导电性的掺杂的膜区域经由另一连接件7'和另一插塞27'连接至金属化层13。pn结29形成可以用于红外检测的二极管来替代电阻。在使用电阻或二极管这两种情况下,可以通过下述方式来检测入射红外辐射的效果:测量在预定义电压下流过电阻或二极管的电流所感生的变化,或者测量用于生成流过电阻或二极管的预限定的电流所需要的电压所感生的变化。

[0082] 可以设置包括pn结的二极管以替代电阻,或者可以对电阻另外设置包括pn结的二极管。特别地,可行的是,成像装置的一个或更多个传感器包括电阻性膜,而该装置的至少一个另外的传感器包括具有pn结的膜。

[0083] 图14为具有传感器5和尤其是CMOS电路的集成部件40的交替布置的另一实施方式的截面图。使用相同的附图标记来表示根据图14的实施方式的与根据图4的实施方式的对应元件相似的元件。在根据图14的实施方式中,腔6在集成电路4的部件40之间的区域中延伸到衬底1中,从而形成针对各个传感器5的多个分隔开的隔室39,各个传感器5被布置在隔室39中或隔室39上方。可以存在任意数量的传感器5,故此可以存在任意数量的隔室39。如图14中所指示,针对传感器5中的一个传感器可以提供隔室39中的每个隔室,但隔室39替代地可以是空的或者可以被提供给多于一个传感器5。隔室39的上部可以由电介质层3的一部分分隔开。如图14所示,腔6的上部可以延伸到隔室39和电介质层3上方的覆盖物2中。这样的布置提供了共同包括若干个隔室39或所有隔室39的腔6,并且同一腔6因此包围若干个传感器5或所有传感器5。

[0084] 集成电路4的在隔室39之间的部件40可以有利地用于放大一个或更多个传感器信号。因此,在传感器5或传感器5的阵列附近布置放大器,使得与传统装置相比,降低了寄生性阻抗并且提高了信噪比。

[0085] 在根据图14的实施方式中,腔6优选地为真空的或者包括一般低于100Pa或甚至低于10Pa的气体压强。如上所述,这可以通过将覆盖物2的硅接合至形成电介质层3的表面的硅氧化物来实现。

[0086] 本发明提供了一种第一完全集成的片上红外光学系统,该系统包括透镜和传感器元件,并且其特征在于:集成电路、包括晶片接合的可选晶片级封装以及可选穿衬底通孔或引线接合集成。

[0087] 附图标记列表

[0088] 1 衬底

[0089] 2 覆盖物

[0090] 3 电介质层

[0091] 4 集成电路

[0092] 5 传感器

[0093] 6 腔

[0094] 7 连接件

- [0095] 7' 连接件
- [0096] 8 表面结构
- [0097] 9 穿衬底通孔
- [0098] 10 连接垫
- [0099] 11 衬底的外表面
- [0100] 12 覆盖物的外表面
- [0101] 13 金属化层
- [0102] 14 接触区域
- [0103] 15 通孔电介质
- [0104] 16 凹部
- [0105] 17 焊料凸点
- [0106] 18 引线
- [0107] 19 焊料凸点
- [0108] 20 焊料凸点
- [0109] 21 凹陷
- [0110] 22 图案化层
- [0111] 23 中央部分
- [0112] 24 外围部分
- [0113] 25 膜
- [0114] 26 吸收层
- [0115] 27 插塞
- [0116] 27' 插塞
- [0117] 28 可选吸收层
- [0118] 29 pn结
- [0119] 30 钝化层
- [0120] 31 开口
- [0121] 32 掩膜层
- [0122] 33 掩模窗
- [0123] 34 干膜
- [0124] 35 沟槽
- [0125] 36 牺牲层
- [0126] 37 开口
- [0127] 38 抗反射性涂层
- [0128] 39 隔室
- [0129] 40 集成电路的部件
- [0130]  $\alpha$  角
- [0131] d 深度
- [0132] D 直径
- [0133] f 焦距

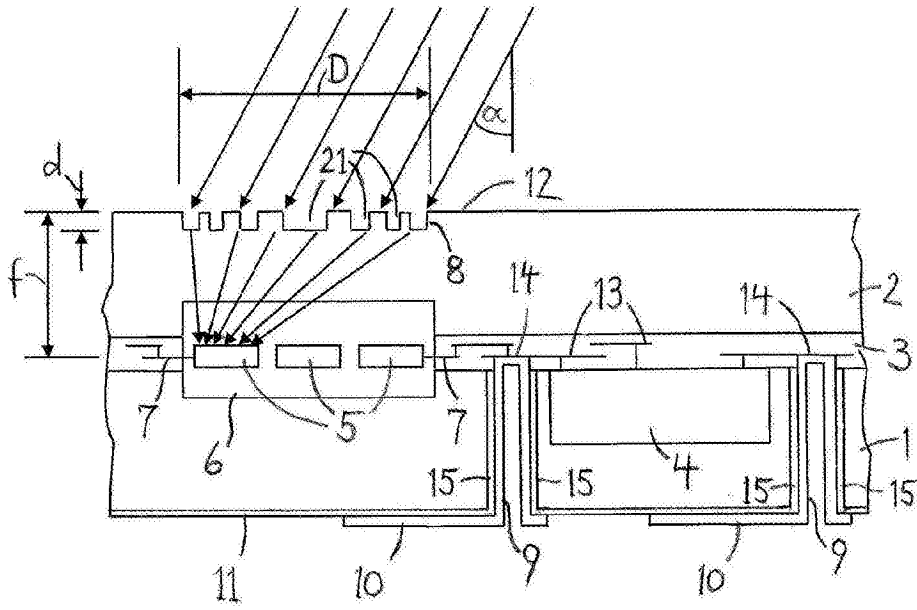


图1

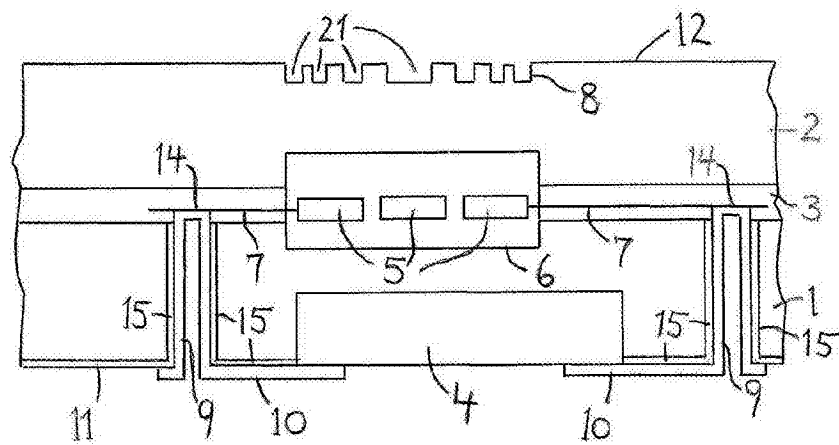


图2

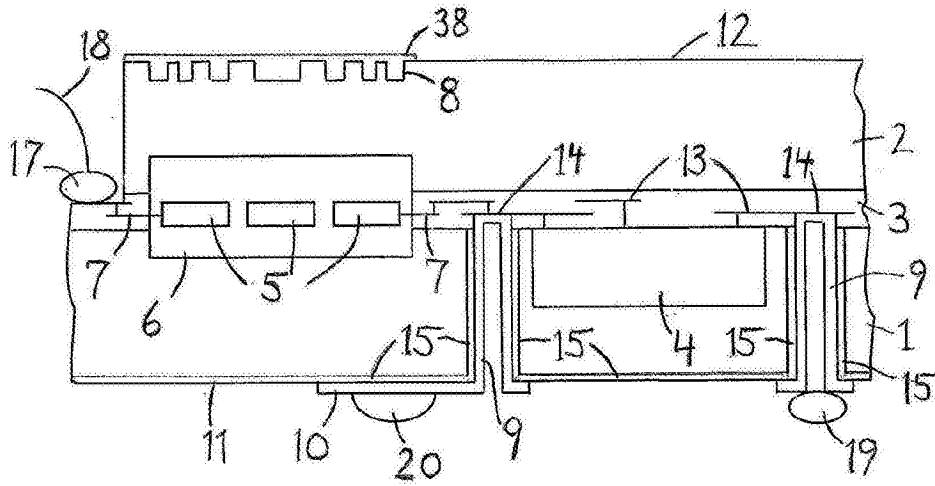


图3

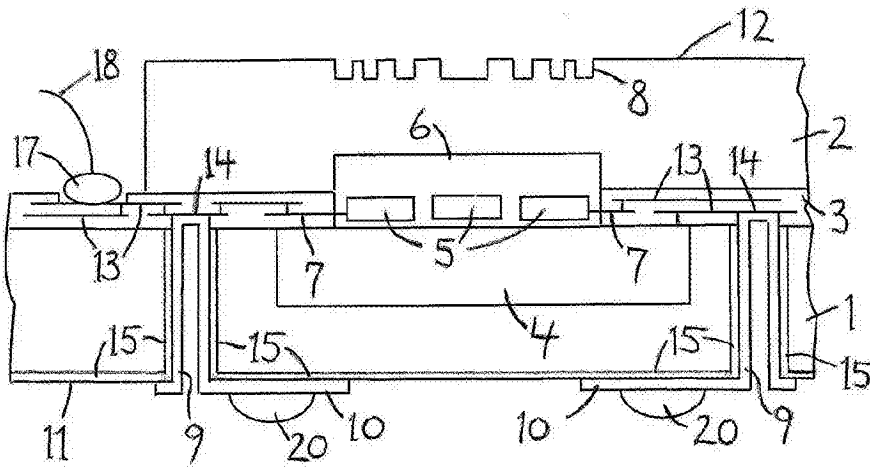


图4

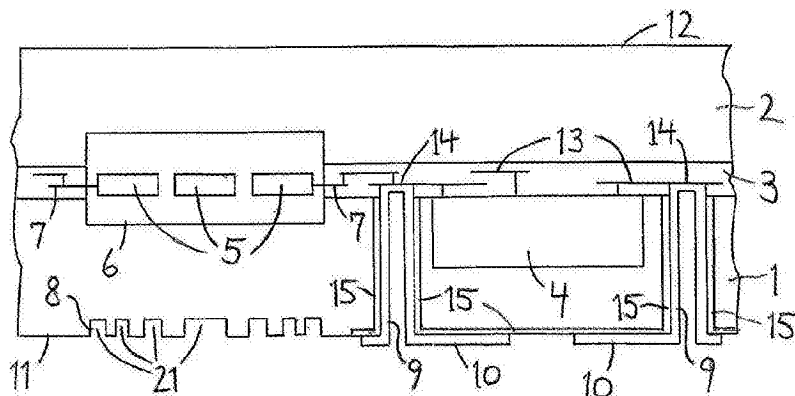


图5

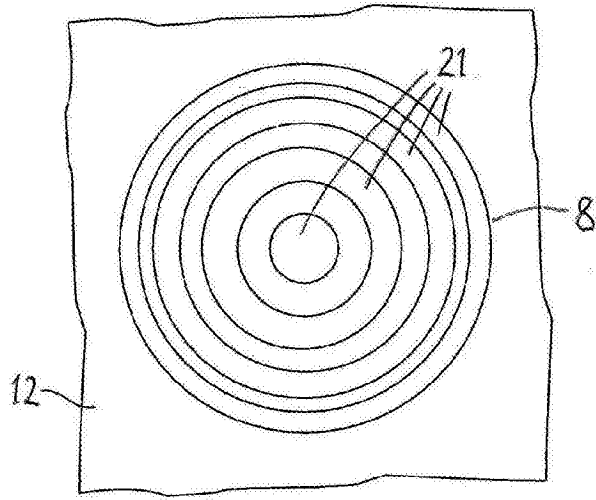


图6

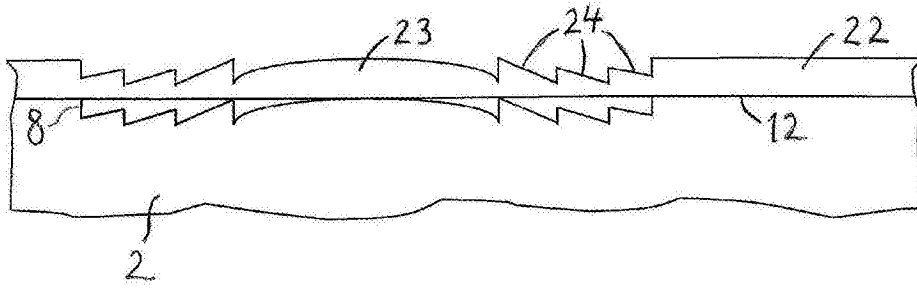


图7

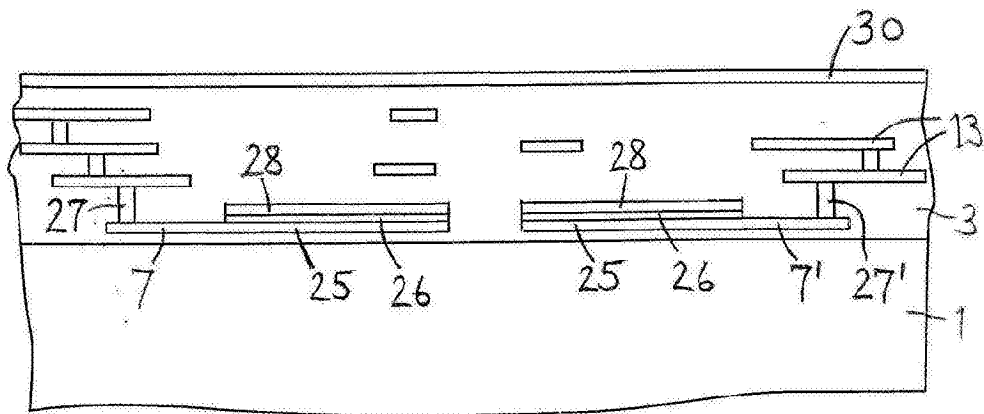


图8

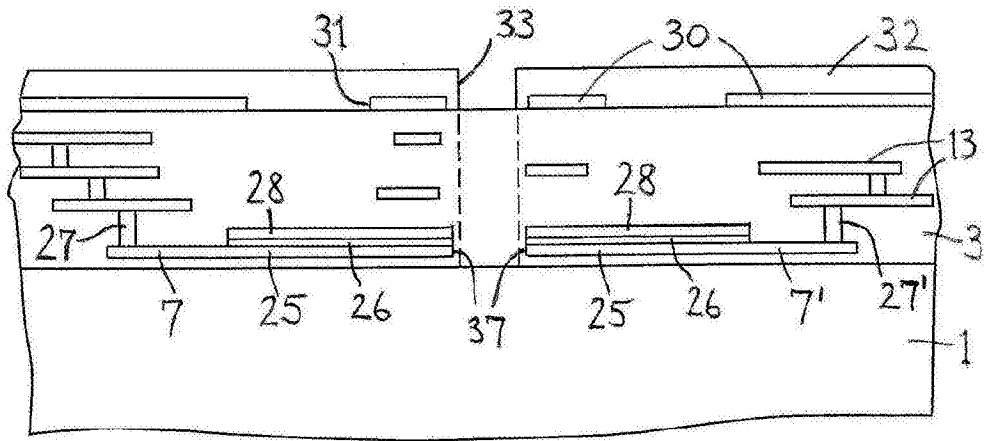


图9

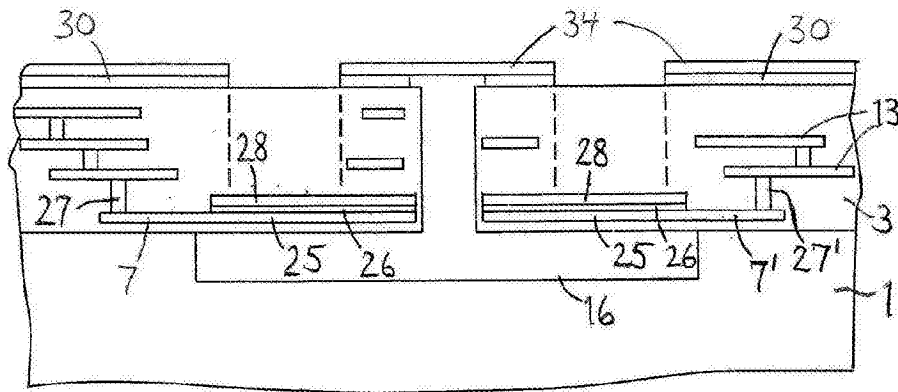


图10

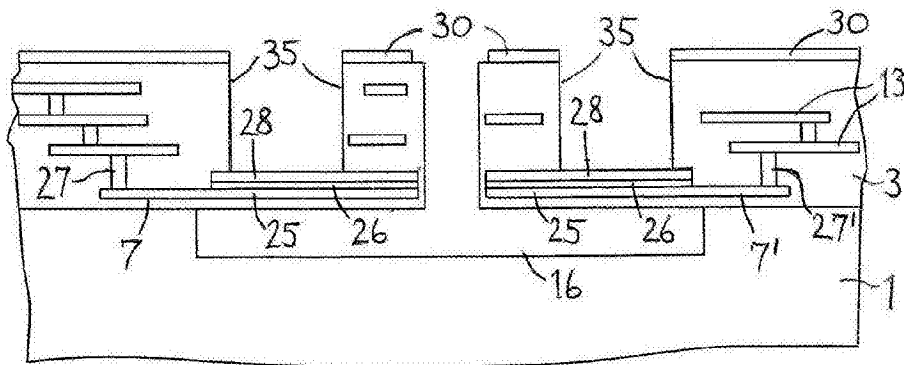


图11

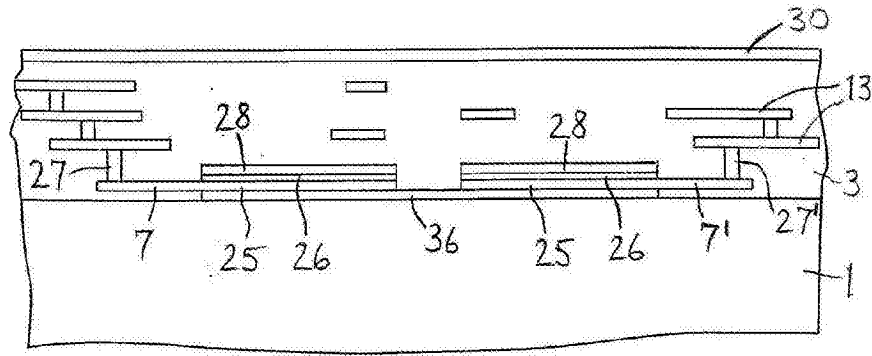


图12

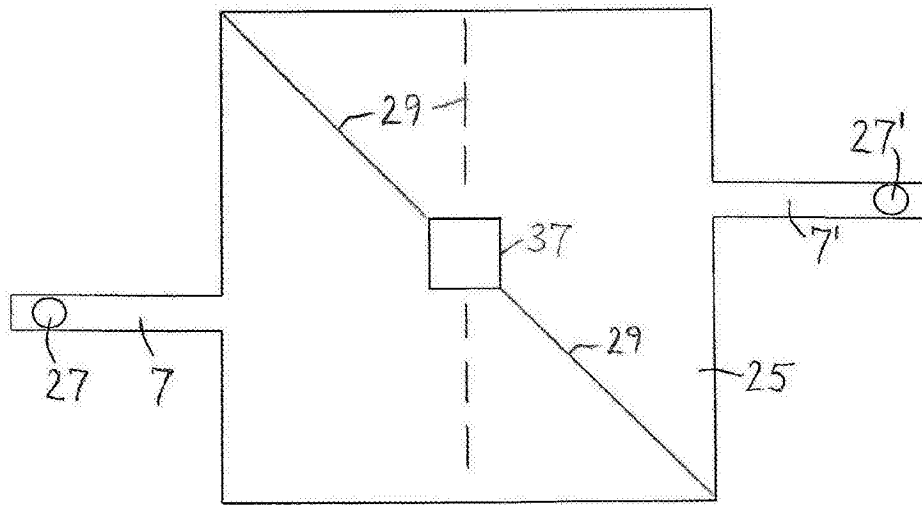


图13

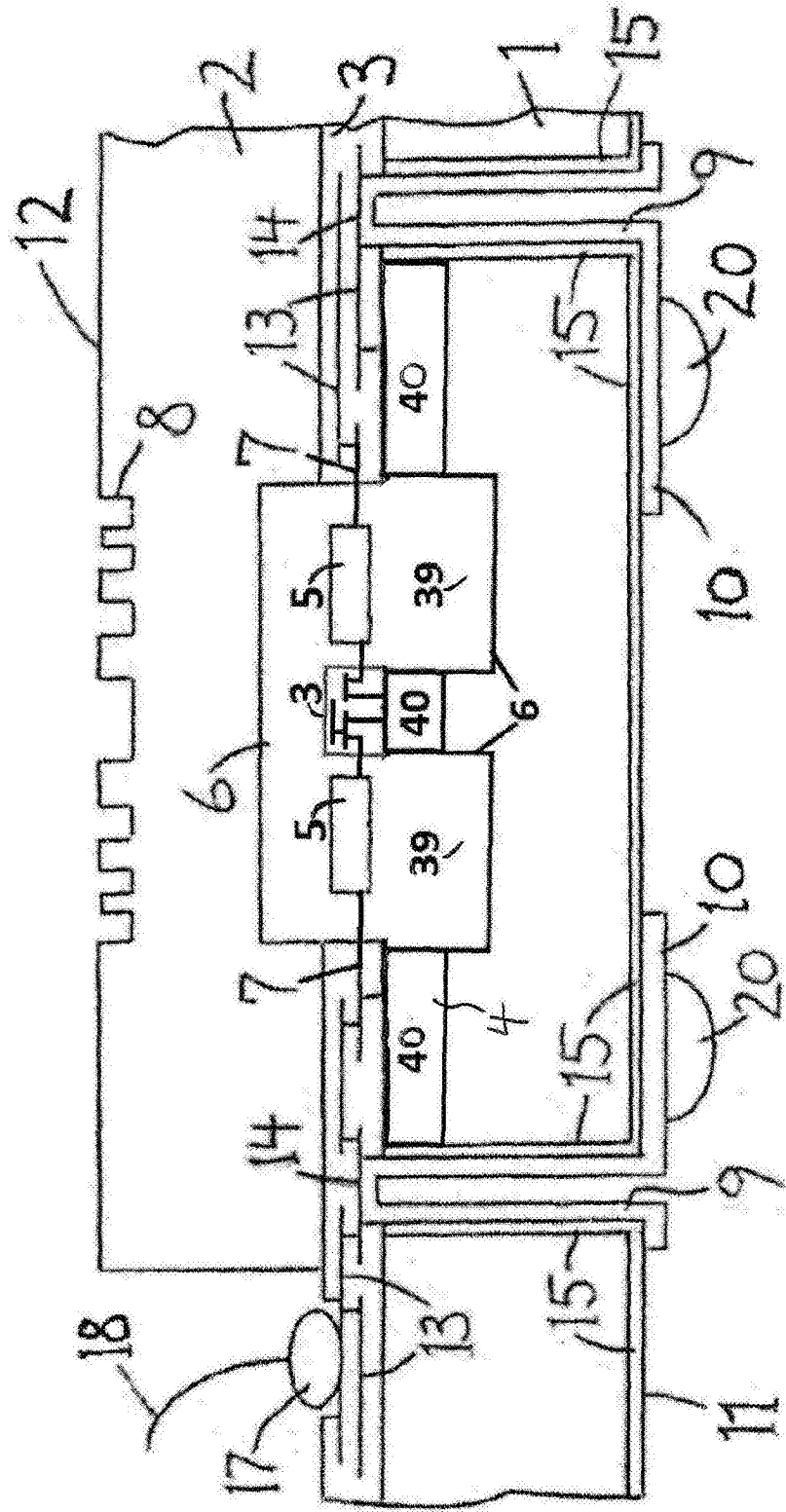


图14