

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5777572号
(P5777572)

(45) 発行日 平成27年9月9日(2015.9.9)

(24) 登録日 平成27年7月17日(2015.7.17)

(51) Int.Cl.

H03F 1/30 (2006.01)

F I

H03F 1/30 A

請求項の数 3 (全 9 頁)

(21) 出願番号	特願2012-133887 (P2012-133887)	(73) 特許権者	000006013
(22) 出願日	平成24年6月13日 (2012. 6. 13)		三菱電機株式会社
(65) 公開番号	特開2013-258598 (P2013-258598A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成25年12月26日 (2013. 12. 26)	(74) 代理人	100123434
審査請求日	平成26年8月11日 (2014. 8. 11)		弁理士 田澤 英昭
		(74) 代理人	100101133
			弁理士 濱田 初音
		(74) 代理人	100173934
			弁理士 久米 輝代
		(74) 代理人	100156351
			弁理士 河村 秀央
		(72) 発明者	仲田 剛
			東京都千代田区丸の内二丁目7番3号 三
			菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 バイアス回路

(57) 【特許請求の範囲】

【請求項 1】

出力段トランジスタにバイアス電圧を供給するバイアス回路において、
前記出力段トランジスタのパッケージ表面温度に依存して変化する電圧 V_Q を供給する電圧源回路と、
前記バイアス回路が収容される筐体内の雰囲気温度に依存して変化する電流 I_Q を供給する電流源回路と、
前記電流源回路と一端が接続し、他端が前記電圧源回路と接続する抵抗 R_3 と、
前記抵抗 R_3 の他端と直列に接続し、一定な基準電圧 V_{ref} が前記抵抗 R_3 とともに印加される抵抗 R_4 とを備え、
前記バイアス回路を収容する筐体内の雰囲気温度の変化量を ΔT_1 、前記出力段トランジスタのパッケージ表面温度の変化量を ΔT_2 、前記出力段トランジスタの内部ペレット温度の変化量を ΔT_3 、前記出力段トランジスタの内部ペレットからパッケージ表面までの熱抵抗で決定される定数を α ($\alpha > 1$) とした場合に、 $\Delta T_3 - \Delta T_1 = \alpha \cdot (\Delta T_2 - \Delta T_1)$ の関係に従って前記内部ペレット温度の変化量 ΔT_3 を推定して前記バイアス電圧を調整し、
前記電圧源回路および前記電流源回路を、
前記バイアス電圧が前記電圧 V_Q と前記抵抗 R_4 における電圧である $V_{ref} - I_Q \cdot R_3$ との合算となり、
前記内部ペレット温度に対する前記出力段トランジスタの温度係数を a とした場合に、

10

20

前記電圧 V_Q の温度係数 ΔV_Q が $-a \cdot \alpha \cdot \Delta T_2$ の関係を有し、
前記電流 I_Q の温度係数 ΔI_Q が $-a \cdot (\alpha - 1) \cdot \Delta T_1 / R_3$ の関係を有するように構成したことを特徴とするバイアス回路。

【請求項 2】

前記電流 I_Q の温度係数 ΔI_Q を調整する手段を備えることを特徴とする請求項 1 記載のバイアス回路。

【請求項 3】

パワーアンプの出力段のバイアス回路であることを特徴とする請求項 1 または請求項 2 記載のバイアス回路。

【発明の詳細な説明】

10

【技術分野】

【0001】

この発明は、パワーアンプの出力段などに使用されるバイアス回路に関する。

【背景技術】

【0002】

例えば、オーディオ用パワーアンプの出力段トランジスタは、温度が上昇してバイアス電圧が一定である場合、流れる電流が増加する特性を有している。このため、電流が増加してトランジスタ自体が発熱すると、この熱によってトランジスタを流れる電流がさらに増加し、発熱が促進されていく熱暴走が発生する可能性がある。

従来では、熱暴走を防ぐために、出力段トランジスタの周囲温度を検知して、検知温度が所定の温度範囲より上昇した場合に、バイアス電圧を下げる（アイドリング電流を減少させる）調整を行っていた（例えば、特許文献 1 参照）。

20

また、特許文献 2 には、出力段トランジスタを流れるアイドリング電流を直接検出してアイドリング電流を安定化させる電力増幅器が提案されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開昭 63 - 279605 号公報

【特許文献 2】実開平 7 - 33022 号公報

【発明の概要】

30

【発明が解決しようとする課題】

【0004】

特許文献 1 に代表される従来の技術は、出力段トランジスタに熱結合された温度検出点のみを基準としてバイアス温度補償を行うので、外気温度が上昇した場合にバイアス電圧が低下して最適なアイドリング電流値を維持できない可能性があるという課題があった。

また、大出力時に出力段トランジスタの温度が上昇した直後に出力が低下した場合は、トランジスタの発熱によってバイアス電圧が大きく低下してアイドリング電流が“0”になる可能性がある。例えば、オーディオ用パワーアンプでは、バイアス回路のアイドリング電流が“0”になると、出力段トランジスタのスイッチング歪みが増加して歪率が悪化し、音質が劣化する要因となる。

40

さらに、特許文献 2 に記載の従来の技術では、アイドリング電流を直接検出するための検出システムが必要であり、回路構成が複雑化するという課題があった。

【0005】

この発明は、上記のような課題を解決するためになされたもので、簡易な構成で適切なバイアス温度補償を行うことができるバイアス回路を得ることを目的とする。

【課題を解決するための手段】

【0006】

この発明に係るバイアス回路は、出力段トランジスタのパッケージ表面温度に依存して変化する電圧 V_Q を供給する電圧源回路と、バイアス回路が収容される筐体内の雰囲気温度に依存して変化する電流 I_Q を供給する電流源回路と、電流源回路と一端が接続し、他

50

端が電圧源回路と接続する抵抗 R_3 と、抵抗 R_3 の他端と直列に接続し、一定な基準電圧 V_{ref} が抵抗 R_3 とともに印加される抵抗 R_4 とを備え、バイアス回路を収容する筐体内の雰囲気温度の変化量を ΔT_1 、出力段トランジスタのパッケージ表面温度の変化量を ΔT_2 、出力段トランジスタの内部ペレット温度の変化量を ΔT_3 、出力段トランジスタの内部ペレットからパッケージ表面までの熱抵抗で決定される定数を α ($\alpha > 1$) とした場合に、 $\Delta T_3 - \Delta T_1 = \alpha \cdot (\Delta T_2 - \Delta T_1)$ の関係に従って内部ペレット温度の変化量 ΔT_3 を推定してバイアス電圧を調整し、電圧源回路および電流源回路を、バイアス電圧が電圧 V_Q と抵抗 R_4 における電圧である $V_{ref} - I_Q \cdot R_3$ との合算となり、内部ペレット温度に対する出力段トランジスタの温度係数を a とした場合に、電圧 V_Q の温度係数 ΔV_Q が $-a \cdot \alpha \cdot \Delta T_2$ の関係を有し、電流 I_Q の温度係数 ΔI_Q が $-a \cdot (\alpha - 1) \cdot \Delta T_1 / R_3$ の関係を有するように構成したことを特徴とする。

10

【発明の効果】

【0007】

この発明によれば、簡易な構成で適切なバイアス温度補償を行うことができるという効果がある。

【図面の簡単な説明】

【0008】

【図1】この発明に係るバイアス回路を収容する筐体内外の温度の関係を説明するための図である。

【図2】従来のバイアス回路の概要を示す図である。

20

【図3】この発明に係るバイアス回路の概要を示す図である。

【図4】この発明の実施の形態1に係るバイアス回路の一例を示す回路図である。

【図5】この発明の実施の形態2に係るバイアス回路の一例を示す回路図である。

【発明を実施するための形態】

【0009】

実施の形態1.

図1は、この発明に係るバイアス回路を収容する筐体内外の温度の関係を説明するための図である。図1において、温度 T_0 は、この発明に係るバイアス回路を収容する筐体外の外気温度であり、温度 T_1 は、筐体内の雰囲気温度（庫内雰囲気温度）である。

また、温度 T_2 は、この発明に係るバイアス回路によってバイアス電圧が印加される、電界効果トランジスタ（FET）などのパワーアンプの出力段トランジスタQの表面温度であり、温度 T_3 は、上記出力段トランジスタQの内部ペレット温度である。

30

なお、筐体は、この発明に係るバイアス回路を、例えばオーディオ用のパワーアンプに使用した場合、このバイアス回路を収容するアンプケースに相当する。

【0010】

（A）外気温度 T_0 が変動する場合

出力段トランジスタQ自身の発熱量が変化せず、外気温度 T_0 が変化することで、庫内雰囲気温度 T_1 が変化する。この変化量を ΔT_1 とする。このとき、出力段トランジスタQの表面温度 T_2 および内部ペレット温度 T_3 のそれぞれの変化量を ΔT_{2F} 、 ΔT_{3F} とした場合、下記式（1）の関係が成り立つ。

40

$$\Delta T_1 = \Delta T_{2F} = \Delta T_{3F} \quad \cdots (1)$$

【0011】

（B）出力段トランジスタQの使用電力が変化する場合

庫内雰囲気温度 T_1 が一切変化せず、出力段トランジスタQの使用電力が変化することで、出力段トランジスタQの内部ペレット温度 T_3 が変化する。このとき、出力段トランジスタQのパッケージ表面温度 T_2 および内部ペレット温度 T_3 の変化量を ΔT_{2Q} 、 ΔT_{3Q} とした場合、これらの温度変化量は、下記式（2）の関係を有する。ただし、 α は出力段トランジスタQの内部ペレットからパッケージ表面までの熱抵抗で決定される定数であり、 $\alpha > 1$ の関係が成り立つ。

$$\Delta T_{3Q} = \alpha \cdot \Delta T_{2Q} \quad \cdots (2)$$

50

【 0 0 1 2 】

なお、実際には、温度 T_1 , T_2 , T_3 は同時に変化するため、上述の (A) と (B) の場合の合算になるため、下記式 (3) および下記式 (4) の関係となる。

$$\Delta T_2 = \Delta T_2 F + \Delta T_2 Q \quad \cdots (3)$$

$$\Delta T_3 = \Delta T_3 F + \Delta T_3 Q \quad \cdots (4)$$

【 0 0 1 3 】

さらに、上記式 (1) および上記式 (2) により、下記式 (5) 、 (6) が得られる。

$$\Delta T_2 = \Delta T_1 + \Delta T_2 Q \quad \cdots (5)$$

$$\Delta T_3 = \Delta T_1 + \alpha \cdot \Delta T_2 Q \quad \cdots (6)$$

【 0 0 1 4 】

上記式 (5) 、 (6) によって、 $\alpha \cdot \Delta T_2 Q = \Delta T_3 - \Delta T_1$ 、 $\Delta T_2 Q = \Delta T_2 - \Delta T_1$ の関係が得られ、下記式 (7) が導出される。

$$\Delta T_3 - \Delta T_1 = \alpha \cdot (\Delta T_2 - \Delta T_1) \quad \cdots (7)$$

【 0 0 1 5 】

図 2 は、従来のバイアス回路の概要を示す図である。図 2 において、従来のバイアス回路が、出力段トランジスタ Q_3 , Q_4 に対して $V_{GS} = V_{GS3} + V_{GS4} = V_Q$ に相当するバイアス電圧 V_{bias} を加えることにより、アイドルリング電流 I_D が流れるものとする。ここで、出力段トランジスタ Q_3 , Q_4 のゲート - ソース端子間電圧である V_{GS} が、出力段トランジスタ Q_3 , Q_4 の内部ベレット温度 T_3 に依存しており、温度係数を持っている。すなわち、温度 T_3 が変化すると、 V_{GS} がその温度係数により変化する。このとき、アイドルリング電流 I_D を一定に保つためには下記式 (8) の関係を満たす必要がある。

ただし、 a は、内部ベレット温度 T_3 に対する出力段トランジスタ Q_3 , Q_4 の温度係数の合算である。例えば、その実測値は、 $-a = -4.7 \text{ mV} /$ である。

また、下記式 (8) から下記式 (9) の関係が導出される。下記式 (9) により、出力段トランジスタ Q_3 または Q_4 の内部ベレット温度 T_3 が ΔT_3 上昇した場合、バイアス電圧 $V_{bias} (= V_Q)$ を $-a \cdot \Delta T_3$ 下げればアイドルリング電流 I_D は一定になる。

$$\Delta V_{GS} = -a \cdot \Delta T_3 \quad \cdots (8)$$

$$\Delta V_Q = -a \cdot \Delta T_3 \quad \cdots (9)$$

【 0 0 1 6 】

しかしながら、内部ベレット温度 T_3 は測定できないため、従来のバイアス回路では、温度補償用のトランジスタ Q_1 を、出力段トランジスタ Q_3 または Q_4 のパッケージ表面温度 T_2 に依存して電圧 V_Q が変化するように、出力段トランジスタ Q_3 または Q_4 のパッケージ表面と熱結合している。

つまり、測定可能なパッケージ表面温度変化 ΔT_2 を用いて、下記式 (10) により、出力段トランジスタ Q_3 または Q_4 のパッケージ表面温度 T_2 が ΔT_2 上昇したときに、バイアス電圧 V_Q を $-b \cdot \Delta T_2$ 下げること、アイドルリング電流 I_D を一定に保とうとしている。ただし、 b は、トランジスタ Q_1 の温度係数である。

$$\Delta V_Q = -b \cdot \Delta T_2 \quad \cdots (10)$$

【 0 0 1 7 】

上述の場合、下記式 (11) の関係が成り立たなければならないが、実際には、上記式 (7) の関係が成り立ち、下記式 (11) においては、庫内雰囲気温度 T_1 が考慮されておらず、トランジスタ Q_1 の温度係数 b が定数の場合、上記式 (7) と上記式 (10) とを同時に満足させる解が存在しない。

$$-a \cdot \Delta T_3 = -b \cdot \Delta T_2 \quad \cdots (11)$$

【 0 0 1 8 】

そこで、本発明では、庫内雰囲気温度 T_1 と出力段トランジスタのパッケージ表面温度 T_2 との 2 箇所を温度検出点とする。これにより、外気温度 T_0 が変動した場合や出力段トランジスタの出力が急変した場合であっても、アイドルリング電流 I_D を一定に保つことができる。

図 3 は、この発明に係るバイアス回路の概要を示す図である。図 3 に示すバイアス回路では、自身を収容するアンプケースなどの庫内雰囲気温度 T_1 に電流 I_Q が依存し、出力段トランジスタ Q_3 、 Q_4 のパッケージ表面温度 T_2 に電圧 V_Q が依存する。

シャントレギュレータ IC_1 は、温度係数が非常に小さく (≈ 0)、基準電圧 V_{ref} を直列接続された抵抗 R_3 、 R_4 に印加する。基準電圧 V_{ref} は、温度変化によらず、一定値 (通常は $2.5V$) である。

上述した配置により、出力電圧 V_{out} (電圧 V_{bias}) について、下記式 (12) の関係が得られる。ただし、 V_{R3} は抵抗 R_3 の電圧であり、 V_{R4} は抵抗 R_4 の電圧である。

$$\begin{aligned} V_{out} &= V_Q + V_{R4} \\ &= V_Q + (V_{ref} - V_{R3}) \\ &= V_Q + (V_{ref} - I_Q \cdot R_3) \quad \dots (12) \end{aligned} \quad 10$$

【0019】

上記式 (12) の変動分を求めると、下記式 (13) が得られる。

$$\Delta V_{out} = \Delta V_Q - R_3 \cdot \Delta I_Q \quad \dots (13)$$

【0020】

上記式 (8) と上記式 (13) から下記式 (14) の関係が得られる。

$$\Delta V_{GS} = -a \cdot \Delta T_3 = \Delta V_Q - R_3 \cdot \Delta I_Q \quad \dots (14)$$

【0021】

従って、上記式 (14) が成り立てば、庫内雰囲気温度 T_1 と出力段トランジスタ Q_3 、 Q_4 の内部ペレット温度 T_3 の双方が変動しても、適切なバイアス温度補償を行うことができるバイアス回路が得られる。なお、上記式 (7) を用いれば、下記式 (15) が得られる。 20

$$\begin{aligned} \Delta T_3 &= \alpha \cdot (\Delta T_2 - \Delta T_1) + \Delta T_1 \\ &= \alpha \cdot \Delta T_2 - (\alpha - 1) \cdot \Delta T_1 \quad \dots (15) \end{aligned}$$

つまり、 T_1 、 T_2 、および α より T_3 が推定できることがある。

【0022】

上記式 (14) および上記式 (15) から、出力段トランジスタ Q_3 、 Q_4 のゲート - ソース端子間電圧の温度係数 ΔV_{GS} (バイアス電圧の温度係数 ΔV_{bias}) について下記式 (16) が得られる。 30

$$\begin{aligned} \Delta V_{GS} &= -a \cdot \Delta T_3 \\ &= -a \cdot \alpha \cdot \Delta T_2 + a \cdot (\alpha - 1) \cdot \Delta T_1 \quad \dots (16) \end{aligned}$$

【0023】

上記式 (14) および上記式 (16) は、両式とも ΔV_{GS} の関係式であるので、下記式 (17) の関係が成立する。

$$\Delta V_Q - R_3 \cdot \Delta I_Q = -a \cdot \alpha \cdot \Delta T_2 + a \cdot (\alpha - 1) \cdot \Delta T_1 \quad \dots (17)$$

【0024】

上記式 (17) の右辺と左辺を比べると、下記式 (18) および下記式 (19) の関係が得られる。下記式 (18) と下記式 (19) の双方が成立すれば、庫内雰囲気温度 T_1 と出力段トランジスタ Q_3 、 Q_4 の表面温度 T_2 との変動に応じて、適切なバイアス温度補償を行うことができる 40

$$\Delta V_Q = -a \cdot \alpha \cdot \Delta T_2 \quad \dots (18)$$

$$\Delta I_Q = -a \cdot (\alpha - 1) \cdot \Delta T_1 / R_3 \quad \dots (19)$$

【0025】

図 4 は、この発明の実施の形態 1 に係るバイアス回路の一例を示す回路図であり、上述の式の関係が成り立つ具体的な回路例を示したものである。図 4 に示すバイアス回路は、基準電圧 V_{ref} を基準として動作し、庫内雰囲気温度 T_1 が変動しても安定な基準電圧 V_{ref} を基に上記式 (17) の温度係数を正確に設定する。

トランジスタ Q_1 および抵抗 R_1 、 R_2 からなるマルチプレイヤー回路は、電圧 V_Q を与える電圧源回路であり、抵抗 R_1 、 R_2 とトランジスタ Q_1 のベース - エミッタ端子間 50

電圧 V_{BE} との温度係数によって電圧 V_Q の温度係数が決定される。

なお、温度補償用のトランジスタ Q_1 と出力段のトランジスタ Q_3 , Q_4 のパッケージ表面とは、温度変化が同じになるように熱結合して直近に配置される。

【0026】

V_{BE} の温度係数が $-2\text{ mV} /$ であると、 V_Q の温度係数は、下記式 (20) で求めることができる。

$$V_Q \text{ の温度係数} = -2 \cdot ((R_1 + R_2) / R_1) \cdots (20)$$

【0027】

従って、上記式 (18) および上記式 (20) から、トランジスタ Q_1 の温度係数が、上記式 (18) の $-a \cdot \alpha$ 、すなわち $-2 \cdot ((R_1 + R_2) / R_1)$ となるように抵抗 R_1 , R_2 を設定すればよい。

10

【0028】

また、基準電圧 V_{ref} は、温度変化に対して安定しているので、電圧 V_{R4} は、庫内雰囲気温度 T_1 に依存する電流 I_Q の値で決定される。トランジスタ Q_2 のベース電圧を V_{B2} とし、ベース - エミッタ端子間電圧を V_{BE2} とした場合、電流 I_Q は、下記式 (21) の関係で表される。

$$I_Q = (V_{B2} - V_{BE2}) / R_5 \cdots (21)$$

【0029】

なお、トランジスタ Q_2 のベース電圧 V_{B2} は、ダイオード D_2 の両端電圧を V_{D2} 、ダイオード D_3 の両端電圧を V_{D3} とすると、下記式 (22) で求められるが、ダイオード D_2 とトランジスタ Q_2 が熱結合しているため、 V_{BE2} の温度係数はダイオード D_2 によって打ち消される。従って、 V_{B2} の温度係数は、ダイオード D_3 により決定され、これが電流 I_Q の温度係数に相当する。

20

$$V_{B2} = (R_8 / (R_6 + R_8)) \cdot V_{bias} + V_{D2} + V_{D3} \cdots (22)$$

【0030】

以上のように、この実施の形態 1 によれば、当該バイアス回路を収容する筐体内の雰囲気温度 T_1 の変化量を ΔT_1 、出力段トランジスタ Q_3 , Q_4 のパッケージ表面温度 T_2 の変化量を ΔT_2 、出力段トランジスタ Q_3 , Q_4 の内部ペレット温度 T_3 の変化量を ΔT_3 、出力段トランジスタの内部ペレットからパッケージ表面までの熱抵抗で決定される定数を α ($\alpha > 1$) とした場合に、 $\Delta T_3 - \Delta T_1 = \alpha \cdot (\Delta T_2 - \Delta T_1)$ の関係に従って内部ペレット温度の変化量 ΔT_3 を推定してバイアス電圧を調整する。

30

特に、出力段トランジスタ Q_3 , Q_4 のパッケージ表面温度 T_2 に依存して変化する電圧 V_Q を供給する電圧源回路と、当該バイアス回路が収容される筐体内の雰囲気温度 T_1 に依存して変化する電流 I_Q を供給する電流源回路と、電流源回路と一端が接続し、他端が電圧源回路と接続する抵抗 R_3 と、抵抗 R_3 の他端と直列に接続し、一定な基準電圧 V_{ref} が抵抗 R_3 とともに印加される抵抗 R_4 とを備え、電圧源回路および電流源回路を、バイアス電圧が電圧 V_Q と抵抗 R_4 における電圧である $V_{ref} - I_Q \cdot R_3$ との合算となり、内部ペレットの温度に対する出力段トランジスタの温度係数を a とした場合に、電圧 V_Q の温度係数 ΔV_Q が $-a \cdot \alpha \cdot \Delta T_2$ の関係を有し、電流 I_Q の温度係数 ΔI_Q が $-a \cdot (\alpha - 1) \cdot \Delta T_1 / R_3$ の関係を有するように構成する。

40

このように構成することで、上記式 (7) の関係に従って直接測定できない内部ペレット温度 T_3 の変動量 ΔT_3 を適切に推定することができ、庫内雰囲気温度 T_1 、すなわちトランジスタの周辺温度とトランジスタの自己発熱 T_3 のそれぞれに適したバイアス温度補償を行うことができる。

また、特許文献 2 のようなアイドル電流を検出するための検出系統が不要であり、従来の一般的なバイアス回路で必須であった出力段トランジスタのエミッタまたはソース間の抵抗を省略できることから簡易な構成のバイアス回路を実現できる。

【0031】

実施の形態 2 .

図 5 は、この発明の実施の形態 2 に係るバイアス回路の一例を示す回路図である。図 5

50

に示すバイアス回路では、トランジスタQ2のベース電圧 V_{B2} の温度係数、すなわち、電流 I_Q の温度係数を微調整することができるように、上記実施の形態1で図4を用いて示した回路に対して、ダイオードD1および抵抗R7を追加している。

【0032】

抵抗R7は、庫内雰囲気温度 T_1 に依存するトランジスタQ2側の回路に設けられ、ダイオードD2のカソード端子に接続するトランジスタQ2のベース端子と抵抗R8との間に接続される。また、ダイオードD1は、抵抗R7と抵抗R8との接続点にカソード端子が接続し、アノード端子がダイオードD3のアノード端子に接続する抵抗R6の另一端と接続している。これにより、ダイオードD1は、ダイオードD3と熱結合している。

【0033】

図5に示す回路において、ベース - エミッタ端子間電圧 V_{B2} の温度係数は、ダイオードD3の温度係数およびダイオードD1の温度係数を抵抗R6, R7で分圧した値により決定される。このため、抵抗R6, R7の値に応じてベース - エミッタ端子間電圧 V_{B2} の温度係数を容易に設定できる。これにより、電流 I_Q の温度係数が可能である。

【0034】

以上のように、この実施の形態2によれば、電流 I_Q の温度係数 ΔI_Q を調整する手段を備える。上記実施の形態2において、トランジスタQ1と抵抗R1, R2からなるマルチプライヤー回路では、トランジスタQ1の温度係数とバイアス電圧の関係が一定であるが、出力段トランジスタQ3, Q4の温度係数とバイアス電圧の関係は、デバイスによって異なる。このため、抵抗R6, R7を適切な値に設定してトランジスタQ2のベース電圧 V_{B2} の温度係数、すなわち電流 I_Q の温度係数を微調整することで、様々なデバイスにおいても、電圧 V_Q と電流 I_Q の温度係数を上記実施の形態1で示した関係に設定することができる。

【0035】

なお、本発明はその発明の範囲内において、各実施の形態の自由な組み合わせ、あるいは各実施の形態の任意の構成要素の変形、もしくは各実施の形態において任意の構成要素の省略が可能である。

【符号の説明】

【0036】

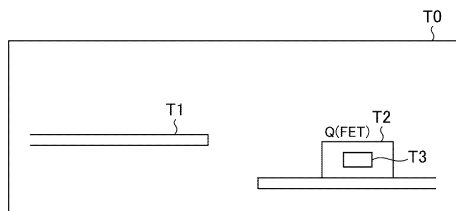
Q1 ~ Q4 トランジスタ、R1 ~ R8 抵抗、D1 ~ D3 ダイオード、IC1 シヤントレギュレータ。

10

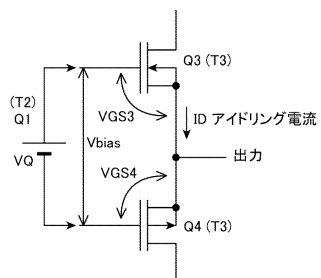
20

30

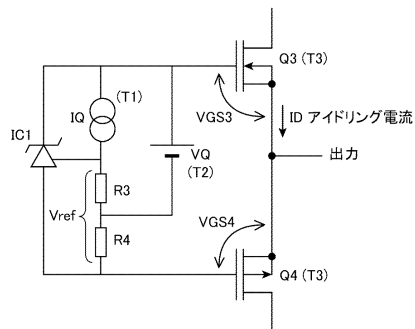
【図 1】



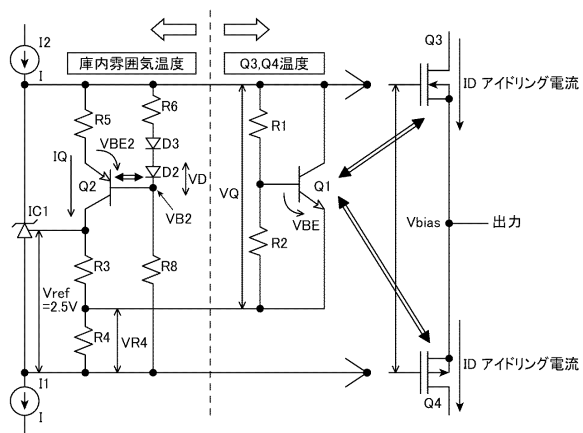
【図 2】



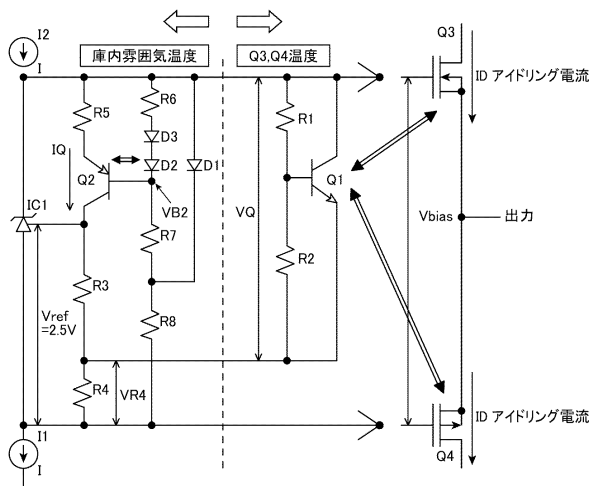
【図 3】



【図 4】



【図 5】



フロントページの続き

(72)発明者 寺本 浩平
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 宮島 郁美

(56)参考文献 特開昭59-077707(JP,A)
特開平06-021726(JP,A)
特開平06-104657(JP,A)
米国特許第05337012(US,A)

(58)調査した分野(Int.Cl., DB名)
H03F1/00-3/45, 3/50-3/52, 3/62-3/64, 3/68-3/72