

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 11 月 20 日(20.11.2014)



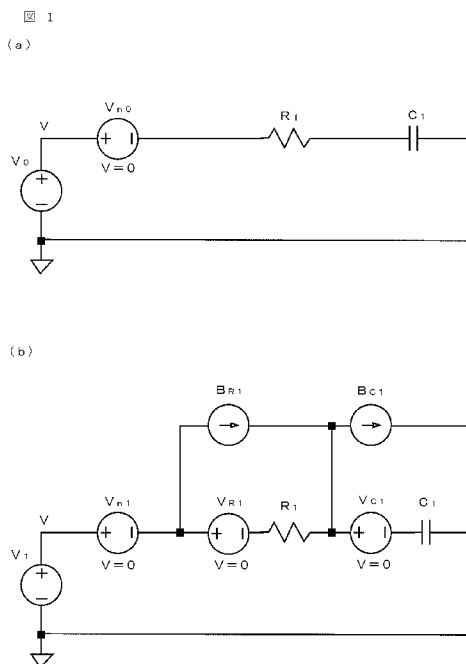
(10) 国際公開番号

WO 2014/185293 A1

- (51) 国際特許分類:
G06F 17/50 (2006.01)
- (21) 国際出願番号: PCT/JP2014/062156
- (22) 国際出願日: 2014 年 5 月 2 日(02.05.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-102541 2013 年 5 月 14 日(14.05.2013) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 Kyoto (JP).
- (72) 発明者: 日高 青路(HIDAKA Seiji); 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 株式会社村田製作所内 Kyoto (JP). 櫻木 敦(SAKURAGI Atsushi); 〒6178555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 峯岸 武司(MINEGISHI Takeshi); 〒1030004 東京都中央区東日本橋 2 丁目 1 8 番 4 号 橋爪ビル 3 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: CAPACITOR SIMULATION METHOD AND NONLINEAR EQUIVALENT CIRCUIT MODEL FOR CAPACITOR

(54) 発明の名称: コンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデル



(57) Abstract: In order to easily provide, with a simple configuration, a capacitor simulation method and nonlinear equivalent circuit model which enable highly accurate and dynamic simulation of nonlinear characteristics during direct current voltage application, the present invention represents the equivalent circuit of a capacitor by using a series circuit of passive circuit elements (R_1 , C_1). In addition, the rates of characteristic change ($k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$) for the passive circuit elements (R_1 , C_1) during application of direct current voltage (V_{dc}) are represented as the approximation function $\exp(f(x))$ on the basis of actual measurement values. A reference voltage (V_{ref}) is referenced by controlled current sources (B_{R1} , B_{C1}) connected in parallel to the passive circuit elements (R_1 , C_1), and the rates of characteristic change ($k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$) are calculated in accordance with the reference voltage (V_{ref}). Additionally, on the basis of the rates of characteristic change ($k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$) and the currents during non-voltage application (I_{R1} , I_{C1}), differential currents ($\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$) are caused to be generated and are caused to flow in parallel with the currents during non-voltage application (I_{R1} , I_{C1}), thereby simulating the nonlinear characteristics.

(57) 要約:

[続葉有]



直流電圧印加時の非線形特性を精度高く動的にシミュレート可能なコンデンサのシミュレーション方法および非線形等価回路モデルを単純な構成で簡単に提供する。このために本発明は、コンデンサの等価回路を受動回路素子 R_1 、 C_1 の直列回路を使って表す。また、直流電圧 V_{dc} の印加時における受動回路素子 R_1 、 C_1 の特性変化率 $k_{R1}(V_{dc})$ 、 $k_{C1}(V_{dc})$ を実測値を基に近似関数 $\exp(f(x))$ として表す。受動回路素子 R_1 、 C_1 に並列に接続される制御電流源 B_{R1} 、 B_{C1} により、参照電圧 V_{ref} が参照され、参照電圧 V_{ref} に対応して特性変化率 $k_{R1}(V_{dc})$ 、 $k_{C1}(V_{dc})$ が算出される。そして、特性変化率 $k_{R1}(V_{dc})$ 、 $k_{C1}(V_{dc})$ および無印加時電流 I_{R1} 、 I_{C1} に基づいて、差分電流 $\Delta I_{R1}(V_{dc})$ 、 $\Delta I_{C1}(V_{dc})$ が発生させられ、無印加時電流 I_{R1} 、 I_{C1} に併流させられることで、非線形特性がシミュレートされる。

明 細 書

発明の名称：

コンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデル

技術分野

[0001] 本発明は、コンデンサの直流電圧印加時の非線形特性をシミュレートするコンデンサのシミュレーション方法、およびそのシミュレートをする際に用いられるコンデンサの非線形等価回路モデルに関するものである。

背景技術

[0002] 従来、この種の電子部品のシミュレーション方法および等価回路モデルは、電子回路設計における回路シミュレート時に用いられている。回路シミュレートには、SPICE (Simulation Program with Integrated Circuit Emphasis) 等の回路シミュレータが用いられ、回路シミュレータの中には、電子部品製造メーカーのホームページサイトにおいて利用することが出来るものもある。利用者は、パーソナルコンピュータ等の端末からインターネット網を通じて電子部品製造メーカーのホームページサイトにアクセスし、回路シミュレータを利用する。

[0003] 従来、この種のシミュレーション方法および等価回路モデルとしては、例えば、特許文献1に開示されたコンデンサについてのものがある。

[0004] このシミュレーションでは、同文献の図1に示されるように、第1のステップにおいて、コンデンサの与えられた周波数特性を入力し、第2のステップにおいて、周波数に依存しない抵抗(R)、キャパシタンス(C)、インダクタンス(L)を用いた、時間領域でのシミュレーションが可能な回路として、RC回路、およびRL回路と、RCL回路のいずれかを等価回路モデルとして形成する。そして、第3のステップにおいて、第2のステップで形成した等価回路モデルの精度を判定するための評価関数を合成し、第4のステップにおいて、第3のステップで合成した評価関数を最小化することによ

って回路定数を決定する。

[0005] 特許文献1では、上記の構成により、周波数領域でインピーダンスを示されたコンデンサの、時間領域でのシミュレーションが可能な等価回路モデルを導出し、コンデンサの周波数領域または時間領域での電気的特性を、回路シミュレーションによって予測する。

[0006] また、従来、インダクタのシミュレーション方法および等価回路モデルとして、例えば、特許文献2に開示されたものがある。

[0007] このシミュレーションでは、同文献の図1 (C) に示されるように、内部導体の表皮効果を考慮するインダクタンス L_1 とレジスタンス R_1 の直列回路に、直流に対するインダクタンス L_0 とインダクタンス L_1 との間の相互インダクタンス L_m が並列接続され、これに直流に対するインダクタンス L_0 と内部導体の直流抵抗 R_{dc1} とが直列に接続された等価回路モデルが使用される。この等価回路モデルでは、さらに、外部電極のインダクタンス及びレジスタンスが同時に考慮され、インダクタンス L_0 に直列に外部電極のインダクタンス L_s が直列に接続されると共に、内部導体の直流抵抗 R_{dc1} に外部電極の直流抵抗 R_{dc2} が直列に接続される。また、積層チップインダクタのチップを構成する誘電体の寄生キャパシタンス C_p と、誘電体の損失を表す抵抗 R_p とを直列に接続した直列回路が、外部電極の等価素子 L_s 、 R_{dc2} の内側に並列に接続される。

[0008] 特許文献2では、上記の等価回路モデルを使用した回路シミュレーションにより、回路設計と実際の回路性能との間に発生する誤差を抑制している。

[0009] また、従来、コンデンサのシミュレーション方法および等価回路モデルとして、例えば、特許文献3に開示された理想C回路モデルおよび広帯域高精度等価回路モデルを用いたものがある。

[0010] 理想C回路モデルは、同文献の図1 (A) に示されるように、一つのキャパシタンスエレメントCを回路素子とする等価回路で表される。キャパシタンスエレメントCの両端に印加される電圧 v は、その両端に印加された時間変化する信号電圧とノイズ電圧を v_{ac} 、両端に印加されたDCバイアス電圧

を V_{dc} とした場合、次の (1) 式に表される。

$$v = v_{ac} + V_{dc} \quad \dots (1)$$

[0011] キャパシタンスエレメント C が DC バイアス電圧 V_{dc} によって変化する特性は、次の (2) 式に示される多項式で表現される。

$$\begin{aligned} C &= C(V_{dc}) \\ &= C_0 + C_1 V_{dc} + C_2 V_{dc}^2 + C_3 V_{dc}^3 + C_4 V_{dc}^4 + C_5 V_{dc}^5 + C_6 V_{dc}^6 \\ &\quad + \dots \\ &\dots (2) \end{aligned}$$

[0012] また、キャパシタンスエレメント C に流れる電流 i は、次の (3) 式に表される。

$$i = C(V_{dc}) \cdot dv/dt \quad \dots (3)$$

[0013] この (3) 式を計算するため、同文献の図 1 (B) に示されるように演算回路が構築される。この演算回路では、キャパシタンスエレメント C が、DC バイアス電圧 V_{dc} によりコントロールされるノンリニア電圧制御電圧源 $U A 3$ に変換される。また、コンデンサの両端に印加された総電圧 v が、リニア電圧制御電圧源 $E 1$ を経由して、極めて低いカットオフ周波数を持つローパスフィルタ $L 1$ 及び $R 1$ を通過することで、DC バイアス電圧 V_{dc} が得られ、ノンリニア電圧制御電圧源 $U A 3$ に与えられる。また、総電圧 v が、リニア電圧制御電圧源 $E 2$ を通じて微分デバイス $U A 1$ の入力端子に供給されることで、微分 dv/dt が行われる。また、微分デバイス $U A 1$ の出力電圧 $v 1$ が、キャパシタンスエレメント C を代替するノンリニア電圧制御電圧源 $U A 3$ の出力電圧 ($C(V_{dc})$) と共に、3 端子乗算デバイス $U A 2$ に入力されることで、乗算 ($C(V_{dc}) \cdot dv/dt$) が行われる。これにより、乗算デバイス $U A 2$ の出力端子に乗算結果が出力される。乗算デバイス $U A 2$ の出力電圧 $v 2$ は、コンデンサに流れている電流 i と単位抵抗の積に等しいので、出力電圧 $v 2$ により制御されるリニア電圧制御電流源 G を用いて、コンデンサと置き換えられる。

[0014] このような理想 C 回路モデルは、実際の部品のインピーダンス特性との差

、特に高周波帯域における差が大き過ぎるため、回路シミュレーションには相応しくないが、回路設計の初期段階もしくは回路特性の予測には便利である。

[0015] また、特許文献3に開示された広帯域高精度等価回路モデルは、MLCC（積層セラミックコンデンサ）のシミュレーションに適用される。このシミュレーションでは、同文献の図5（A）に示される回路構成の等価回路モデルが使用される。同文献の図5（B）に示されるように、積層チップコンデンサ10では、複数の内部電極20が積層されており、交互に電極の引き出しが行われている。同文献の図5（A）に示される等価回路は、積層チップコンデンサ10の複数の内部電極20の厚みを考慮したものであり、複数の内部電極20のそれぞれ上面22及び下面24における電磁効果のほか、複数の内部電極20の一方の側面26及び他方の側面28と、オープン端面30の電磁効果も考慮したものである。

[0016] この等価回路における各種回路素子の値は、すべてDCバイアス電圧により変化する。DCバイアス電圧による各回路素子の特性変化は多項式によって表現され、この特性変化を見込んだ場合のMLCCの等価回路モデルは、同文献の図12に示される。このモデルでは、微分デバイス、乗算デバイス、3端子や4端子の加算デバイスなどの他、除算デバイスと5端子の加算デバイスも使用される。DCバイアス電圧による特性変化を見込んだこのような広帯域高精度モデルは、広い周波数帯域において良好なシミュレーション精度を得ることができる。

先行技術文献

特許文献

- [0017] 特許文献1：特開2002-259482号公報
特許文献2：特開2010-204869号公報
特許文献3：特開2012-150579号公報

発明の概要

発明が解決しようとする課題

[0018] コンデンサやインダクタといった電子部品は、その静電容量やインダクタンスといった特性値が、重畳印加されるDCバイアス電圧や直流電流によって変化し、その変化は回路シミュレーションに無視できないものとなる。しかしながら、特許文献1や特許文献2に開示された上記従来の電子部品のシミュレーション方法に用いられる等価回路モデルは、いずれも抵抗素子R、誘導素子Lおよび容量素子Cの受動回路素子だけの組合せによって構成されており、DCバイアス電圧または直流電流が重畳印加されたときに電子部品に生じる特性変化が反映されない。

[0019] また、特許文献3に開示された上記従来の電子部品のシミュレーション方法では、電圧源モデルや電流源モデルが等価回路モデルに用いられることで、DCバイアス電圧が重畳印加されたときに電子部品に生じる特性変化が反映されている。しかしながら、この等価回路モデルは、微分、乗算、加算等の演算回路を含んだ複雑な構成をしているため、ある規則に則って規則的に等価回路モデルを導出することができず、等価回路モデルの導出作業は極めて難しい。また、このような複雑な構成をしているため、回路の動作を読むことも難しく、回路の見通しが悪いものとなっている。さらに、(2)式に示されるように、直流バイアスの依存性を反映する近似式に奇数次のべき条項が含まれるため、直流バイアスの符号が逆になった場合に対応することができず、モデルに極性の問題が生じる。また、直流バイアスの値が突発的に変化すると、発散した値に変換される問題も生じる。

課題を解決するための手段

[0020] 本発明はこのような課題を解決するためになされたもので、
コンデンサの等価回路を受動回路素子を使って表し、
直流電圧印加時における受動回路素子の特性変化率を実測値を基に電圧を変数とする近似関数として表し、
コンデンサにかかる電圧を参照し、参照した電圧に対応して近似関数により算出される特性変化率、および直流電圧無印加時に受動回路素子に流れる無

印加時電流に基づいて、直流電圧の印加によって特性が変化する受動回路素子に並列に接続される制御電流源により、直流電圧印加時に受動回路素子に流れる印加時電流と無印加時電流との差分電流を発生させ、無印加時電流に差分電流を併流させることで、
コンデンサの直流電圧印加時の非線形特性をシミュレートするコンデンサのシミュレーション方法を構成した。

[0021] また、コンデンサの等価回路を表す受動回路素子と、
コンデンサにかかる電圧を参照する電圧参照手段と、
直流電圧印加時における受動回路素子の特性変化率を実測値を基に電圧を変数として表す近似関数により、電圧参照手段によって参照される電圧に対応して算出される特性変化率、および直流電圧無印加時に受動回路素子に流れる無印加時電流に基づいて、直流電圧印加時に受動回路素子に流れる印加時電流と無印加時電流との差分電流を発生させる、直流電圧の印加によって特性が変化する受動回路素子に並列に接続される制御電流源と
を備えて、コンデンサの非線形等価回路モデルを構成した。

[0022] 本構成のコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルにおいては、直流電圧印加時における受動回路素子の特性変化率が、実測値を基に、参照する電圧を変数とした近似関数により表される。
従って、受動回路素子の特性変化率は、参照する電圧に応じて、この近似関数により算出される。また、直流電圧印加時に受動回路素子に流れる印加時電流は、直流電圧無印加時に受動回路素子に流れる無印加時電流に、印加時電流と無印加時電流との差分電流を併流させることで、求めることができる。
このため、上記の特性変化率および無印加時電流に基づいて、制御電流源により、印加時電流と無印加時電流との差分電流を発生させ、制御電流源に受動回路素子を並列に接続してこの差分電流を無印加時電流に併流させることで、受動回路素子の印加時電流をシミュレートすることができる。

[0023] すなわち、コンデンサにかかる電圧を参照して近似関数により受動回路素子の特性変化率を算出し、特性変化率および無印加時電流に基づいて制御電

流源により差分電流を発生させることで、任意の直流印加電圧に対して動的に追従可能なシミュレーションをすることができる。この結果、コンデンサの直流電圧印加時の非線形特性を精度高く動的にシミュレートすることが可能なコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルを単純な構成で簡単に提供することができる。また、コンデンサの非線形等価回路モデルは、上記のように、無印加時電流を基準にして、無印加時電流に差分電流を制御電流源によって単に併流させることで得られるので、逆に、本等価回路モデルから制御電流源を除外することで、無印加時電流に対応した、つまり、直流電圧が印加されない場合のコンデンサの等価回路モデルを簡単に得ることができる。

[0024] また、本発明は、差分電流が、差分電流を ΔI 、無印加時電流を I_0 、近似関数を参照する電圧 x を変数とする関数 $\exp(f(x))$ とした場合に、次式

$$\Delta I = I_0 \times [\exp(f(x)) - 1]$$

の関数形で与えられることを特徴とする。

[0025] 本構成によれば、参照する電圧 x の値がゼロのときには、指数関数である関数 $\exp(f(x))$ の値が 1 になり、無印加時電流 I_0 に乗算される係数 $[\exp(f(x)) - 1]$ の値がゼロになるので、差分電流 ΔI の値もゼロとなる。また、参照する電圧 x の値がゼロでないときには、関数 $\exp(f(x))$ の値が 1 より大きくなり、無印加時電流 I_0 に乗算される係数 $[\exp(f(x)) - 1]$ の値がゼロより大きくなる。このため、実用時に即して差分電流 ΔI の値が算出され、参照する電圧 x の値がゼロでないときには、差分電流 ΔI が電圧 x に対応して必ず算出されてコンデンサの特性がシミュレートされ、コンデンサの定性理解に供される。

[0026] また、本発明は、近似関数が奇数次のべき乗項を含まない多項式形式の偶関数で与えられることを特徴とする。

[0027] 本構成によれば、近似関数が奇数次のべき乗項を含まない多項式形式で表現されるため、従来のコンデンサのシミュレーションとは異なり、直流バイアスの符号が逆になった場合や直流バイアスの値が突発的に変化した場合な

ども、受動回路素子の特性変化率は近似関数によって適切に近似される。

[0028] また、本発明は、コンデンサにかかる電圧が等価回路の両端で参照され、無印加時電流が受動回路素子の入力端または出力端で参照されることを特徴とする。

[0029] 本構成によれば、参照する電圧または無印加時電流を等価回路モデルと別に設定して計算する方式とは異なり、等価回路モデル内でその回路両端に生じる瞬時電圧、または等価回路モデル内の受動回路素子の入力端もしくは出力端に生じる瞬時電流が参照されて、差分電流の演算が行われる。このため、差分電流の演算に用いられる電圧および無印加時電流は時間遅れなく参照され、コンデンサの非線形特性についての過渡応答解析を高速に高精度で行うことが可能となる。

[0030] また、本発明は、制御電流源に並列に接続される受動回路素子が、容量素子単体、または容量素子と抵抗素子との並列回路、または容量素子と抵抗素子と誘導素子との並列回路であることを特徴とする。

[0031] 本構成によれば、直流電圧が印加されない場合の受動回路素子の特性は、容量素子単体、または容量素子と抵抗素子との並列回路、または容量素子と抵抗素子と誘導素子との並列回路によって表される。そして、これら回路に並列に制御電流源が接続されることで、受動回路素子の直流電圧が印加される場合の特性がシミュレートされる。

[0032] また、本発明は、制御電流源と受動回路素子との並列回路が複数直列に接続されることを特徴とする。

[0033] 本構成によれば、制御電流源と受動回路素子との簡単な並列回路が単に直列に接続され、その直列数が増えることで、等価回路モデルのシミュレート精度が高められる。このため、シミュレート精度の高い等価回路モデルを、規則的で見通しよく構成することができる。また、制御電流源と受動回路素子との並列回路を複数直列に接続するだけなので、系統的な演算手続によって受動回路素子の直流電圧印加時の特性をシミュレートすることができる。

[0034] また、本発明は、等価回路が、コンデンサへの直流電圧の印加によって特

性が変化しない受動回路素子を含んで構成されることを特徴とする。

[0035] 本構成によれば、直流電圧の印加によって特性が変化する受動回路素子と、直流電圧の印加によって特性が変化しない受動回路素子とが組み合わされて等価回路モデルが構成されるので、コンデンサの非線形特性のシミュレーションをさらに高精度化すると共に、シミュレーションの周波数帯域を広帯域化することが可能となる。

[0036] また、本発明は、
コンデンサの種類を入力する第1のステップと、
コンデンサへ印加する電圧またはコンデンサへ流す電流を入力する第2のステップと、
第2のステップで入力された電圧または電流によってコンデンサにかかる電圧を参照し、第1のステップで入力された種類のコンデンサについて予め用意された近似関数により参照電圧に対応して算出される特性変化率、および無印加時電流に基づいて、制御電流源によって差分電流を発生させ、無印加時電流に差分電流を併流させることで、コンデンサの直流電圧印加時の非線形特性をシミュレートする第3のステップとを備え、
上記のいずれかのコンデンサのシミュレーション方法を実施する、または上記のいずれかのコンデンサの非線形等価回路モデルを機能させるコンピュータプログラムを構成した。

[0037] 本構成によれば、シミュレートするコンデンサの種類、およびコンデンサへ印加する電圧またはコンデンサへ流す電流の値がコンピュータプログラムに入力されることで、入力された種類のコンデンサの非線形特性は、コンピュータプログラムにより、受動回路素子の無印加時電流に差分電流が併流させられて自動的にシミュレーションされる。このため、本シミュレーション方法または本非線形等価回路モデルの利用者は、シミュレートするコンデンサの種類、およびコンデンサへ印加する電圧またはコンデンサへ流す電流の値をコンピュータプログラムに入力するだけで、的確な回路シミュレーションを高精度かつ簡単に行える。この結果、回路シミュレートに関する専門知

識を持たない一般の利用者であっても、コンデンサを用いた電子回路の的確な回路シミュレーションを高精度かつ簡単に行える。

[0038] また、本発明は、前記コンピュータプログラムを備えるサーバにインターネット網を介してアクセスし、インターネット網に接続された端末から前記コンピュータプログラムを使用するコンピュータプログラムの使用方法を構成した。

[0039] 本構成によれば、利用者は、インターネット網に接続された端末から前記コンピュータプログラムを備えるサーバにアクセスすることで、前記コンピュータプログラムを容易に使用することが出来る。このため、本発明によるコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルを多数の利用者に提供することが可能になる。

発明の効果

[0040] 本発明によれば、上記のように、コンデンサの直流電圧印加時の非線形特性を精度高く動的にシミュレートすることが可能なコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルを単純な構成で簡単に提供することができる。

図面の簡単な説明

[0041] [図1] (a) は、本発明の第1の実施の形態におけるコンデンサの直流電圧無印加時の受動等価回路モデル、(b) は第1の実施の形態における直流電圧印加時のコンデンサの非線形等価回路モデルを示す回路図である。

[図2] (a) は、可変抵抗素子 $R_{x1}(V_{dc})$ および可変容量素子 $C_{x1}(V_{dc})$ を使って表される直流電圧印加時のコンデンサの非線形等価回路モデル、(b) は、第1の実施の形態において可変抵抗素子 $R_{x1}(V_{dc})$ および可変容量素子 $C_{x1}(V_{dc})$ が等価モデル化されて表される、直流電圧印加時のコンデンサの非線形等価回路モデルを示す回路図である。

[図3] (a) は、図1 (b) に示す非線形等価回路モデルから算出されるコンデンサのインピーダンス Z の大きさ $Mag Z$ についての周波数特性を、図1 (a) に示す受動等価回路モデルから算出される特性と比較して示すグラフ

、（b）は、図1（b）に示す非線形等価回路モデルから算出されるコンデンサの等価直列抵抗 $E S R$ の周波数特性を、図1（a）に示す受動等価回路モデルから算出される特性と比較して示すグラフである。

[図4]（a）は、本発明の第2の実施の形態におけるコンデンサの直流電圧無印加時の受動等価回路モデル、（b）は、第2の実施の形態における直流電圧印加時のコンデンサの非線形等価回路モデルを示す回路図である。

[図5]（a）は、第2の実施の形態において、制御電流源 B_R を用いて直流電圧印加時の非線形特性が表された抵抗素子 R_1 と、制御電流源 B_C を用いて直流電圧印加時の非線形特性が表された容量素子 C_1 との並列回路、（b）は、1つの制御電流源（ $B_R + B_C$ ）を用いて直流電圧印加時の非線形特性が表された、抵抗素子 R_1 と容量素子 C_1 との並列回路である。

[図6]（a）は、図4（b）に示す非線形等価回路モデルから算出されるコンデンサのインピーダンス Z の大きさ $Mag Z$ についての周波数特性を、図4（a）に示す受動等価回路モデルから算出される特性と比較して示すグラフ、（b）は、図4（b）に示す非線形等価回路モデルから算出されるコンデンサの等価直列抵抗 $E S R$ の周波数特性を、図4（a）に示す受動等価回路モデルから算出される特性と比較して示すグラフである。

[図7]（a）、（b）、（c）は、本発明の各実施の形態における受動等価回路モデルで使用される、直流電圧 V_{dc} が印加されない場合の特性を表す受動回路素子、（d）、（e）、（f）は、各実施の形態における非線形等価回路モデルで使用される、直流電圧 V_{dc} が印加される場合の非線形特性を表す受動回路素子の構成を示す図である。

[図8]（a）は、コンデンサへの直流電圧 V_{dc} の印加によって特性が変化しない受動回路素子 r 、 c 、 l を含んで構成されるインピーダンス展開型受動等価回路モデル、（b）は、これら受動回路素子 r 、 c 、 l を含んで構成されるインピーダンス展開型非線形等価回路モデルを示す回路図である。

[図9]図8（b）に示す非線形等価回路モデルを一般形にして表した、本発明の第3の実施の形態における非線形等価回路モデルの回路図である。

[図10] 直流電圧 V_{dc} の印加によって特性が変化しない受動回路素子が組み合わされて構成された、本発明の第4の実施の形態におけるコンデンサのインピーダンス展開型等価回路モデルの具体的な一例を示す回路図である。

[図11] 直流電圧 V_{dc} の無印加時におけるコンデンサのインピーダンス Z の大きさ $Mag Z$ と等価直列抵抗 ESR について、図10に示した等価回路モデルを使って計算した計算値を、測定値と比較して示すグラフである。

[図12] 第4の実施の形態におけるコンデンサのインピーダンス展開型等価回路モデルを構成する回路素子の特性を補正する際に用いられる適用ルールを説明するための回路図である。

[図13] (a) は、コンデンサの容量変化率 k_c を、コンデンサへ印加される直流電圧 V_{dc} の近似関数として表したグラフ、(b) は、コンデンサの誘電損失変化率 K_d を、コンデンサへ印加される直流電圧 V_{dc} の近似関数として表したグラフである。

[図14] (a) は、図10に示す等価回路モデルに基づく、第4の実施の形態におけるコンデンサの直流電圧無印加時の受動等価回路モデル、(b) は、同じく図10に示す等価回路モデルに基づく、第4の実施の形態における直流電圧印加時のコンデンサの非線形等価回路モデルを示す回路図である。

[図15] (a) は、コンデンサのインピーダンス Z の大きさ $Mag Z$ について、図14に示した等価回路モデルを使って計算した計算値を測定値と比較して示すグラフ、(b) は、コンデンサの等価直列抵抗 ESR について、図14に示した等価回路モデルを使って計算した計算値を測定値と比較して示すグラフである。

発明を実施するための形態

[0042] 次に、本発明によるコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルを、リニアテクノロジー社が提供する LTspice に適用した実施の形態について、説明する。

[0043] 図1(a) は、第1の実施の形態におけるコンデンサの直流電圧無印加時の受動等価回路モデル、同図(b) は第1の実施の形態における直流電圧印

加時のコンデンサの非線形等価回路モデルを示す回路図である。

- [0044] 各等価回路モデルにおける、抵抗素子 R_1 と容量素子 C_1 との直列回路は、シミュレーションの対象とするコンデンサの等価回路を表す受動回路素子を構成する。同図（a）に示す受動等価回路モデルでは、直流電圧 V_{dc} が重畳していない交流電圧 V_{ac} が、LTspiceの電圧源モデル V_0 によって受動回路素子 R_1 、 C_1 に電圧 V として印加される。また、同図（b）に示す非線形等価回路モデルでは、直流電圧 V_{dc} が重畳した交流電圧 V_{ac} が、LTspiceの電圧源モデル V_1 によって受動回路素子 L_1 、 R_1 に電圧 V として印加される。ここで、各等価回路における容量素子 C_1 の回路定数は $8[\mu F]$ 、抵抗素子 R_1 の回路定数は $2.5[m\Omega]$ 、直流印加電圧 V_{dc} は $6[V]$ に設定した。
- [0045] 同図（a）に示す受動等価回路モデルにおける電圧源モデル V_{n0} 、および同図（b）に示す非線形等価回路モデルにおける電圧源モデル V_{n1} 、 V_{R1} 、 V_{C1} は、等価回路モデルにおける各箇所に流れる電流 I を計測する。これら電圧源モデル V_{n0} 、 V_{n1} 、 V_{R1} 、 V_{C1} は、それぞれの箇所における電流を計測するために設定した、LTspiceにおける便宜上のコンポーネントであり、設定電圧 V が $0[V]$ に設定されて電流計として代用される。
- [0046] 同図（b）に示す制御電流源 B_{R1} 、 B_{C1} は、受動回路素子 R_1 、 C_1 の回路定数の変化率すなわち特性変化率 $k_{R1}(V_{dc})$ 、 $k_{C1}(V_{dc})$ 、および無印加時電流 I_{R1} 、 I_{C1} に基づいて、後述するように、印加時電流 $I_{R1}(V_{dc})$ 、 $I_{C1}(V_{dc})$ と無印加時電流 I_{R1} 、 I_{C1} との差分電流 ΔI_{R1} 、 ΔI_{C1} を発生させる。無印加時電流 I_{R1} 、 I_{C1} は、電圧源モデル V_{R1} 、 V_{C1} により、受動回路素子 R_1 、 C_1 の入力端で参照されるが、受動回路素子 R_1 、 C_1 の出力端で参照されるようにしてもよい。ここで、特性変化率 $k_{C1}(V_{dc})$ 、 $k_{R1}(V_{dc})$ は、直流電圧 V_{dc} の無印加時における受動回路素子 R_1 、 C_1 の回路定数に対する、直流電圧 V_{dc} の印加時における回路定数の比である。また、無印加時電流 I_{R1} 、 I_{C1} は、直流電圧 V_{dc} の無印加時に受動回路素子 R_1 、 C_1 に流れる電流であり、印加時電流 $I_{R1}(V_{dc})$ 、 $I_{C1}(V_{dc})$ は、直流電圧 V_{dc} の印加時に受動回路素子 R_1 、 C_1 に流れる電流である。これら制御電流源 B_{R1} 、 B_{C1} は

、図示するように、直流電圧 V_{dc} の印加によって特性が変化する受動回路素子 R_1 、 C_1 に並列に接続される。

[0047] 各等価回路モデルにおける受動回路素子 R_1 、 C_1 は、その回路定数が直流印加電圧 V_{dc} に依存しない不変のものを表しており、その特性変化による電圧変動分は制御電流源 B_{R1} 、 B_{C1} によって表される。制御電流源 B_{R1} 、 B_{C1} は、LTspiceにおいてビヘイビア電流源モデルとして扱われるLTspiceのコンポーネントであり、参照する電圧 V_{ref} および無印加時電流 I_{R1} 、 I_{C1} に依存して、それ自身の値が従属的に決定される。本実施の形態では、電圧源モデル V_0 、 V_1 によりコンデンサの両端に印加される電圧 V が、制御電流源 B_{R1} 、 B_{C1} によって参照され、電圧 V のうちの直流電圧 V_{dc} が参照電圧 V_{ref} とされる。制御電流源 B_{R1} 、 B_{C1} は、シミュレーションの対象とするコンデンサにかかる電圧 V_{ref} を参照する電圧参照手段を構成する。なお、本実施形態では、電圧 V のうちの直流電圧 V_{dc} だけを参照しているが、直流電圧 V_{dc} と交流電圧 V_{ac} との双方を参照して参照電圧 V_{ref} とするようにしてもよい。

[0048] 直流電圧 V_{dc} の印加によって容量素子 C_1 と抵抗素子 R_1 の回路定数が変化する場合、本来であれば、図2(a)の回路図に示すように、容量素子 C_1 は、直流印加電圧 V_{dc} の値に依存して容量値が可変する可変容量素子 $C_{x1}(V_{dc})$ 、抵抗素子 R_1 は、直流印加電圧 V_{dc} の値に依存して抵抗値が変化する可変抵抗素子 $R_{x1}(V_{dc})$ 、と表される。ここで、容量素子 C_1 には抵抗素子 R_2 が並列に接続され、可変抵抗素子 $R_{x1}(V_{dc})$ と誘導素子 L_2 とが直列に接続されているものとする。これら抵抗素子 R_2 および誘導素子 L_2 は、直流電圧 V_{dc} の印加によって回路定数が変化せず、不変であるものとする。このため、回路図における抵抗素子 R_2 および誘導素子 L_2 の素子記号には、可変容量素子 $C_{x1}(V_{dc})$ および可変抵抗素子 $R_{x1}(V_{dc})$ と異なり、可変を示す矢印が無い。

[0049] この回路の入力端子に図示するように直流電流 I が流れ、可変容量素子 $C_{x1}(V_{dc})$ と抵抗素子 R_2 との並列回路に電圧 V_1 、可変抵抗素子 $R_{x1}(V_{dc})$ に電圧 V_2 が生じるものと仮定する。この場合、回路の入出力端子間に生じる電圧

V 、および回路に流れる電流 I は、それぞれ次の (4) 式および (5)、(6) 式によって表される。

$$V = V_1 + V_2 \quad \cdots (4)$$

$$I = V_1 / R_2 + C_{x1}(V_{dc}) \cdot dV_1 / dt \quad \cdots (5)$$

$$I = V_2 / R_{x1}(V_{dc}) \quad \cdots (6)$$

[0050] 本実施形態では、直流電圧 V_{dc} の印加によって回路定数が変化する可変容量素子 $C_{x1}(V_{dc})$ を、図 2 (b) に示すように、LTspice でビヘイビア電流源モデルとして扱われる制御電流源 B_C と容量素子 C_1 との並列回路として表す。また、直流電圧 V_{dc} の印加によって回路定数が変化する可変抵抗素子 $R_{x1}(V_{dc})$ を、図 2 (b) に示すように、LTspice でビヘイビア電流源モデルとして扱われる制御電流源 B_R と抵抗素子 R_1 との並列回路として表す。この容量素子 C_1 および抵抗素子 R_1 は、図 1 におけるものと同じであり、その回路定数が直流印加電圧 V_{dc} に依存しない不変のものを表している。

[0051] 制御電流源 B_C は、直流電圧 V_{dc} の印加によって容量素子 C_1 に生じる電流の変動分を、直流印加電圧 V_{dc} の値に応じて差分電流 $\Delta I_{C1}(V_{dc})$ として発生させる。制御電流源 B_R は、直流電圧 V_{dc} の印加によって抵抗素子 R_1 に生じる電流の変動分を、直流電圧 V_{dc} の値に応じて差分電流 $\Delta I_{R1}(V_{dc})$ として発生させる。

[0052] 可変容量素子 $C_{x1}(V_{dc})$ および可変抵抗素子 $R_{x1}(V_{dc})$ を上記のように等価モデル化することで、本来的には図 2 (a) に示される回路は、図 2 (b) に示す本実施形態の非線形等価回路モデルに置き換えられる。つまり、図 2 (a) に示される可変容量素子 $C_{x1}(V_{dc})$ と可変抵抗素子 $R_{x1}(V_{dc})$ との直列回路は、図 2 (b) に示すように、制御電流源 B_C と容量素子 C_1 との並列回路に制御電流源 B_R と抵抗素子 R_1 との並列回路を直列に接続した回路に置き換えられる。

[0053] この場合、非線形等価回路モデルに流れる電流 I は、制御電流源 B_C 、 B_R が発生させる差分電流 $\Delta I_{C1}(V_{dc})$ 、 $\Delta I_{R1}(V_{dc})$ を用いて、次の (7) 式、(8) 式によって表される。

$$I = V_1 / R_2 + C_1 \cdot dV_1 / dt + \Delta I_{C1}(V_{dc}) \quad \cdots (7)$$

$$I = V_2 / R_1 + \Delta I_{R1}(V_{dc}) \quad \cdots (8)$$

[0054] また、差分電流 $\Delta I_{C1}(V_{dc})$ は、容量素子 C_1 の印加時電流 $I_{C1}(V_{dc})$ と無印加時電流 I_{C1} との差であるから、容量素子 C_1 の特性変化率 $k_{C1}(V_{dc})$ を用いて、次の (9) 式によって表される。

$$\begin{aligned} \Delta I_{C1}(V_{dc}) &= I_{C1}(V_{dc}) - I_{C1} \\ &= (C_{X1}(V_{dc}) - C_1) \cdot dV_1 / dt \\ &= (k_{C1}(V_{dc}) - 1) \cdot C_1 \cdot dV_1 / dt \\ &= (k_{C1}(V_{dc}) - 1) \cdot I_{C1} \quad \cdots (9) \end{aligned}$$

[0055] ここで、特性変化率 $k_{C1}(V_{dc})$ は、直流電圧 V_{dc} の無印加時における受動回路素子 C_1 の回路定数 C_1 に対する、直流電圧 V_{dc} の印加時における回路定数 $C_{X1}(V_{dc})$ の比であり、次の (10) 式によって表される。

$$k_{C1}(V_{dc}) = C_{X1}(V_{dc}) / C_1 \quad \cdots (10)$$

[0056] 制御電流源 B_C は、(9) 式に示されるように、特性変化率 $k_{C1}(V_{dc})$ から 1 を減算した値に無印加時電流 I_{C1} を乗算することで、つまり、特性変化率 $k_{C1}(V_{dc})$ および無印加時電流 I_{C1} に基づいて、印加時電流 $I_{C1}(V_{dc})$ と無印加時電流 I_{C1} との差分電流 $\Delta I_{C1}(V_{dc})$ を発生させる。

[0057] また、差分電流 $\Delta I_{R1}(V_{dc})$ は、抵抗素子 R_1 の印加時電流 $I_{R1}(V_{dc})$ と無印加時電流 I_{R1} との差であるから、抵抗素子 R_1 の特性変化率 $k_{R1}(V_{dc})$ を用いて、次の (11) 式によって表される。

$$\begin{aligned} \Delta I_{R1}(V_{dc}) &= I_{R1}(V_{dc}) - I_{R1} \\ &= (1 / R_{X1}(V_{dc}) - 1 / R_1) \cdot V_2 \\ &= (1 / k_{R1}(V_{dc}) - 1) \cdot V_2 / R_1 \\ &= (1 / k_{R1}(V_{dc}) - 1) \cdot I_{R1} \quad \cdots (11) \end{aligned}$$

[0058] ここで、特性変化率 $k_{R1}(V_{dc})$ は、直流電圧 V_{dc} の無印加時における受動回路素子 R_1 の回路定数 R_1 に対する、直流電圧 V_{dc} の印加時における回路定

数 $R_{x1}(V_{dc})$ の比であり、次の (12) 式によって表される。

$$k_{R1}(V_{dc}) = R_{x1}(V_{dc}) / R_1 \quad \dots (12)$$

[0059] 制御電流源 B_R は、(11) 式に示されるように、特性変化率 $k_{R1}(V_{dc})$ の逆数から 1 を減算した値に無印加時電流 I_{R1} を乗算することで、つまり、特性変化率 $k_{R1}(V_{dc})$ および無印加時電流 I_{R1} に基づいて、印加時電流 $I_{R1}(V_{dc})$ と無印加時電流 I_{R1} との差分電流 $\Delta I_{R1}(V_{dc})$ を発生させる。

[0060] 特性変化率 $k_{C1}(V_{dc})$, $k_{R1}(V_{dc})$ は、近似関数 $\exp(f(x))$ により、参照電圧 $V_{ref}(=V_{dc})$ に対応して算出される。近似関数 $\exp(f(x))$ は、実測値を基に、コンデンサにかかる参照電圧 V_{ref} を変数 x として、後述するように (図 13 参照)、表される。本実施形態では、近似関数 $\exp(f(x))$ は、奇数次のべき乗項を含まない多項式形式の偶関数で与えられる。また、(9) 式および (11) 式で表される差分電流 $\Delta I_{C1}(V_{dc})$, $\Delta I_{R1}(V_{dc})$ は、この近似関数 $\exp(f(x))$ を用いて次の (13) 式および (14) 式の関数形で与えられる。

$$\Delta I_{C1}(V_{dc}) = [\exp(f(x)) - 1] \cdot I_{C1} \quad \dots (13)$$

$$\Delta I_{R1}(V_{dc}) = [\exp(f(x)) - 1] \cdot I_{R1} \quad \dots (14)$$

[0061] 本実施の形態のコンデンサのシミュレーション方法では、まず、コンデンサの等価回路を受動回路素子 R_1 , C_1 の直列回路を使って表し、図 1 (b) に示す非線形等価回路モデルを構築する。そして、直流電圧 V_{dc} の印加時における受動回路素子 R_1 , C_1 の特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ を、実測値を基に、参照電圧 V_{ref} を変数 x とする近似関数 $\exp(f(x))$ として表す。次に、受動回路素子 R_1 , C_1 に並列に接続される制御電流源 B_{R1} , B_{C1} により、参照電圧 V_{ref} が参照され、近似関数 $\exp(f(x))$ が用いられて、参照電圧 V_{ref} に対応して特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ が算出される。また、電圧源モデル V_{R1} , V_{C1} によって計測される受動回路素子 R_1 , C_1 に流れる無印加時電流 I_{R1} , I_{C1} が、制御電流源 B_{R1} , B_{C1} によって参照される。そして、特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ および無印加時電流 I_{R1} , I_{C1} に基づいて、制御電流源 B_{R1} , B_{C1} により、印加時電流 $I_{R1}(V_{dc})$, $I_{C1}(V_{dc})$ と

無印加時電流 I_{R1} , I_{C1} との差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ が発生させられ、無印加時電流 I_{R1} , I_{C1} に差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ が併流させられることで、コンデンサの直流電圧 V_{dc} の印加時の非線形特性がシミュレートされる。

[0062] 図3 (a) は、上記のようにコンデンサの非線形特性がシミュレートされて、図1 (b) に示す非線形等価回路モデルから算出されるコンデンサのインピーダンス Z の大きさ $Mag Z$ についての周波数特性と、図1 (a) に示す受動等価回路モデルから算出される同大きさ $Mag Z$ についての周波数特性とを、比較して示すグラフである。同グラフの横軸は周波数 $[Hz]$ 、縦軸は大きさ $Mag Z$ の値 $[\Omega]$ を表す。また、実線で示す周波数特性 $A1$ は非線形等価回路モデルから算出される、直流印加電圧 $V_{dc} = 6 [V]$ のときの特性、破線で示す周波数特性 $A0$ は受動等価回路モデルから算出される、直流印加電圧 $V_{dc} = 0$ のときの特性である。

[0063] 図3 (b) は、上記のようにコンデンサの非線形特性がシミュレートされて、図1 (b) に示す非線形等価回路モデルから算出されるコンデンサの等価直列抵抗 ESR の周波数特性と、図1 (a) に示す受動等価回路モデルから算出される同等価直列抵抗 ESR についての周波数特性とを、比較して示すグラフである。同グラフの横軸は周波数 $[Hz]$ 、縦軸は等価直列抵抗 ESR の値 $[\Omega]$ を表す。また、実線で示す周波数特性 $B1$ は非線形等価回路モデルから算出される、直流印加電圧 $V_{dc} = 6 [V]$ のときの特性、破線で示す周波数特性 $B0$ は受動等価回路モデルから算出される、直流印加電圧 $V_{dc} = 0$ のときの特性である。

[0064] 図3 (a) のグラフに示されるように、インピーダンスの大きさ $Mag Z$ についての周波数特性 $A1$ は、直流電圧 V_{dc} の印加によって $Mag Z$ の値が直流電圧無印加時の周波数特性 $A0$ より大きくなっており、直流電圧 V_{dc} の印加によってインピーダンスが変動している。また、高周波域では、図3 (b) に示す等価直列抵抗 ESR の特性に漸近する。また、図3 (b) のグラフに示されるように、等価直列抵抗 ESR についての周波数特性 $B1$ も、直

流電圧 V_{dc} の印加によって $E S R$ の値が直流電圧無印加時の周波数特性 B_0 より大きくなっており、直流電圧 V_{dc} の印加によって変動している。しかし、周波数特性 B_1 および B_0 とともに、等価直列抵抗 $E S R$ の値は周波数に依らずに一定値となっている。

[0065] このような第1の実施の形態によるコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルにおいては、上記のように、直流電圧 V_{dc} の印加時における受動回路素子 R_1 , C_1 の特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ が、実測値を基に、コンデンサにかかる参照電圧 V_{ref} を変数 x とした近似関数 $\exp(f(x))$ により表される。従って、(10) 式, (12) 式に示される特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ は、参照する電圧 V_{ref} に応じて、この近似関数 $\exp(f(x))$ により算出される。また、印加時電流 $I_{R1}(V_{dc})$, $I_{C1}(V_{dc})$ は、無印加時電流 I_{R1} , I_{C1} に、(9) 式, (11) 式に示される差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ を併流させることで、求めることができる。このため、上記の特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ および無印加時電流 I_{R1} , I_{C1} に基づいて、制御電流源 B_R , B_C により、差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ を発生させ、制御電流源 B_R , B_C に受動回路素子 R_1 , C_1 を並列に接続して、この差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ を無印加時電流 I_{R1} , I_{C1} に併流させることで、受動回路素子 R_1 , C_1 の印加時電流 $I_{R1}(V_{dc})$, $I_{C1}(V_{dc})$ をシミュレートすることができる。

[0066] すなわち、コンデンサにかかる電圧 V_{ref} を参照して近似関数 $\exp(f(x))$ により受動回路素子 R_1 , C_1 の特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ を算出し、特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ および無印加時電流 I_{R1} , I_{C1} に基づいて制御電流源 B_R , B_C により (9) 式, (11) 式に示される差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ を発生させることで、任意の直流印加電圧 V_{dc} に対して動的に追従可能なシミュレーションをすることができる。この結果、コンデンサの直流電圧印加時の非線形特性を精度高く動的にシミュレートすることが可能なコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルを単純な構成で簡単に提供することができる。また、コンデン

サの非線形等価回路モデルは、上記のように、無印加時電流 I_{R1} , I_{C1} を基準にして、無印加時電流 I_{R1} , I_{C1} に差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ を制御電流源 B_R , B_C によって単に併流させることで得られるので、逆に、図 1 (b) に示される非線形等価回路モデルから制御電流源 B_R , B_C を除外することで、無印加時電流 I_{R1} , I_{C1} に対応した、つまり、直流電圧 V_{dc} が印加しない場合の、図 1 (a) に示されるコンデンサの等価回路モデルを簡単に得ることができる。

[0067] また、第 1 の実施の形態によるコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルによれば、参照電圧 V_{ref} の値がゼロ ($x = 0$) のときには、指数関数である近似関数 $\exp(f(x))$ の値が 1 になり、無印加時電流 I_{R1} , I_{C1} に乗算される、(13) 式および (14) 式に示される係数 $[\exp(f(x)) - 1]$ の値がゼロになるので、差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ の値もゼロとなる。また、参照電圧 V_{ref} の値がゼロでないときには、近似関数 $\exp(f(x))$ の値が 1 より大きくなり、無印加時電流 I_{R1} , I_{C1} に乗算される係数 $[\exp(f(x)) - 1]$ の値がゼロより大きくなるため、差分電流 $\Delta I_{R1}(V_{dc})$, $\Delta I_{C1}(V_{dc})$ が参照電圧 V_{ref} に対応して必ず算出されてコンデンサの特性がシミュレートされ、コンデンサの定性理解に供される。

[0068] また、第 1 の実施の形態によるコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルによれば、近似関数 $\exp(f(x))$ が奇数次のべき乗項を含まない多項式形式の偶関数で表現されるため、従来のコンデンサのシミュレーションとは異なり、直流バイアスの符号が逆になった場合や直流バイアスの値が突発的に変化した場合などにも、特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ は近似関数 $\exp(f(x))$ によって適切に近似される。

[0069] また、第 1 の実施の形態によるコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルによれば、参照電圧 V_{ref} または無印加時電流 I_{R1} , I_{C1} を等価回路モデルと別に設定して計算する方式とは異なり、等価回路モデル内の回路両端に生じる瞬時電圧、または等価回路モデル内の受動回路素子 R_1 , C_1 の入力端もしくは出力端に生じる瞬時電流が参照され

て、差分電流 $\Delta I_{R1}(Vdc)$, $\Delta I_{C1}(Vdc)$ の演算が行われる。このため、差分電流 $\Delta I_{R1}(Vdc)$, $\Delta I_{C1}(Vdc)$ の演算に用いられる参照電圧 V_{ref} および無印加時電流 I_{R1} , I_{C1} は時間遅れなく参照され、コンデンサの非線形特性についての過渡応答解析を高速に高精度で行うことが可能となる。

[0070] 図4 (a) は、本発明の第2の実施の形態におけるコンデンサの直流電圧無印加時の受動等価回路モデル、同図 (b) は、第2の実施の形態における直流電圧印加時のコンデンサの非線形等価回路モデルを示す回路図である。なお、同図において図1と同一または相当する部分には同一符号を付してその説明は省略する。

[0071] 第2の実施の形態における受動等価回路モデルおよび非線形等価回路モデルでは、抵抗素子 R_1 と容量素子 C_1 との直列回路に直列に、容量素子 C_2 と抵抗素子 R_2 との並列回路が接続されて、シミュレーションの対象とするコンデンサの等価回路を表す受動回路素子が構成されている。

[0072] 容量素子 C_2 と抵抗素子 R_2 との並列回路は、非線形等価モデル化すると、図5 (a) に示すように、抵抗素子 R_2 については、回路定数が直流印加電圧 Vdc に依存しない抵抗素子 R_2 に並列に、ビヘイビア電流源モデルとして扱われる制御電流源 B_R が接続される。また、容量素子 C_2 については、回路定数が直流印加電圧 Vdc に依存しない容量素子 C_2 に並列にビヘイビア電流源モデルとして扱われる制御電流源 B_C が接続される。しかし、並列に接続されるこれら制御電流源 B_R および B_C は、図5 (b) に示すように、1つの制御電流源 ($B_R + B_C$) として表すことができる。ただし、制御電流源 ($B_R + B_C$) の発生する電流値は、各制御電流源 B_C および B_R が発生する電流の値の和となる。

[0073] 従って、図4 (b) に示す非線形等価回路モデルでは、抵抗素子 R_1 に並列に制御電流源 B_{R1} 、容量素子 C_1 に並列に制御電流源 B_{C1} 、容量素子 C_2 と抵抗素子 R_2 との並列回路に並列に、図5 (b) に示す制御電流源 ($B_R + B_C$) に相当する制御電流源 B_{C2} が接続されている。すなわち、この第2の実施の形態における各等価回路モデルでは、制御電流源 B_{R1} および受動回路素子 R_1

の並列回路と、制御電流源 B_{C1} および受動回路素子 C_1 の並列回路と、制御電流源 B_{C2} および受動回路素子 C_2 、 R_2 の並列回路とが複数直列に接続されている。また、容量素子 C_2 の入力端には電圧源モデル V_{C2} 、抵抗素子 R_2 の入力端には電圧源モデル V_{R2} が接続されて、容量素子 C_2 および抵抗素子 R_2 に流れる電流が電圧源モデル V_{C2} および V_{R2} によって計測される。

[0074] この第2の実施の形態においても、図4 (a) に示す受動等価回路モデルでは、直流電圧 V_{dc} が印加していない交流電圧 V_{ac} が、電圧源モデル V_0 によって等価回路の両端に電圧 V として印加される。また、同図 (b) に示す非線形等価回路モデルでは、直流電圧 V_{dc} が印加した交流電圧 V_{ac} が、電圧源モデル V_1 によって等価回路の両端に電圧 V として印加される。ここで、各等価回路における容量素子 C_1 の回路定数は $8 [\mu F]$ 、抵抗素子 R_1 の回路定数は $2.5 [m\Omega]$ 、容量素子 C_2 の回路定数は $1 [mF]$ 、抵抗素子 R_2 の回路定数は $10 [m\Omega]$ 、直流印加電圧 V_{dc} は $6 [V]$ に設定した。

[0075] 図4 (b) に示す制御電流源 B_{R1} は、抵抗素子 R_1 の特性変化率 $k_{R1}(V_{dc})$ および無印加時電流 I_{R1} に基づいて、第1の実施形態のシミュレーション方法と同様に、抵抗素子 R_1 の印加時電流 $I_{R1}(V_{dc})$ と無印加時電流 I_{R1} との差分電流 $\Delta I_{R1}(V_{dc})$ を発生させる。また、制御電流源 B_{C1} は、容量素子 C_1 の特性変化率 $k_{C1}(V_{dc})$ および無印加時電流 I_{C1} に基づいて、制御電流源 B_{R1} と同様に、容量素子 C_1 の印加時電流 $I_{C1}(V_{dc})$ と無印加時電流 I_{C1} との差分電流 $\Delta I_{C1}(V_{dc})$ を発生させる。また、制御電流源 B_{C2} は、容量素子 C_2 の特性変化率 $k_{C2}(V_{dc})$ および抵抗素子 R_2 の特性変化率 $k_{R2}(V_{dc})$ 、並びに、容量素子 C_2 の無印加時電流 I_{C2} および抵抗素子 R_2 の無印加時電流 I_{R2} に基づいて、容量素子 C_2 についての印加時電流 $I_{C1}(V_{dc})$ と無印加時電流 I_{C1} との差分電流 $\Delta I_{C1}(V_{dc})$ と、抵抗素子 R_2 についての印加時電流 $I_{R2}(V_{dc})$ と無印加時電流 I_{R2} との差分電流 $\Delta I_{R1}(V_{dc})$ とを併せた差分電流 $\Delta I_{C1}(V_{dc}) + \Delta I_{R1}(V_{dc})$ を発生させる。

[0076] 図6 (a) は、図4 (b) に示す非線形等価回路モデルから算出されるコンデンサのインピーダンス Z の大きさ $Mag Z$ についての周波数特性と、図

4 (a) に示す受動等価回路モデルから算出される同大きさ $MagZ$ についての周波数特性とを、比較して示すグラフである。同グラフの横軸は周波数 $[Hz]$ 、縦軸は大きさ $MagZ$ の値 $[\Omega]$ を表す。また、実線で示す周波数特性 $C1$ は非線形等価回路モデルから算出される、直流印加電圧 $V_{dc} = 6 [V]$ のときの特性、破線で示す周波数特性 $C0$ は受動等価回路モデルから算出される、直流印加電圧 $V_{dc} = 0$ のときの特性である。

[0077] 図 6 (b) は、図 4 (b) に示す非線形等価回路モデルから算出されるコンデンサの等価直列抵抗 ESR の周波数特性と、図 4 (a) に示す受動等価回路モデルから算出される同等価直列抵抗 ESR についての周波数特性とを、比較して示すグラフである。同グラフの横軸は周波数 $[Hz]$ 、縦軸は等価直列抵抗 ESR の値 $[\Omega]$ を表す。また、実線で示す周波数特性 $D1$ は非線形等価回路モデルから算出される、直流印加電圧 $V_{dc} = 6 [V]$ のときの特性、破線で示す周波数特性 $D0$ は受動等価回路モデルから算出される、直流印加電圧 $V_{dc} = 0$ のときの特性である。

[0078] 図 6 (a) のグラフに示されるように、インピーダンスの大きさ $MagZ$ についての周波数特性 $C1$ も、図 3 (a) のグラフに示される周波数特性 $A1$ と同様に、直流電圧 V_{dc} の印加によって $MagZ$ の値が直流電圧無印加時の周波数特性 $C0$ より大きくなっており、直流電圧 V_{dc} の印加によってインピーダンスが変動している。また、高周波域では、図 6 (b) に示す等価直列抵抗 ESR の特性に漸近する。また、図 6 (b) のグラフに示されるように、等価直列抵抗 ESR についての周波数特性 $D1$ も、図 3 (b) のグラフに示される周波数特性 $B1$ と同様に、直流電圧 V_{dc} の印加によって ESR の値が直流電圧無印加時の周波数特性 $D0$ より大きくなっており、直流電圧 V_{dc} の印加によって変動している。しかし、周波数特性 $D1$ および $D0$ とともに、図 3 (b) のグラフに示される周波数特性 $B1$ および $B0$ と異なり、等価直列抵抗 ESR の値が周波数によって変化し、周波数特性を持つ値となっている。

[0079] このような第 2 の実施の形態によるコンデンサのシミュレーション方法お

よびコンデンサの非線形等価回路モデルによれば、制御電流源 B_{R1} および受動回路素子 R_1 の簡単な並列回路と、制御電流源 B_{C1} および受動回路素子 C_1 の簡単な並列回路と、制御電流源 B_{C2} および受動回路素子 C_2 , R_2 の簡単な並列回路とが単に直列に接続され、その直列数が増えることで、等価回路モデルのシミュレート精度が高められる。このため、シミュレート精度の高い等価回路モデルを、規則的で見通しよく構成することができる。また、制御電流源 B_{R1} 、 B_{C1} 、 B_{C2} と受動回路素子 R_1 、 C_1 、 C_2 , R_2 とによる各並列回路を複数直列に接続するだけなので、系統的な演算手続によって受動回路素子 R_1 、 C_1 、 C_2 , R_2 の直流電圧印加時の特性をシミュレートすることができる。

[0080] なお、上記の第1の実施の形による受動等価回路モデルでは、図7(a)に示すように、容量素子Cの単体の回路によって受動回路素子を構成することで、直流電圧Vdcが印加されない場合の受動回路素子の特性を表した。そして、非線形等価回路モデルでは、図7(d)に示すように、この回路に並列に制御電流源Bを接続することで、受動回路素子の直流電圧Vdcが印加される場合の特性をシミュレートした。また、上記の第2の実施の形態による受動等価回路モデルでは、図7(b)に示すように、容量素子Cと抵抗素子Rとの並列回路によっても受動回路素子を構成することで、直流電圧Vdcが印加されない場合の受動回路素子の特性を表した。そして、非線形等価回路モデルでは、図7(e)に示すように、この並列回路に並列に制御電流源Bを接続することで、受動回路素子の直流電圧Vdcが印加される場合の特性をシミュレートした。

[0081] さらに、図7(c)に示す受動等価回路モデルのように、誘導素子Lと容量素子Cと抵抗素子Rとの並列回路で受動回路素子を構成するようにしてもよい。この場合、非線形等価回路モデルは、図7(f)に示すように、この並列回路に並列に制御電流源Bが接続されて構成される。このように受動回路素子を構成しても、直流電圧Vdcが印加されない場合の受動回路素子の特性は、誘導素子Lと容量素子Cと抵抗素子Rとの並列回路によって表される

。そして、この回路に並列に制御電流源 B が接続されることで、コンデンサに直流電圧 V_{dc} が印加される場合の特性がシミュレートされる。

[0082] また、上記の第 1 の実施形態並びに第 2 の実施形態では、全ての受動回路素子 C_1 , R_1 , C_2 , R_2 が、直流電圧 V_{dc} の印加によってその特性が変化する場合について、説明した。しかし、図 8 (a) に示すインピーダンス展開型受動等価回路モデルのように、直流電圧 V_{dc} の印加によって特性が変化する受動回路素子 R , L , C に加えて、コンデンサへの直流電圧 V_{dc} の印加によって特性が変化しない受動回路素子 r , l を含んで、等価回路が構成されるようにしてもよい。直流電圧 V_{dc} の印加によって特性が変化するかしないかは、実際の測定値の分析によって決定される。この場合、図 8 (b) に示すインピーダンス展開型非線形等価回路モデルでは、直流電圧 V_{dc} の印加によって特性が変化する受動回路素子 R , L , C に並列に制御電流源 B が接続され、受動回路素子 r , l に制御電流源 B が接続されないことで、コンデンサに直流電圧 V_{dc} が印加される場合の特性がシミュレートされる。また、ここでは、等価回路モデルをインピーダンス展開型に構成した場合について説明しているが、受動回路素子を並列に接続してアドミッタンス展開型に各等価回路モデルを構成することも可能である。

[0083] 図 9 は、図 8 (b) に示す非線形等価回路モデルを一般形にして表した、本発明の第 3 の実施の形態における非線形等価回路モデルの回路図である。なお、図 9 において図 8 (b) と同一または相当する部分には同一符号を付してその説明は省略する。

[0084] 図 9 に示す一般形の非線形等価回路モデルを使用したコンデンサのシミュレーション方法では、まず、コンデンサの等価回路を受動回路素子 R_x , L_x , C_x および r_x , l_x , c_x を使って表し、同図に示すような非線形等価回路モデルを構築する。ここで、各回路素子に付される添え字 x ($x = 1, 2, 3, \dots$) は、図の左端の回路素子を 1 番として、左端から右端へ向けて順番に同図のように付される素子位置 $1, 2, 3, \dots$ を表す。以下、各回路素子について同様に添え字 x を付す。また、容量素子 c_x は、抵抗素子 r

および誘導素子 L と同様、インダクタへの直流電圧 V_{dc} の重畳によって特性が変化しない受動回路素子である。次に、図 1 におけるものと同様な電圧源モデル V_1 により、交流電圧 V_{ac} に直流電圧 V_{dc} が印加した電圧 $V (= V_{dc} + V_{ac})$ を、非線形等価回路モデルの両端の端子 n_1 および n_2 間に印加する。

[0085] 電圧 V は、STEP 1 において、受動回路素子 R_x , C_x , L_x に並列に接続される制御電流源 B_x により、直流電圧 V_{dc} が参照電圧 V_{ref} として参照される ($V_{ref} = V_{dc}$)。なお、ここでは、電圧 V のうちの直流電圧 V_{dc} だけを参照しているが、直流電圧 V_{dc} と交流電圧 V_{ac} との双方を参照するようにしてもよい。次に、STEP 2 において、直流電圧 V_{dc} の印加時における受動回路素子 R_x , C_x , L_x の特性変化率 $k_{RX}(V_{ref})$, $k_{CX}(V_{ref})$, $k_{LX}(V_{ref})$ を、測定値を基に、参照電圧 V_{ref} を変数 x とする近似関数 $\exp(f(x))$ として表す。そして、制御電流源 B_x により、近似関数 $\exp(f(x))$ が用いられて、参照電圧 V_{ref} に対応して特性変化率 $k_{RX}(V_{ref})$, $k_{CX}(V_{ref})$, $k_{LX}(V_{ref})$ が算出される。

[0086] 次に、STEP 3 において、制御電流源 B_x により、受動回路素子 R_x , C_x , L_x に流れる無印加時電流 I_{RX} , I_{CX} , I_{LX} が参照される。そして、特性変化率 $k_{RX}(V_{ref})$, $k_{CX}(V_{ref})$, $k_{LX}(V_{ref})$ および無印加時電流 I_{RX} , I_{CX} , I_{LX} に基づいて、制御電流源 B_x により、印加時電流 $I_{RX}(V_{ref})$, $I_{CX}(V_{ref})$, $I_{LX}(V_{ref})$ と無印加時電流 I_{RX} , I_{CX} , I_{LX} との差分電流 $\Delta I_{RX}(V_{ref})$, $\Delta I_{CX}(V_{ref})$, $\Delta I_{LX}(V_{ref})$ が補正電流として発生させられ、無印加時電流 I_{RX} , I_{CX} , I_{LX} に差分電流 $\Delta I_{RX}(V_{ref})$, $\Delta I_{CX}(V_{ref})$, $\Delta I_{LX}(V_{ref})$ が併流させられることで、コンデンサの直流電圧 V_{dc} の印加時の非線形特性がシミュレートされる。

[0087] このような第 3 の実施の形態によるコンデンサのシミュレーションによれば、直流電圧 V_{dc} の印加によって特性が変化する受動回路素子 R_x , C_x , L_x と、直流電圧 V_{dc} の印加によって特性が変化しない受動回路素子 r_x , c_x , l_x とが組み合わされて等価回路モデルが構成されるので、コンデン

サの非線形特性のシミュレーションをさらに高精度化すると共に、シミュレーションの周波数帯域を広帯域化することが可能となる。

[0088] 図10は、直流電圧 V_{dc} の印加によって特性が変化しない受動回路素子 r_x , c_x , l_x が組み合わされて構成された、本発明の第4の実施の形態におけるコンデンサのインピーダンス展開型等価回路モデルの具体的な一例を示す回路図である。なお、図10において図9と同一または相当する部分には同一符号を付してその説明は省略する。

[0089] このインピーダンス展開型等価回路モデルにおける素子位置1～3の回路素子は、主共振回路を構成し、シミュレートするコンデンサの主共振周波数付近の周波数特性を実際の特性にフィッティングする。また、素子位置4～8の回路素子は、容量性回路を構成し、シミュレートするコンデンサの容量性帯域の周波数特性を実際の特性にフィッティングする。また、素子位置9, 10の回路素子は副共振回路A、素子位置14, 15の回路素子は副共振回路Bを構成し、シミュレートするコンデンサの副共振周波数付近の周波数特性を実際の特性にフィッティングする。また、素子位置11～13の回路素子は、誘導性回路を構成し、シミュレートするコンデンサの誘導性帯域の周波数特性を実際の特性にフィッティングする。

[0090] 以下の表1は、直流電圧 V_{dc} の無印加時 ($V_{dc}=0[V]$) のときに導出される、図10に示す各回路素子の回路定数を示している。

[表1]

表 1

No	R, r(mΩ)	C, c(μF)	L, l(pH)	
1	2.46E+00	-	-	主共振回路
2	-	8.14E+00	-	
3		-	1.17E+02	
4	5.81E+03	5.50E+02	-	容量性回路
5	5.58E+02	7.16E+02	-	
6	6.43E+01	8.86E+02	-	
7	7.07E+00	1.40E+03	-	
8	1.74E+00	1.25E+03	-	副共振回路A
9	1.63E+00	9.36E+01	2.01E+01	
10	2.95E+00	2.42E+01	4.60E+01	
11	1.50E+01	-	3.66E+02	誘導性回路
12	3.20E+01	-	6.04E+01	
13	9.73E+01	-	2.32E+01	
14	4.77E+03	1.01E-05	4.24E+01	副共振回路B
15	1.00E+08	4.73E-06	5.25E+01	

[0091] 上記表の左欄のNoは回路素子の上記素子位置1～15を示し、各素子位置に対応して、抵抗素子R, r[mΩ]、容量素子C, c[μF]および誘導素子L, l[pH]の各回路定数が示されている。また、各回路定数は10の累乗値で表されており、例えば5.81E+03は $5.81 \times 10^3 (= 5.81 \times 1000)$ を表し、「E」は底の10、+03は指数を表す。また、1.01E-05は同様に $1.01 \times 10^{-5} (= 1.01 \times 0.00001)$ を表す。

[0092] 図11は、直流電圧V_{dc}の無印加時（V_{dc}=0[V]）におけるコンデンサのインピーダンスZの大きさMag Zと等価直列抵抗ESRとについて、図10に示した等価回路モデルを使って計算した計算値を、測定値と比較して示すグラフである。同グラフの横軸は周波数[Hz]、縦軸は大きさMag Zおよび等価直列抵抗ESRの値[Ω]を表す。ここで、目盛りには上記の10

の累乗値が振ってある。また、大きさ $\text{Mag } Z$ の測定値は実線の実線特性線 e_0 、計算値は破線の実線特性線 E_0 で示され、等価直列抵抗 ESR の測定値は実線の実線特性線 f_0 、計算値は破線の実線特性線 F_0 で示される。

[0093] 同グラフに示されるように、インピーダンス Z の大きさ $\text{Mag } Z$ および等価直列抵抗 ESR の計算値は、共に、 $100[\text{Hz}] \sim 8.5[\text{GHz}]$ の全帯域にわたって良好に測定値にフィッティングしていることが確認された。

[0094] また、上述の特性のフィッティングでは、コンデンサへの直流電圧 V_{dc} の印加によって変化する受動回路素子 R 、 C 、 L の特性値の変化率を、コンデンサの誘電体の材質に起因する特性変化率を基にして、無次元係数として表す。そして、所定の適用ルールに従い、上記の主共振回路、副共振回路 A 、 B 、容量性回路または誘導性回路を構成する回路素子の特性値を、コンデンサへ印加される直流電圧 V_{dc} に応じた値に補正する。

[0095] 本実施の形態では、無次元係数は、コンデンサへ直流電圧 V_{dc} を印加して測定されるコンデンサの容量変化率 K_c および誘電損失変化率 K_d の一方または双方を基に、コンデンサへの直流電圧 V_{dc} の印加に応じて特性値が変化する容量素子 C または抵抗素子 R について表される。適用ルールは、コンデンサへ印加される直流電圧 V_{dc} に応じて特性値が変化する回路素子の、直流電圧 V_{dc} の無印加時における特性値に、無次元係数を掛け合わせるルールである。特性値の補正は、直流電圧 V_{dc} に応じて容量値が変化する容量素子 C の直流電圧無印加時における容量値、および直流印加電圧 V_{dc} に応じて抵抗値が変化する抵抗素子 R の直流電圧無印加時における抵抗値に、適用ルールに従って無次元係数を掛け合わせて行われる。適用ルールにおけるこの無次元係数の掛け合わせは、容量変化率 K_c および誘電損失変化率 K_d の一方または双方の組合わせを、次のように乗算、除算することで、行われる。

[0096] 図 12 はこの適用ルールを示す回路図である。なお、図 12 において図 10 と同一または相当する部分には同一符号を付してその説明は省略する。

[0097] 直流電圧 V_{dc} の印加による容量素子 C_2 の特性変化は、誘電体の材質に起因して起きる。従って、素子位置 1 ～ 3 の回路素子で構成される主共振回路で

は、直流電圧 V_{dc} の印加電圧に応じて容量素子 C_2 の特性を補正する必要がある。この補正における適用ルールには、容量素子 C_2 の容量値に容量変化率 K_c を乗算する適用ルール I を採用する。この場合、無次元係数は容量変化率 K_c に設定されることとなる。

[0098] 容量性回路を構成する素子位置 4 ～ 8 の回路素子は全て、直流電圧 V_{dc} の印加により、誘電体の材質に起因して特性が変化する。従って、容量性回路では、直流電圧 V_{dc} の印加電圧に応じて抵抗素子 $R_4 \sim R_8$ および容量素子 $C_4 \sim C_8$ の全回路素子の特性を補正する必要がある。

[0099] 容量素子 $C_4 \sim C_8$ の補正における無次元係数の適用ルールには、容量素子 $C_4 \sim C_8$ の容量値に容量変化率 K_c を乗算し、誘電損失変化率 K_d で除算する適用ルール II を採用する。この場合、無次元係数は容量変化率 K_c を誘電損失変化率 K_d で除算した値に設定されることとなる。また、抵抗素子 $R_4 \sim R_8$ の補正における無次元係数の適用ルールには、抵抗素子 $R_4 \sim R_8$ の抵抗値に誘電損失変化率 K_d を乗算し、容量変化率 K_c で除算する適用ルール III を採用する。この場合、無次元係数は誘電損失変化率 K_d を容量変化率 K_c で除算した値に設定されることとなる。

[0100] 素子位置 9, 10 の副共振回路 A の回路素子のうち、直流電圧 V_{dc} の印加により誘電体の材質に起因して特性が変化する要素は、容量素子 C_9, C_{10} である。従って、副共振回路 A では、直流電圧 V_{dc} の印加電圧に応じて容量素子 C_9, C_{10} の特性を補正する必要がある。この補正における無次元係数の適用ルールには、容量素子 C_9, C_{10} の容量値に容量変化率 K_c を乗算する適用ルール IV を採用する。この場合、無次元係数は容量変化率 K_c に設定されることとなる。

[0101] 素子位置 11 ～ 13 の誘導性回路を構成する各回路素子は、誘電体の材質に起因する特性変化が起きない。従って、誘導性回路では、直流電圧 V_{dc} の印加電圧に応じて特性を補正する必要はない。素子位置 14, 15 の副共振回路 B を構成する各回路素子も、誘電体の材質に起因する特性変化が起きない。従って、副共振回路 B でも、直流電圧 V_{dc} の印加電圧に応じて特性を補

正する必要はない。

[0102] また、実際の測定値から、コンデンサの等価直列容量ESCを次の(15)式により、誘電損失 $\tan \delta$ を次の(16)式により計算した。ここで、 $\text{Im}(Z)$ はコンデンサのインピーダンスZの虚部、 $\text{Re}(Z)$ はインピーダンスZの実部を表す。

[数1]

$$ESC = -\frac{1}{\omega \text{Im}(Z)} = \frac{1}{\omega \sqrt{(\text{Mag } Z)^2 - (\text{ESR})^2}} \quad \dots (15)$$

[数2]

$$\tan \delta = -\frac{\text{Re}(Z)}{\text{Im}(Z)} = \frac{\text{ESR}}{\sqrt{(\text{Mag } Z)^2 - (\text{ESR})^2}} \quad \dots (16)$$

[0103] 以下の表2は、この計算によって求めたコンデンサの等価直列容量C[μF]、誘電損失 $\tan \delta$ [%]、並びにこれらの直流電圧無印加時の特性値に対する容量変化率Kc[—]および誘電損失変化率Kd[—]を示す。容量変化率Kcおよび誘電損失変化率Kdは次元を持たない無次元量であり、[—]はこれらが無次元であることを表している。

[表2]

表 2

DCバイアス 電圧(V)	容量 C(μ F)	変化率 Kc(-)	誘電損失 tan δ (%)	変化率 Kd(-)
0	8.212	1	0.733	1
0.5	8.323	1.013	0.870	1.186
1	8.137	0.991	0.857	1.168
1.5	7.813	0.951	0.837	1.141
2	7.395	0.901	0.810	1.105
2.5	6.926	0.843	0.773	1.055
3.15	6.297	0.767	0.737	1.005
4	5.503	0.670	0.693	0.945
5	4.670	0.569	0.647	0.882
6.3	3.781	0.460	0.603	0.823

[0104] 図13(a)は、上記の表2に示されるコンデンサの容量変化率 k_c を、コンデンサへ印加される直流電圧 V_{dc} の近似関数として表したグラフである。また、同図(b)は、表2に示されるコンデンサの誘電損失変化率 K_d を、コンデンサへ印加される直流電圧 V_{dc} の近似関数として表したグラフである。

[0105] これらグラフの横軸は直流印加電圧(DC bias voltage)[V]、縦軸は、それぞれ容量変化率 $K_c[-]$ および誘電損失変化率 $K_d[-]$ である。また、容量変化率 K_c の近似関数は特性線H1、誘電損失変化率 K_d の近似関数は特性線H2で表される。また、四角印のプロットpは、表2に示される容量変化率 K_c および誘電損失変化率 K_d の測定値である。各プロットpを結ぶ特性線H1、H2は、この測定値を基に導出され、本実施の形態では前述のように指数関数 $\exp(f(x))$ で表され、奇数次のべき乗項を含まない多項式形式の偶関数で表現される。

[0106] 容量変化率 K_c および誘電損失変化率 K_d がこのように近似関数として表されることにより、表2のように離散して測定される測定値間の、連続した任意の直流電圧 V_{dc} についての容量変化率 K_c および誘電損失変化率 K_d を補完

することが出来、連続した任意の直流電圧 V_{dc} についての無次元係数を求めることが出来る。従って、このように求めた無次元係数を適用ルールに従って上述のように抵抗素子 R および容量素子 C の特性値に掛け合わせて特性変化率 $k_{R1}(V_{dc})$, $k_{C1}(V_{dc})$ を算出することで、連続した任意の直流電圧 V_{dc} に対する等価回路モデルの導出と、導出したこの等価回路モデルを用いた、本実施の形態による差分電流 $\Delta I_{RX}(V_{ref})$, $\Delta I_{CX}(V_{ref})$, $\Delta I_{LX}(V_{ref})$ を併流させる回路特性の計算が可能になる。

[0107] 図 14 (a) は、図 10 に示す等価回路モデルに基づく、第 4 の実施の形態におけるコンデンサの直流電圧無印加時の受動等価回路モデル、図 14 (b) は、同じく図 12 に示す等価回路モデルに基づく、第 4 の実施の形態における直流電圧印加時のコンデンサの非線形等価回路モデルを示す回路図である。なお、同図において図 4 および図 10 と同一または相当する部分には同一符号を付してその説明は省略する。

[0108] 第 4 の実施の形態における図 14 (a) に示す受動等価回路モデルでは、図 10 では示されていた制御電流源 B_x が除かれている。また、図 14 (b) に非線形等価回路モデルでは、抵抗素子 R_x , 容量素子 C_x , 誘導素子 L_x を流れる電流を計測する電圧源モデル V_{RX} , V_{CX} , V_{LX} が電流計として設けられている。この第 4 の実施の形態における各等価回路モデルでも、図 4 に示される第 2 の実施の形態における各等価回路モデルと同様、制御電流源 B_x と受動回路素子 R_x , C_x , L_x との並列回路が複数直列に接続されている。また、図 9 に示される第 3 の実施の形態における等価回路モデルと同様、コンデンサへの直流電圧 V_{dc} の印加によって特性が変化しない受動回路素子 r_x , c_x , l_x を含んで構成されている。

[0109] この第 4 の実施の形態においても、図 14 (a) に示す受動等価回路モデルでは、直流電圧 V_{dc} が印加していない交流電圧 V_{ac} が、電圧源モデル V_0 によって回路に電圧 V として印加される。また、同図 (b) に示す非線形等価回路モデルでは、直流電圧 V_{dc} が印加した交流電圧 V_{ac} が、電圧源モデル V_1 によって回路に電圧 V として印加される。

[0110] 図14に示す等価回路モデルを用いたコンデンサのシミュレーションにおいても、まず、図13(a)に示す特性線H1を表す近似関数 $\exp(f(x))$ を使い、参照電圧 V_{ref} に対応して受動回路素子 R_x , C_x , L_x の特性変化率 $k_{RX}(V_{dc})$, $k_{CX}(V_{dc})$, $k_{LX}(V_{dc})$ を算出する。制御電流源 B_x は、算出した特性変化率 $k_{RX}(V_{dc})$, $k_{CX}(V_{dc})$, $k_{LX}(V_{dc})$ および無印加時電流 I_{RX} , I_{CX} , I_{LX} に基づいて、第1の実施形態のシミュレーション方法と同様にして、印加時電流 $I_{RX}(V_{dc})$, $I_{CX}(V_{dc})$, $I_{LX}(V_{dc})$ と無印加時電流 I_{RX} , I_{CX} , I_{LX} との差分電流 $\Delta I_{RX}(V_{dc})$, $\Delta I_{CX}(V_{dc})$, $\Delta I_{LX}(V_{dc})$ を発生させる。

[0111] 図15(a)は、定格電圧の6.3[V]の直流電圧 V_{dc} を印加した時におけるコンデンサのインピーダンス Z の大きさ $Mag Z$ について、図14に示した等価回路モデルを使って計算した計算値を測定値と比較して示すグラフである。同グラフの横軸は周波数[Hz]、縦軸は大きさ $Mag Z$ の値[Ω]を表す。大きさ $Mag Z$ の、直流印加電圧 V_d が0[V]の測定値は実線の特性線E0、直流印加電圧 V_{dc} が6.3[V]の測定値は実線の特性線E1で示される。また、大きさ $Mag Z$ の、直流印加電圧 V_{dc} が6.3[V]の計算値は破線の特性線E2で示される。

[0112] 図15(b)は、同じく6.3[V]の直流電圧 V_{dc} を印加した時におけるコンデンサの等価直列抵抗 ESR について、図14に示した等価回路モデルを使って計算した計算値を測定値と比較して示すグラフである。同グラフの横軸は周波数[Hz]、縦軸は等価直列抵抗 ESR の値[Ω]を表す。等価直列抵抗 ESR の、直流印加電圧 V_{dc} が0[V]の測定値は実線の特性線F0、直流印加電圧 V_{dc} が6.3[V]の測定値は実線の特性線F1で示される。また、等価直列抵抗 ESR の、直流印加電圧 V_{dc} が6.3[V]の計算値は破線の特性線F2で示される。

[0113] 同各グラフに示されるように、インピーダンス Z の大きさ $Mag Z$ および等価直列抵抗 ESR の、各直流電圧 V_{dc} が印加されたときの計算値は、共に、100[Hz]~8.5[GHz]の全帯域にわたり、各測定値に良好に一致

している。

[0114] すなわち、第4の実施形態における図14に示すコンデンサの等価回路モデルを用いたシミュレーションによっても、直流印加電圧 V_{dc} に応じて変動するコンデンサの特性を広帯域かつ高精度に再現してシミュレートすることが可能であり、第1から第3の各実施形態と同様な作用効果が奏される。

[0115] なお、上記の各実施の形態では、各等価回路モデルをリニアテクノロジー社が提供するLTspiceに適用した場合について説明したが、適用する回路シミュレータはこれに限定されることはない。例えば、Applied Wave Research社(AWR社)が提供するMicrowave Officeや、Agilent Technologies Inc.社(Agilent社)が提供するADSといった他の回路回路シミュレータにも同様に適用することができる。

産業上の利用可能性

[0116] 上述した各実施の形態のコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルは、次のコンピュータプログラムを用いることで、簡単に利用することが出来る。このコンピュータプログラムは、第1のステップと第2のステップと第3のステップとを備える。第1のステップでは、電子回路設計に用いるコンデンサの種類を入力する。第2のステップでは、コンデンサへ印加する電圧 V またはコンデンサへ流す電流 I を入力する。第3のステップでは、第2のステップで入力された電圧 V または電流 I によってコンデンサにかかる電圧 V を計測して、参照電圧 V_{ref} を参照する。そして、第1のステップで入力された種類のコンデンサについて予め用意された近似関数 $\exp(f(x))$ により参照電圧 V_{ref} に対応して算出される特性変化率 $k_{RX}(V_{ref})$, $k_{CX}(V_{ref})$, $k_{LX}(V_{ref})$ 、および無印加時電流 I_{RX} , I_{CX} , I_{LX} に基づき、制御電流源 B_X によって参照電圧 V_{ref} に応じて差分電流 $\Delta I_{RX}(V_{ref})$, $\Delta I_{CX}(V_{ref})$, $\Delta I_{LX}(V_{ref})$ を発生させ、無印加時電流 I_{RX} , I_{CX} , I_{LX} に併流させることで、コンデンサの直流電圧印加時の非線形特性をシミュレートする。コンピュータプログラムは、これら各ステップを実行する演算処理により、上記の各実施形態のコンデンサのシミュレーション

方法を実施する、または上記の各実施形態のコンデンサの非線形等価回路モデルを機能させる。

[0117] 本構成によれば、シミュレートするコンデンサの種類、およびコンデンサへ印加する電圧 V またはコンデンサへ流す電流 I の値が、コンピュータプログラムに入力されることで、入力された種類のコンデンサの非線形特性は、コンピュータプログラムにより、受動回路素子 R_x , C_x , L_x の無印加時電流 I_{RX} , I_{CX} , I_{LX} に差分電流 $\Delta I_{RX}(V_{ref})$, $\Delta I_{CX}(V_{ref})$, $\Delta I_{LX}(V_{ref})$ が併流させられて自動的にシミュレーションされる。このため、本シミュレーション方法または本非線形等価回路モデルの利用者は、シミュレートするコンデンサの種類、およびコンデンサへ印加する電圧 V またはコンデンサへ流す電流 I の値をコンピュータプログラムに入力するだけで、的確な回路シミュレーションを高精度かつ簡単に行える。この結果、回路シミュレートに関する専門知識を持たない一般の利用者であっても、コンデンサを用いた電子回路の的確な回路シミュレーションを高精度かつ簡単に行える。

[0118] また、上記のコンピュータプログラムは、上記コンピュータプログラムを備える電子部品製造メーカなどのサーバにインターネット網を介してアクセスすることで、インターネット網に接続されたパーソナルコンピュータ等の端末から使用することが出来る。本構成によれば、利用者は、インターネット網に接続された端末から上記コンピュータプログラムを備えるサーバにアクセスすることで、上記コンピュータプログラムを容易に使用することが出来る。このため、上記の各実施の形態によるコンデンサのシミュレーション方法およびコンデンサの非線形等価回路モデルを多数の利用者に提供することが可能になる。

符号の説明

[0119] R_x , L_x , C_x , r , l , c …受動回路素子
 B_x …制御電流源（ビヘイビア電流源モデル）
 V_{nX} , V_{RX} , V_{CX} …電圧源モデル（電流計）
 V_0 , V_1 …電圧源モデル

$R_{x1}(V_{dc})$ …可変抵抗素子

$C_{x1}(V_{dc})$ …可変誘導素子

請求の範囲

[請求項1]

コンデンサの等価回路を受動回路素子を使って表し、
直流電圧印加時における前記受動回路素子の特性変化率を実測値を
基に電圧を変数とする近似関数として表し、
前記コンデンサにかかる電圧を参照し、参照した電圧に対応して前
記近似関数により算出される前記特性変化率、および直流電圧無印加
時に前記受動回路素子に流れる無印加時電流に基づいて、直流電圧の
印加によって特性が変化する前記受動回路素子に並列に接続される制
御電流源により、直流電圧印加時に前記受動回路素子に流れる印加時
電流と前記無印加時電流との差分電流を発生させ、前記無印加時電流
に前記差分電流を併流させることで、
コンデンサの直流電圧印加時の非線形特性をシミュレートするコン
デンサのシミュレーション方法。

[請求項2]

コンデンサの等価回路を表す受動回路素子と、
前記コンデンサにかかる電圧を参照する電圧参照手段と、
直流電圧印加時における前記受動回路素子の特性変化率を実測値を
基に電圧を変数として表す近似関数により、前記電圧参照手段によっ
て参照される電圧に対応して算出される前記特性変化率、および直流
電圧無印加時に前記受動回路素子に流れる無印加時電流に基づいて、
直流電圧印加時に前記受動回路素子に流れる印加時電流と前記無印加
時電流との差分電流を発生させる、直流電圧の印加によって特性が変
化する前記受動回路素子に並列に接続される制御電流源と
を備えて構成されるコンデンサの非線形等価回路モデル。

[請求項3]

前記差分電流は、前記差分電流を ΔI 、前記無印加時電流を I_0 、
前記近似関数を参照する電圧 x を変数とする関数 $\exp(f(x))$ とした場
合に、次式
$$\Delta I = I_0 \times [\exp(f(x)) - 1]$$

の関数形で与えられる

ことを特徴とする請求項 1 に記載のコンデンサのシミュレーション方法または請求項 2 に記載のコンデンサの非線形等価回路モデル。

[請求項4] 前記近似関数は奇数次のべき乗項を含まない多項式形式の偶関数で与えられることを特徴とする請求項 1 または請求項 3 に記載のコンデンサのシミュレーション方法または請求項 2 または請求項 3 に記載のコンデンサの非線形等価回路モデル。

[請求項5] 前記コンデンサにかかる電圧は前記等価回路の両端で参照され、前記無印加時電流は前記受動回路素子の入力端または出力端で参照されることを特徴とする請求項 1 または請求項 3 または請求項 4 に記載のコンデンサのシミュレーション方法または請求項 2 から請求項 4 のいずれか 1 項に記載のコンデンサの非線形等価回路モデル。

[請求項6] 前記制御電流源に並列に接続される前記受動回路素子は、容量素子単体、または容量素子と抵抗素子との並列回路、または容量素子と抵抗素子と誘導素子との並列回路であることを特徴とする請求項 1 または請求項 3 から請求項 5 のいずれか 1 項に記載のコンデンサのシミュレーション方法または請求項 2 から請求項 5 のいずれか 1 項に記載のコンデンサの非線形等価回路モデル。

[請求項7] 前記制御電流源と前記受動回路素子との並列回路が複数直列に接続されることを特徴とする請求項 1 または請求項 3 から請求項 6 のいずれか 1 項に記載のコンデンサのシミュレーション方法または請求項 2 から請求項 6 のいずれか 1 項に記載のコンデンサの非線形等価回路モデル。

[請求項8] 前記等価回路は、直流電圧の印加によって特性が変化しない前記受動回路素子を含んで構成されることを特徴とする請求項 1 または請求項 3 から請求項 7 のいずれか 1 項に記載のコンデンサのシミュレーション方法または請求項 2 から請求項 7 のいずれか 1 項に記載のコンデンサの非線形等価回路モデル。

[請求項9] 請求項 2 から請求項 8 のいずれか 1 項に記載のコンデンサの非線形

等価回路モデルを用いてコンデンサの直流電圧印加時の非線形特性をシミュレートするコンデンサのシミュレーション方法。

[請求項10]

前記コンデンサの種類を入力する第1のステップと、

前記コンデンサへ印加する電圧または前記コンデンサへ流す電流を入力する第2のステップと、

前記第2のステップで入力された電圧または電流によって前記コンデンサにかかる電圧を参照し、前記第1のステップで入力された種類の前記コンデンサについて予め用意された前記近似関数により参照電圧に対応して算出される前記特性変化率、および前記無印加時電流に基づいて、前記制御電流源によって前記差分電流を発生させ、前記無印加時電流に前記差分電流を併流させることで、前記コンデンサの直流電圧印加時の非線形特性をシミュレートする第3のステップとを備え、

請求項1または請求項3から請求項9のいずれか1項に記載のコンデンサのシミュレーション方法を実施する、または請求項2から請求項8のいずれか1項に記載のコンデンサの非線形等価回路モデルを機能させるコンピュータプログラム。

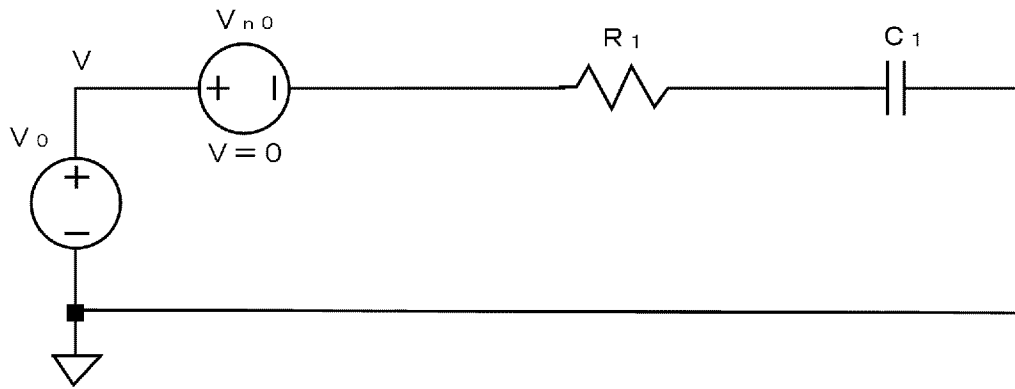
[請求項11]

前記コンピュータプログラムを備えるサーバにインターネット網を介してアクセスし、インターネット網に接続された端末から前記コンピュータプログラムを使用する請求項10に記載のコンピュータプログラムの使用方法。

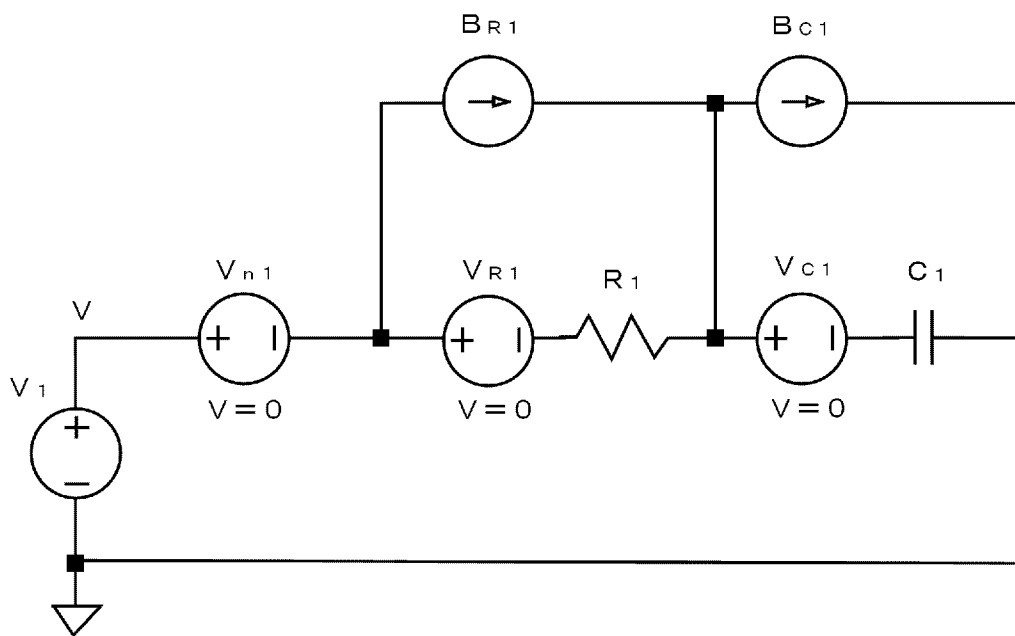
[図1]

図 1

(a)



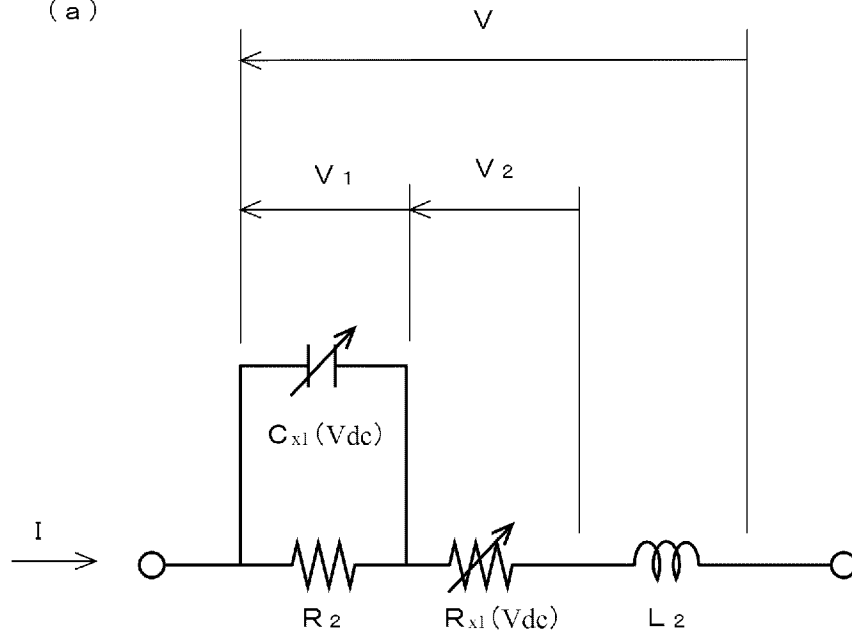
(b)



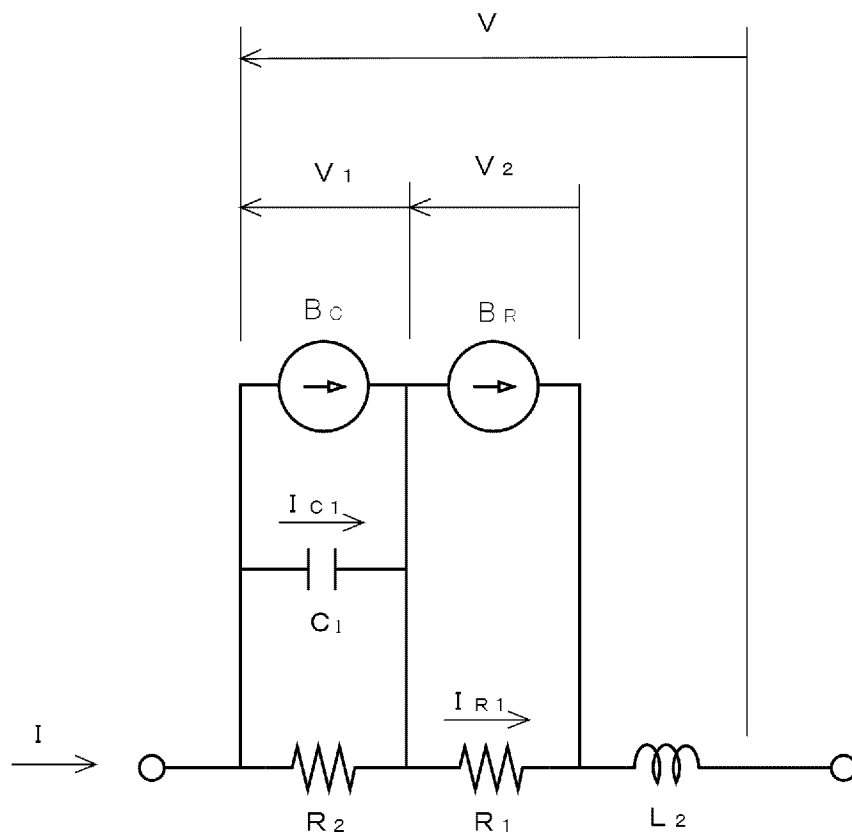
[図2]

図 2

(a)



(b)

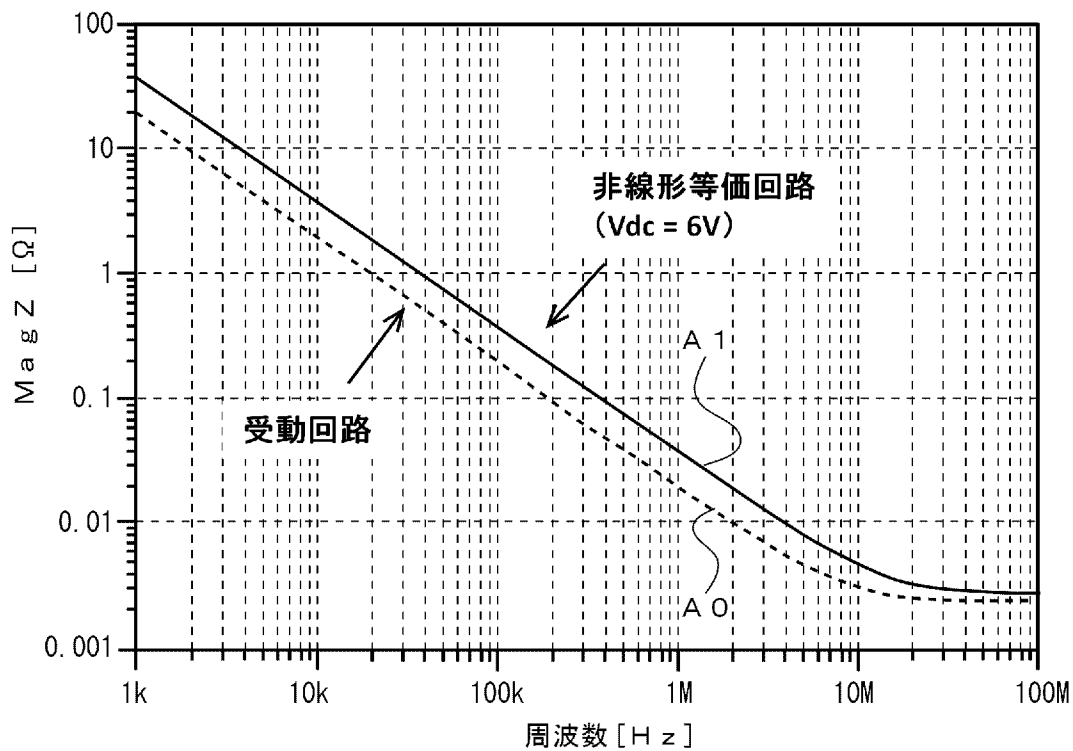


[図3]

図 3

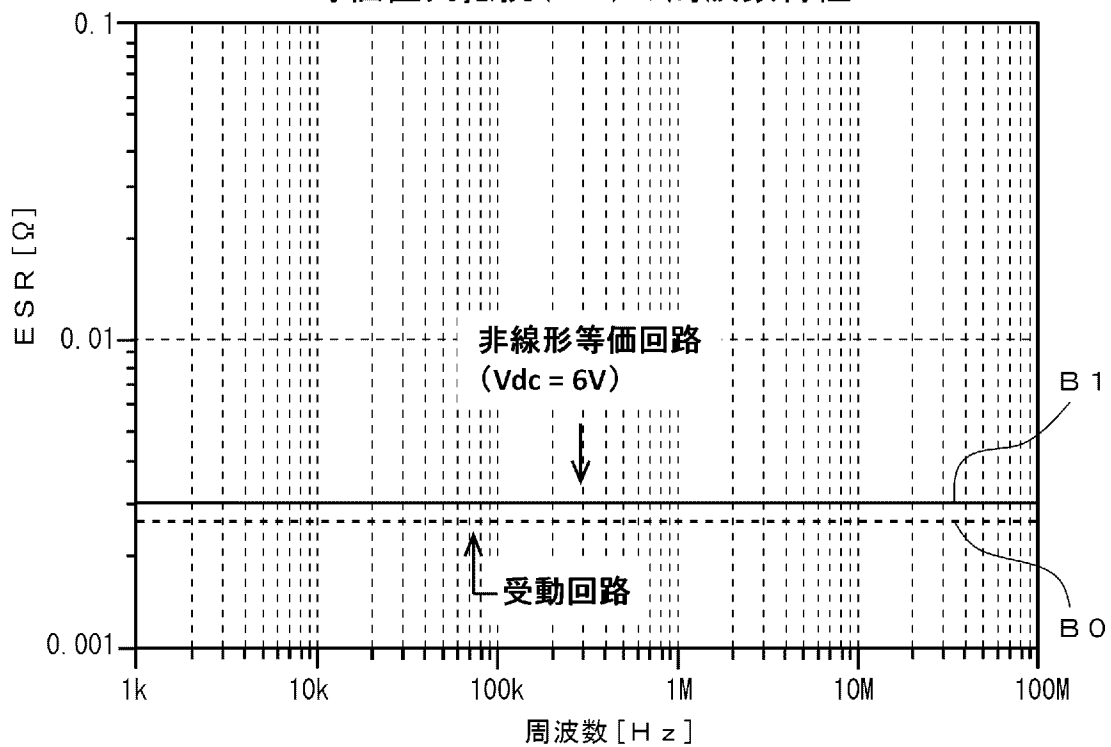
(a)

インピーダンスの大きさ(Mag Z)の周波数特性



(b)

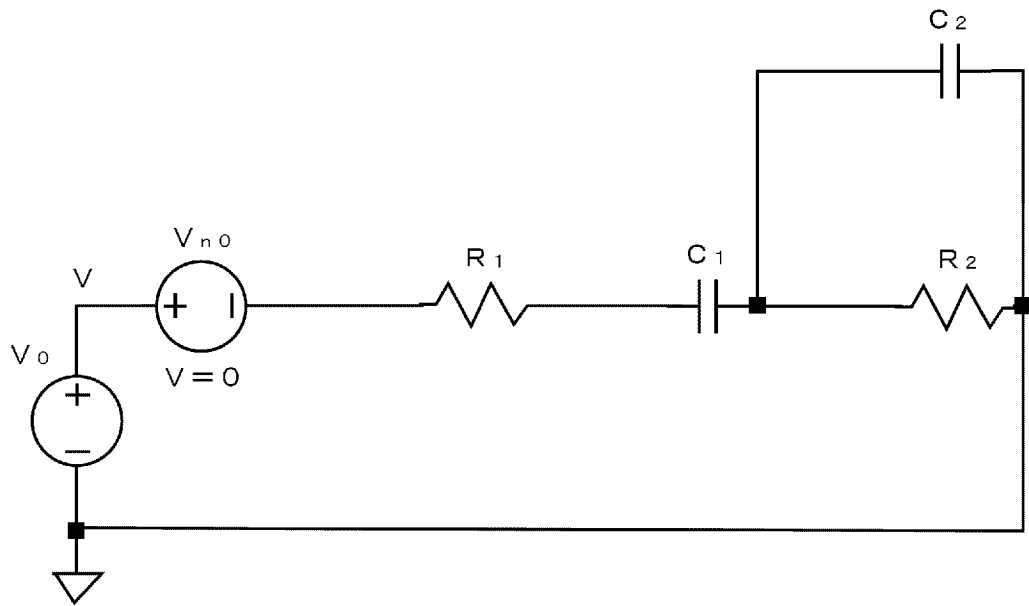
等価直列抵抗(ESR)の周波数特性



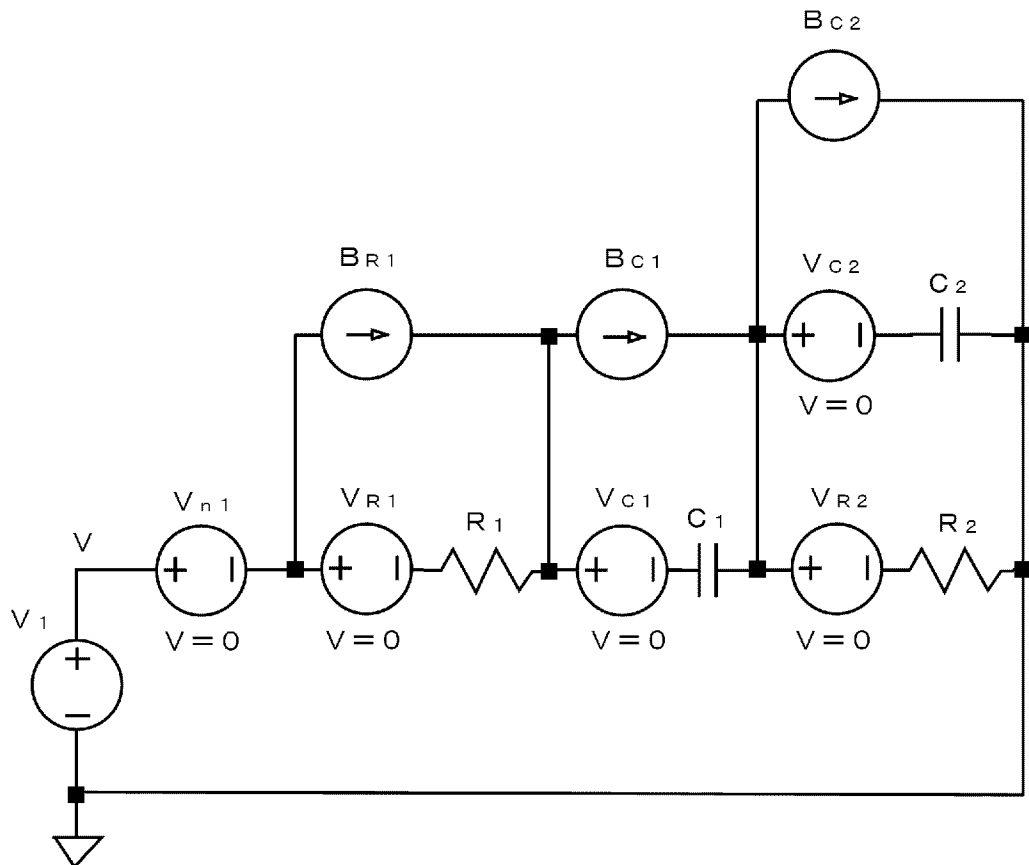
[図4]

図 4

(a)



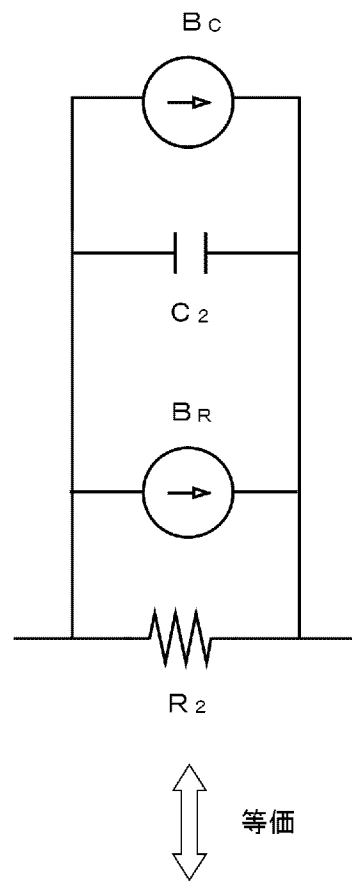
(b)



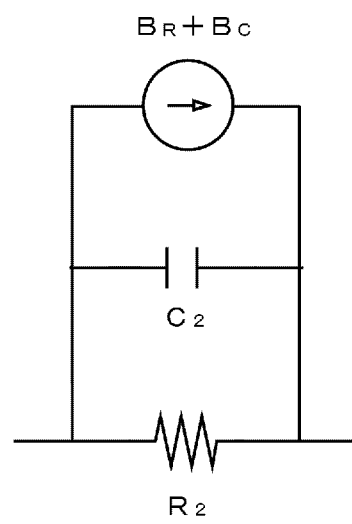
[図5]

図 5

(a)



(b)

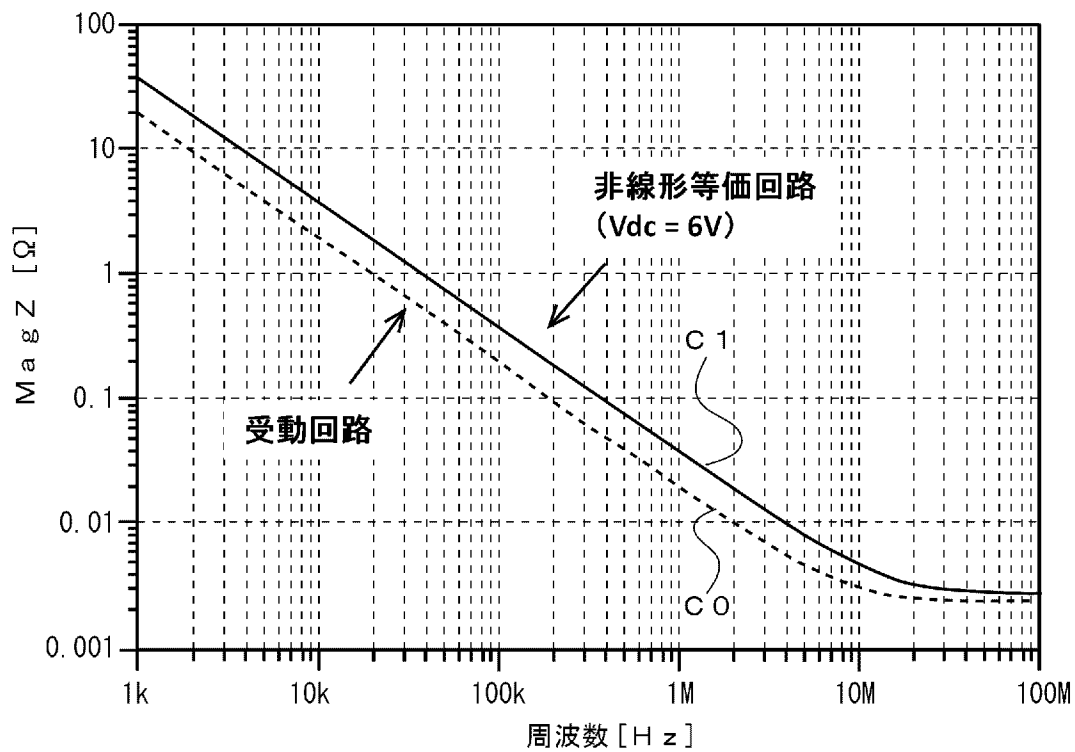


[図6]

図 6

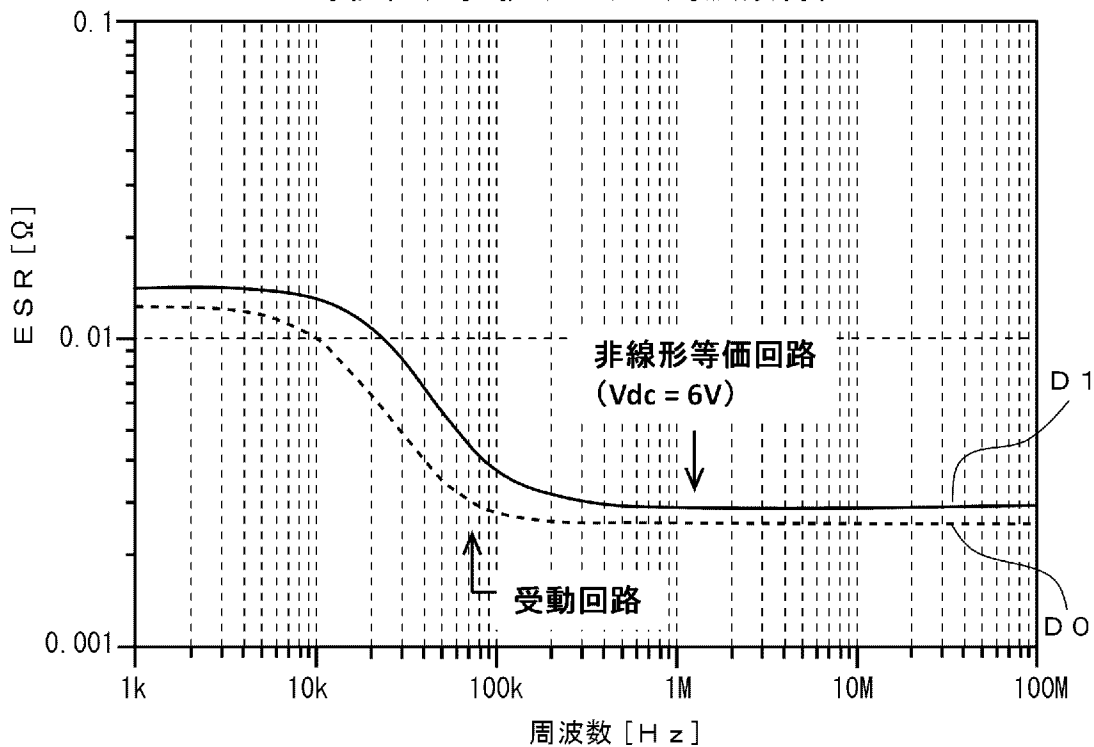
(a)

インピーダンスの大きさ(Mag Z)の周波数特性



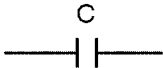
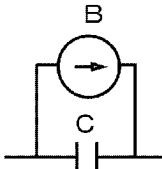
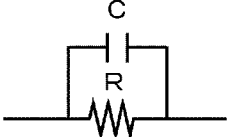
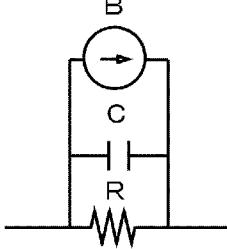
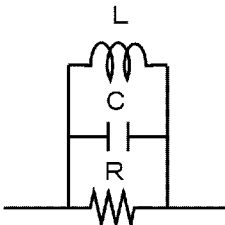
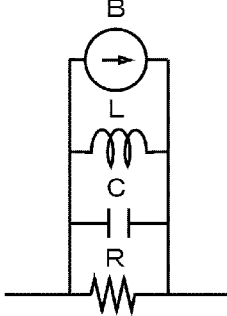
(b)

等価直列抵抗(ESR)の周波数特性



[図7]

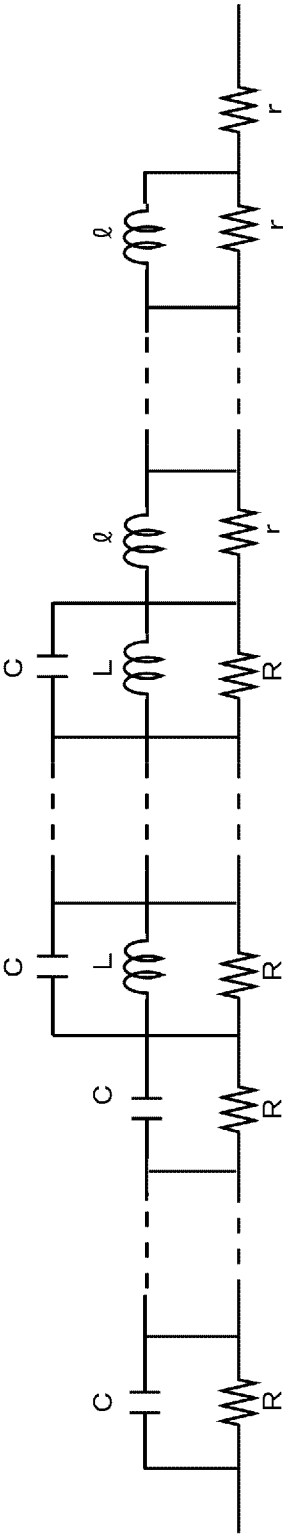
図 7

受動回路モデル	非線形モデル
(a) 	(d) 
(b) 	(e) 
(c) 	(f) 

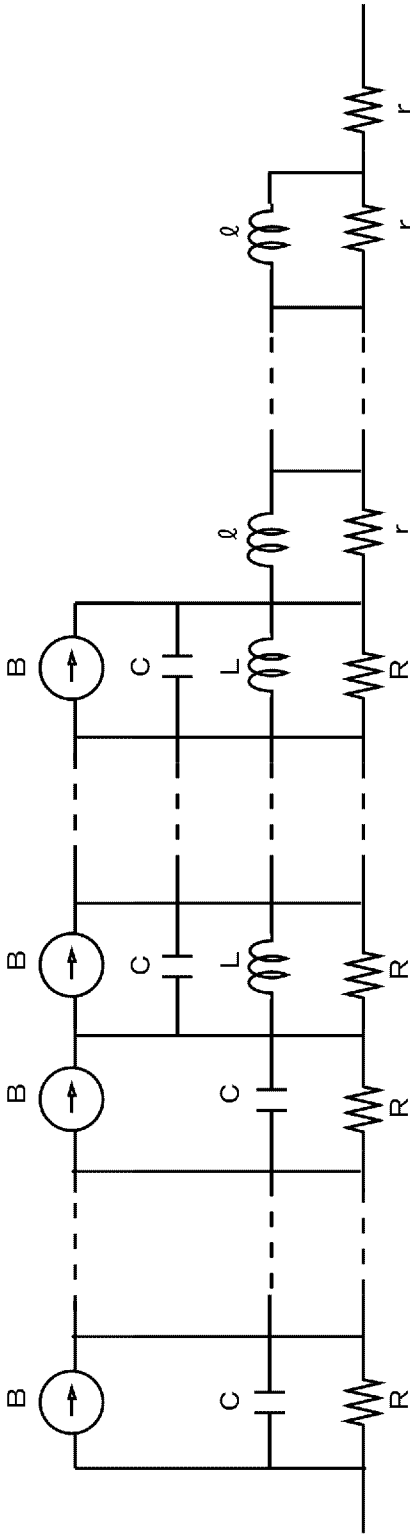
[図8]

図 8

(a) 受動回路モデル

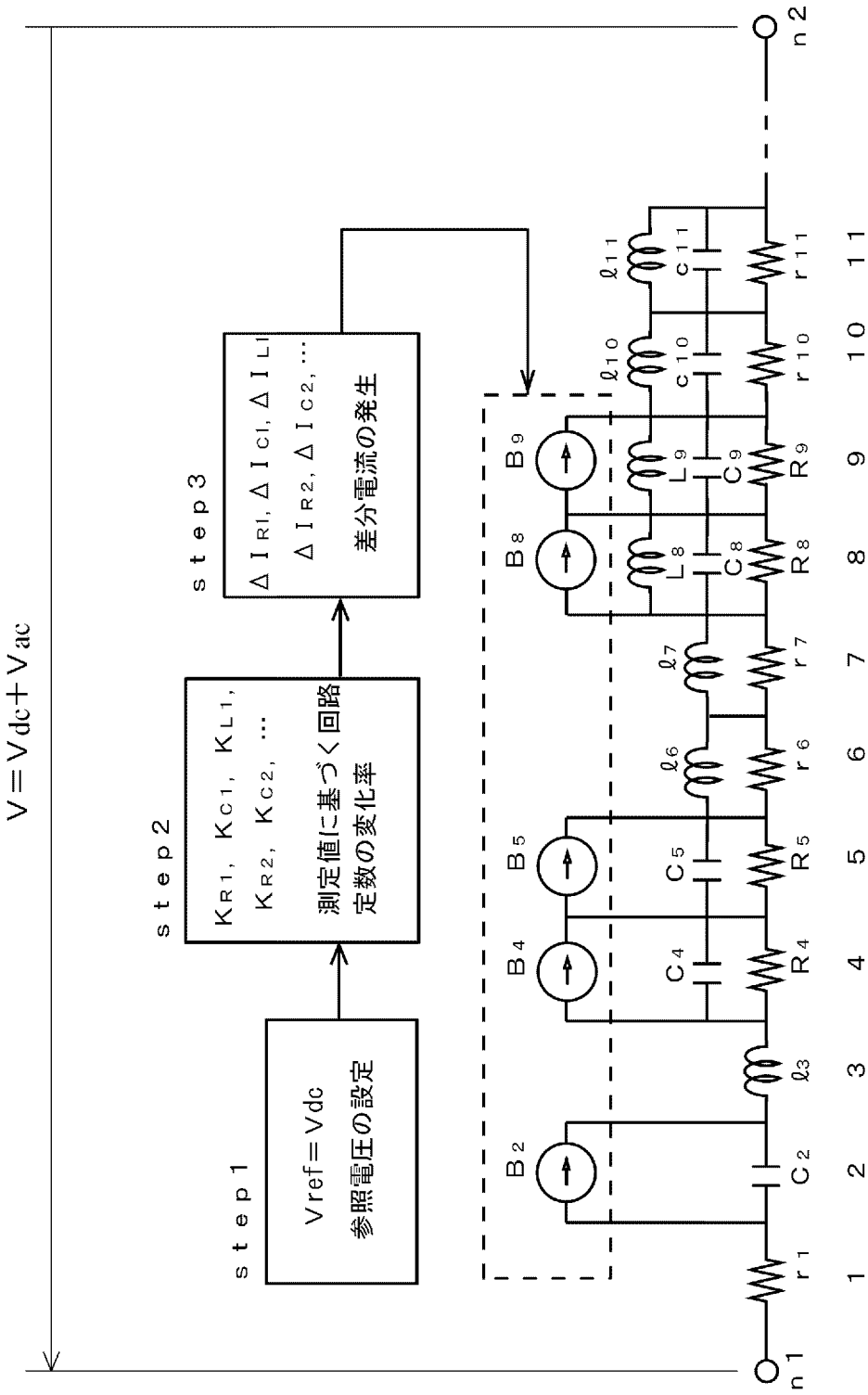


(b) 非線形モデル



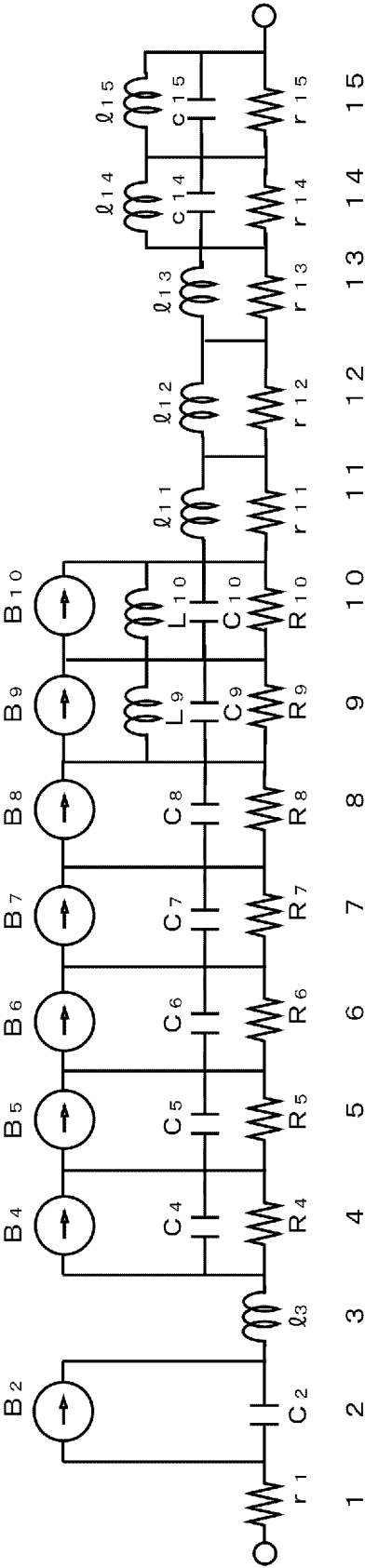
[図9]

図 9



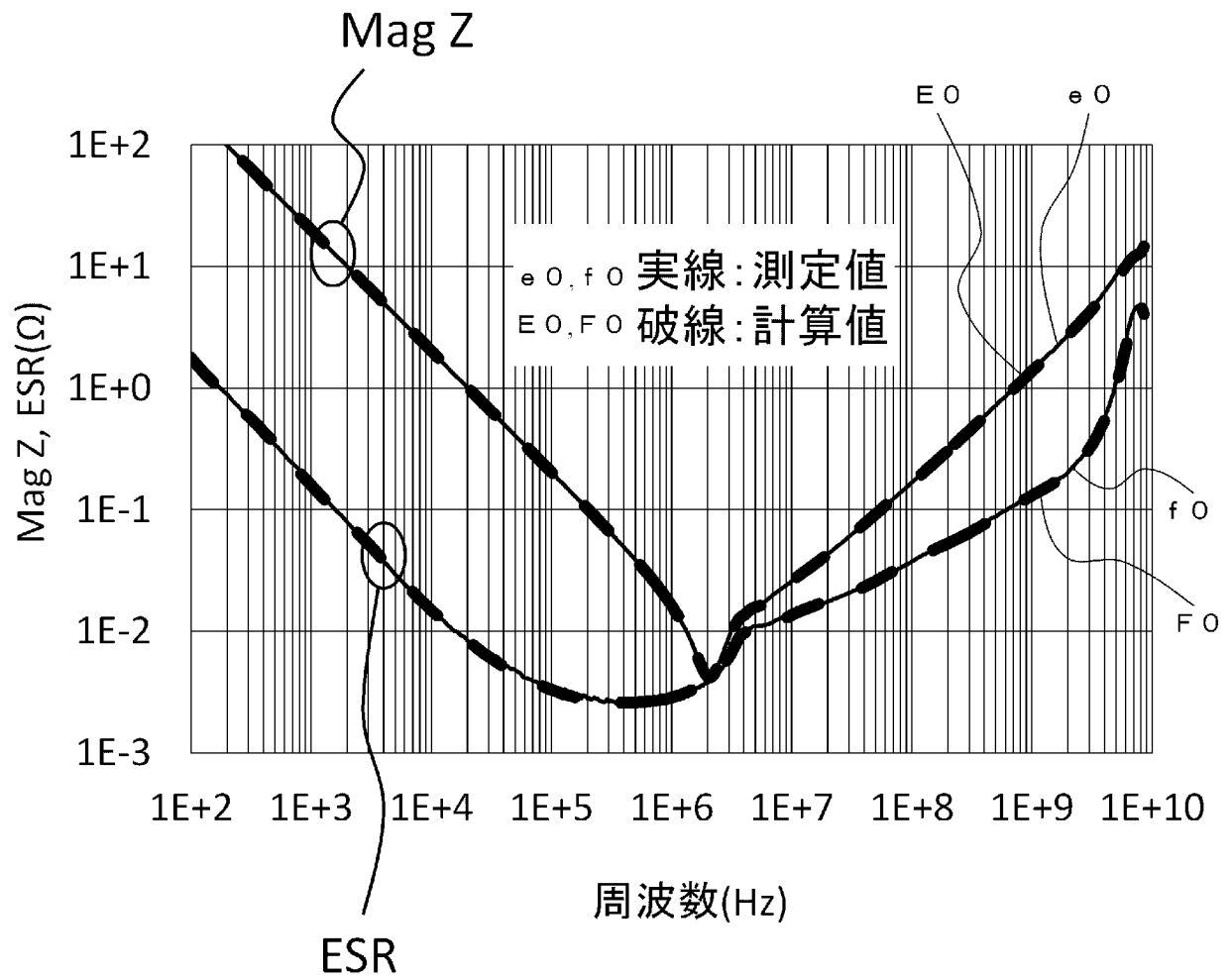
[図10]

図 10



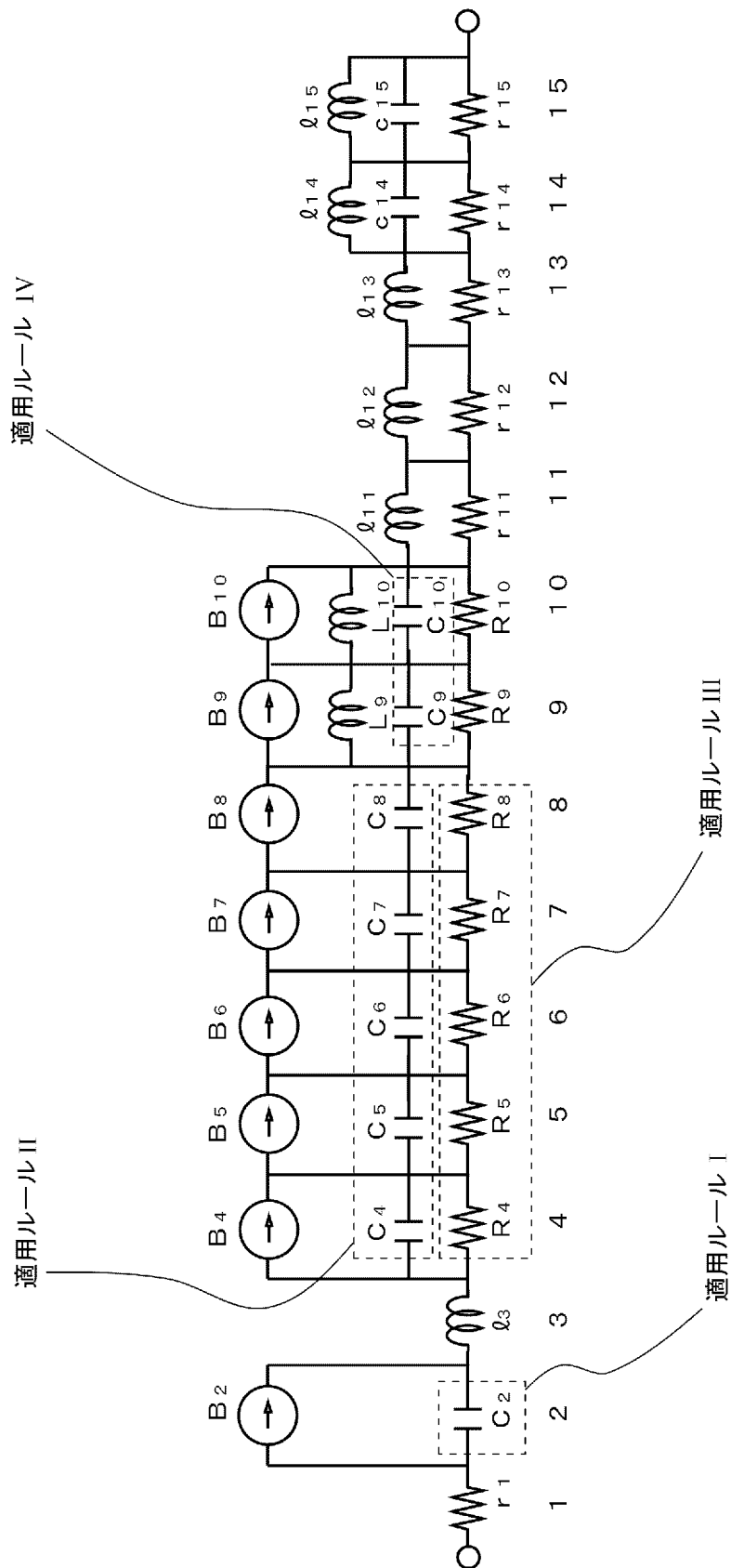
[図11]

図 1 1



[図12]

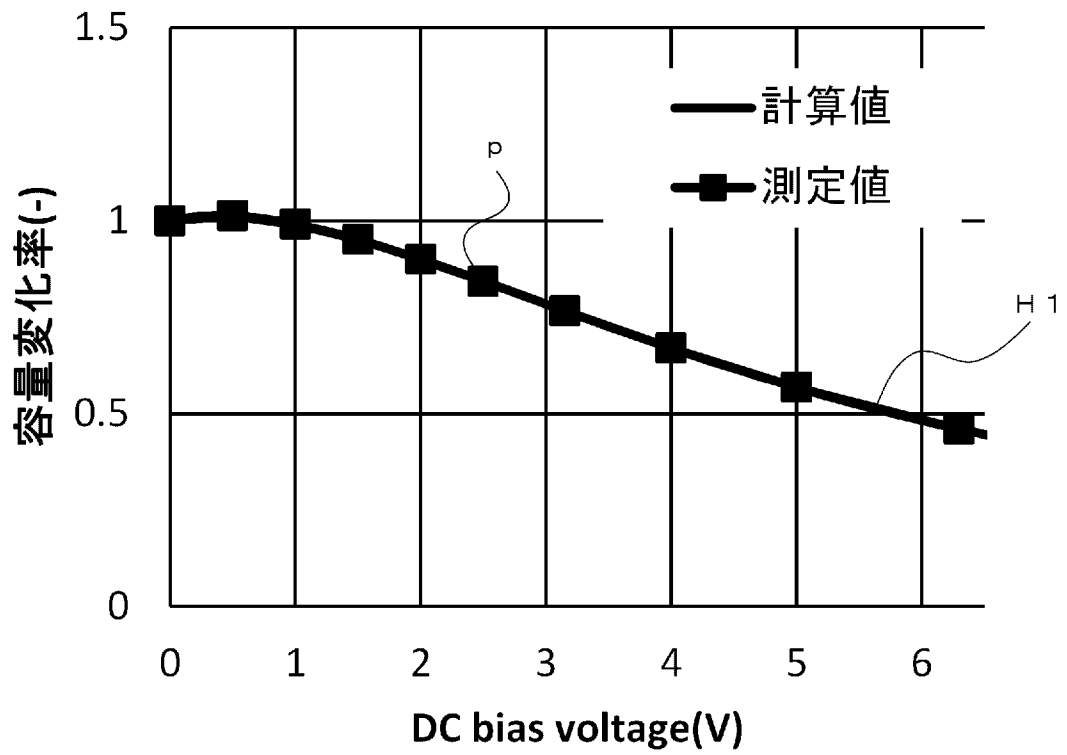
図 1 2



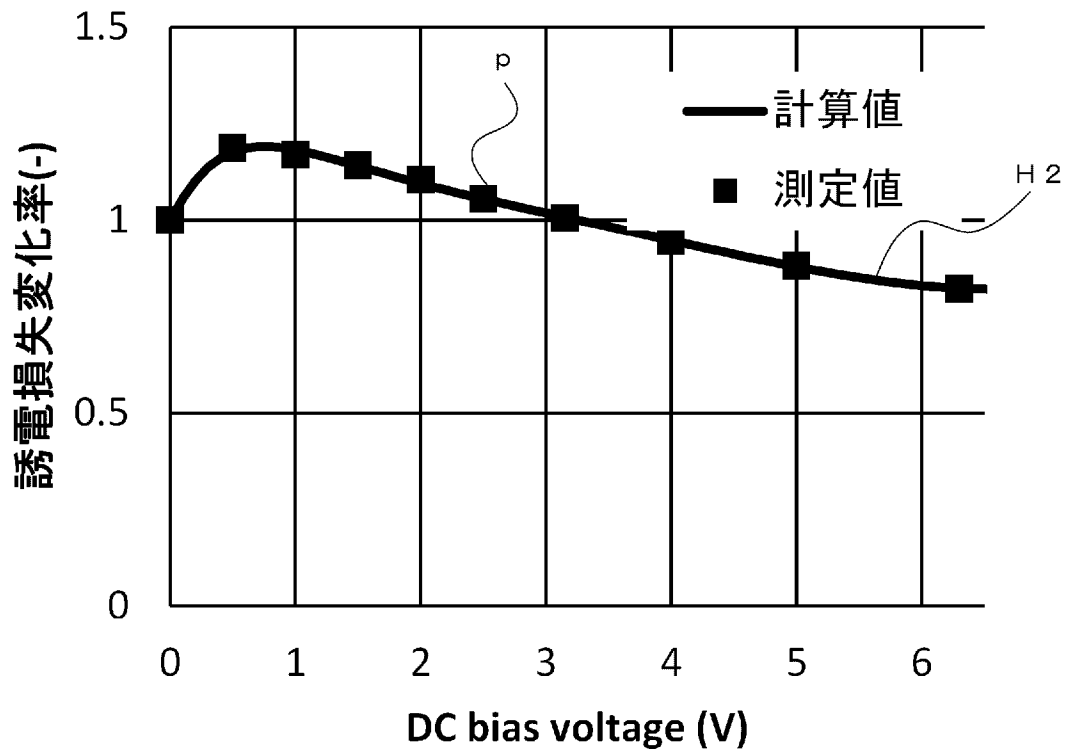
[図13]

図 13

(a)



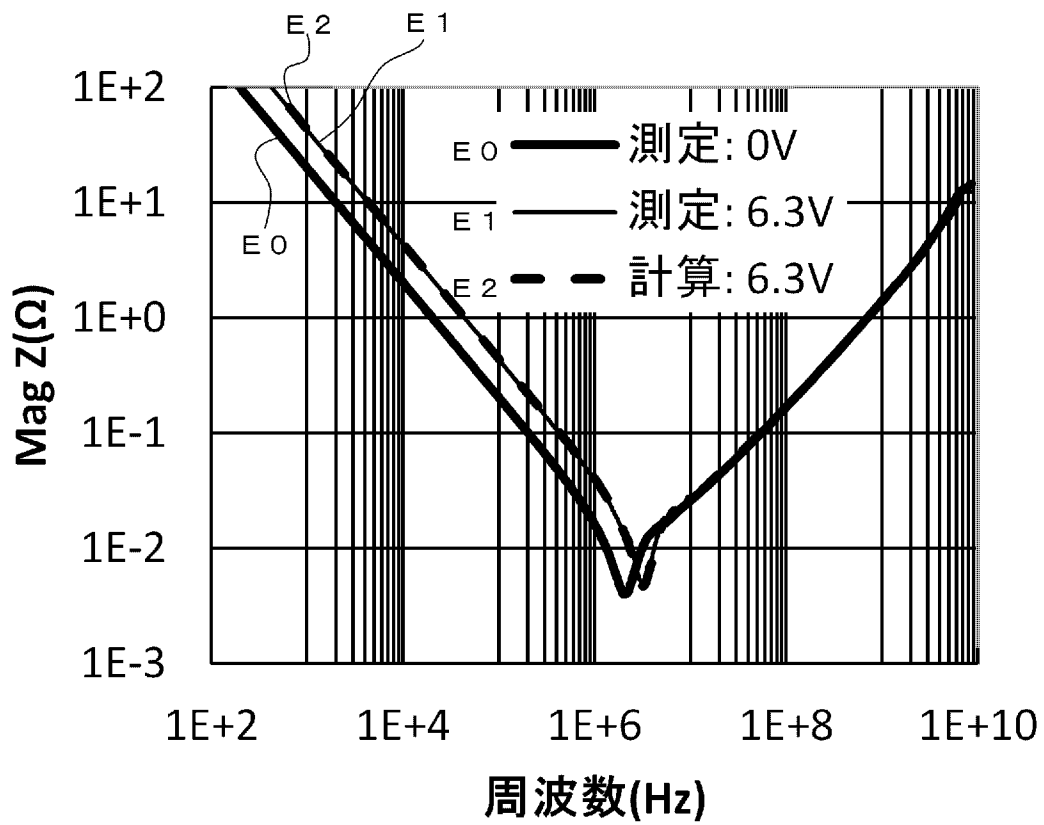
(b)



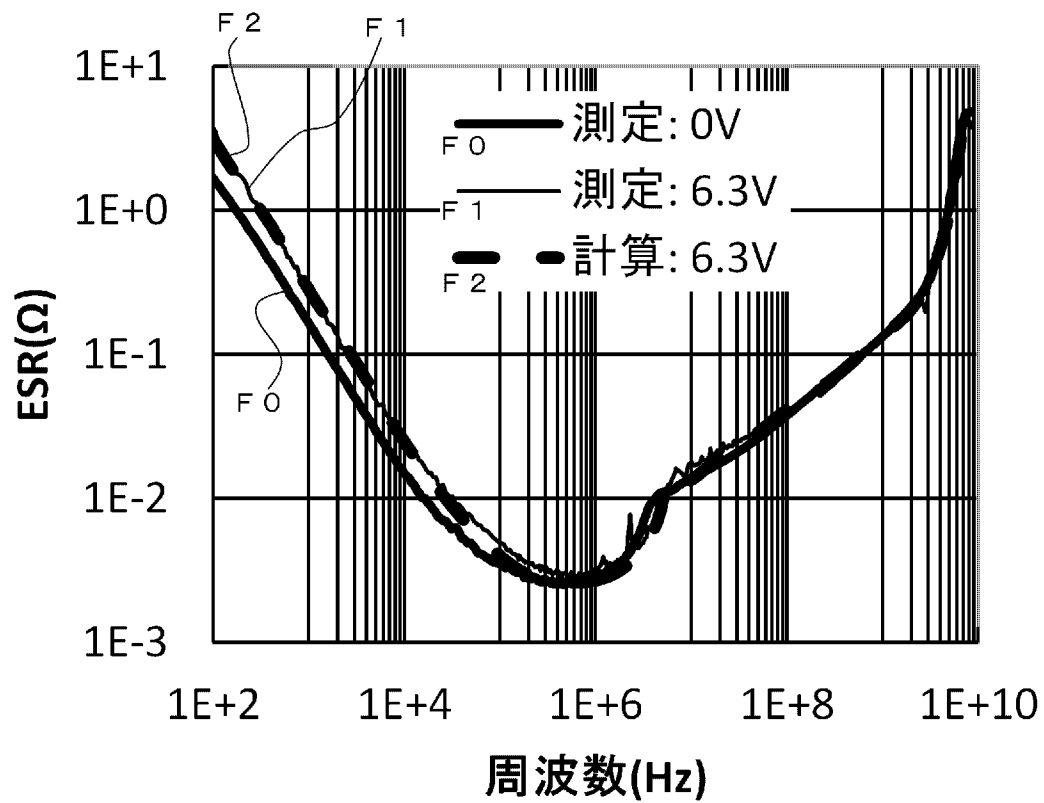
[図15]

図 15

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/062156

A. CLASSIFICATION OF SUBJECT MATTER

G06F17/50(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F17/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore, CiNii, THE ACM DIGITAL LIBRARY

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	Tsuyoshi HORIGOME, Musho Tool de Model Sakusei	10
Y	& Tuning Nyumon Denshi Kairo Simulator LTspice	11
A	de Jitsuhakei o Saigen! Dai 2 Kai Buhin: Denkai Condenser Oyo: Seiryu/Dengen Kairo, Transistor Gijutsu, vol.48, no.8, CQ Publishing Co., Ltd., 01 August 2011 (01.08.2011), pages 154 to 160	1-9
Y	JP 2006-163606 A (NEC Toppan Circuit	11
A	Solutions, Inc.), 22 June 2006 (22.06.2006), claim 1; paragraph [0053]; fig. 10 (Family: none)	1-10
A	WO 2012/090602 A1 (Murata Mfg. Co., Ltd.), 05 July 2012 (05.07.2012), entire text; all drawings (Family: none)	1-11

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 July, 2014 (29.07.14)

Date of mailing of the international search report
05 August, 2014 (05.08.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G06F17/50(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G06F17/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

IEEE Xplore, CiNii, THE ACM DIGITAL LIBRARY

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	堀米毅, 無償ツールでモデル作成&チューニング入門 電子回路シ	10
Y	ミュレータ L T s p i c e で実波形を再現! 第2回 部品: 電解	11
A	コンデンサ 応用: 整流/電源回路, トランジスタ技術, 第48巻, 第8号, C Q 出版株式会社, 2011.08.01, p p . 1 5 4 ~ 1 6 0	1-9
Y	JP 2006-163606 A (株式会社トッパン N E C サーキットソリューシ	11
A	ョンズ) 2006.06.22, 請求項1, 【0053】, 図10 (ファミリー なし)	1-10

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 9 . 0 7 . 2 0 1 4

国際調査報告の発送日

0 5 . 0 8 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

早川 学

5 M

9 6 5 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 9 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2012/090602 A1 (株式会社村田製作所) 2012.07.05, 全文、全図 (ファミリーなし)	1-11