(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0134975
(43) 공개일자 2022년10월06일

(51) 국제특허분류(Int. Cl.)
H01B 13/00 (2006.01) *G03F 7/16* (2006.01)
G03F 7/20 (2006.01) *G03F 7/26* (2006.01)
H01B 5/14 (2006.01)
(52) CPC특허분류
H01B 13/0026 (2013.01)
G03F 7/16 (2013.01)
(21) 출원번호 10-2021-0040342
(22) 출원일자 2021년03월29일
심사청구일자 2021년03월29일

(71) 출원인
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
박혜성
울산광역시 울주군 언양읍 유니스트길 50
서지형
울산광역시 울주군 언양읍 유니스트길 50
정규정
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
특허법인 무한

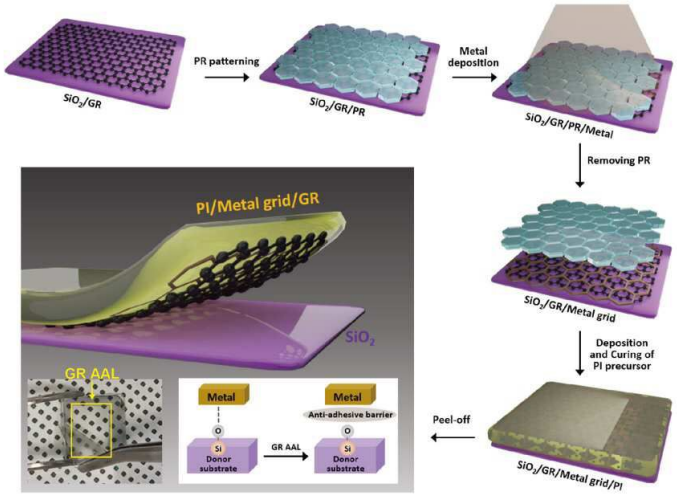
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 **금속 기반 유연 전극의 제조방법 및 이에 의해 제조된 금속 기반 유연 전극**

(57) 요 약

본 발명은 금속 기반 유연 전극의 제조방법 및 이에 의해 제조된 금속 기반 유연 전극에 관한 것으로, 본 발명의 일 측면은, 도너기판 상에 그래핀을 전사하는 단계; 상기 그래핀 상에 포토리소그래피(photolithography) 공정으로 포토레지스트 패턴을 형성시키는 단계; 상기 포토레지스트 패턴 상에 금속을 증착한 후, 상기 포토레지스트 패턴을 제거하여 금속패턴을 형성시키는 단계; 상기 금속패턴 상에 폴리머 전구체를 코팅한 후 경화하여 폴리머층을 형성시켜, 도너기판-그래핀-금속패턴-폴리머 적층체를 얻는 단계; 및 상기 도너기판-그래핀-금속패턴-폴리머 적층체로부터 도너기판을 박리하는 단계;를 포함하는, 금속 기반 유연 전극의 제조방법을 제공한다.

대 표 도 - 도1



(52) CPC특허분류
G03F 7/20 (2013.01)
G03F 7/26 (2013.01)
H01B 13/0036 (2013.01)
H01B 5/14 (2020.05)

이 발명을 지원한 국가연구개발사업
과제고유번호 1711108855
과제번호 2019R1A2C1009025
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 개인기초연구(과기정통부)(R&D)
연구과제명 우수한 광흡수, 유연성, 내화학성이 확보된 반데르발스 이종 접합 기반 광활성층 합성 기술 개발 및 고효율·초박막·초경량 태양전지 구현
기 여 율 1/3
과제수행기관명 울산과학기술원
연구기간 2020.03.01 ~ 2021.02.28
이 발명을 지원한 국가연구개발사업
과제고유번호 1711108893
과제번호 2019R1A4A1029237
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 집단연구지원(R&D)
연구과제명 니어제로 깁스에너지 페로브스카이트 전기촉매 기초연구실
기 여 율 1/3
과제수행기관명 울산과학기술원
연구기간 2020.03.01 ~ 2021.02.28
이 발명을 지원한 국가연구개발사업
과제고유번호 1711122640
과제번호 2019K1A3A1A61091347
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 전략형국제공동연구사업(R&D)
연구과제명 진공 증착 기반 대면적 유연 고효율 Si/Perovskite 텐덤화 기술 개발
기 여 율 1/3
과제수행기관명 울산과학기술원
연구기간 2020.12.31 ~ 2021.12.30

명 세 서

청구범위

청구항 1

도너기판 상에 그래핀을 전사하는 단계;

상기 그래핀 상에 포토리소그래피(photolithography) 공정으로 포토레지스트 패턴을 형성시키는 단계;

상기 포토레지스트 패턴 상에 금속을 증착한 후, 상기 포토레지스트 패턴을 제거하여 금속패턴을 형성시키는 단계;

상기 금속패턴 상에 폴리머 전구체를 코팅한 후 경화하여 폴리머층을 형성시켜, 도너기판-그래핀-금속패턴-폴리머 적층체를 얻는 단계; 및

상기 도너기판-그래핀-금속패턴-폴리머 적층체로부터 도너기판을 박리하는 단계;

를 포함하는,

금속 기반 유연 전극의 제조방법.

청구항 2

제1항에 있어서,

상기 도너기판은,

Ge, GaAs, Si, SiO_2, TiO_2, ZnS, ZnO, Al_2O_3, ZrO_2, Ta_2O_5 및 Nb_2O_5으로 이루어진 군에서 선택되는 하나 이상을 포함하는 것인,

금속 기반 유연 전극의 제조방법.

청구항 3

제1항에 있어서,

상기 그래핀은, 화학적 기상 증착(CVD) 방법으로 성장된 것인,

금속 기반 유연 전극의 제조방법.

청구항 4

제1항에 있어서,

상기 포토레지스트 패턴은,

리프트 오프(lift-off) 공정으로 제거하는 것인,

금속 기반 유연 전극의 제조방법.

청구항 5

제1항에 있어서,

상기 금속은,

Au, Ag, Cu, Al, Ti, Pt, Ni, Fe, Cr, In, Ru, Pd, Rh, Ir 및 Os로 이루어진 군에서 선택되는 하나 이상을 포함하는 것인,

금속 기반 유연 전극의 제조방법.

청구항 6

제1항에 있어서,

상기 금속은,

진공 증착 방법으로 증착되는 것인,

금속 기반 유연 전극의 제조방법.

청구항 7

제1항에 있어서,

상기 금속패턴은,

그리드(grid) 패턴을 포함하는 것인,

금속 기반 유연 전극의 제조방법.

청구항 8

제7항에 있어서,

상기 그리드(grid) 패턴의 단위 패턴은,

선폭이 1 ㎛ 내지 10 ㎛이거나,

너비가 80 ㎛ 내지 300 ㎛이거나,

대각선 길이가 100 ㎛ 내지 300 ㎛인 것인,

금속 기반 유연 전극의 제조방법.

청구항 9

제1항에 있어서,

상기 폴리머층은,

폴리이미드(polyimide, PI), 폴리에틸렌테레프탈레이트(polyethylene terephthalate, PET), 폴리스티렌(polystyrene, PS), 폴리염화비닐(polyvinyl chloride, PVC), 폴리비닐피롤리돈(polyvinylpyrrolidone, PVP) 및 폴리에틸렌(polyethlene, PE)로 이루어진 군에서 선택되는 하나 이상을 포함하는 것인,

금속 기반 유연 전극의 제조방법.

청구항 10

제1항에 있어서,

하기 식으로 계산되는 픽업 수율은, 90 % 내지 100% 인 것인,

금속 기반 유연 전극의 제조방법:

[식]

픽업 수율(%) = 폴리머 상에서의 전극 면적/도너기판 상에서의 전극면적 x 100

여기서, 상기 전극은, 상기 그래핀 및 상기 금속패턴을 포함한다.

청구항 11

폴리머층;

상기 폴리머층 상에 형성된 금속패턴층; 및

상기 금속패턴층 상에 형성된 그래핀층;

을 포함하고,

제1항의 제조방법으로 제조되는 것인,

금속 기반 유연 전극.

청구항 12

제11항에 있어서,

상기 폴리머층의 두께는,

0.1 ㎛ 내지 100 ㎛인 것인,

금속 기반 유연 전극.

청구항 13

제11항에 있어서,

상기 그래핀층의 두께는,

1.0 nm 내지 5.0 nm인 것인,

금속 기반 유연 전극.

청구항 14

제11항에 있어서,

상기 금속패턴층은, 그리드 패턴을 포함하고,

상기 그리드 패턴의 높이는, 30 nm 내지 300 nm인 것인,

금속 기반 유연 전극.

청구항 15

제11항에 있어서,

면저항(sheet resistance)이 3 Ω/sq 이하인 것인,

금속 기반 유연 전극.

청구항 16

제1항의 제조방법으로 제조된 금속 기반 유연 전극을 포함하는,

플렉시블 전자 소자.

발명의 설명

기 술 분 야

[0001] 본 발명은 금속 기반 유연 전극의 제조방법 및 이에 의해 제조된 금속 기반 유연 전극에 관한 것이다.

배 경 기 술

[0003] 필앤픽(peel and pick) 공정은 특정 물질을 도너(donor) 기판에서 타겟(target) 기판으로 전사하는 방법으로, 다양한 유연 기판 및 투명 기판으로 전사할 수 있어 유연 전자소자 제조에 널리 사용되고 있다.

[0004] 특히, 필앤픽 공정을 응용하여 금속 기반 전극 소재를 유연 기판으로 삽입하는 임베딩(embedding) 방법은 금속 기반 유연 전극의 우수한 전기적 특성, 높은 광학 투과도 및 기계적 내구성을 효과적으로 구현할 수 있어 유연 전자소자 분야에서 지속적으로 연구되어 왔다.

[0005] 그러나 이러한 방법은 금속 기반 전극과 도너기판 사이의 접착 에너지 제어가 어려워 고품질의 임베디드 금속 기반 유연 전극을 얻기 어렵다는 문제점이 있다.

[0006] 이에 따라, 금속 기반 전극과 도너기판 사이의 접착 에너지를 약화시키기 위한 방법으로 플라즈마 개질법, 폴리머 접착 방지제(트리데카플루오로-1,1,2,2-테트라하이드로옥틸-1-트리클로로실란, 트리클로로(1H,1H,2H,2H-퍼플루오로옥틸)실란) 코팅, 물을 활용한 전사 인쇄와 같은 방법들이 선행 연구되었으나, 이러한 방법들 역시 짧은 표면 개질 안정성, 고분자 잔류물로 인한 고유 재료 특성 저하, 독성 화학 물질 발생, 제한된 접착 에너지 약화와 같은 다양한 문제들이 발생하였다.

[0007] 따라서 도너기판과 금속 기반 전극 사이의 접착 에너지를 효과적으로 제어하여 고품질의 임베디드 금속 기반 유연 전극을 제조할 수 있는 새로운 기술의 개발이 필요하다.

[0008] 전술한 배경기술은 발명자가 본원의 개시 내용을 도출하는 과정에서 보유하거나 습득한 것으로서, 반드시 본 출원 전에 일반 공중에 공개된 공지기술이라고 할 수는 없다.

발명의 내용

해결하려는 과제

[0010] 본 발명은 상술한 문제점을 해결하기 위한 것으로, 본 발명의 목적은, 도너기판과 금속 기반 전극 사이의 접착 에너지를 제어하여 고품질의 임베디드 금속 기반 유연 전극을 제조할 수 있는 금속 기반 유연 전극의 제조방법 및 이에 의해 제조된 금속 기반 유연 전극을 제공하는 것이다.

[0011] 그러나, 본 발명이 해결하고자 하는 과제는 이상에서 언급한 것들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 해당 분야 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0013] 본 발명의 일 측면은, 도너기판 상에 그래핀을 전사하는 단계; 상기 그래핀 상에 포토리소그래피(photolithography) 공정으로 포토레지스트 패턴을 형성시키는 단계; 상기 포토레지스트 패턴 상에 금속을 증착

한 후, 상기 포토레지스트 패턴을 제거하여 금속패턴을 형성시키는 단계; 상기 금속패턴 상에 폴리머 전구체를 코팅한 후 경화하여 폴리머층을 형성시켜, 도너기판-그래핀-금속패턴-폴리머 적층체를 얻는 단계; 및 상기 도너기판-그래핀-금속패턴-폴리머 적층체로부터 도너기판을 박리하는 단계;를 포함하는, 금속 기반 유연 전극의 제조방법을 제공한다.

[0014] 일 실시형태에 따르면, 상기 도너기판은, Ge, GaAs, Si, SiO_2, TiO_2, ZnS, ZnO, Al_2O_3, ZrO_2, Ta_2O_5 및 Nb_2O_5으로 이루어진 군에서 선택되는 하나 이상을 포함하는 것일 수 있다.

[0015] 일 실시형태에 따르면, 상기 그래핀은, 화학적 기상 증착(CVD) 방법으로 성장된 것일 수 있다.

[0016] 일 실시형태에 따르면, 상기 포토레지스트 패턴은, 리프트 오프(lift-off) 공정으로 제거하는 것일 수 있다.

[0017] 일 실시형태에 따르면, 상기 금속은, Au, Ag, Cu, Al, Ti, Pt, Ni, Fe, Cr, In, Ru, Pd, Rh, Ir 및 Os로 이루어진 군에서 선택되는 하나 이상을 포함하는 것일 수 있다.

[0018] 일 실시형태에 따르면, 상기 금속은, 진공 증착 방법으로 증착되는 것일 수 있다.

[0019] 일 실시형태에 따르면, 상기 금속패턴은, 그리드(grid) 패턴을 포함하는 것일 수 있다.

[0020] 일 실시형태에 따르면, 상기 그리드(grid) 패턴의 단위 패턴은, 선폭이 1 ㎛ 내지 10 ㎛이거나, 너비가 80 ㎛ 내지 300 ㎛이거나, 대각선 길이가 100 ㎛ 내지 300 ㎛인 것일 수 있다.

[0021] 일 실시형태에 따르면, 상기 폴리머층은, 폴리이미드(polyimide, PI), 폴리에틸렌테레프탈레이트(polyethylene terephthalate, PET), 폴리스티렌(polystyrene, PS), 폴리염화비닐(polyvinyl chloride, PVC), 폴리비닐피롤리돈(polyvinylpyrrolidone, PVP) 및 폴리에틸렌(polyethlene, PE)로 이루어진 군에서 선택되는 하나 이상을 포함하는 것일 수 있다.

[0022] 일 실시형태에 따르면, 상기 금속 기반 유연 전극의 제조방법은, 하기 식으로 계산되는 픽업 수율은, 90 % 내지 100% 인 것일 수 있다.

[0023] [식]

[0024] 픽업 수율(%) = 폴리머 상에서의 전극 면적/도너기판 상에서의 전극면적 x 100

[0025] 여기서, 상기 전극은, 상기 그래핀 및 상기 금속패턴을 포함한다.

[0026] 본 발명의 다른 측면은, 폴리머층; 상기 폴리머층 상에 형성된 금속패턴층; 및 상기 금속패턴층 상에 형성된 그래핀층;을 포함하고, 제1항의 제조방법으로 제조되는 것인, 금속 기반 유연 전극을 제공한다.

[0027] 일 실시형태에 따르면, 상기 폴리머층의 두께는, 0.1 μm 내지 100 μm인 것일 수 있다.

[0028] 일 실시형태에 따르면, 상기 그래핀층의 두께는, 1.0 nm 내지 5.0 nm인 것일 수 있다.

[0029] 일 실시형태에 따르면, 상기 금속패턴층은, 그리드 패턴을 포함하고, 상기 그리드 패턴의 높이는, 30 nm 내지 300 nm인 것일 수 있다.

[0030] 일 실시형태에 따르면, 면저항(sheet resistance)이 3 Ω/sq 이하인 것일 수 있다.

[0031] 본 발명의 또 다른 측면은, 상기 제조방법으로 제조된 금속 기반 유연 전극을 포함하는, 플렉시블 전자 소자를 제공한다.

발명의 효과

[0033] 본 발명에 따른 금속 기반 유연 전극의 제조방법은, 그래핀을 접착 방지층으로 활용하여 금속과 도너기판의 상호작용을 효과적으로 차단함으로써 고품질의 금속 기반 유연 전극을 제조할 수 있는 효과가 있다.

[0034] 본 발명에 따른 금속 기반 유연 전극은, 금속이 내장된 형태로 접착 방지층으로 작용하는 그래핀이 함께 전사됨에 따라 전기 전도도, 광학적 투과도, 화학적 안정성 및 기계적 내구성이 우수한 효과가 있다.

도면의 간단한 설명

[0036] 도 1은, 본 발명의 일 실시형태에 따른 금속 기반 유연 전극 제조 공정의 모식도이다.

도 2는, 그래핀층 유무에 따른 금속 기반 유연 전극의 픽업 수율을 각 금속 별로 나타낸 그래프이다.

도 3은, 그래핀층 유무에 따른 도너기판 박리 후 금속 기반 유연 전극의 표면을 관찰한 것이다.

도 4는, 각 금속(Ti, Al, Cu, Ag, Au), 도너기판(SiO_2), 도너기판(SiO_2)/그래핀의 물 및 글리세롤 접촉각을 나타낸 그래프이다.

도 5는, 각 금속(Ti, Al, Cu, Ag, Au), 도너기판(SiO_2), 도너기판(SiO_2)/그래핀의 표면 에너지, 극성 에너지 및 분산 에너지를 나타낸 그래프이다.

도 6은, 금속(Ti, Al, Cu, Ag, Au)과 도너기판(SiO_2) 또는 금속(Ti, Al, Cu, Ag, Au)과 도너기판(SiO_2)/그래핀 사이의 접착일을 나타낸 그래프이다.

도 7은, 본 발명의 일 실시형태에 따라 그래핀 접착 방지층을 사용하여 제조된 구리 기반 유연 전극의 라만(Raman) 스펙트럼(spectrum) 및 매핑(mapping) 이미지이다.

도 8은, 그래핀층 유무에 따른 금속 기반 유연 전극의 광학 투과도 및 면저항(sheet resistance)을 나타낸 것이다.

도 9는, 그래핀층 유무에 따른 금속 기반 유연 전극의 산성 용액(1 M H_2SO_4)조건에서의 면저항 변화를 나타낸 것이다.

도 10은, 그래핀층 유무에 따른 금속 기반 유연 전극의 기계적 내구성 테스트(곡률 반경 3 ㎜) 결과를 나타낸 것이다.

도 11은, 본 발명의 일 실시형태에 따라 제조된 구리 기반 유연 전극의 가압 전압 변화에 따른 적외선(infrared, IR) 이미지를 나타낸 것이다.

도 12는, 금속 기반 유연 전극의 그래핀층 유무에 따른 히터의 가압 전압 변화에 따른 최대 온도를 나타낸 것이다.

도 13은, 금속 기반 유연 전극의 그래핀층 유무에 따른 히터의 가압 전압 변화에 따른 최대 온도 재현성 분석 결과이다.

도 14는, 본 발명의 일 실시형태에 따라 제조된 금속 기반 유연 전극을 사용한 히터의 1.4 V 가압 전압에서 on/off 반복 테스트를 수행한 결과이다.

도 15는, 본 발명의 일 실시형태에 따라 제조된 금속 기반 유연 전극을 사용한 히터의 기계적 내구성 테스트(곡률 반경 5 ㎜, 1000 회 굽힘 실험 전후) 결과이다.

발명을 실시하기 위한 구체적인 내용

[0037] 이하에서, 첨부된 도면을 참조하여 실시예들을 상세하게 설명한다. 그러나, 실시예들에는 다양한 변경이 가해질 수 있어서 특허출원의 권리 범위가 이러한 실시예들에 의해 제한되거나 한정되는 것은 아니다. 실시예들에 대한 모든 변경, 균등물 내지 대체물이 권리 범위에 포함되는 것으로 이해되어야 한다.

[0038] 실시예에서 사용한 용어는 단지 설명을 목적으로 사용된 것으로, 한정하려는 의도로 해석되어서는 안된다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0039] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 실시예가 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인

의미로 해석되지 않는다.

[0040] 또한, 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일한 참조부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 실시예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 실시예의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0041] 또한, 실시 예의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질이나 차례 또는 순서 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속" 된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 접속될 수 있지만, 각 구성 요소 사이에 또 다른 구성 요소가 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0042] 어느 하나의 실시 예에 포함된 구성요소와, 공통적인 기능을 포함하는 구성요소는, 다른 실시 예에서 동일한 명칭을 사용하여 설명하기로 한다. 반대되는 기재가 없는 이상, 어느 하나의 실시 예에 기재한 설명은 다른 실시 예에도 적용될 수 있으며, 중복되는 범위에서 구체적인 설명은 생략하기로 한다.

[0044] 본 발명의 일 측면은, 도너기판 상에 그래핀을 전사하는 단계; 상기 그래핀 상에 포토리소그래피(photolithography) 공정으로 포토레지스트 패턴을 형성시키는 단계; 상기 포토레지스트 패턴 상에 금속을 증착한 후, 상기 포토레지스트 패턴을 제거하여 금속패턴을 형성시키는 단계; 상기 금속패턴 상에 폴리머 전구체를 코팅한 후 경화하여 폴리머층을 형성시켜, 도너기판-그래핀-금속패턴-폴리머 적층체를 얻는 단계; 및 상기 도너기판-그래핀-금속패턴-폴리머 적층체로부터 도너기판을 박리하는 단계;를 포함하는, 금속 기반 유연 전극의 제조방법을 제공한다.

[0045] 본 발명에 따른 금속 기반 유연 전극의 제조방법은, 그래핀을 접착 방지층으로 활용하여 금속과 도너기판의 상호작용을 효과적으로 차단함으로써, 고품질의 금속 기반 유연 전극을 제조할 수 있는 효과가 있다.

[0046] 이하, 본 발명에 따른 금속 기반 유연 전극의 제조방법을 단계별로 상세히 설명한다.

[0048] 도너기판 상에 그래핀을 전사하는 단계 : 도너기판/그래핀 적층체의 제조

[0049] 본 단계는 도너기판 상에 그래핀을 전사하여 도너기판/그래핀 적층체를 얻는 단계이다.

[0050] 일 실시형태에 따르면, 상기 도너기판은, Ge, GaAs, Si, SiO_2, TiO_2, ZnS, ZnO, Al_2O_3, ZrO_2, Ta_2O_5 및 Nb_2O_5으로 이루어진 군에서 선택되는 하나 이상을 포함하는 것일 수 있다.

[0051] 본 발명에 따른 금속 기반 유연 전극의 제조방법은, 도너기판 상에 그래핀을 전사하여 그래핀을 접착 방지층으로 활용함으로써, 박리공정에서 도너기판을 효과적으로 박리할 수 있다.

[0052] 즉, 상기 그래핀은 도너기판과 금속 사이에 접착 방지층으로 존재하여, 도너기판과 금속과의 결합을 효과적으로 차단하는 기능을 수행한다.

[0053] 상기 도너기판 및 상기 그래핀 사이에는 약한 결합력인 반데르발스(van der Waals) 결합력이 작용하므로, 박리공정에서 상기 도너기판의 분리가 용이하다.

[0054] 일 실시형태에 따르면, 상기 도너기판은, 산소(O) 또는 황(S)을 포함할 수 있으며 이로 인해 금속과의 결합력이 발생할 수 있다.

[0055] 상기 도너기판과 금속의 결합 강도는, 금속의 산소 친화도 또는 황 친화도에 따라 달라질 수 있는데, 결합 강도가 높을 경우 추후 공정에서 도너기판이 금속으로부터 박리될 때 금속 표면에 핀홀이나 균열이 발생할 수 있다.

[0056] 본 발명에 따른 금속 기반 유연 전극의 제조방법은, 그래핀을 접착 방지층으로 활용함으로써, 도너기판 박리공정 중 금속 표면에 핀홀 또는 균열이 발생하는 문제를 방지할 수 있다.

[0058] 일 실시형태에 따르면, 상기 그래핀은, 화학적 기상 증착(CVD) 방법으로 성장된 것일 수 있다.

[0059] 즉, 상기 도너기판 상에 그래핀을 전사하는 단계는, 상기 도너기판 상에 성장된 그래핀을 적층하는 것일 수 있

다.

[0060] 이러한 방법은 도너기판 상에 CVD 합성을 통해 그래핀을 직접 합성하는 경우와 비교하여, 도너기판과 그래핀 사이에 결합력을 약화시킬 수 있고, 이는 박리공정에서 도너기판의 분리를 용이하게 할 수 있다.

[0061] 일례로, 구리 호일에 화학적 기상 증착 방법으로 성장된 그래핀을 코팅 조성물로 코팅하고, 구리 호일을 에칭하고 세척한 뒤, 도너기판 상에 전사할 수 있다.

[0062] 상기 코팅 조성물은, 메타크릴레이트수지(PMMA, Poly(methyl methacrylate), 폴리(비스페놀 A 카보네이트)(PC, Poly(bisphenol A carbonate)), 폴리락트산(PLA, Polylactic acid), 폴리(프탈알데하이드) (PPA, Poly(phthalaldehyde)), 에틸렌 비닐 아세테이트(EVA, Ethylene vinyl acetate) 및 로진(Rosin, $C_{19}H_{29}COOH$)으로 이루어진 군에서 선택되는 하나 이상을 포함하는 것일 수 있다.

[0063] 상기 코팅 조성물은, 전사 이후에 유기 용매(아세톤 등)를 사용하여 제거하거나, 고온의 열처리(400 ℃ ~ 500 ℃, 0.5 시간 ~ 2 시간)를 통해 제거할 수 있다.

[0065] 포토레지스트 패턴을 형성시키는 단계 : 도너기판/그래핀/포토레지스트 패턴 적층체의 제조

[0066] 본 단계는 제조된 도너기판/그래핀 적층제의 그래핀 상에 포토리소그래피(photolithography) 공정으로 포토레지스트 패턴을 형성시키는 단계이다. 즉, 상기 그래핀 상에 포토레지스트를 도포한 후 패터닝하여 포토레지스트 패턴을 형성시키는 단계이다.

[0067] 상기 포토레지스트를 도포하는 공정은, 액상, 필름 등의 형태의 포토레지스트를 코팅, 인쇄, 라미네이션 등을 이용하여 도포하는 방식으로 수행될 수 있다. 일례로, 그래핀 상에 액상의 포토레지스트를 스핀 코팅 방식으로 도포할 수 있다.

[0068] 상기 패터닝 공정은, 통상적으로 사용하는 패터닝 공정을 사용할 수 있으며, 일례로, 포토마스크를 사용하여 노광, 현상하는 공정을 통해 패턴을 형성시킬 수 있다.

[0069] 일 실시형태에 따르면, 상기 포토레지스트 패턴은, 그리드 패턴을 포함할 수 있다.

[0071] 금속패턴을 형성시키는 단계 : 도너기판/그래핀/금속패턴 적층체의 제조

[0072] 본 단계는 제조된 도너기판/그래핀/포토레지스트 패턴 적층체의 포토레지스트 패턴 상에 금속을 증착한 후, 상기 포토레지스트 패턴을 제거하여 금속패턴을 형성시키는 단계이다.

[0073] 상기 단계는 먼저 포토레지스트 패턴 상에 금속을 증착하여 금속층을 형성시킨 다음, 포토레지스트 패턴을 제거함으로써 금속패턴을 형성시킨다.

[0074] 일 실시형태에 따르면, 상기 포토레지스트 패턴은, 리프트 오프(lift-off) 공정으로 제거하는 것일 수 있다.

[0075] 즉, 상기 포토레지스트 패턴 상에 금속을 증착시킨 다음, 포토레지스트 패턴(포토레지스트 및 포토레지스트 상에 증착된 금속)을 들어올리면, 포토레지스트가 존재하지 않았던 영역에 증착된 금속만이 남게되어 금속패턴을 형성하게 된다.

[0076] 상기 리프트 오프 공정은, 포토레지스트를 에칭 또는 노광하여 제거하는 공정과 비교하여, 금속패턴의 손상을 최소화할 수 있고, 고정밀 및 고품질의 금속 그리드 패턴 확보에 용이한 장점이 있디.

[0078] 일 실시형태에 따르면, 상기 금속은, Au, Ag, Cu, Al, Ti, Pt, Ni, Fe, Cr, In, Ru, Pd, Rh, Ir 및 Os로 이루어진 군에서 선택되는 하나 이상을 포함하는 것일 수 있다.

[0079] 일 실시형태에 따르면, 상기 금속은, Au, Ag, Cu, Al, Ti, Pt, Ni, Fe, Cr, In, Ru, Pd, Rh, Ir 및 Os로 이루어진 군에서 선택되는 둘 이상의 합금을 포함하는 것일 수 있다.

[0080] 일 실시형태에 따르면, 상기 금속의 증착은, 진공 증착, 스퍼터링, 전자빔 증착 또는 열증착 방법을 사용할 수 있다.

[0081] 일 실시형태에 따르면, 상기 금속은, 진공 증착 방법으로 증착되는 것일 수 있다.

[0082] 상기 진공 증착 방법은, 불필요한 오염을 막아 고순도의 금속을 증착시킬 수 있어 제조되는 유연전극의 품질을 향상시킬 수 있으며, 고순도 금속을 고르게 증착시켜 전체적으로 균일한 두께와 품질의 금속 그리드 패턴을 용이하게 형성시킬 수 있는 장점이 있다.

[0084] 일 실시형태에 따르면, 상기 금속패턴은, 그리드(grid) 패턴을 포함하는 것일 수 있다.

[0085] 상기 금속 그리드 패턴은 베이스 전극(base electrode)으로 최적화된 특성을 나타낼 수 있다.

[0086] 일례로, 상기 그리드 패턴은, 직선 또는 다각형의 형태를 포함할 수 있다. 상기 직선 형태는 둘 이상의 선이 교차하여 그리드 패턴을 형성하는 것으로, 삼각 그리드 패턴, 정사각 그리드 패턴, 마름모 그리트 패턴 등을 형성할 수 있다. 상기 다각형의 형태는 삼각, 사각, 오각, 육각형 형태를 포함할 수 있다.

[0087] 일 실시형태에 따르면, 상기 금속 그리드 패턴은, 단위 패턴의 선폭, 너비 및 대각선 길이 중 어느 하나 이상을 조절함으로써, 유연 전극의 광투과 특성 및 전기적 특성을 제어할 수 있다.

[0088] 일 실시형태에 따르면, 상기 그리드(grid) 패턴의 단위 패턴은, 선폭이 1 ㎛ 내지 10 ㎛이거나, 너비가 80 ㎛ 내지 300 ㎛이거나, 대각선 길이가 100 ㎛ 내지 300 ㎛인 것일 수 있다.

[0089] 예를 들어, 단위 패턴의 선폭은 1 μm 내지 10 μm; 2 μm 내지 9 μm; 3 μm 내지 8 μm; 또는 4 μm 내지 7 μm이고, 너비(폭)는 80 μm 내지 300 μm; 100 μm 내지 200 μm; 또는 120 μm 내지 180 μm이고, 대각선 길이는 100 μm 내지 500 μm; 100 μm 내지 400 μm 또는 200 μm 내지 300 μm일 수 있다.

[0090] 상기 선폭, 너비 및 대각선 길이 범위는, 전극의 면저항, 광투과도의 특성 조절이 가능한 범위일 수 있다.

[0092] 폴리머층을 형성시키는 단계 : 도너기판/그래핀/금속패턴/폴리머 적층체의 제조

[0093] 본 단계는 금속패턴 상에 폴리머 전구체를 코팅한 후 경화하여 폴리머층을 형성시켜, 도너기판-그래핀-금속패턴-폴리머 적층체를 얻는 단계이다.

[0094] 일 실시형태에 따르면, 상기 폴리머층은, 폴리이미드(polyimide, PI), 폴리에틸렌테레프탈레이트(polyethylene terephthalate, PET), 폴리스티렌(polystyrene, PS), 폴리염화비닐(polyvinyl chloride, PVC), 폴리비닐피롤리돈(polyvinylpyrrolidone, PVP) 및 폴리에틸렌(polyethlene, PE)로 이루어진 군에서 선택되는 하나 이상을 포함하는 것일 수 있다.

[0095] 일례로, 상기 폴리머층은, 폴리이미드일 수 있고, 이 때 폴리머 전구체는 폴리아믹산일 수 있다.

[0096] 상기 코팅은, 스핀 코팅, 바 코팅, 롤-투-롤 코팅 또는 블레이드 코팅과 같은 방법을 사용할 수 있으나, 이에 제한되는 것은 아니다.

[0097] 상기 경화는, 열경화, 광경화 또는 이 둘을 모두 사용할 수 있고, 상기 열경화는, 200 ℃ 내지 400 ℃; 250 ℃ 내지 400 ℃; 260 ℃ 내지 350 ℃; 또는 280 ℃ 내지 300 ℃ 온도에서, 공기 또는 비활성 가스 분위기하에서 수행될 수 있다.

[0098] 일 실시형태에 따르면, 상기 경화는 광경화일 수 있다.

[0100] 도너기판 박리 단계; 그래핀-금속패턴-폴리머 적층제의 제조

[0101] 본 단계는, 제조된 도너기판-그래핀-금속패턴-폴리머 적층체로부터 도너기판을 박리하여, 그래핀-금속패턴-폴리머 적층제를 얻는 단계이다.

[0102] 도너기판-그래핀-금속패턴-폴리머 적층체는, 도너기판과 금속패턴층 사이에는 그래핀이 삽입되어 있고, 그래핀은 도너기판과 금속 사이에 결합을 효과적으로 차단한다.

[0103] 또한, 도너기판과 그래핀은 약한 반데르 발스 결합력을 갖고 있기 때문에, 상기 적층체로부터 도너기판은 용이하게 박리되어 높은 픽업 수율을 나타내며, 금속패턴 및 그래핀 상에 표면 거칠기를 개선한다.

[0104] 일 실시형태에 따르면, 상기 금속 기반 유연 전극의 제조방법은, 하기 식으로 계산되는 픽업 수율은, 90 % 내지 100% 인 것일 수 있다.

[0105] [식]

[0106] 픽업 수율(%) = 폴리머 상에서의 전극 면적/도너기판 상에서의 전극면적 x 100

[0107] 여기서, 상기 전극은, 상기 그래핀 및 상기 금속패턴을 포함한다.

[0108] 즉, 본 발명에 따른 금속 기반 유연 전극의 제조방법은, 전극의 픽업 수율이 90 % 이상, 거의 100 %에 가까워 제조 효율이 매우 높은 특징을 갖는다.

[0109] 또한, 필앤픽 전사 공정을 적용하여 금속 기반 유연 전극을 효과적으로 제조할 수 있다.

[0111] 금속 기반 유연 전극

[0112] 본 발명의 다른 측면은, 폴리머층; 상기 폴리머층 상에 형성된 금속패턴층; 및 상기 금속패턴층 상에 형성된 그래핀층;을 포함하고, 상기 제조방법으로 제조되는 것인, 금속 기반 유연 전극을 제공한다.

[0113] 본 발명에 따른 금속 기반 유연 전극은, 금속이 내장된 형태로, 접착 방지층으로 작용하는 그래핀이 함께 전사됨에 따라 전기 전도도, 광학적 투과도, 화학적 안정성 및 기계적 내구성이 우수한 효과가 있다.

[0115] 상기 폴리머층은, 전극의 유연 베이스 기재이며, UV 차단 효과를 제공할 수 있다.

[0116] 일 실시형태에 따르면, 상기 폴리머층의 두께는, 0.1 μm 내지 100 μm 인 것일 수 있다. 바람직하게는, 상기 폴리머층의 두께는, 1 μm 내지 60 μm인 것일 수 있고, 더욱 바람직하게는, 10 μm 내지 30 μm인 것일 수 있다.

[0117] 만일, 상기 폴리머층의 두께 범위가 상기 범위 미만일 경우 전극의 기계적 내구성이 저하될 수 있고, 상기 범위를 초과할 경우 유연성이 저하될 수 있다.

[0118] 본 발명에 따라 제조되는 금속 유연 전극은, 폴리머층을 지지체로 사용하여 금속패턴, 그래핀을 적층하지 않고, 도너기판/그래핀/금속패턴 적층체의 금속패턴 상에 폴리머층을 형성시켜 폴리머층을 매우 얇게 구현할 수 있으므로, 전극의 유연 특성을 높일 수 있는 장점을 갖는다.

[0120] 상기 그래핀층은, 전하수집(charge collection) 및 수송 경로(transport pathways) 기능을 제공할 뿐만 아니라, 금속패턴의 공기 노출, 열, 온도, 할라이드 이온, 부식 용액 등에 의한 산화, 손상, 기능 저하 등을 방지할 수 있는, 보호층의 기능을 가질 수 있다.

[0121] 일 실시형태에 따르면, 상기 그래핀층의 두께는, 1.0 nm 내지 5.0 nm인 것일 수 있다.

[0122] 상기 그래핀층은 단일 또는 복수층일 수 있다. 상기 그래핀층의 두께 범위는 높은 전자이동도를 가지면서 전자수집이 용이하게 할 수 있는 범위로, 전극의 우수한 전자전도도 및 내구성을 확보할 수 있는 범위일 수 있다.

[0123] 일 실시형태에 따르면, 상기 그래핀층은, 그래핀 또는 이종원자 도핑된 그래핀을 포함할 수 있다.

[0124] 상기 이종원자 도핑된 그래핀은, N, S, P, O, B, Ag, Au, In, Ce, Pd, Rh, Ru, Re, Ir, Pt, W, Mn, Mo, Co, Cu, Ni, Ti, V, Zn, Sb, Os, Bi, Y 및 Fe으로 이루어진 군에서 선택되는 하나 이상의 원소로 도핑된 것일 수 있다.

[0126] 일 실시형태에 따르면, 상기 금속패턴층은, 그리드 패턴을 포함하고, 상기 그리드 패턴의 높이는, 30 nm 내지 300 nm인 것일 수 있다.

[0127] 상기 금속 그리드 패턴의 높이 범위는, 우수한 전기전도도를 구현하기 위한 것일 수 있다.

[0128] 일 실시형태에 따르면, 상기 금속 유연 전극은, 면저항(sheet resistance)이 3 Ω/sq 이하인 것일 수 있다.

[0129] 본 발명에 따른 금속 유연 전극은, 3 Ω/sq 이하의 면저항을 나타내어 우수한 전기전도도를 갖는 특징이 있다.

[0130] 본 발명의 또 다른 측면은, 상기 제조방법으로 제조된 금속 기반 유연 전극을 포함하는, 플렉시블 전자 소자를 제공한다.

[0132] 이하, 실시예 및 비교예에 의하여 본 발명을 더욱 상세히 설명하고자 한다.

[0133] 단, 하기 실시예는 본 발명을 예시하기 위한 것일 뿐, 본 발명의 내용이 하기 실시예에 한정되는 것은 아니다.

[0135] **<실시예> 금속 기반 유연 전극의 제조**

[0136] 화학적 기상 증착(chemical vapor deposition, CVD) 방법으로 구리 호일에 성장된 그래핀에 메타크릴레이트수지(PMMA, Poly(methyl methacrylate)) 를 코팅한 후 구리 호일을 에칭하고 세척한 뒤 도너기판인 SiO_2로 전사하였다. 전사 과정 후, 아세톤 등을 포함하는 유기 용매 또는 열처리를 통해 메타크릴레이트수지를 제거하였다.

[0137] SiO_2/그래핀 적층체에 포토리소그래피(photolithography) 방법을 이용하여 그리드 모양의 포토레지스트(photoresist, PR) 패턴을 형성하였다.

[0138] SiO_2/그래핀/포토레지스트 적층체에 진공 증착 방법을 이용하여 금속층을 증착한 후, 리프트 오프(lift-off) 공정을 통한 포토레지스트 패턴을 제거하였다.

[0139] 포토레지스트가 제거된 SiO_2/그래핀/금속 그리드 적층체에 폴리이미드 전구체를 코팅한 후 경화 공정을 진행하였다.

[0140] 폴리이미드 경화 후, 도너기판인 SiO_2를 박리하여 그래핀/금속 그리드/폴리머 적층체인 금속 기반 유연 전극을 얻었다.

[0142] 도 1은, 본 발명의 일 실시형태에 따른 금속 기반 유연 전극 제조 공정의 모식도이다.

[0143] 도 1을 참조하면, 도너기판 상에 그래핀 증착, 포토레지스트 패터닝, 금속 증착, 포토레지스트 제거, 폴리머 전구체 코팅 및 경화, 도너기판 박리 공정 순으로 제조 공정이 진행됨을 이해할 수 있다.

[0144] 또한, 도너기판과 금속층 사이에 그래핀이 접착 방지층으로 작용하여 도너기판과 금속층 상호 간의 결합을 효과적으로 차단함으로써 도너기판의 박리 공정이 효과적으로 수행될 수 있음을 이해할 수 있다.

[0146] **<실험예 1> 그래핀층 유무에 따른 금속 기반 유연 전극의 픽업 수율 분석**

[0147] 그래핀 접착 방지층의 효과를 관찰하기 위해 전자 소자에 일반적으로 사용되는 Ti, Al, Cu, Ag 및 Au의 금속을 사용하여 금속 그리드가 임베디드된 전극(그래핀-금속그리드-폴리머(PI))을 상기 실시예의 방법으로 각각 제조하고, 픽업 수율을 분석하였다.

[0148] 비교예로 그래핀을 사용하지 않은 것을 제외하고 실시예와 동일한 방식으로 전극(금속 그리드-폴리머(PI))을 제조하고, 픽업 수율을 계산하였다.

[0149] 픽업 수율은 하기 식에 의해 계산되었다.

[0150] 픽업 수율(%) = 타겟기판(폴리머)에서의 전극 면적/도너기판에서의 전극면적 x 100

[0152] 도 2는, 그래핀층 유무에 따른 금속 기반 유연 전극의 픽업 수율을 각 금속 별로 나타낸 그래프이다.

[0153] 도 2a는Ti 금속을 사용한 유연 전극의 픽업 수율이고, 도 2b는 Al 금속을 사용한 유연 전극의 픽업 수율이다.

[0154] 도 2a 및 도 2b를 참조하면, 높은 화학적 반응성을 가지고 있는 Ti 또는 Al 금속 기반 유연 전극은, 그래핀 접착 방지층 없이 도너기판으로부터 박리 공정을 진행하였을 경우 폴리이미드로 금속이 전사되지 않고 도너기판에

그대로 남아 있어 0 %의 픽업 수율을 나타내는 것을 확인할 수 있다.

[0155] 도 2c는Cu 금속을 사용한 유연 전극의 픽업 수율이고, 도 2d는 Ag 금속을 사용한 유연 전극의 픽업 수율이다.

[0156] 도 2c 및 도 2d를 참조하면, 상대적으로 다소 낮은 화학적 반응성을 가지고 있는 Cu 또는 Ag 금속 기반 유연 전극은, 그래핀 접착 방지층 없이 도너기판으로부터 박리 공정을 진행하였을 경우 82.5% 및 88.0 %의 픽업 수율을 나타내는 것을 확인할 수 있다.

[0157] 도 2e는, Au 금속을 사용한 유연 전극의 픽업 수율이다.

[0158] 도 2e를 참조하면, 화학적으로 매우 안정한 Au는 그래핀 접착 방지층을 사용하지 않아도 100%에 가까운 픽업 수율을 나타내는 것을 확인할 수 있다.

[0159] 도 2f는, 각 금속을 사용한 유연 전극의 픽업 수율을 모두 비교한 그래프이다.

[0160] 도 2f를 참조하면, 그래핀 접착 방지층을 사용한 경우 모든 금속에서 100 %에 가까운 픽업 수율이 달성됨을 확인할 수 있다.

[0161] 즉, 도 2를 참조하면, 그래핀 접착 방지층의 유무에 따라 픽업 수율이 상이해짐을 알 수 있으며, 그래핀층이 존재할 경우 모든 금속에서 100 %에 가까운 픽업 수율을 얻을 수 있음을 알 수 있다.

[0163] **<실험예 2> 그래핀층 유무에 따른 금속 기반 유연 전극의 표면 및 접착일 분석**

[0164] 그래핀 접착 방지층 유무에 따른 금속 기반 유연 전극(필름)의 표면 거칠기, 물 및 글리세롤에 대한 접촉각, 표면 에너지, 극성 에너지, 분산 에너지 및 금속과 도너기판(SiO_2) 또는 금속과 도너기판(SiO_2)/그래핀 간의 접착일을 분석하였다.

[0166] 도 3은, 그래핀층 유무에 따른 도너기판 박리 후 금속 기반 유연 전극의 표면을 관찰한 것이다.

[0167] 도 3a 내지 도 3c는, 그래핀 접착 방지층을 사용하지 않고 박리한 PI/Au, PI/Ag 및 PI/Cu 층의 표면 모습이다.

[0168] 도 3d 내지 도 3e는, 그래핀 접착 방지층을 사용하여 박리한 PI/Au, PI/Ag 및 PI/Cu 층의 표면 모습이다.

[0169] 도 3a 내지 도 3c를 참조하면, 그래핀 접착 방지층을 사용하지 않고 도너기판을 박리한 PI/Au, PI/Ag 및 PI/Cu 전극(필름)의 RMS (root-mean-square) 거칠기 값은 각각 0.512 nm, 0.897 nm 및 1.162 nm로 측정되었음을 확인할 수 있다.

[0170] 이와 비교하여, 도 3d 내지 도 3e를 참조하면, 그래핀 접착 방지층을 사용하여 박리된 PI/Au, PI/Ag 및 PI/Cu 전극(필름)은 그래핀에 의해 금속-O-Si 상호 작용이 효과적으로 차단되어 0.351 nm ~ 0.490 nm의 감소된 RMS 거칠기 값이 나타나는 것을 확인할 수 있다.

[0171] 즉, 금속-O-Si 결합은 금속의 산소 친화도에 따라 결합 강도가 달라지고, 강한 금속-O-Si 결합은 박리 공정 도중 금속과 도너기판 계면에서 금속 표면에 핀홀이나 균열을 생성하여 거친 표면을 초래할 수 있으며, 그래핀층을 사용한 박리 공정은 이러한 표면 거칠기를 효과적으로 감소시킬 수 있음을 알 수 있다.

[0173] 도 4는, 각 금속(Ti, Al, Cu, Ag, Au), 도너기판(SiO_2), 도너기판(SiO_2)/그래핀의 물 및 글리세롤 접촉각을 나타낸 그래프이다.

[0174] 도 5는, 각 금속(Ti, Al, Cu, Ag, Au), 도너기판(SiO_2), 도너기판(SiO_2)/그래핀의 표면 에너지, 극성 에너지 및 분산 에너지를 나타낸 그래프이다.

[0175] 도 6은, 금속(Ti, Al, Cu, Ag, Au)과 도너기판(SiO_2) 또는 금속(Ti, Al, Cu, Ag, Au)과 도너기판(SiO_2)/그래핀 사이의 접착일을 나타낸 그래프이다.

[0176] 여기서, 측정한 접촉각을 바탕으로 Owens-Wendt 모델을 이용하여 금속들과 SiO_2 및 SiO_2/그래핀 기판의 표면에너지, 극성 에너지 및 분산 에너지를 계산하였다.

[0177] 또한, 얻어진 표면에너지를 통해 금속과 도너기판 사이의 접착일을 도출할 수 있었다.

[0178] 도 4 내지 6을 참조하면, 각 금속들은 그래핀 접착 방지층을 사용하였을 경우 도너기판과의 접착일이 약화된 것을 확인할 수 있다.

[0179] 이는 그래핀 접착 방지층이 금속과 도너기판 사이의 접착 강도를 효과적으로 감소시켰음을 의미한다.

[0181] **<실험예 3> 금속 기반 유연 전극의 특성 분석**

[0182] 그래핀 접착 방지층 유무에 따른 금속 기반 유연 전극의 광학 투과도, 면저항, 화학적 안정성 및 기계적 내구성을 분석하였다.

[0183] 먼저 그래핀층을 사용하여 박리된 금속 기반 유연 전극의 라만 스펙트럼을 분석하였다.

[0185] 도 7은, 본 발명의 일 실시형태에 따라 그래핀 접착 방지층을 사용하여 제조된 구리 기반 유연 전극의 라만(Raman) 스펙트럼(spectrum) 및 매핑(mapping) 이미지이다.

[0186] 도 7을 참조하면, PI (1780 cm^{-1}) 및 그래핀 (2700 cm^{-1})의 특징적 라만 피크가 확인되는 것을 알 수 있다.

[0187] 이를 통해, 그래핀층을 활용하여 박리된 금속 기반 유연 전극은 박리 공정 중 그래핀층이 금속 기반 유연 전극으로 전사되어 함께 박리되었음을 알 수 있다.

[0188] 도 8은, 그래핀층 유무에 따른 금속 기반 유연 전극의 광학 투과도 및 면저항(sheet resistance)을 나타낸 것이다.

[0189] 여기서, 금속 기반 유연 전극의 광학 투과도는 모두 550 nm 파장의 결과값이다.

[0190] 도 8을 참조하면, 그래핀층을 포함하는 경우 55 % 내지 60 %의 광투과도를 나타냄을 확인할 수 있으며, 그래핀층을 포함하는 경우 3 Ω/sq 이하의 면저항을 나타내는 것을 확인할 수 있다.

[0191] 이를 통해, 그래핀층을 포함하지 않는 경우와 비교하여, 그래핀층을 포함하는 금속 기반 유연 전극은 유사한 광투과도를 가지면서 면저항 값이 감소됨으로써 우수한 전기전도도를 나타냄을 확인할 수 있다.

[0193] 도 9는, 그래핀층 유무에 따른 금속 기반 유연 전극의 산성 용액(1 M H_2SO_4)조건에서의 면저항 변화를 나타낸 것이다.

[0194] 도 9를 참조하면, 그래핀층을 포함하지 않는 경우 시간이 지남에 따라 면저항이 급격하게 변화하나, 그래핀층을 포함하는 경우 면저항 변화가 거의 일어나지 않거나 미약하게 일어나는 것을 확인할 수 있다.

[0195] 이를 통해, 그래핀층을 포함하는 금속 기반 유연 전극은 우수한 전기적 안정성 및 화학적 안정성을 가지고 있음을 알 수 있다.

[0196] 또한, 그래핀층을 접착 방지층으로 활용하는 경우 고품질의 금속 기반 유연 전극이 제조될 수 있음을 확인할 수 있다.

[0198] 도 10은, 그래핀층 유무에 따른 금속 기반 유연 전극의 기계적 내구성 테스트(곡률 반경 3 mm) 결과를 나타낸 것이다.

[0199] 도 10을 참조하면, 그래핀층을 포함하지 않는 경우 굽힘 횟수가 증가함에 따라 면저항 변화율도 점점 증가하나, 그래핀층을 포함하는 경우 굽힘 횟수가 증가함에도 면저항 변화가 거의 나타나지 않음을 확인할 수 있다.

[0200] 이를 통해, 그래핀층을 포함하는 금속 기반 유연 전극은 우수한 기계적 내구성을 가지고 있음을 알 수 있다.

[0202] **<실험예 4> 금속 기반 유연 전극을 사용한 유연 히터의 성능 분석**

[0203] 실시예에서 제조된 금속 기반 유연 전극을 사용하여 히터를 제조하고 이의 성능을 분석하였다.

[0205] 도 11은, 본 발명의 일 실시형태에 따라 제조된 구리 기반 유연 전극의 가압 전압 변화에 따른 적외선(infrared, IR) 이미지를 나타낸 것이다.

[0206] 도 12는, 금속 기반 유연 전극의 그래핀층 유무에 따른 히터의 가압 전압 변화에 따른 최대 온도를 나타낸 것이다.

[0207] 도 13은, 금속 기반 유연 전극의 그래핀층 유무에 따른 히터의 가압 전압 변화에 따른 최대 온도 재현성 분석 결과이다.

[0208] 이 때, 각 조건마다 20 개의 샘플을 분석하였다.

[0209] 도 11 내지 도 13을 참조하면, 그래핀층을 사용한 금속 기반 유연 전극을 활용한 히터는 동일한 가압 전압대비 재현성 높은 향상된 히터 성능을 구현할 수 있음을 확인할 수 있다.

[0211] 도 14는, 본 발명의 일 실시형태에 따라 제조된 금속 기반 유연 전극을 사용한 히터의 1.4 V 가압 전압에서 on/off 반복 테스트를 수행한 결과이다.

[0212] 도 15는, 본 발명의 일 실시형태에 따라 제조된 금속 기반 유연 전극을 사용한 히터의 기계적 내구성 테스트(곡률 반경 5 ㎜, 1000 회 굽힘 실험 전후) 결과이다.

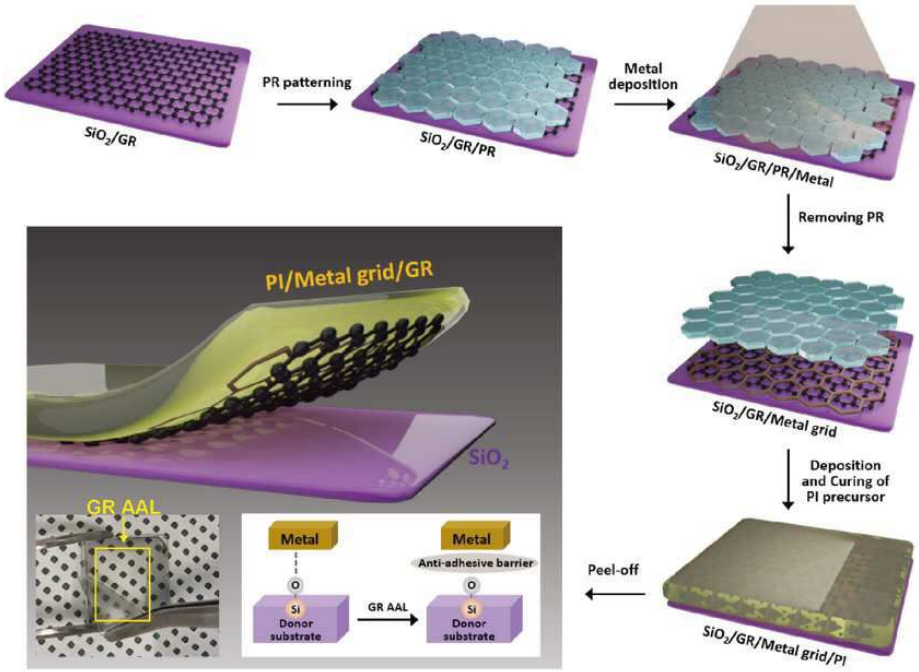
[0213] 도 14 및 도 15를 참조하면, 본 발명의 일 실시형태에 따라 제조된 금속 기반 유연 전극을 사용한 히터는 성능 안정성 및 기계적 내구성이 우수함을 확인할 수 있다.

[0215] 이상과 같이 실시예들이 비록 한정된 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기를 기초로 다양한 기술적 수정 및 변형을 적용할 수 있다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

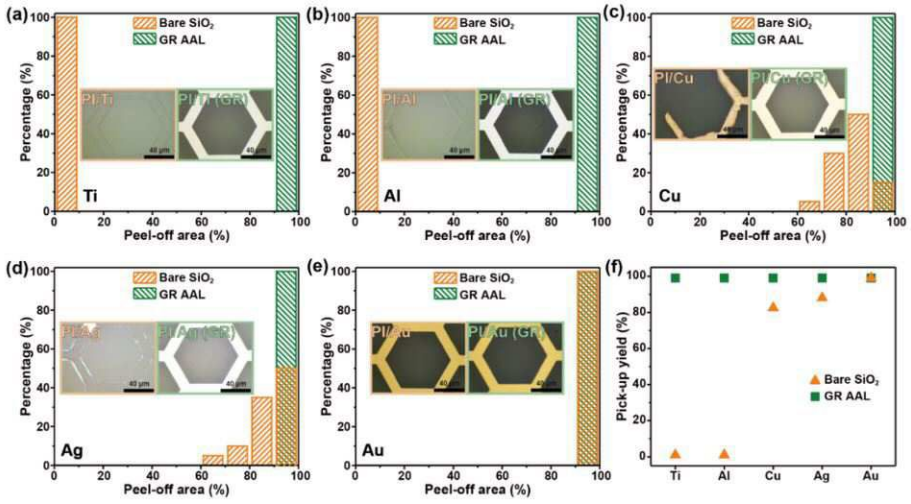
[0216] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 청구범위의 범위에 속한다.

도면

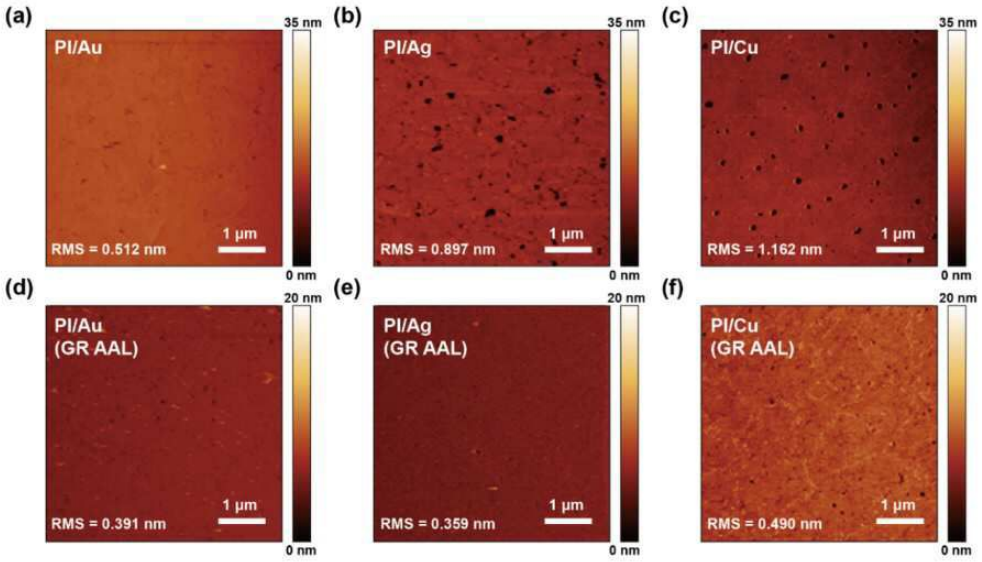
도면1


SiO2/GR
PR patterning
SiO2/GR/PR
Metal deposition
SiO2/GR/PR/Metal
Removing PR
SiO2/GR/Metal grid
Deposition and Curing of PI precursor
SiO2/GR/Metal grid/PI
Peel-off
PI/Metal grid/GR
SiO2
GR AAL
Metal
Anti-adhesive barrier
O
Si
Donor substrate
GR AAL

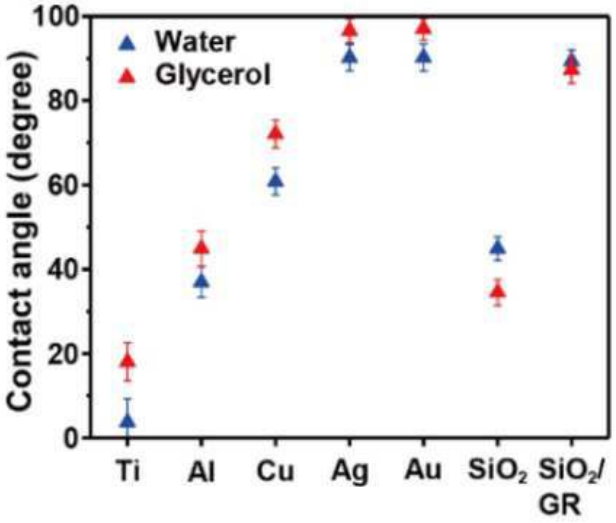
도면2


(a)
(b)
(c)
(d)
(e)
(f)
Bare SiO2
GR AAL
Percentage (%)
Peel-off area (%)
Ti
Al
Cu
Ag
Au
PI/Ti
PI/Ti (GR)
PI/Al
PI/Al (GR)
PI/Cu
PI/Cu (GR)
PI/Ag
PI/Ag (GR)
PI/Au
PI/Au (GR)
Pick-up yield (%)

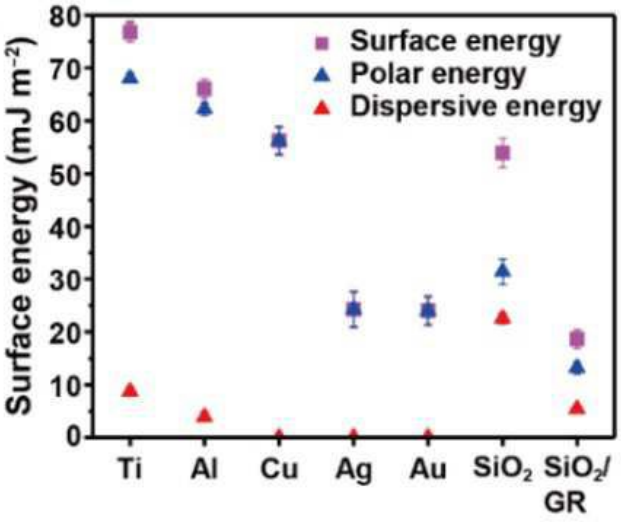
도면3


(a)
PI/Au
RMS = 0.512 nm
1 μm
35 nm
0 nm
(b)
PI/Ag
RMS = 0.897 nm
1 μm
35 nm
0 nm
(c)
PI/Cu
RMS = 1.162 nm
1 μm
35 nm
0 nm
(d)
PI/Au
(GR AAL)
RMS = 0.391 nm
1 μm
20 nm
0 nm
(e)
PI/Ag
(GR AAL)
RMS = 0.359 nm
1 μm
20 nm
0 nm
(f)
PI/Cu
(GR AAL)
RMS = 0.490 nm
1 μm
20 nm
0 nm

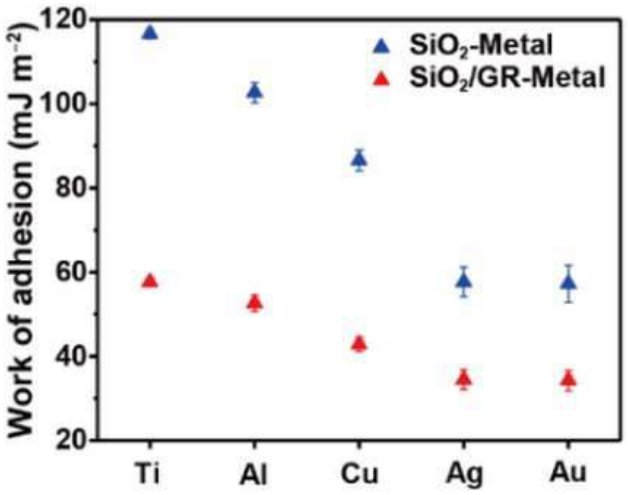
도면4


Water
Glycerol
Contact angle (degree)
0
20
40
60
80
100
Ti
Al
Cu
Ag
Au
SiO2
SiO2/
GR

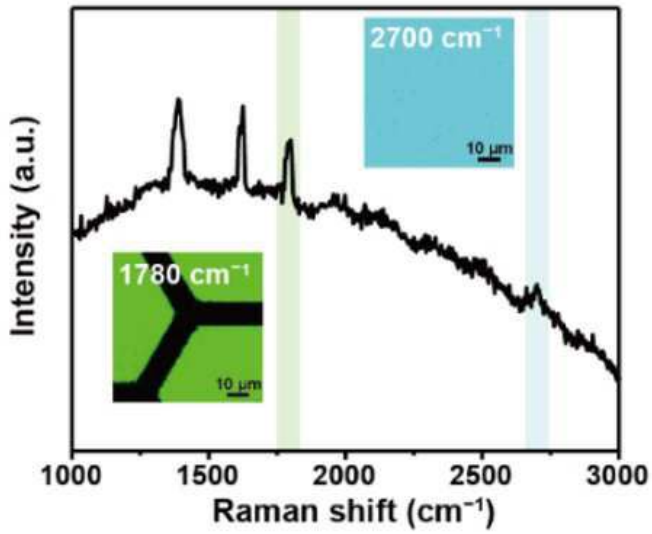
도면5


Surface energy (mJ m⁻²)
Surface energy
Polar energy
Dispersive energy
Ti
Al
Cu
Ag
Au
SiO2
SiO2/GR

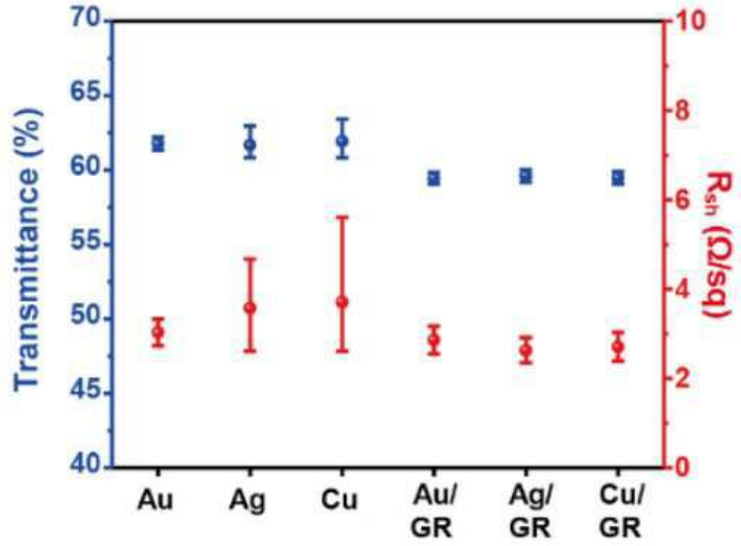
도면6


Work of adhesion (mJ m⁻²)
SiO2-Metal
SiO2/GR-Metal
Ti
Al
Cu
Ag
Au

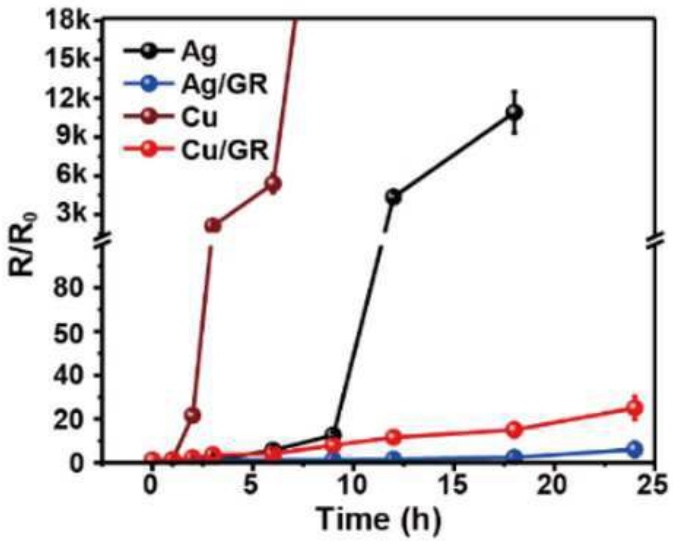
도면7


Intensity (a.u.)
2700 cm⁻¹
10 μm
1780 cm⁻¹
10 μm
Raman shift (cm⁻¹)

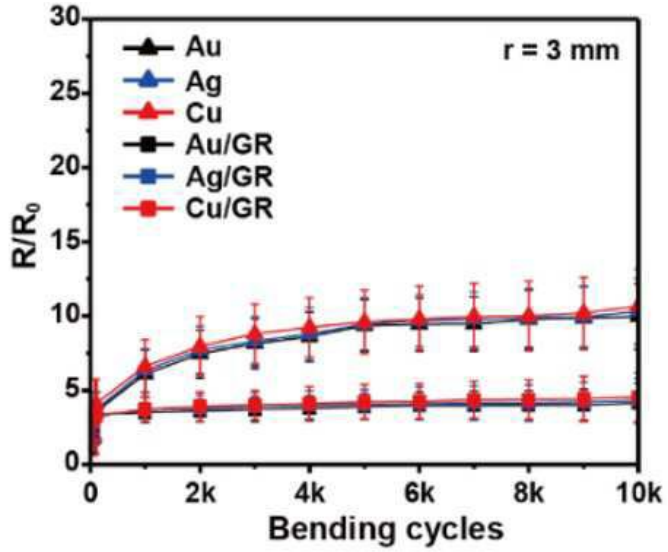
도면8


Transmittance (%)
70
65
60
55
50
45
40
10
8
6
4
2
0
R_{sh} (Ω/sq)
Au
Ag
Cu
Au/ GR
Ag/ GR
Cu/ GR

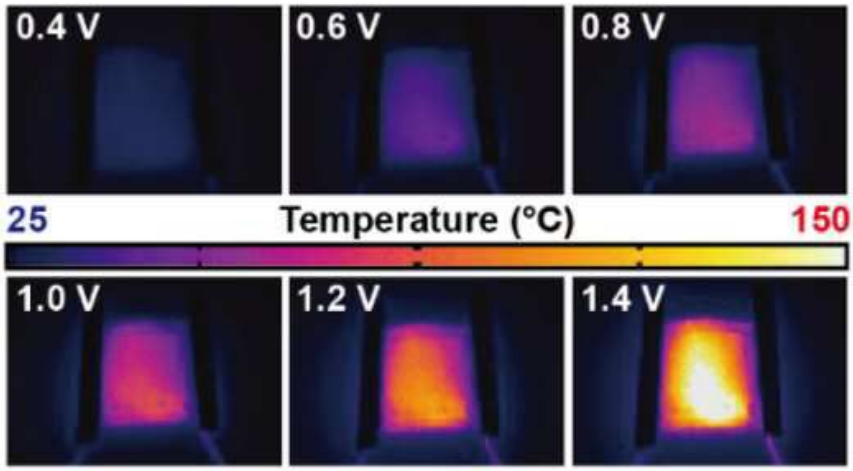
도면9


18k
15k
12k
9k
6k
3k
80
50
40
20
0
R/R_0
Ag
Ag/GR
Cu
Cu/GR
0
5
10
15
20
25
Time (h)

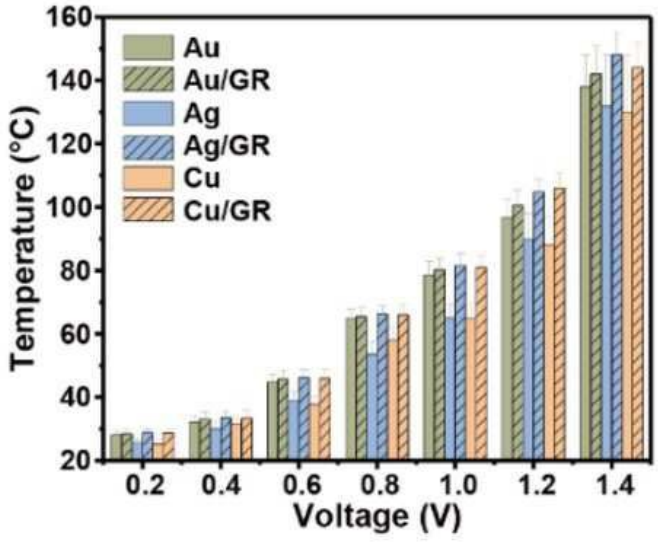
도면10



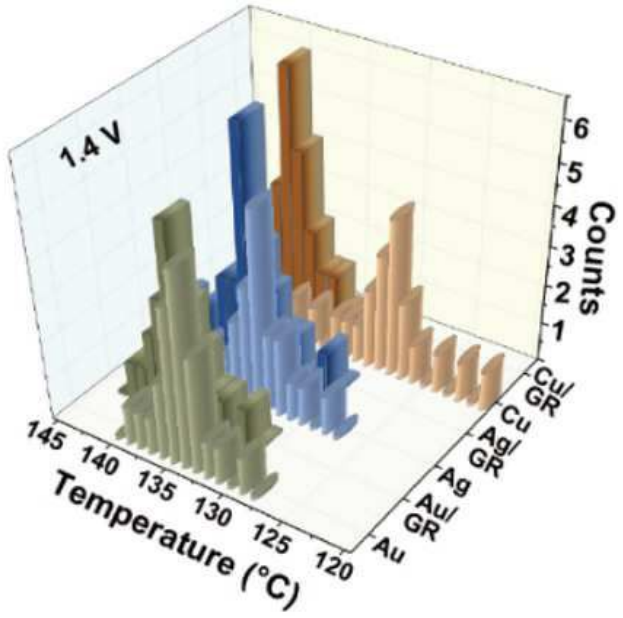
도면11



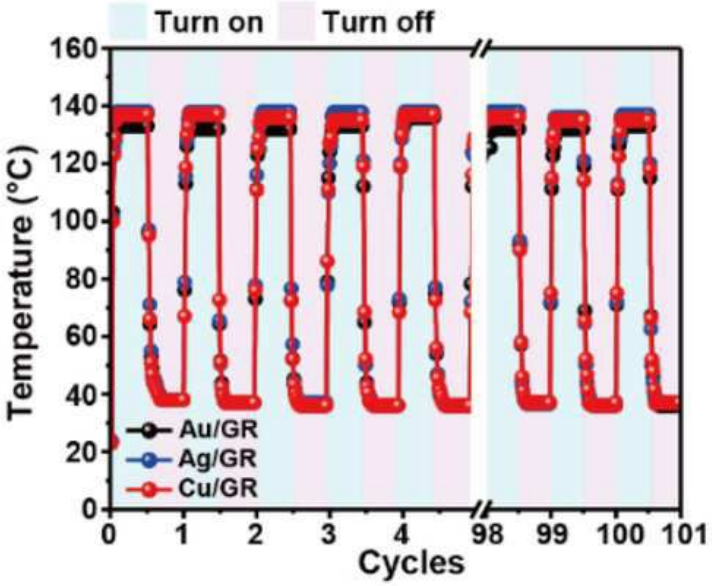
도면12



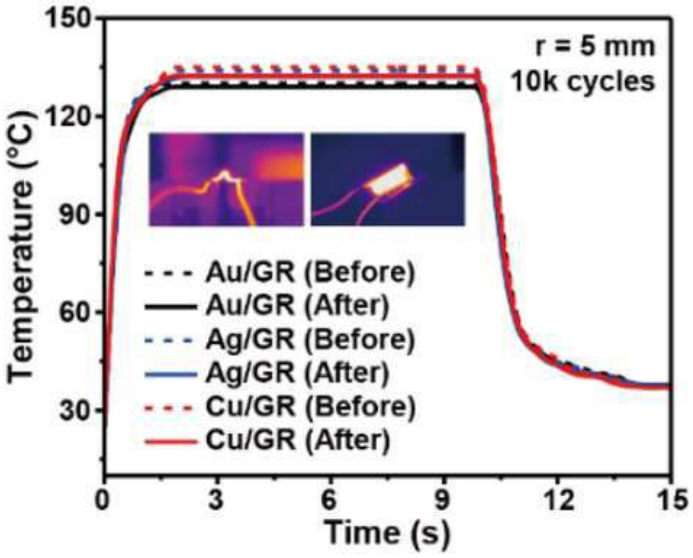
도면13


1.4 V
Counts
6
5
4
3
2
1
Cu/GR
Cu
Ag/GR
Ag
Au/GR
Au
145 140 135 130 125 120
Temperature (°C)

도면14


Turn on
Turn off
Temperature (°C)
160
140
120
100
80
60
40
20
0
Au/GR
Ag/GR
Cu/GR
0 1 2 3 4 98 99 100 101
Cycles

도면15


r = 5 mm
10k cycles
Au/GR (Before)
Au/GR (After)
Ag/GR (Before)
Ag/GR (After)
Cu/GR (Before)
Cu/GR (After)
Temperature (°C)
Time (s)
150
120
90
60
30
0
3
6
9
12
15