

ČESKOSLOVENSKÁ
SOCIALISTICKÁ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(21) PV 4941-87.B
(22) Přihlášeno 01 07 88

(40) Zveřejněno 12 07 89
(45) Vydáno 31 07 90

268 017

(11)

(13) B1

(51) Int. Cl.⁴
H 03 M 1/12

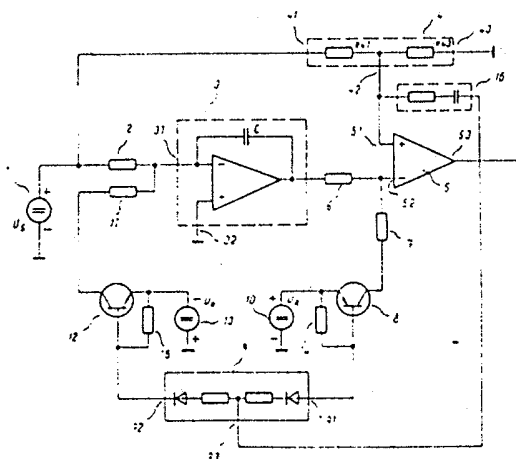
(75)
Autor vynálezu

NÁLEVKA Zdeněk, ing., OSTRAVA

(54)

Zapojení převodníku napětí na kmitočet

(57) Řešení je z oboru převodu analogového signálu na signál diskrétní a týká se převodníku napětí na kmitočet. Podstata zapojení spočívá ve využití dvou tranzistorových spínačů, které ve spojení s vyváženým obvodem zpětnovazebního integrátoru a komparátoru umožňují dosáhnout lineárního převodu napětí na kmitočet při vysoké teplotní stabilitě a lineární přeměně a širokém dynamickém rozsahu převodu. Zapojení je možné využít zejména u analogově - číslicových převodníků a galvanickým oddělením nebo v oboru telemetrie.



CS 268 017 B1

Vynález se týká zapojení převodníku napětí na kmitočet pro aplikace, ve kterých je požadována vysoká linearity a teplotní stabilita převodu. Těchto převodníků se často používá pro účely telemetrie, kdy analogový signál je přeměněn na kmitočet a v této formě přenášen přes spojovací vedení na místo určení. Jinou aplikací je využití jako zvláštní druh analogové - číslicových převodníků, které ke své činnosti nepotřebují žádné řídicí signály nebo u kterých se vyžaduje jednoduchá možnost galvanického oddělení vstupu a výstupu.

Dosud používaná zapojení převodníků napětí na kmitočet pracují buď na principu nulování integračního kondenzátoru po dosažení komparační úrovně nebo na principu vyrovnávání náboje v nabíjecím a vybíjecím cyklu integračního kondenzátoru, případně na principu vnějšího řízení doby sepnutí vyrovnávacího normálového proudu. Nevýhodou převodníků pracujících na principu nulování integračního kondenzátoru je omezená linearita převodu v širším kmitočtovém pásmu zapříčiněná principiálně nutnou, nenulovou dobou vybíjení integračního kondenzátoru. Nevýhodou známých zapojení pracujících na principu vyrovnávání náboje je buď omezená teplotní stabilita obvodu v důsledku omezené teplotní stability zdroje referenčního proudu, která je způsobena obvykle teplotní nestabilitou tranzistoru ve zdroji normálového proudu, nebo nadměrná složitost obvodu. Nevýhodou převodníků s vnějším řízením doby sepnutí vyrovnávacího normálového proudu je, že ke své činnosti potřebují zdroj hodinových impulsů. Společnou nevýhodou dosud známých převodníků napětí na kmitočet je nesnadná úprava konkrétního zapojení při přechodu na vstupní signálové napětí opačné polarity.

Uvedené nevýhody jsou na minimum sníženy v zapojení převodníku na kmitočet podle vynálezu; jehož podstata spočívá v tom, že první pól zdroje signálového napětí je připojen přes první odpor do invertujícího vstupu zpětnovazebního integrátoru, jehož neinvertující vstup je připojen na společný signální vodič a současně, že první pól zdroje signálového napětí je připojen na jeden konec odporového děliče, jehož dělicí odbočka je připojena k neinvertujícímu vstupu komparátoru, přičemž druhý konec odporového děliče je připojen na společný signální vodič, na který je také připojen druhý pól zdroje signálového napětí, dále, že výstup integrátoru je připojen přes druhý odpor do invertujícího vstupu komparátoru, který je současně připojen přes třetí odpor na kolektor prvního tranzistorového spínače, jehož báze je připojena na první vývod budicího obvodu a jehož emitor je připojen na první pól prvního zdroje referenčního napětí, jehož druhý pól je připojen na společný signální vodič, dále, že invertující vstup zpětnovazebního integrátoru je, kromě propojení s jedním vývodem prvního odporu, rovněž připojen přes čtvrtý odpor na kolektor druhého tranzistorového spínače, jehož báze je připojena na druhý vývod budicího obvodu a jehož emitor je připojen na první pól druhého zdroje referenčního napětí, jehož druhý pól je připojen na společný signální vodič, a dále, že třetí vývod budicího obvodu je připojen na výstup komparátoru.

Výhodou zapojení převodníku na kmitočet podle vynálezu je velký dynamický rozsah a linearita převodu, neboť operační zesilovač ve zpětnovazebním integrátoru může pracovat až do mezní rychlosti průběhu zvoleného typu operačního zesilovače v obou pracovních cyklech, aniž by došlo k narušení přesnosti převodu. Další výhodou je vysoká teplotní stabilita obvodu, neboť oba tranzistory pracují ve spínacím režimu, nemohou tedy vnášet dodatečné teplotní nestability typické pro lineární zdroje normálového proudu. Pro dosažení vysoké teplotní stability je přitom postačující použít jako zdroj referenčního napětí kladnou a zápornou větev symetrického napájecího napětí operačních zesilovačů, která využí-

vá běžného monolitického stabilizátoru v jedné větvi a vlečné regulace v druhé větvi. Výhodou zapojení převodníku napětí na kmitočet podle vynálezu je také jednoduchý přechod ze zpracování vstupního signálového napětí jedné polaridy na vstupní signálové napětí opačné polaridy a naopak.

Na výkresu je na obr. 1 schematicky znázorněno příkladné provedení zapojení podle vynálezu pro kladné vstupní signálové napětí. Na obr. 2 je uvedeno zapojení pro vstupní signálové napětí záporné.

Konkrétní provedení podle obr. 1 sestává ze zdroje 1 signálového napětí, jehož kladný pól je připojen přes první odpor 2 do invertujícího vstupu 31 zpětnovazebního integrátoru 3, jehož neinvertující vstup 32 je připojen na společný signální vodič, přičemž současně je kladný pól zdroje signálového napětí připojen na jeden konec 41 odporového děliče 4, jehož dělicí odbočka je připojena k neinvertujícímu vstupu 51 komparátoru 5 a druhý konec 43 odporového děliče 4 je připojen na společný signální vodič, na který je též připojen záporný pól zdroje 1 signálového napětí. Výstup 33 integrátoru 3 je připojen přes druhý odpor 6 do invertujícího vstupu 52 komparátoru 5, přičemž tento vstup je současně připojen přes třetí odpor 7 na kolektor prvního tranzistorového spínače 8 typu PNP, jehož báze je připojena na první vývod 91 budicího obvodu 9 a jehož emitor je připojen na kladný pól prvního zdroje 10 referenčního napětí. Záporný pól zdroje 10 referenčního napětí je připojen na společný signální vodič a invertující vstup 31 zpětnovazebního integrátoru 3 je, kromě propojení a jedním vývodem prvního odporu 2, rovněž připojen přes čtvrtý odpor 11 na kolektor druhého tranzistorového spínače 12 typu NPN, jehož báze je připojena na druhý vývod 92 budicího obvodu 9 a jehož emitor je připojen na záporný pól druhého zdroje 13 referenčního napětí, jehož kladný pól je připojen na společný signální vodič. Třetí vývod 93 budicího obvodu 9 je připojen na výstup 53 komparátoru 5. Mezi bází a emitor prvního tranzistorového spínače 8 je připojen pátý odpor 14 a mezi bází a emitor druhého tranzistorového spínače 12 je připojen šestý odpor 15. Mezi neinvertující vstup 51 komparátoru 5 a výstup 53 komparátoru 5 je zapojen sériový RC - člen 16.

Na obr. 2 je varianta zapojení pro záporné vstupní signálové napětí. Toto provedení se liší od provedení na obr. 1 jen záměnou bodů připojení kolektorů prvního a druhého tranzistorového spínače 8, 12.

Funkce obvodu podle obr. 1 je následující. Kladné vstupní signálové napětí je přes odporový dělič 4 přivedeno na neinvertující vstup komparátoru 5 a současně přes první odpor 2 do invertujícího vstupu zpětnovazebního integrátoru 3. Výstup komparátoru 5 je v kladné saturaci a přes budicí obvod 9 udržuje druhý tranzistorový spínač 12 sepnut a první tranzistorový spínač 8 rozepnut. Napětí na výstupu integrátoru se pohybuje na vzestupné části pily směrem ke kladnějším hodnotám napětí. V okamžiku dosažení hodnoty, která je na neinvertujícím vstupu komparátoru 5, dojde k překlopení komparátoru 5 do záporné saturace a přes budicí obvod 9 k sepnutí prvního tranzistorového spínače 8 a rozepnutí druhého tranzistorového spínače 12. Následkem toho dojde k obrácení směru integrace, při kterém se napětí na výstupu integrátoru 3 pohybuje na sestupné části pily směrem k zápornějším hodnotám napětí. Tato opačná integrace jistotu dobu trvá, neboť překlápěcí napětí komparátoru 5 je nyní posunuto vložem kladného referenčního napětí přes sepnutý první tranzistorový spínač 8 a přes třetí odpor 7 na invertující vstup komparátoru 5. V okamžiku, kdy při klesajícím napětí na výstupu integrátoru 3 dojde ke shodě napětí na obou vstupech komparátoru 5, dojde ke zpětnému překlopení komparátoru 5 do kladné saturace a celý pochod se opakuje. Pátý odpor 14 a šestý odpor 15 pouze urychluje uzavírání obou tranzistorových spínačů 8, 12. Sériový RC - člen 16 urychluje překlápění komparátoru tak, že umožňuje na tomto místě použít i relativně méně rychlých ope-

račních zesilovačů. Označíme-li odpory v obr. 1 příslušnými indexy, pak za předpokladu rovnosti

$$\frac{R_{41} + R_{43}}{R_{43}} = \frac{R_2}{R_{11}} \quad (1)$$

$$R_{11} = R_7 \quad (2)$$

$$a \quad R_6 = A \cdot R_7 \quad (3)$$

kde A volíme z podmínky $A \cdot U_R < U_{\text{SAT.KOMPARÁTORU}}$, můžeme pro výstupní kmitočet překlápění komparátoru odvodit vztah

$$f_{op} = U_S \cdot \frac{1}{U_R \cdot R_2 \cdot A \cdot C} \quad (4)$$

kde C je zpětnovazební kapacita integrátoru.

Tento vztah dokumentuje lineární závislost výstupního opakovacího kmitočtu komparátoru na vstupním signálovém napětí U_S .

Funkce zapojení podle obr. 2 je analogická.

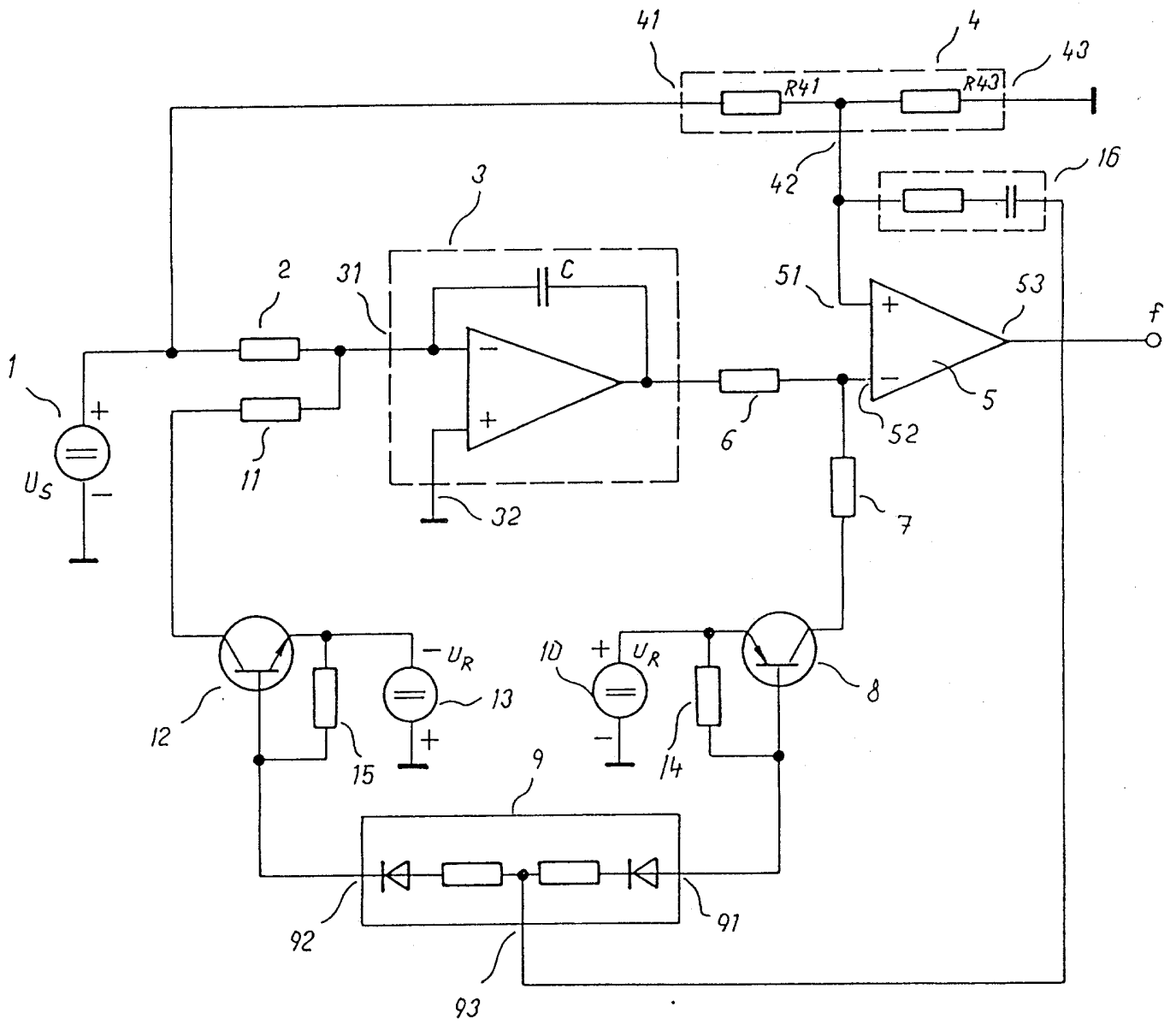
Při praktickém využití může být část odporového děliče 4 a část odporu 6 tvořena trimrem, kterým se nastaví rovnosti (1) a (2). Při nastavení je vhodné postupovat tak, že trimovací částí druhého odporu 6 se nejprve nastaví požadovaná strmost převodní charakteristiky na zlomku, např. na 1/10 vstupního napěťového rozsahu a trimovací částí odporového děliče 4 se nastaví maximální výstupní kmitočet při maximálním vstupním napětí. Druhý odpor 6 je vhodné volit dostatečně veliký - řádově $k\Omega$ - pro zajištění stability zpětnovazební integrátoru. Při návrhu obvodu se rovněž kontroluje správná polarita kolektorového napětí tranzistoru připojeného k třetímu odporu 7 podle vztahu

$$\left| U_{s \max} \right| \cdot \frac{R_{43}}{R_{41} + R_{43}} < \left| U_R \right| \quad (5).$$

Vynález může být využit v zařízeních, kde se vyžaduje galvanické oddělení analogového signálu, u analogově číslicových převodníků a v oboru telemetrie.

P R E D M Ě T V Y N Á L E Z U

1. Zapojení převodníku napětí na kmitočet s integrátorem a komparátorem vyznačující se tím, že první pól zdroje (1) signálového napětí je připojen přes první odpor (2) k invertujícímu vstupu (31) zpětnovazebního integrátoru (3), jehož neinvertující vstup (32) je připojen na společný signální vodič a současně, první pól zdroje (1) signálového napětí je připojen na jeden konec (41) odporového děliče (4), jehož dělicí odbočka (42) je připojena k neinvertujícímu vstupu (51) komparátoru (5), přičemž druhý konec (43) odporového děliče (4) je připojen na společný signální vodič, na který je též připojen druhý pól zdroje signálového napětí, přičemž výstup (33) integrátoru (3) je připojen přes druhý odpor (6) k invertujícímu vstupu (52) komparátoru (5), který je současně připojen přes třetí odpor (7) na kolektor prvního tranzistorového spínače (8), jehož báze je připojena na první vývod (91) budicího obvodu (9) a jehož emitor je připojen na první pól prvního zdroje (10) referenčního napětí, jehož druhý pól je připojen na společný signální vodič, zatímco invertující vstup (31) zpětnovazebního integrátoru (3) je jednak propojen s jedním vývodem prvního odporu (2) a jednak je připojen přes čtvrtý odpor (11) na kolektor druhého tranzistorového spínače (12), jehož báze je připojena na druhý vývod (92) budicího obvodu (9) a jehož emitor je připojen na první pól druhého zdroje (13) referenčního napětí, jehož druhý pól je připojen na společný signální vodič, přičemž třetí vývod (93) budicího obvodu 9 je připojen na výstup (53) komparátoru (5).
2. Zapojení podle bodu 1, vyznačující se tím, že mezi bázi a emitor prvního tranzistorového spínače (8) je připojen pátý odpor (14) a mezi bázi a emitor druhého tranzistorového spínače (12) je připojen šestý odpor (15).
3. Zapojení podle bodu 1 a 2, vyznačující se tím, že mezi neinvertující vstup (51) komparátoru (5) a výstup (53) komparátoru (5) je zapojen seriový RC - člen (16).



0BR.1

