(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3554314号
(P3554314)
(45)発行日　平成16年8月18日(2004.8.18)　(24)登録日　平成16年5月14日(2004.5.14)

(51)Int.Cl.[7]	F I
C23C 16/54	C23C 16/54
C23C 16/511	C23C 16/511
H01L 21/205	H01L 21/205

請求項の数 2　(全 34 頁)

(21)出願番号	特願2002-256844(P2002-256844)
(22)出願日	平成14年9月2日(2002.9.2)
(62)分割の表示	特願平4-347738の分割
原出願日	平成4年12月28日(1992.12.28)
(65)公開番号	特開2003-158085(P2003-158085A)
(43)公開日	平成15年5月30日(2003.5.30)
審査請求日	平成14年9月2日(2002.9.2)

(73)特許権者　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100123788
弁理士　宮崎　昭夫
(74)代理人　100088328
弁理士　金田　暢之
(74)代理人　100106297
弁理士　伊藤　克博
(74)代理人　100106138
弁理士　石橋　政幸
(72)発明者　岡部　正太郎
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内

最終頁に続く

(54)【発明の名称】堆積膜形成方法

(57)【特許請求の範囲】
【請求項１】
帯状の基板をその長手方向に連続的に移動させながら、前記基板が側壁の一面となる柱状の成膜空間に堆積膜形成用の原料ガスを導入し、同時に前記成膜空間へマイクロ波エネルギーを導入させてマイクロ波プラズマを前記成膜空間内に生起させ、前記基板の前記成膜空間側の表面上に堆積膜を形成させる堆積膜形成方法において、
前記成膜空間が、堆積膜形成用の原料ガスの相互拡散が可能であるようにした壁によって分離されて複数の小成膜空間によって構成され、組成制御を行なって前記堆積膜を形成することを特徴とする堆積膜形成方法。
【請求項２】
各小成膜空間に導入されるマイクロ波エネルギーの強度および堆積膜形成用原料ガスの組成が、前記小成膜空間ごとにそれぞれ独立に制御される請求項１に記載の堆積膜形成方法。
【発明の詳細な説明】
【０００１】
【産業上の利用分野】
本発明は、プラズマＣＶＤ法による堆積膜形成方法に関し、特に、各種の機能性堆積膜を大面積の基板上に連続的に形成する堆積膜形成方法に関する。
【０００２】
【従来の技術】

近年、全世界的に電力需要が急激に増大し、電力生産が活発になっているが、それにしたがい、火力発電や原子力発電に伴う環境汚染や地球温暖化の問題が顕在化してきている。こうした中で、太陽光を利用する太陽電池発電は、環境汚染や地球温暖化の問題を引き起こすことがなく、太陽光という資源の偏在も少ないので、今後のさらなる電力需要を満たすものとして注目を集めている。

【０００３】

ところで、太陽電池発電を実用化するためには、使用する太陽電池が、光電変換効率が十分に高く、特性や安定性に優れ、かつ大量生産に適したものであることが要求される。また、発電規模からして、大面積の太陽電池が必要となる。こうしたことから、容易に入手できるシランなどの原料ガスをグロー放電により分解することによって、ガラスや金属シートなどの比較的安価な基板上に、アモルファスシリコンなどの半導体薄膜を堆積させて形成されるアモルファスシリコン系太陽電池が提案されている。このアモルファスシリコン系太陽電池は、単結晶シリコンなどから作製された太陽電池と比較して、量産性に優れ、低コストであると注目され、その製造方法についても各種の提案がなされている。

【０００４】

太陽電池発電では、太陽電池の単位モジュールを直列または並列に接続してユニット化し、所望の電流、電圧を得るようにすることが多く、各単位モジュールにおいては断線や短絡が生じないことが要求され、さらに、単位モジュール間の出力電圧、出力電流のばらつきが少ないことが要求される。そのため、少なくとも単位モジュールを作製する段階で、その最大の特性決定要因である半導体層そのものの特性の均一さが要求される。また、モジュールの設計を容易にし、モジュールの組み立て工程を簡略なものとするため、大面積にわたって特性の優れた半導体堆積膜が形成できるようにすることが、太陽電池の量産性を高め、生産コストの大幅な低減をもたらすこととなる。

【０００５】

太陽電池の重要な構成要素である半導体層は、ｐｎ接合あるいはｐｉｎ接合などの半導体接合を含んでいるが、これら半導体接合は、導電型の異なる半導体層を順次積層したり、ある導電型の半導体層に異なる導電型のドーパントをイオン打ち込みあるいは熱拡散させることにより形成される。上述のアモルファスシリコン系太陽電池の作製においては、ホスフィン（PH_3）やジボラン（B_2H_6）などのドーパントとなる元素を含む原料ガスを、主たる原料ガスであるシランガスなどに混合し、混合された原料ガスをグロー放電によって分解することによって所望の導電型を有する半導体膜が得られ、所望の基板上にこれらの半導体膜を順次積層させて形成することにより、容易に半導体接合が得られることが知られている。そこで、アモルファスシリコン系太陽電池を作製するにあたっては、各々の半導体層に対応して独立した成膜室を設け、この成膜室でそれぞれの半導体層を形成することが一般的である。

【０００６】

このようなアモルファスシリコン系太陽電池の作製に適したプラズマＣＶＤ法による堆積膜形成方法として、米国特許第４４００４０９号明細書には、ロール・ツー・ロール（Ｒｏｌｌ　ｔｏ　Ｒｏｌｌ）方式によるものが開示されている。この堆積膜形成方法は、複数のグロー放電領域を設け、長尺の帯状の基板を、その基板が各グロー放電領域を順次貫通する経路に沿って配置し、必要とされる導電型の半導体層をそれぞれのグロー放電領域で堆積形成しつつ、帯状の基板をその長手方向に連続的に搬送させるものである。これによって所望の半導体接合を有する太陽電池を連続的に形成することができるようになっている。なお、この堆積膜形成方法では、各グロー放電領域で使われるドーパントガスが、他のグロー放電領域へ拡散、混入することを防ぐため、それぞれのグロー放電領域をガスゲートと呼ばれるスリット状の分離通路によって相互に分離し、さらにこの分離通路に例えばＡｒ，H_2などの掃気用ガスの流れを形成するようになっている。こうした構成とすることにより、ロール・ツー・ロール方式による堆積膜形成方法は、太陽電池などの半導体素子の製造に適するものとなっている。

【０００７】

一方、アモルファスシリコン系太陽電池の光電変換効率を向上させるための試みとして、ａ－ＳｉＧｅ：Ｈ，ａ－ＳｉＧｅ：Ｆ，ａ－ＳｉＧｅ：Ｈ：Ｆ，ａ－ＳｉＣ：Ｈ，ａ－ＳｉＣ：Ｆ，ａ－ＳｉＣ：Ｈ：ＦなどのＩＶ族合金半導体をｉ型（真性）半導体層と使用する場合に、光の入射側から、このｉ型半導体層の禁制体幅（バンドギャップ：E_{gopt}）を膜厚方向に連続的に適宜変化させることにより、太陽電池としての開放電圧（V_{oc}）や曲線因子（ｆｉｌｌ　ｆａｃｔｏｒ：ＦＦ）が大幅に改善されることが見出されている（２０ｔｈ　ＩＥＥＥ　ＰＶＳＣ，　１９８８，＆ｑｕｏｔ；Ａ　Ｎｏｖｅｌ　Ｄｅｓｉｇｎ　ｆｏｒ　Ａｍｏｒｐｈｏｕｓ　Ｓｉｌｉｃｏｎ　Ｓｏｌａｒ　Ｃｅｌｌｓ＆ｑｕｏｔ；，　Ｓ．　Ｇｕｈａ，　Ｊ．　Ｙａｎｇ，　ｅｔ　ａｌ．）。

【０００８】

また、半導体デバイス、電子写真用感光デバイス、画像入力用ラインセンサ、撮像デバイスやその他の各種のエレクトロニクス素子、あるいは光学素子に対しても、アモルファス半導体、例えば水素および／またはハロゲン（フッ素、塩素など）で補償されたアモルファスシリコンなどの堆積膜が提案され、このうちのいくつかは実用に供されている。こうした堆積膜もプラズマＣＶＤ法で形成されるのが一般的である。すなわち、直流、高周波あるいはマイクロ波グロー放電によって原料ガスを分解し、ガラス、石英、耐熱性合成樹脂フィルム、ステンレス鋼、アルミニウムなどの材質である基板上に薄膜状の堆積膜を形成する方法により形成されている。

【０００９】

ここで、プラズマＣＶＤ法についてさらに詳しく説明する。プラズマＣＶＤ法とは、電磁波などのエネルギーを特定物質に加えて放電させることにより、特定物質を化学的に活性なラジカルとし、さらに、ラジカルを基板あるいは基体に接触させることにより、基板上へ堆積膜を形成させる方法をいう。そして、プラズマＣＶＤ装置とは、プラズマＣＶＤ法を実施するために設計，製作された装置をいう。

【００１０】

従来、プラズマＣＶＤ装置は、成膜ガス導入口および排気口を有する真空容器である成膜室と、成膜室に成膜ガス導入口を介して成膜ガスを供給するガス供給手段と、成膜室内の成膜ガスを成膜ガス排気口を介して排出するガス排出手段と、成膜室に供給された成膜ガスを解離させるための電磁波などのエネルギーを供給するエネルギー供給手段と、堆積膜形成用の基板を成膜室内へ搬送する基板搬送手段とから構成されている。

【００１１】

ところで、プラズマＣＶＤ法はラジカルの強い活性に依拠するものであり、ラジカルの生成密度や基板の温度などを適宜選択することにより所望の堆積膜形成を行うものであるが、プラズマＣＶＤ法において処理速度を高めたり、大面積に亘って均一な堆積膜形成をする上で必要なことは、ラジカルを大面積に亘って均一かつ大量に生成させるプラズマ条件の選択である。

【００１２】

従来、成膜ガスを解離させるためのエネルギーとしては、１３．５６ＭＨｚの高周波（ＲＦ）が使用されていたが、近年、より波長の短い２．４５ＧＨｚのマイクロ波を用いることにより、高密度プラズマを効率的に生成することができ、プラズマＣＶＤ法において堆積膜形成速度の向上が図れる可能性があることから、マイクロ波を用いたプラズマＣＶＤ法が注目され、そのためのプラズマＣＶＤ装置が数多く提案されている。例えば上述したような各種エレクトロニクス素子、光学素子などに用いる素子材料としてのアモルファスシリコン（以下、「ａ－Ｓｉ」と記す。）を所望の基板上にマイクロ波プラズマＣＶＤ装置が各種提案されている。

【００１３】

例えば、特公昭５８－４９２９５、特公昭５９－４３９９１、実公昭６２－３６２４０の各公報などには、方形または同軸導波管にガス管を貫入させるかあるいは接触させてプラズマを生起させるものが示されている。この種の装置としては、図１４に示されるものを代表的なものとして挙げることができる。この装置は、概略、真空系、排気系、マイクロ

波導入系で構成されるものである。

【００１４】

図１４において、真空系は、反応容器９８１と、ガス輸送管９８２を介して接続した内径４０ｍｍ程度のマイクロ波透過性の管９８３（例えば石英管）あるいは窓とで構成されている。管９８３（あるいは窓）は第１のガス導入管９８２と接続し、同時にマイクロ波導波管９８４と直交している。そして反応容器９８１内には、第２のガス導入管（不図示）が接続され、この第２のガス導入管から導入されるガス（例えばシランガス）は、排気管９８５とポンプ９８６とによって構成される排気系から排気されるようになっている。この装置にあっては、第１のガス導入管９８２から導入されるガス（酸素ガスあるいは窒素ガス）は、マイクロ波電源９８７から投入されたマイクロ波電力により解離する。マイクロ波電力による放電に際しては、摺動短絡板（プランジャー）９８８を動かしてマイクロ波の入力インピーダンスの整合をとり得るようになっている。かくして生成するプラズマ中のラジカルが、前記第２のガス導入管を介して導入されるシランガスなどと反応し、基板９８９上にSiO_2やSi_3N_4などの膜が形成されることとなる。またこの装置により、光導電性材料や光起電力材料も数十Å／秒という速い堆積速度で成膜することが可能である。

【００１５】

また、米国特許第４５１７２２３号明細書や米国特許第４５０４５１８号明細書には、低圧下でのマイクロ波グロー放電プラズマ内で小面積の基板上に薄膜を堆積形成させる方法が開示されている。この方法では、低圧下でのプロセスであるため、膜特性の低下の原因となる活性種のポリマリゼーションを防ぎ高品質の堆積膜が得られるだけではなく、プラズマ中でのポリシランなどの粉末の発生を抑え、かつ、堆積速度の飛躍的向上が図れるとされている。一方、米国特許第４７２９３４１号明細書には、一対の放射型導波管アプリケータを用いた高パワープロセスによって、大面積の円筒形基体上に光導電性半導体薄膜を堆積形成させる低圧マイクロ波プラズマＣＶＤ法及び装置が開示されている。

【００１６】

マイクロ波プラズマＣＶＤ法を用いて大面積に均質な堆積なくを形成するためには、マイクロ波パワーや原料ガスの空間的密度（濃度）分布を制御して、均質なプラズマを生起、維持しなければならない。また、ロール・ツー・ロール方式すなわち基板移動成膜方式においては、堆積膜の膜厚方向に組成分布を持たせるためには、空間的組成分布を有するプラズマになるよう制御する必要がある。

【００１７】

このようなプラズマを生起・維持するためには、反応容器（堆積膜形成容器）に複数のマイクロ波導入手段を設け、これらマイクロ波導入手段から反応容器に放射伝播するマイクロ波のエネルギー分布を制御し、あるいは、複数のガス供給手段を設けて反応容器内の原料ガスの濃度分布を調整することが行なわれる。

【００１８】

均質なプラズマを長時間にわたって維持するためには、反応容器に供給されるマイクロ波エネルギーを一定に維持する必要がある。マイクロ波エネルギーを一定に維持する方法としては、マイクロ波の進行波エネルギーと反射波エネルギーとをそれぞれモニターし、進行波エネルギーから反射波エネルギーを減じることによって実効的な供給エネルギーを求め、この供給エネルギーが一定になるように制御を行なう方法がある。しかし、進行波と反射波のモニターはマイクロ波電源から反応容器に至る途中の導波管上で行なわれるので、反応容器への実際の供給エネルギーを正確に求めることができないという問題点がある。一方、反応容器内のプラズマパラメータを探針によってモニターし、各パラメータ値が一定となるようにマイクロ波電源からのマイクロ波エネルギーを制御する方法もある。しかし、複数のマイクロ波導入手段を有する大面積のマイクロ波プラズマＣＶＤ装置では、マイクロ波相互の干渉があるため、大面積にわたってプラズマをモニターして一様なプラズマを維持するのは困難である。

【００１９】

以上の述べたような公知のプラズマＣＶＤ法と基板を移動させながら成膜を行なう基板移動成膜法とを組み合わせた、移動成膜式マイクロ波プラズマＣＶＤ装置が各種提案されており、代表的には図１５に示すようなものである。

【００２０】

図１５において、スリット状開口部９５４，９５５を介して直列に接続された３個の成膜容器９５１～９５３は、それぞれ真空気密構造をなしている。各スリット状開口部９５４，９５５には、成膜容器９５１～９５３間で互いに原料ガスの混入を抑えるために、不活性ガスを噴射するゲートガス導入手段（不図示）がそれぞれ設けられている。スリット状開口部９５４，９５５の具体例としては、米国特許出願番号２０４，４９３号などに記載されているガスゲートが挙げられる。これら各成膜容器９５１～９５３およびスリット状開口部９５４，９５５を貫通するようにして長尺の帯状の基板９５６が配置されている。基板９５６は、長手方向に連続的に搬送可能なものであって、繰り出し室９７４内に設けられた繰り出しローラ９５７から繰り出され、巻き取り室９７５内に設けられた巻き取りローラ９５８に巻き取られるようになっている。繰り出し室９７４と巻き取り室９７５は、それぞれ排気装置９７６，９７７に連通している。

【００２１】

各成膜容器９５１～９５３は、それぞれ、排気口９６８～９７０を介して排気装置９７１～９７３に連通している。また、各成膜容器９５１～９５３には、基板９５６を加熱するためのランプヒータ９５９～９６１と誘電体窓９６５～９６７が設けられている。各誘電体窓９６５～９６７は、マイクロ波電力を成膜容器内に効率よく透過しかつ真空気密を保持し得るような材料、例えば石英ガラス、アルミナセラミックスなどで形成されている。この誘電体窓９６５～９６７の成膜容器外側には、マイクロ波の伝送路であって主として金属製である導波管（不図示）が接続され、整合アイソレータ（不図示）を介してマイクロ波電源（不図示）に接続されている。さらに、図示左右の２個の成膜容器９５１，９５３には原料ガス供給管９６２，９６３が設けられ、図示中央の成膜容器９５２には原料ガス供給管を兼ねバイアス電圧を印加するためのバイアス電圧印加棒９６４が設けられている。

【００２２】

こうした従来のマイクロ波プラズマＣＶＤ装置による堆積膜形成は以下のようにして行なわれる。すなわち排気装置９７１～９７３により、それぞれ成膜容器９５１～９５３内を排気して所望の圧力に調整する。次いでランプヒータ９５９～９６１に通電して、基板９５６の温度を膜堆積に好適な温度に加熱保持する。このとき基板９５６は、繰り出しローラ９５７から巻き取りローラ９５８へと好適な速度で搬送されている。原料ガス供給管９６２，９６３と原料ガス供給管を兼ねたバイアス電圧印加棒９６４を介して、例えばｐｉｎ構造の光起電力素子を形成する場合であれば、それぞれ、シラン（SiH_4）ガスとジボラン（B_2H_6）ガスの混合ガスなど、シランガスなど、シランガスとホスフィン（PH_3）ガスの混合ガスなどを成膜容器９５１～９５３に導入し、またバイアス印加棒９６４により適当な直流バイアス電圧を印加する。それと同時平行的にマイクロ波電源（不図示）を作動させて周波数５００ＭＨｚ以上の好ましくは２．４５ＧＨｚのマイクロ波を発生させ、そのマイクロ波を導波管（不図示）を通じ誘電体窓９６５～９６７を介して成膜容器９５１～９５３内にそれぞれ導入する。かくして成膜容器９５１～９５３内の原料ガスはマイクロ波のエネルギーにより励起されて解離し、基板９５６の表面にｐ型半導体層、ｉ型半導体層、ｎ型半導体層と順次堆積膜が形成されることになる。

【００２３】

【発明が解決しようとする課題】

しかしながら上述した従来の堆積膜形成方法では、例えば電子写真感光体や太陽電池などのように大面積の基板上に堆積膜を大量に連続して安定に形成することが難しく、かつコストも高いものとなっていた。また、膜厚方向に連続的に組成が変化する大面積の堆積膜を均一に形成することが困難であるという問題点もある。

【００２４】

すなわち、上述したようにマイクロ波エネルギーを一定に保つための制御方法が不十分であり、大量の堆積膜を均一に形成することが難しい。

【００２５】

また、１辺の長さが３００ｍｍを越えるような大面積の部材を作成する場合、反応容器（成膜容器）は概ね１０リットル以上の容量となる。この反応容器内にシランやゲルマン（GeH_4）などの原料ガスを導入して圧力を５～２０ｍＴｏｒｒとしグロー放電を生起させる場合、必要となるマイクロ波電力は２～４ｋＷ程度であった。そこでグロー放電の生起を容易にするため、点火用のアーク放電を起こす機構を反応容器内に設けるという提案がなされている（特開昭５９－１５８３２３）。しかしながらこの場合、アーク放電用の電極がスパッタされて堆積膜中に不純物として混入し、堆積膜の電気的特性を劣化させるという新たな問題点を生じていた。グロー放電の生起を容易にする別の方法として、磁場とマイクロ波との相互作用により電子サイクロトロン共鳴（ＥＣＲ）を起こさせる方法も一般に知られているが（特公昭６３－６７３３２）、この場合も直径１５０ｍｍ以上の大面積にわたって均一な磁場を形成するには膨大な装置コストを必要とし、経済性において甚だ不十分であった。

【００２６】

さらに、上述のロール・ツー・ロール方式による堆積膜形成方法では、帯状の基板を連続的に移動させながら堆積膜を形成するので、基板がグロー放電領域を通過する間に成膜が行なわれる。したがって堆積膜の膜厚は、堆積速度とグロー放電領域の通過速度とによって比較的容易に制御することができる。一方、膜厚方向に組成分布を持たせるためには、基板が連続的に移動しているので、グロー放電領域内の膜形成雰囲気について、基板の移動方向に分布を持たせる必要がある。しかし、原料ガスの組成、圧力あるいはグロー放電のエネルギー密度といった膜形成雰囲気について、再現性よくこのような分布を持たせることは困難である。基板を固定させておく方式の堆積膜形成方法においても、堆積膜の均一性が損なわれるという理由により、膜形成雰囲気に分布を持たせることは行なわれていない。

【００２７】

ａ－Ｓｉなどのアモルファス系堆積膜を形成する場合、マイクロ波電力のほかに基板にバイアス電圧による電界を加えることで堆積膜の特性が向上する場合があることが知られている。しかし、移動成膜式マイクロ波プラズマＣＶＤ装置における最適なバイアス印加方法は見い出されていない。図１６は、従来の装置におけるバイアス電界のかかり方を示す模式図である。ここでは、成膜容器９４３のほぼ中央に、帯状の基板９４１の表面に対して平行にかつ基板９４１の長手方向に対して垂直に延びるバイアス印加棒９４２が設けられている。そして図中の矢印は電界を示している。この図から明らかなように、成膜容器９４３の端部付近（図示区間Ｌ）とそれ以外の場所とでは基板９４１に加わる電界の大きさが変化し、このために基板９４１の搬送の過程で印加される電界が変化することになる。特に、成膜容器９４３に入った直後と出る直前にある基板（図示区間Ｌにあるとき）に対しては、成膜容器９４１のほぼ中央部にある基板と比べ、直流バイアスのかかり方が極度に弱まってしまう。このことにより、成膜容器９４１の端部付近で形成される堆積膜の特性は、成膜容器９４１の中央部で形成される堆積膜の特性よりも劣ることになる。例えば、ｐｉｎ型光起電力素子の形成に当ってバイアス電圧を印加しながらｉ層の成膜を行なう場合、ｐ層とｉ層との界面、あるいはｉ層とｎ層との界面で特性の悪いｉ層が堆積されることになり、光起電力素子としての特性を大きく低下させることになる。

【００２８】

さらにまたマイクロ波によって生起するプラズマでは、プラズマにバイアス電圧を印加することによりプラズマ電位を制御することが可能であるが、長時間の連続成膜において安定して高品質の堆積膜を形成するに当っては、解決しなければならない問題点が種々残されている。

【００２９】

具体的には、マイクロ波プラズマにバイアス電圧を印加することにより所望の品質の堆積

膜を比較的大面積にわたって成膜することができるが、バイアス電圧を印加することによるバイアス電流は、その流れる壁面の状態に非常に敏感であり、バイアス電流の安定性が堆積膜の特性を大きく左右することになる。例えば、マイクロ波プラズマを用いたロール・ツー・ロール方式による堆積膜形成方法では、成膜容器の一面を構成する帯状の基板を連続的に移動させながら、所望の膜厚の堆積膜をこの基板上に形成させる一方、固定されている成膜容器の内壁には堆積膜が大量に付着することになる。その結果、例えばバイアス印加棒などによってバイアス電圧を印加する場合、バイアス電流の流れ込む壁面の状態すなわち導電性は、移動しつつある基板上では一定であるが、成膜容器を構成する壁面上では大きく変化してくる。この状態で成膜容器内に供給されるマイクロ波エネルギーとバイアス電圧とを一定とすると、見かけ上バイアス電流値は一定にはなるが、実際には基板に流れ込むバイアス電流が増加し、成膜容器の壁面に流れ込むバイアス電流が減少することになる。したがって、基板上に堆積される膜の膜質はバイアス電流の変化に伴い大きく変化してしてしまい、連続して一定の特性を有する堆積膜を再現性よく形成することは困難である。

【００３０】

また、上述のロール・ツー・ロール方式による堆積膜形成方法では、マイクロ波プラズマ領域中に帯状の基板を通過させるため、プラズマ領域を取り囲む成膜容器にスリット状の穴を設け、この穴に基板を通すようになっている。このため、この穴の部分において基板と成膜容器との間に隙間が生じ、マイクロ波プラズマや原料ガスそのものがこの隙間を通して漏れ易く、安定して膜形成雰囲気を維持することが困難である。

【００３１】

本発明の目的は、高品質の堆積膜を大面積の基板上に、連続かつ特性にばらつきなく、安定して再現性よく形成することのできる堆積膜形成方法を提供することにある。膜厚方向に組成が変化しない堆積膜のみならず、膜厚方向に組成の分布がある堆積膜も、連続かつ特性にばらつきなく、安定して再現性よく形成することのできるようにすることも目的である。

【００３２】

【課題を解決するための手段】

本発明の堆積膜形成方法では、帯状の基板をその長手方向に連続的に移動させながら、前記基板が側壁の一面となる柱状の成膜空間に堆積膜形成用の原料ガスを導入し、同時に前記成膜空間へマイクロ波エネルギーを導入させてマイクロ波プラズマを前記成膜空間内に生起させ、前記基板の前記成膜空間側の表面上に堆積膜を形成させる堆積膜形成方法において、前記成膜空間が、堆積膜形成用の原料ガスの相互拡散が可能であるようにした壁によって分離されて複数の小成膜空間によって構成され、組成制御を行なって前記堆積膜を形成する。

【００３３】

【作用】

本発明では、基板上への堆積膜の形成が行なわれる成膜空間を複数の小成膜空間に分割して構成するので、これら小成膜空間にそれぞれ独立して堆積膜の原料ガスおよびマイクロ波エネルギーを導入してプラズマを生起できる。したがって、小成膜空間ごとに、組成の異なった堆積膜を形成するための良好な成膜条件を設定できる。帯状の基板の移動方向に対して小成膜空間の成膜条件を堆積膜の組成が徐々に変化するように設定すれば、基板が連続的に移動しかつ堆積膜も連続的に形成、成長しているから、結果として、基板上に形成される堆積膜は、膜厚方向に組成が階段状に変化することになる。

【００３４】

隣接する小成膜空間を分離する壁に原料ガスの透過を許すような適当な開口を設けると、隣接する小成膜空間の間で原料ガスおよびプラズマの相互拡散が起こり、移動する帯状の基板上に形成される堆積膜の組成は、前述した階段状の変化部分を滑らかに接続したものとなる。この壁に設けられる開口の開口率を大きくしすぎると、相互拡散が激しくなり各小成膜空間での良好な成膜条件を維持できなくなる。また、開口率を小さくすると、相互

拡散が少なくなって、膜厚方向の組成変化がより明瞭な階段状変化を示すようになる。組成変化を滑らかにする必要がある場合には、成膜空間を分割して得られる小成膜空間の数を増やすことも有効である。

【００３５】

これら小成膜空間には、堆積膜形成用の原料ガスを導入する原料ガス放出手段が設けられる。原料ガス放出手段には、原料ガスを小成膜空間内に放出するためのガス放出孔が設けられている。このガス放出孔の形状は、スリット状、円形状、楕円状、スポンジ状、メッシュ状などいずれの形状であってもよく、またガス放出孔の個数はいくつであってもよいが、この小成膜空間内で基板の横幅方向および移動方向に対して堆積膜の形成速度および膜質が均一となるように原料ガスが放出されるように工夫される必要がある。

【００３６】

また、これら小成膜空間には、原料ガスを排気する原料ガス排気手段が設けられる。原料ガス排気手段には、原料ガスを吸引するためのガス排気孔が設けられる。このガス排気孔の形状は、スリット状、円形状、楕円状、スポンジ状、メッシュ状などいずれの形状であってもよく、またガス排気孔の個数はいくつであってもよいが、基板の横幅方向に対して均一にガスが排気されるように工夫される必要がある。マイクロ波エネルギーがガス排気孔から外部に漏洩しないように、ガス排気孔の開口面積は小さくするとよい。開口部の幅は、好ましくはマイクロ波の波長の１／４以下、より好ましくは１／２０以下である。

【００３７】

さらに、小成膜空間には、それぞれマイクロ波エネルギーをその小成膜空間に導入するマイクロ波導入手段が設けられる。マイクロ波エネルギーは、柱状の小成膜空間の面であって基板表面とは垂直である面から、帯状の基板に平行かつ基板の横幅方向に放射、伝搬されるようにするの好ましい。このマイクロ波エネルギーは、マイクロ波電源から導波管を介してマイクロ波導入手段に伝達され、このマイクロ波導入手段の先端に設けられたマイクロ波透過性部材（誘電体窓）を透過して小成膜空間内に放射、伝搬される。マイクロ波透過性部材は、大気圧下にある導波管内と減圧下にある成膜空間とを気密分離するためのものである。

【００３８】

成膜空間が形成される真空容器内には、成膜空間を通過する帯状の基板の温度を調整するために、基板をはさんで成膜空間と対向するようにして、ヒータが設けられる。基板の温度を小成膜空間ごとに独立して設定できるように、各小成膜空間のそれぞれに対応してヒータの発熱量を独立に調整できるようにするとよい。また一般に、成膜空間を実質的に画定することになる成膜容器が真空容器内に設けられるが、基板がこの成膜容器を貫通することとなるスリット状の開口部から放電エネルギーやプラズマが漏洩しないように、これらの部分における開口面積は極力狭くするとよい。開口の狭い方の幅は、好ましくはマイクロ波の波長の１／４以下、より好ましくは１／２０以下である。また、電磁シールド材を用いてもよい。

【００３９】

《本発明の方法によって形成される堆積膜の例》

以上、本発明について説明したが、ここで本発明の堆積膜形成方法によって形成される堆積膜の例について説明する。

【００４０】

このような堆積膜としては、Ｓｉ，Ｇｅ，ＣなどのＩＶ族半導体薄膜およびこれに価電子制御元素を含有させたものが代表として挙げられる。このほか、ＳｉＧｅ，ＳｉＣ，ＧｅＣ，ＳｉＳｎ，ＧｅＳｎ，ＳｎＣなどのＩＶ族合金半導体薄膜、ＧａＡｓ，ＧａＰ，ＧａＳｂ，ＩｎＰ，ＩｎＡｓなどの　ＩＩＩ－Ｖ族化合物半導体薄膜、ＺｎＳｅ，ＺｎＳ，ＺｎＴｅ，ＣｄＳ，ＣｄＳｅ，ＣｄＴｅなどのＩＩ－ＶＩ族化合物半導体薄膜、$CuAlS_2$，$CuAlSe_2$，$CuAlTe_2$，$CuInS_2$，$CuInSe_2$，$CuInTe_2$，$CuGaS_2$，$CuGaSe_2$，ＣｕＧａＴｅ，$AgInSe_2$，$AgInTe_2$などのＩ－ＩＩＩ－ＶＩ族化合物半導体薄膜、$ZnSiP_2$，$ZnGeAs_2$，ＣｄＳｉＡｓ

$_2$，ＣｄＳｎＰ$_2$などのＩＩ－ＩＶ－Ｖ族化合物半導体薄膜、Ｃｕ$_2$Ｏ，ＴｉＯ$_2$，Ｉｎ$_2$Ｏ$_3$，ＳｎＯ$_2$，ＺｎＯ，ＣｄＯ，Ｂｉ$_2$Ｏ$_3$，ＣｄＳｎＯ$_4$などの酸化物半導体薄膜、およびこれらの半導体薄膜に価電子を制御するための価電子制御元素を含有させたものを挙げることが出来る。もちろん、これらの薄膜半導体は、非晶質（アモルファス）、多結晶、微結晶、単結晶のいずれの結晶性のものであってもよい。また、膜厚方向に組成を変化させた堆積膜の例として、もちろんａ－Ｓｉ：Ｈ、ａ－Ｓｉ：Ｈ：Ｆなどの非晶質半導体において、水素および／またはフッ素含有量を変化させたものである。

【００４１】

前述の堆積膜を形成するために用いられる堆積膜形成用の原料ガスは、所望の堆積膜の組成に応じて適宜その混合比を調製して成膜空間内に導入される。

【００４２】

上述のＩＶ族半導体またはＩＶ族合金半導体薄膜を形成するために好適に用いられる、周期律表第ＩＶ族元素を含む化合物としては、Ｓｉ原子、Ｇｅ原子、Ｃ原子、Ｓｎ原子、Ｐｂ原子を含む化合物であって、具体的にはＳｉＨ$_4$，Ｓｉ$_2$Ｈ$_6$，Ｓｉ$_3$Ｈ$_8$，Ｓｉ$_3$Ｈ$_6$，Ｓｉ$_4$Ｈ$_8$，Ｓｉ$_5$Ｈ$_{10}$等のシラン系化合物、ＳｉＦ$_4$，（ＳｉＦ$_2$）$_5$，（ＳｉＦ$_2$）$_6$，（ＳｉＦ$_2$）$_4$，Ｓｉ$_2$Ｆ$_6$，Ｓｉ$_3$Ｆ$_8$，ＳｉＨＦ$_3$，ＳｉＨ$_2$Ｆ$_2$，Ｓｉ$_2$Ｈ$_2$Ｆ$_4$，Ｓｉ$_2$Ｈ$_3$Ｆ$_3$，ＳｉＣｌ$_4$，（ＳｉＣｌ$_2$）$_5$，ＳｉＢｒ$_4$，（ＳｉＢｒ$_2$）$_5$，Ｓｉ$_2$Ｃｌ$_6$，Ｓｉ$_2$Ｂｒ$_6$，ＳｉＨＣｌ$_3$，ＳｉＨＢｒ$_3$，ＳｉＨＩ$_3$，Ｓｉ$_2$Ｃｌ$_3$Ｆ$_3$などのハロゲン化シラン化合物、ＧｅＨ$_4$，Ｇｅ$_2$Ｈ$_6$などのゲルマン化合物、ＧｅＦ$_4$，（ＧｅＦ$_2$）$_5$，（ＧｅＦ$_2$）$_6$，（ＧｅＦ$_2$）$_4$，Ｇｅ$_2$Ｆ$_6$，Ｇｅ$_3$Ｆ$_8$，ＧｅＨＦ$_3$，ＧｅＨ$_2$Ｆ$_2$，Ｇｅ$_2$Ｈ$_2$Ｆ$_4$，Ｇｅ$_2$Ｈ$_3$Ｆ$_3$，ＧｅＣｌ$_4$，（ＧｅＣｌ$_2$）$_5$，ＧｅＢｒ$_4$，（ＧｅＢｒ$_2$）$_5$，Ｇｅ$_2$Ｃｌ$_6$，Ｇｅ$_2$Ｂｒ$_6$，ＧｅＨＣｌ$_3$，ＧｅＨＢｒ$_3$，ＧｅＨＩ$_3$，Ｇｅ$_2$Ｃｌ$_3$Ｆ$_3$などのハロゲン化ゲルマニウム化合物、ＣＨ$_4$，Ｃ$_2$Ｈ$_6$，Ｃ$_3$Ｈ$_8$などのメタン列炭化水素、Ｃ$_2$Ｈ$_4$，Ｃ$_3$Ｈ$_6$などのエチレン列炭化水素、Ｃ$_6$Ｈ$_6$などの環状炭化水素、ＣＦ$_4$，（ＣＦ$_2$）$_5$，（ＣＦ$_2$）$_6$，（ＣＦ$_2$）$_4$，Ｃ$_2$Ｆ$_6$，Ｃ$_3$Ｆ$_8$，ＣＨＦ$_3$，ＣＨ$_2$Ｆ$_2$，ＣＣｌ$_4$，（ＣＣｌ$_2$）$_5$，ＣＢｒ$_4$，（ＣＢｒ$_2$）$_5$，Ｃ$_2$Ｃｌ$_6$，Ｃ$_2$Ｂｒ$_6$，ＣＨＣｌ$_3$，ＣＨＩ$_3$，Ｃ$_2$Ｃｌ$_3$Ｆ$_3$などのハロゲン化炭素化合物、ＳｎＨ$_4$，Ｓｎ（ＣＨ$_3$）$_4$などのスズ化合物、Ｐｂ（ＣＨ$_3$）$_4$，Ｐｂ（Ｃ$_2$Ｈ$_5$）$_6$などの鉛化合物などを挙げることができる。これらの化合物は１種で用いても２種以上混合して用いても良い。

【００４３】

また、上述のＩＶ族半導体あるいはＩＶ族合金半導体を価電子制御するために用いられる価電子制御剤としては、ｐ型の不純物として、周期律表第ＩＩＩ族の元素、例えばＢ，Ａｌ，Ｇａ，Ｉｎ，Ｔｌなどが好適なものとして挙げられ、ｎ型不純物として、周期律表第Ｖ族の元素、例えばＮ，Ｐ，Ａｓ，Ｓｂ，Ｂｉなどが好適なものとして挙げられる。ことに、Ｂ，Ｇａ，Ｐ，Ｓｂなどが最適である。ドーピングされる不純物の量は、要求される電気的、光学的特性に応じて適宜決定される。このような不純物導入用の原料物質としては、常温常圧でガス状態の、または少なくとも膜形成条件下で容易にガス化し得るものが採用される。そのような不純物導入用の出発物質として具体的には、ＰＨ$_3$，Ｐ$_2$Ｈ$_4$，ＰＦ$_3$，ＰＦ$_5$，ＰＣｌ$_3$，ＡｓＨ$_3$，ＡｓＦ$_3$，ＡｓＦ$_5$，ＡｓＣｌ$_3$，ＳｂＨ$_3$，ＳｂＦ$_5$，ＢｉＨ$_3$，ＢＦ$_3$，ＢＣｌ$_3$，ＢＢｒ$_3$，Ｂ$_2$Ｈ$_6$，Ｂ$_4$Ｈ$_{10}$，Ｂ$_5$Ｈ$_9$，Ｂ$_5$Ｈ$_{11}$，Ｂ$_6$Ｈ$_{10}$，Ｂ$_6$Ｈ$_{12}$，ＡｌＣｌ$_3$などを挙げることが出来る。上記の不純物元素を含む化合物は、１種用いても２種以上併用してもよい。

【００４４】

上述のＩＩ－ＶＩ族化合物半導体を形成するために用いられる、周期律表第ＩＩ族元素を含む化合物としては、具体的には、Ｚｎ（ＣＨ$_3$）$_2$，Ｚｎ（Ｃ$_2$Ｈ$_5$）$_2$，Ｚｎ（ＯＣＨ$_3$）$_2$，Ｚｎ（ＯＣ$_2$Ｈ$_5$）$_2$，Ｃｄ（ＣＨ$_3$）$_2$，Ｃｄ（Ｃ$_2$Ｈ$_5$）$_2$，Ｃｄ（Ｃ$_3$Ｈ$_7$）$_2$，Ｃｄ（Ｃ$_4$Ｈ$_9$）$_2$，Ｈｇ（ＣＨ$_3$）$_2$，Ｈｇ（Ｃ$_2$Ｈ$_5$）$_2$，Ｈｇ（Ｃ$_6$Ｈ$_5$）$_2$，Ｈｇ［Ｃ≡（Ｃ$_6$Ｈ$_5$）］$_2$などが挙げられる。また周期律表第ＶＩ族元素を含む化合物としては、具体的にはＮＯ，Ｎ$_2$Ｏ，ＣＯ$_2$，ＣＯ，Ｈ$_2$Ｓ，ＳＣｌ$_2$，Ｓ$_2$Ｃ

l_2，$SOCl_2$，SeH_2，$SeCl_2$，Se_2Br_2，$Se(CH_3)_2$，$Se(C_2H_5)_2$，TeH_2，$Te(CH_3)_2$，$Te(C_2H_5)_2$などが挙げられる。もちろん、これらの原料物質は１種のみならず２種以上混合して使用することも出来る。

【００４５】

このＩＩ－ＶＩ族化合物半導体を価電子制御するために用いられる価電子制御剤としては、周期律表Ｉ，ＩＩＩ，ＩＶ，Ｖ族の元素を含む化合物などを有効なものとして挙げることができる。具体的にはＩ族元素を含む化合物としては、LiC_3H_7，Li（sec－C_4H_9），Li_2S，Li_3Nなどが好適なものとして挙げることができる。また、ＩＩ族元素を含む化合物としては、BX_3，B_2H_6，B_4H_{10}，B_5H_9，B_5H_{11}，B_6H_{10}，$B(CH_3)_3$，$B(C_2H_5)_3$，B_6H_{12}，AlX_3，$Al(CH_3)_2Cl$，$Al(CH_3)_3$，$Al(OCH_3)_3$，$Al(CH_3)Cl_2$，$Al(C_2H_5)_3$，$Al(OC_2H_5)_3$，$Al(CH_3)_3Cl_3$，Al（i－C_4H_9）$_3$，Al（i－C_3H_7）$_3$，$Al(C_3H_7)_3$，$Al(OC_4H_9)_3$，GaX_3，$Ga(OCH_3)_3$，$Ga(OC_2H_5)_3$，$Ga(OC_3H_7)_3$，$Ga(OC_4H_9)_3$，$Ga(CH_3)_3$，Ga_2H_6，$GaH(C_2H_5)_2$，$Ga(OC_2H_5)(C_2H_5)_2$，$In(CH_3)_3$，$In(C_3H_7)_3$，$In(C_4H_9)_3$、Ｖ族元素を含む化合物としてはNH_3，HN_3，$N_2H_5N_3$，N_2H_4，NH_4N_3，PX_3，$P(OCH_3)_3$，$P(OC_2H_5)_3$，$P(OC_3H_7)_3$，$P(OC_4H_9)_3$，$P(CH_3)_3$，$P(C_2H_5)_3$，$P(C_3H_7)_3$，$P(C_4H_9)_3$，$P(SCN)_3$，P_2H_4，PH_3，AsH_3，AsX_3，$As(OCH_3)_3$，$As(OC_2H_5)_3$，$As(OC_3H_7)_3$，$As(OC_4H_9)_3$，$As(CH_3)_3$，$As(C_2H_5)_3$，$As(C_6H_5)_3$，SbX_3，$Sb(OCH_3)_3$，$Sb(OC_2H_5)_3$，$Sb(OC_3H_7)_3$，$Sb(OC_4H_9)_3$，$Sb(CH_3)_3$，$Sb(C_3H_7)_3$，$Sb(C_4H_9)_3$などが挙げられる。なお、Ｘはハロゲン元素（Ｆ，Ｃｌ，Ｂｒ，Ｉ）を示す。もちろん、これらの原料物質は１種であってもよいが、２種またはそれ以上を併用してもよい。さらに、ＩＶ族元素を含む化合物としては前述した化合物を用いることが出来る。

【００４６】

上述のＩＩＩ－Ｖ族化合物半導体を形成するために用いられる、周期律表第ＩＩＩ族元素を含む化合物としては、ＩＩ－ＶＩ族化合物半導体を価電子制御するために用いられるＩＩＩ族元素を含む化合物として上述したものをそのまま使用することができ、また、周期律表第Ｖ族元素を含む化合物としては、ＩＩ－ＶＩ族化合物半導体を価電子制御するために用いられるＶ族元素を含む化合物として上述したものを同様にそのまま使用することができる。もちろん、これらの原料物質は１種であってもよいが、２種またはそれ以上を併用してもよい。

【００４７】

このＩＩＩ－Ｖ族化合物半導体を価電子制御するために用いられる価電子制御剤としては、周期律表ＩＩ，ＩＶ，ＶＩ族の元素を含む化合物などを有効なものとして挙げることができる。このような化合物としては、上述したＩＩ族元素を含む化合物、上述したＩＶ族元素を含む化合物、上述したＶＩ族元素を含む化合物をそれぞれ使用することができる。

【００４８】

上述した各原料ガスは、Ｈｅ，Ｎｅ，Ａｒ，Ｋｒ，Ｘｅなどの希ガス、あるいはH_2，ＨＦ，ＨＣｌなどの希釈ガスと混合して堆積膜形成装置に導入してもよい。また、これら希ガスや希釈ガスを原料ガスとは独立に堆積膜形成装置に導入するようにしてもよい。

【００４９】

また、これら半導体薄膜の堆積膜を形成する場合、堆積膜のバンドギャップ幅を変化させるなどの特性改善ガスとして、N_2，NH_3などの窒素原子を含む分子、O_2，NO_2などの酸素原子を含む分子、CH_4，C_2H_6，C_2H_4，C_2H_2，C_3H_8などの炭化水素、SiF_4，Si_2F_6，GeF_4などのフッ化物、またはこれらの混合ガスが挙げられる。

【００５０】
本発明においては、堆積膜の膜厚方向に制御された組成分布を形成することが可能であるが、上述した半導体薄膜において組成制御を行うことにより、禁制帯幅制御、価電子制御、屈折率制御、結晶制御などが行われる。帯状の基板上に膜厚方向に組成制御された堆積膜を形成させることにより、電気的、光学的、機械的に優れた特性を有する大面積の薄膜半導体デバイスを作製することが出来る。すなわち、堆積形成された半導体層の膜厚方向に禁制帯幅及び／又は価電子密度を変化させることによりキャリアの走行性を高めたり、半導体界面でのキャリアの再結合を防止することで電気的特性が向上する。また、屈折率を連続的に変化させることにより光学的無反射面とすることができ、半導体層中への光透過率を向上させることができる。さらには、水素含有量などを変化させることによって、構造的変化を与えることができ、内部応力が緩和されて、基板との密着性の高い堆積膜を形成することができる。

【００５１】
本発明において堆積膜の形成される基板としては、特にその材質が限定されるものではないが、例えば、Ａｌ，Ｃｒ，Ｍｏ，Ａｕ，Ｉｎ，Ｎｂ，Ｔｅ，Ｖ，Ｔｉ，Ｐｔ，Ｐｄなどの金属、これらの合金やステンレス鋼、表面を導電処理したポリカーボネートなどの合成樹脂、ガラス、セラミックス、紙などが通常使用される。

【００５２】
《太陽電池の構成例》
本発明の堆積膜形成方法および堆積膜形成装置を用いて好適に製造される半導体デバイスの一例として、光起電力素子すなわち太陽電池がある。その層構成として典型的なものであるアモルファスシリコン系太陽電池について、図１７（ａ）～（ｄ）を用いて説明する。

【００５３】
図１７（ａ）に示した太陽電池は、基板９０１の上に、下部電極９０２、ｎ型半導体層９０３、ｉ型半導体層９０４、ｐ型半導体層９０５、透明電極９０６が順次積層され、さらに透明電極９０６の上に格子状の集電電極９０７が形成された構造となっている。この太陽電池は、透明電極９０６の側から光が入射されることを前提としたものである。なお、下部電極９０２は、各半導体層９０３～９０５をはさんで透明電極９０６に対向する電極のことである。

【００５４】
図１７（ｂ）に示した太陽電池は、基板９０１が透光性のものであって、この基板９０１の側から光が入射するものであり、基板９０１の上に、透明電極９０６、ｐ型半導体層９０５、ｉ型半導体層９０４、ｎ型半導体層９０３、下部電極９０２が順次積層された構成となっている。

【００５５】
以上の各太陽電池は、ｐｉｎ接合を１組のみ有するものであったが、入射光の利用効率を向上させるため、２組のｐｉｎ接合を積層させることが行なわれる。図１７（ｃ）は２組のｐｉｎ接合を有する太陽電池（いわゆるタンデム型太陽電池）の構成を示すものであり、この太陽電池は、基板９０１の上に、下部電極９０２、第１のｐｉｎ接合９１１、第２のｐｉｎ接合９１２、透明電極９０６、集電電極９０７が順次積層された構成となっている。光は、透明電極９０６の側から入射する。各ｐｉｎ接合９１１，９１２は、もちろん、ｎ型半導体層９０３、ｉ型半導体層９０４、ｐ型半導体層９０５が積層した構造であるが、ｉ型半導体層９０４については、光電変換効率を向上させるために、第１および第２のｐｉｎ接合９１１，９１２のそれぞれによってバンドギャップや膜厚を異ならせることが行なわれる。

【００５６】
さらに、光電変換効率を向上させるため、３組のｐｉｎ接合を積層させることが行なわれる。図１７（ｄ）は３組のｐｉｎ接合を有する太陽電池（いわゆるトリプル型太陽電池）の構成を示すものであり、この太陽電池は、基板９０１の上に、下部電極９０２、第１の

ｐｉｎ接合９１１、第２のｐｉｎ接合９１２、第３のｐｉｎ接合９１３、透明電極９０６、集電電極９０７が順次積層された構成となっている。光は、透明電極９０６の側から入射する。この太陽電池においても、光電変換効率の向上のため、ｉ型半導体層９０４のバンドギャップや膜厚は、各ｐｉｎ接合９１１～９１３のそれぞれにおいて異なるようにされる。

【００５７】

次に、上述した太陽電池の各構成要素の詳細について説明する。なお、図１７（ａ）～（ｄ）に示した各太陽電池においては、ｎ型半導体層９０３とｐ型半導体層９０５とを比較すると、ｐ型半導体層９０５の方が光入射側に位置するようになっているが、ｎ型半導体層９０３の方が光の入射側に位置するような層構成とすることも可能である。

【００５８】

まず、基板９０１について説明する。

【００５９】

この太陽電池において使用される基板９０１は、曲げやすく湾曲形状を形成し得る材質のものが好適に用いられ、導電性のものであっても、また電気絶縁性のものであってもよい。基板９０１は透光性のものであっても、また非透光性のものであってもよいが、基板９０１の側より光入射が行われる場合には、もちろん透光性であることが必要である。具体的には、本発明の各実施例で使用されるような帯状の基板を挙げることができる。帯状の基板を用いることにより、本発明の方法および装置によって太陽電池を基板上に連続的に形成でき、太陽電池の軽量化、強度向上、運搬スペースの低減などを図ることができる。

【００６０】

次に、太陽電池から電力を取り出すための電極について説明する。

【００６１】

この太陽電池では、その構成形態により適宜の電極が選択使用される。それらの電極としては、下部電極９０２、透明電極９０６、集電電極９０７を挙げることができる。（ただし、ここでいう透明電極９０６とは光の入射側に設けられたものを示し、下部電極９０２とは各半導体層９０３～９０５をはさんで透明電極９０６に対向して設けられたものを示すこととする。）

これらの電極について以下に詳しく説明する。

【００６２】

（ｉ）　下部電極９０２

下部電極９０２としては、上述した基板９０１の材料が透光性であるか否かによって、光起電力発生用の光を照射する面が異なるので（たとえば基板９０１が金属などの非透光性の材料である場合には、図１７（ａ）で示したように、透明電極９０６側から光を照射する。）、その設置される場所が異なる。

【００６３】

具体的には、図１７（ａ），（ｃ），（ｄ）のような層構成の場合には、電流取り出し用の電極として、基板９０１とｎ型半導体層９０３との間に、下部電極９０２が設けられる。なお、基板９０１が導電性である場合には、この基板９０１が下部電極９０２を兼ねることができるので、下部電極９０２を省略することができる。ただし、基板９０１が導電性であってもシート抵抗値が高い場合には、電流取り出し用の低抵抗の電極として、あるいは支持体面での反射率を高め入射光の有効利用を図る目的で、下部電極９０２を設置してもよい。

【００６４】

図１７（ｂ）の場合には、透光性の基板９０１が用いられており、基板９０１の側から光が入射されるので、電流取り出しおよび光反射用の目的で、下部電極９０２が、基板９０１と対向し各半導体層９０３～９０５をはさんで設けられている。

【００６５】

下部電極９０２の材料としては、Ａｇ，Ａｕ，Ｐｔ，Ｎｉ，Ｃｒ，Ｃｕ，Ａｌ，Ｔｉ，Ｚｎ，Ｍｏ，Ｗなどの金属またはこれらの合金が挙げられ、これらの金属の薄膜を真空蒸着

、電子ビーム蒸着、スパッタリングなどで形成する。また、形成された金属薄膜が太陽電池の出力に対して抵抗成分とならぬように配慮されねばならず、下部電極９０２のシート抵抗値は、好ましくは５０Ω以下、より好ましくは１０Ω以下であることが望ましい。

【００６６】

下部電極９０２とｎ型半導体層９０３との間に、導電性酸化亜鉛などの拡散防止層（不図示）を設けてもよい。この拡散防止層の効果としては、下部電極９０２を構成する金属元素がｎ型半導体層９０３中へ拡散するのを防止するのみならず、若干の抵抗値をもたせることで、各半導体層９０３～９０５に生じたピンホールなどの欠陥による、下部電極９０２と透明電極９０６との間の短絡を防止すること、および薄膜による多重干渉を発生させ入射された光を太陽電池内に閉じ込めるなどのことを挙げることができる。

【００６７】

（ｉｉ）　透明電極９０６

透明電極９０６は、太陽や白色蛍光灯などからの光を各半導体層９０３～９０５内に効率良く吸収させるために、光の透過率が８５％以上であることが望ましく、さらに、電気的には太陽電池の出力に対して抵抗成分とならぬようにシート抵抗値は１００Ω以下であることが望ましい。このような特性を備えた材料として、SnO_2，In_2O_3，ＺｎＯ，ＣｄＯ，Cd_2SnO_4，ＩＴＯ（In_2O_3＋SnO_2）などの金属酸化物や、Ａｕ，Ａｌ，Ｃｕなどの金属を極めて薄く半透明状に成膜した金属薄膜などが挙げられる。透明電極は、図１７（ａ），（ｃ），（ｄ）に示す太陽電池においてはｐ型半導体層９０５の上に積層され、図１７（ｂ）に示す太陽電池においては基板９０１の上に積層されるものであるため、相互の密着性の良いものを選ぶことが必要である。透明電極９０６の作製方法としては、抵抗加熱蒸着法、電子ビーム加熱蒸着法、スパッタリング法、スプレー法などを用いることができ、所望に応じて適宜選択される。

【００６８】

（ｉｉｉ）　　集電電極９０７

集電電極９０７は、透明電極９０６の表面抵抗値を実効的に低減させる目的で、透明電極９０６の上に格子状に設けられる。集電電極９０７の材料としては、Ａｇ，Ｃｒ，Ｎｉ，Ａｌ，Ａｇ，Ａｕ，Ｔｉ，Ｐｔ，Ｃｕ，Ｍｏ，Ｗなどの金属またはこれらの合金の薄膜が挙げられる。これらの薄膜は積層させて用いることができる。また、各半導体層９０３～９０５へ入射する光量が十分に確保されるよう、その形状および面積は適宜設計される。

【００６９】

たとえば、その形状は太陽電池の受光面に対して一様に広がり、かつ受光面積に対してその面積は好ましくは１５％以下、より好ましくは１０％以下であることが望ましい。また、シート抵抗値としては、好ましくは５０Ω以下、より好ましくは１０Ω以下であることが望ましい。

【００７０】

次に、ｎ型半導体層９０３、ｉ型半導体層９０４、ｐ型半導体層９０５について説明する。

【００７１】

（ｉ）　ｉ型半導体層９０４

ｉ型半導体層９０４を構成する半導体材料としては、ａ－Ｓｉ：Ｈ，ａ－Ｓｉ：Ｆ，ａ－Ｓｉ：Ｈ：Ｆ，ａ－ＳｉＣ：Ｈ，ａ－ＳｉＣ：Ｆ，ａ－ＳｉＣ：Ｈ：Ｆ，ａ－ＳｉＧｅ：Ｈ，ａ－ＳｉＧｅ：Ｆ，ａ－ＳｉＧｅ：Ｈ：Ｆ，ｐｏｌｙ－Ｓｉ：Ｈ，ｐｏｌｙ－Ｓｉ：Ｆ，ｐｏｌｙ－Ｓｉ：Ｈ：ＦなどのＩＶ族半導体材料およびＩＶ族合金系半導体材料が挙げられる。このほか、ＩＩ－ＶＩ族化合物半導体材料やＩＩＩ－Ｖ族化合物半導体材料などが挙げられる。

【００７２】

ｉ型半導体層９０４においては、光電変換効率などの向上を目的として、膜厚方向に組成を変化させ、バンドギャップに変化を持たせることが行なわれる。図１８（ａ）～（ｄ）に、ｉ型半導体層９０４におけるバンドギャップの変化の様子（バンドギャッププロファ

イル）の具体例を示した。図中→印は光の入射側を表わしている。

【００７３】

図１８（ａ）に示したバンドギャッププロファイルは、ｉ型半導体層９０４中において、バンドギャップが一定のものである。図１８（ｂ）に示したバンドギャッププロファイルは、ｉ型半導体層９０４の光の入射側のバンドギャップが狭く、徐々にバンドギャップが広がるタイプのものである。バンドギャップの形状をこのようにすることにより、曲線因子（Ｆｉｌｌ　Ｆａｃｔｏｒ；ＦＦ）の改善に効果がある。図１８（ｃ）に示したバンドギャッププロファイルは、光の入射側のバンドギャップが広く、徐々にバンドギャップが狭くなるタイプのものであり、開放電圧（V_{oc}）の改善に効果がある。図１８（ｄ）に示したバンドギャッププロファイルは、光の入射側のバンドギャップが広く、比較的急峻にバンドギャップが狭まり、再び広がっていくタイプのものであり、図１８（ｂ）と（ｃ）とを組み合わせて両者の効果を同時に得ることができるものである。このようにバンドギャップに変化を持たせるためには、異なる半導体を組み合せればよい。例えば、ａ－Ｓｉ：Ｈ（E_g^{opt}＝１．７２ｅＶ）とａ－ＳｉＧｅ：Ｈ（E_g^{opt}＝１．４５ｅＶ）とを組み合せると、図１８（ｄ）に示すバンドギャッププロファイルをもつｉ型半導体層９０４を作製することが出来る。また、ａ－ＳｉＣ：Ｈ（E_g^{opt}＝２．０５ｅＶ）とａ－Ｓｉ：Ｈ（E_g^{opt}＝１．７２ｅＶ）とを用いて、図１８（ｃ）に示すバンドギャッププロファイルをもつｉ型半導体層９０４を作製することが出来る。

【００７４】

また、ｉ型半導体層９０４に微量に添加する不純物の濃度を膜厚方向に変化させることにより、導電型をｉ型としたまま、ｉ型半導体層９０４のフェルミレベルに変化を持たせることができる。バンドギャッププロファイルが図１８（ａ）に示したものである（すなわちバンドギャップが変化しない）ｉ型半導体層９０４における、フェルミレベルの変化の様子（フェルミレベルプロファイル）の具体例を図１９（ａ）～（ｄ）に示した。図中→印は光の入射側を表わしている。

【００７５】

図１９（ａ）は、不純物の添加を行なわないｉ型半導体層９０４のフェルミレベルプロファイルである。これに対し、図１９（ｂ）に示したものは、光の入射側のフェルミレベルが価電子帯寄りで、徐々にフェルミレベルが伝導帯に寄るタイプのものであり、光発生キャリアの再結合を防ぎ、キャリアの走行性を高めるのに効果がある。図１９（ｃ）に示したものは、光の入射側よりフェルミレベルが徐々に価電子帯に寄るタイプのものであり、光の入射側にｎ型半導体層を設けた場合に、図１９（ｂ）の場合と同様の効果がある。図１９（ｄ）に示したものは、光の入射側よりほぼ連続的にフェルミレベルが価電子帯より伝導帯に変化しているタイプのものである。これらはバンドギャップが一定の場合を例示しているが、図１８（ｂ）～（ｄ）に示すバンドギャッププロファイルの場合においても、同様にフェルミレベルを制御することが出来る。

【００７６】

これらのバンドギャッププロファイルおよびフェルミレベルプロファイルの設計を適宜行うことにより、光電変換効率の高い太陽電池を作製することが出来る。特に、これらのバンドギャッププロファイルおよびフェルミレベルプロファイルの制御は、図１７（ｃ），（ｄ）に示した、いわゆるタンデム型またはトリプル型の太陽電池のｉ型半導体層９０４に適用されるのが望ましい。

【００７７】

（ｉｉ）　ｐ型半導体層９０５およびｎ型半導体層９０３

ｐ型半導体層９０５あるいはｎ型半導体層９０３は、前述したｉ型半導体層９０４を構成する半導体材料に、価電子制御剤を公知の方法でドーピングすることによって得られる。

【００７８】

【実施例】

次に本発明の実施例について、図面を参照して説明する。

【００７９】

図１は、本発明の一実施例の堆積膜形成方法の実施に使用される堆積膜形成装置の構成を示す概略図であり、図２は主要な内部構成を立体図として示したものである。図１および図２に示される堆積膜形成装置８９１は、概ね直方体形状の金属製の真空容器８００と、この真空容器内に設けられた成膜容器８０１とからなる。

【００８０】

堆積膜が形成される長尺の帯状の基板８０４は、真空容器８００の図示左側すなわち搬入側の側壁に取り付けられたガスゲート８０３を経て、この真空容器８００内に導入され、成膜容器８０１内の成膜空間８０２を貫通し、真空容器８００の図示右側すなわち搬出側の側壁に取り付けられたガスゲート８０５を通って、真空容器８００内の外部に排出されるようになっている。

【００８１】

各ガスゲート８０３，８０５には、それぞれゲートガスを供給するためのゲートガス供給管８０６，８０７が接続されている。基板８０４は、搬入側のガスゲート８０３に接続された基板送り出し容器（不図示）から搬出側のガスゲート８０５に接続された基板巻き取り容器（不図示）に向けて、連続的に移動させられるようになっている。また、真空容器８００には、この真空容器８００内を直接排気するための排気管８０８が取り付けられ、この排気管８０８は、バルブ８０８ａを介して真空ポンプなどの図示しない排気手段に接続されている。

【００８２】

成膜容器８０１は、導電性部材で構成された柱状の構造をし、基板８０４は成膜容器８０１を形成する壁面の一部をなしている。プラズマが実質的に形成される空間である成膜空間８０２は、成膜容器８０１内に、基板８０４に接して形成される。この成膜空間８０２は、基板８０４に垂直にかつ幅方向に設置した金属製の壁（すなわち分離壁、仕切壁）８０９によって、複数の小成膜空間８１０に分割されている。各小成膜空間８１０には、基板８０４と垂直な成膜容器８０１の側面から、マイクロ波アプリケータ８１１が、基板８０４の移動方向に沿って並ぶように、取り付けられている。各マイクロ波アプリケータ８１１は、成膜空間８０２内にマイクロ波エネルギーを放射、伝達させるためのものであり、図示しないマイクロ波電源に一端が接続された導波管８１２の他端が、それぞれ接続されている。

【００８３】

成膜容器８０１においては、この成膜容器８０１を貫通する帯状の基板８０４に垂直であって、マイクロ波アプリケータ８１１と対向する排気面８１９から原料ガスが排気される。排気面８１９はメッシュもしくはパンチングボードで形成され、マイクロ波エネルギーの漏洩を防いでいる。

【００８４】

成膜容器８０１には、基板８０４と平行にかつ基板８０４の幅方向に延びた、ロッド状の原料ガス放出手段８１４が設けられている。原料ガス放出手段８１４に表面には、原料ガスを放出するための多数のガス放出孔が設けられている。原料ガス放出手段８１４は、成膜容器８０１の外部において、ガスボンベ、マスフローコントローラなどの図示しない原料ガス供給源に接続された原料ガス供給管８１５の一端と、絶縁ガイシ８２１を介して接続されている。小成膜空間８１０のそれぞれは、少なくともひとつの原料ガス放出手段８１４が設けられ、堆積膜形成用の原料ガスが供給されるようになっている。この原料ガス放出手段８１４は、金属製であって、直流もしくは交流のバイアス電圧を印加するためのバイアス電極も兼ねている。バイアス電極を兼ねるため原料ガス放出手段８１４には、バイアス供給線８２２を介して、真空容器８００の外部のバイアス電源（不図示）から直流もしくは交流のバイアスを印加することができるようになっている。

【００８５】

帯状の基板８０４をはさんで成膜空間８０２の反対側には、多数の赤外線ランプヒータ８１６と、これらの赤外線ランプヒータ８１６からの放射熱を効率良く基板８０４に集中させるためのランプハウス８１７が設けられている。赤外線ランプヒータ８１６で加熱され

た基板８０４の温度を監視するための熱電対８１８が、基板８０４に接触するように設けられている。

【００８６】

次に、この堆積膜形成装置８９１の動作について説明する。

【００８７】

まず、堆積膜形成装置８９１を貫通するように、搬入側のガスゲート８０３に接続された基板送り出し容器（不図示）から、搬出側のガスゲート８０５に接続された基板巻き取り容器（不図示）にまで、例えばＳＵＳ４０３ＢＡからなる帯状の基板８０４を張り渡し、排気管８０８を通じて真空容器８０１および成膜空間８０２内を排気する。所定の真空度圧力に到達したら、各ゲートガス供給管８０６，８０７からゲートガスを各ガスゲート８０３，８０５に供給する。ゲートガスは、主として真空容器８０１に取り付けられた排気管８０８から排気されることになる。

【００８８】

次に、基板送り出し容器（不図示）内に設けられた基板送り出し手段（不図示）と、基板巻き取り容器（不図示）内に設けられた基板巻き取り手段（不図示）とを作動させ、基板８０４を基板送り出し容器から基板巻き取り容器に向けて連続的に移動させる。そして、熱電対８１８の出力を監視しながら赤外線ランプヒータ８１６を作動させることにより、基板８０４を所定の温度にまで加熱する。各原料ガス供給管８１５から原料ガス放出手段８１４に原料ガスを供給し、各小成膜空間８１０内に放出させる。各原料ガス放出手段８１４に供給される原料ガスは、それぞれ、堆積膜の原料となる物質を複数種類含有している。

【００８９】

次に、各導波管８１２を介してマイクロ波電源からマイクロ波電力を各マイクロ波アプリケータ８１１に供給して、成膜空間８０２内にマイクロ波グロー放電を生起させた。放電が生起するまでは基板８０４やその他成膜容器８０２を構成する壁面はマイクロ波の反射体となるので、効率良くマイクロ波エネルギーを成膜空間８０２内に蓄積でき、容易に放電を生起させることができる。放電生起後、例えば直流＋９０Ｖのバイアス電圧を原料ガス放出手段８１４に印加する。

【００９０】

以上の動作により、原料ガスが成膜空間８０２内で分解し、連続的に移動しつつある基板８０４上に堆積膜が形成される。この堆積膜形成装置８９１では、各小成膜空間８１０では、原料ガスの種類、供給量、マイクロ波パワー、バイアス電圧、圧力を適当に選択することにより、堆積膜の形成条件を変えることができる。その結果、連続的に移動している基板８０４に形成される堆積膜には、膜厚方向に組成の分布が生じることになる。各小成膜空間８１０を分離する壁８０９（仕切板）の開口率を調整することにより、膜厚方向に生じる組成の傾斜角度を変えることができる。

【００９１】

成膜空間を小成膜空間に分離して大面積の機能製堆積膜を連続的に形成する方法を適用した堆積膜形成装置は、図１および図２に示しただけのものではない。図３～図５に、他の堆積膜形成装置の成膜容器の例を示す。

【００９２】

図３に示したものでは、成膜容器８０１ａの背面壁８１９ａから成膜容器８０１ａ内のガスを排気するようになっている。また、原料ガス放出手段とバイアス電極とが各小成膜空間ごとに別個に設けられている。すなわち成膜容器８０１ａの底面壁に原料ガス放出手段８１３が設けられ、原料ガスは原料ガス放出手段８１３のガスは小さな多数の開口から各小成膜空間８１０に放出されるようになっている。これに対しバイアス電極８２０は、基板８０４と平行にかつ基板８０４の幅方向に延びたロッド状の部材であって、成膜容器８０１ａに取り付けられている。

【００９３】

図４は、本発明の一実施例の堆積膜形成方法の実施に使用される成膜容器８０１ｂを示し

、図４に示した成膜容器８０１ｂでは、マイクロ波アプリケータ８１１が、帯状の基板８０４と平行に、かつ基板８０４の幅方向に対向して成膜容器８０１ｂに設置されている。バイアス電極を兼ねた原料ガス放出手段８１４が、対向したマイクロ波アプリケータ８１１の中心軸上に基板８０４と平行に設置されている。小成膜空間８１０内の原料ガスは、成膜容器８０１ｂの基板８０４の移動方向両端の壁面８１９ｂから外部に排出される。また、各小成膜空間８１０を分離する壁８０９はパンチングボードで形成され、両隣の小成膜空間にガスの相互拡散が可能となっている。

【００９４】

図５に示した成膜容器８０１ｃは、図４に示した成膜容器８０１ｂにおいて、各小成膜空間８１０内の原料ガスの排気方向を基板８０４と対向する成膜容器８０１ｃの底面にしたものである。したがって成膜容器８０１ｃの底面壁には多数の小さい開口が設けられている。

【００９５】

次に、図１に示した堆積膜形成装置８９１を組み込んだ連続堆積膜形成装置８５０について、図６により説明する。

【００９６】

この連続堆積膜形成装置８５０は、ｐｉｎ接合を有する半導体素子を帯状の基板８０４上に形成するのに適したものであり、基板送り出し容器８５１、第１の不純物形成用真空容器８５２、堆積膜形成装置８９１、第２の不純物形成用真空容器８５３、基板巻取り容器８５４を４個のガスゲート８６１，８０３，８０５，８６２によって直列に接続した構成となっている。各ガスゲート８６１，８０３，８０５，８６２には、それぞれゲートガスを供給するためのゲートガス供給管８６３，８０６，８０７，８６４がそれぞれ接続されている。

【００９７】

基板送り出し容器８５１は、基板８０４を格納して基板巻取り容器８５４に向けて送り出すためのものであり、基板８０４が巻かれるボビン８６５が装着されるようになっている。また、基板送り出し容器８５１には、図示しない排気手段に接続された排気管８６６が取り付けられ、この排気管８６６の途中には、基板送り出し容器８５１内の圧力を制御するためのスロットルバルブ８６７が設けられている。さらに、基板送り出し容器８５１には、圧力計８６８、基板８０４を加熱するためのヒーター８６９、基板８０４を支持、搬送するため搬送ローラ８７０が設けられている。なお、ボビン８６５には、基板８０４を送り出すための図示しない基板送り出し機構が接続されている。

【００９８】

第１および第２の不純物層形成用真空容器８５２，８５３は、同一の構造であって、ｐ型あるいはｎ型の半導体層を形成するためのものである。各不純物層形成用真空容器８５２，８５３には、図示しない排気手段に接続された排気管８７１，８７２が取り付けられ、この排気管８７１，８７２の途中には、不純物層形成用真空容器８５２，８５３の内圧を制御するためのスロットルバルブ８７３，８７４が設けられている。各不純物層形成用真空容器８５２，８５３は、マイクロ波プラズマＣＶＤ法による連続堆積膜形成装置であり、その内部には、直方体状の成膜容器８７５，８７６がそれぞれ設けられている。この成膜容器８７５，８７６は、小成膜空間に分割されていないことを除けば上述の堆積膜形成装置８９１での成膜容器と同様のものであり、内部の成膜空間にプラズマを生起させ、移動する基板８０４上に堆積膜を形成するものである。成膜容器８７５，８７６内には、堆積膜形成用原料ガスを導入するための原料ガス放出手段８７７，８７８と、マイクロ波エネルギーを導入するためのマイクロ波アプリケータ８７９，８８０が設けられている。さらに各不純物層形成用真空容器８５２，８５３内には、堆積膜形成中の基板８０４を加熱するヒータ８８１，８８２と、基板８０４を搬送するための搬送ローラ８２５が設けられている。

【００９９】

堆積膜形成装置８９１は、成膜空間８０２が７つの小成膜空間８１０に分割されている。

基板巻取り容器８５４は、堆積膜が形成された基板８０４を巻取るためのものであり、基板送り出し容器８５１と同様の構成である。ただし帯状の基板８０４を巻取るため、ボビン８８３には、図示しない基板巻取り機構が接続されるようになっている。

【０１００】

次に、この連続堆積膜形成装置８５０の動作について、ｐｉｎ接合を有する半導体素子を形成する場合を中心にして、説明する。

【０１０１】

まず、基板８０４を基板送り出し容器８５１から基板巻取り容器８５４に向けてたるまないように張力をかけてカテナリー曲線状に張りわたす。張り渡した基板８０５は各真空容器内に設置された搬送ローラ８２５に裏面（堆積膜が形成されない面）が接触している。続いて、基板送り出し容器８５１、各不純物形成用真空容器８５２，８５３、堆積膜形成装置８９１、基板巻取り容器８５４を排気し、所定の真空度に到達したら、各ガスゲート８６１，８０３，８０５，８６２にゲートガスを供給する。

【０１０２】

次に、各不純物層形成用真空容器３０２，３０３に、ｐ型あるいはｎ型の半導体層を形成するための原料ガスを供給し、堆積膜形成装置８９１にｉ型の半導体層を形成するための原料ガスを供給し、さらに各不純物層形成用真空容器８５２，８５３、堆積膜形成装置８９１にマイクロ波電力を供給し、基板８０４の基板送り出し容器８５１から基板巻取り容器８５４に向けた移動を開始させることによって、これら各不純物層形成用真空容器８５２，８５３、堆積膜形成装置８９１においてプラズマが生起し、基板８０４の上に堆積膜が形成する。基板８０４は、第１の不純物層形成用真空容器８５２、堆積膜形成装置８９１、第２の不純物層形成用真空容器８５３と連続的に移動しているので、基板８０４の上にｐｉｎ接合を有する半導体素子が形成されることになる。このとき、堆積膜形成装置８９１では、上述のように堆積膜の膜厚方向に組成の分布を持たせることができるので、形成された半導体素子においては、ｉ型の半導体層の膜厚方向に、例えば、バンドギャップやフェルミレベルを変化させることができる。

【０１０３】

次に、本実施例について行なった実験結果について、具体的数値を挙げて説明する。なお、ここで述べる各実験例は、上記の「作用」欄で図１７～図１９を用いて説明したアモルファスシリコン系太陽電池あるいはこの太陽電池の構成要素であるアモルファスシリコン半導体膜の形成に、本実施例の堆積膜形成方法を適用したものである。ここでｉ型半導体層のバンドギャッププロファイルあるいはフェルミレベルプロファイルについてさらに詳しく説明すると、これらのプロファイルは上述の図１８あるいは図１９に示されるように、連続的かつ滑らかに変化することが望ましい。しかし、堆積膜のバンドギャップあるいはフェルミレベルの変化に対してその最適な堆積膜形成条件（例えばガス種混合比、マイクロ波パワー、圧力、基板温度など）も変化するため、最適な堆積膜形成条件を維持したままバンドギャッププロファイルおよびフェルミレベルプロファイルの連続的制御を行なうことは容易ではない。本実施例では、成膜空間を複数の小成膜空間に分割することにより、図７（ａ）～（ｃ）および図９（ａ）に示したように近似的に階段状にこれらバンドギャップやフェルミレベルを変化させることにした。

【０１０４】

また、小成膜空間を分離する壁を通して原料ガスの相互拡散を生じさせることも可能であり、このようにすることによって、良好な堆積膜形成条件を維持しつつ、バンドギャップおよびフェルミレベルの階段状の変化部分を図８（ａ）～（ｃ）および図９（ｂ）に示したように滑らかに接続することを可能とした。

【０１０５】

（実験例１）

図１に示した堆積膜形成装置８９１を用い、搬入側のガスゲート８０３、搬出側のガスゲート８０５に、それぞれ基板送り出し容器（不図示）、基板巻取り容器（不図示）を接続した。この基板送り出し容器と基板巻取り容器には、帯状の基板を繰り出す基板送り出し

機構（不図示）と、帯状の基板を巻取る基板巻取り機構（不図示）が、それぞれ設けられている。ただし、堆積膜形成装置８９１の成膜空間は７つの小成膜空間８１０に分割した。小成膜空間８１０を分離する壁８０９は、原料ガスの相互拡散が起こらないように、開口のない板とした。

【０１０６】

まず、ステンレス（ＳＵＳ３０４ＢＡ）からなる帯状の基板８０４（幅２０ｃｍ×長さ２００ｍ×厚さ０．１２５ｍｍ）を十分に脱脂、洗浄し、基板送り出し容器にこの基板８０４を巻いたボビン（不図示）を装着し、基板８０４を、搬入側のガスゲート８０３、成膜容器８０１および搬出側のガスゲート８０５を介し、基板巻取り容器まで通し、基板８０４がたるまないように張力調整を行なった。そして、基板送り出し容器（不図示）、真空容器８００、成膜容器８０１、基板巻取り容器（不図示）のそれぞれを、不図示のメカニカルブースターポンプ／ロータリーポンプで荒引きし、油拡散ポンプ（不図示）によって5×10^{-6}Ｔｏｒｒ以下の高真空にまで排気した。そののち、赤外線ランプヒーター８１６を点灯させ、熱電対８１８の出力を監視しつつ、基板８０４の表面温度が３００℃になるように温度制御を行ない、加熱、脱ガスを行なった。

【０１０７】

十分に脱ガスが行なわれたところで、表１に示す条件により、排気管８０８に接続された油拡散ポンプ（不図示）を作動させながら、各ガス放出手段８１４から堆積膜形成用の原料ガスを各小成膜容器８１０内に導入した。同時に、各ゲートガス供給管８０６，８０７より、各ガスゲート８０３，８０５に、ゲートガスとし、それぞれ流量が３００ｓｃｃｍのH_2ガスを供給し、真空容器８００に直接接続された排気管８０８と基板送り出し容器（不図示）と基板巻取り容器（不図示）とを介してこのゲートガス、排気するようにした。この状態で、成膜容器８０１内の圧力を６ｍＴｏｒｒに保持するようにした。

【０１０８】

【表１】

小成膜空間	原料ガスの種類および流量（sccm）		マイクロ波電力（W）	成膜領域長さ（cm）
第1	SiH_4	100	300	15
	GeH_4	0		
	H_2	100		
第2	SiH_4	90	300	15
	GeH_4	10		
	H_2	100		
第3	SiH_4	80	270	15
	GeH_4	20		
	H_2	100		
第4	SiH_4	70	250	15
	GeH_4	30		
	H_2	100		
第5	SiH_4	60	250	15
	GeH_4	40		
	H_2	100		
第6	SiH_4	80	270	15
	GeH_4	20		
	H_2	100		
第7	SiH_4	100	250	15
	GeH_4	0		
	H_2	100		

【０１０９】

成膜容器８０１内の圧力が安定したところで、各導波管８１２、各マイクロ波アプリケータ８１１を介して、不図示のマイクロ波電源より周波数２．４５ＧＨｚのマイクロ波を成膜容器８０１内に導入した。この結果、成膜空間８０２の各小成膜空間８１０内でマイクロ波グロー放電が生起し、プラズマが発生した。次に、基板送り出し容器（不図示）から基板巻取り容器（不図示）の方向に向け、すなわち図１の図示矢印方向に、基板８０４の移動を開始した。このときの移動速度は、１００ｃｍ／ｍｉｎであった。１０分間にわたり、基板８０４を連続的に移動させつつ基板８０４の上に、ｉ型のａ－ＳｉＧｅ：Ｈからなる堆積膜の形成を行なった。堆積膜の形成が終了したら、基板８０３を冷却させて堆積膜形成装置８９１から取り出した。

【０１１０】

この実験例１で形成された堆積膜について膜厚分布を測定したところ、基板８０４の幅方向および長手方法に関し、膜厚のばらつきは５％以内に収まっていた。堆積膜の形成速度を算出したところ、平均９５Å／ｓｅｃであった。

【０１１１】

次に、基板８０４の、この実験例１でａ－ＳｉＧｅ：Ｈからなる堆積膜が形成された部分について、任意に６ヶ所を選んで切りだし、２次イオン質量分析計（ＳＩＭＳ）（ＣＡＭＥＣＡ社製、ｉｍｆ－３型）を用い、深さ方向の元素分布を測定した。その結果、図１０に示した深さ方向分布が得られ、図７（ｃ）に示したのと同様のバンドギャッププロファイルとなっていることがわかった。また、金属中水素分析計（堀場製作所製、ＥＭＧＡ－１１００型）を用いて、堆積膜中の全水素を定量したところ、１６±２原子％であった。なお、図１０において、横軸は時間で表されているが、２次イオン質量分析においては、経過時間と深さが比例するので、図１０の横軸を表面からの深さと考えて差し支えない。

【０１１２】

（実験例２）

上述の実験例１に用いた堆積膜形成装置８９１の７つの小成膜空間８１０を分離する壁８０９の開孔率を２５％として、原料ガスの相互拡散をある程度可能とした。その他の装置構成は実験例１と変えずに、実験例１と同様の条件にて基板８０４上に堆積膜を形成した。

【０１１３】

この実験例２で形成された堆積膜について、その膜厚の分布のばらつきを調べたところ、５％以内に収まっており、また、堆積膜の形成速度は平均８０Å／ｓｅｃであると算出された。次に、実験例８－１と同様に、この実験例８－２でａ－ＳｉＧｅ：Ｈからなる堆積膜が形成された部分について、任意に６ヶ所を選んで切りだし、深さ方向の元素分布を測定した。その結果、図１１に示した深さ方向分布が得られ、図８（ｃ）に示したのと同様のバンドギャッププロファイルとなっていることがわかった。隣接する小成膜空間で形成される堆積膜のバンドギャップのつながりは連続的となった。また、堆積膜中の全水素を定量したところ、１４±２原子％であった。

【０１１４】

（実験例３）

実験例２と同様にゲートガスを供給し、表２に示す条件で、基板８０４上にｉ型のａ－ＳｉＣ：Ｈからなる堆積膜を連続的に形成した。このとき、基板８０４の移動速度を９５ｃｍ／ｍｉｎとした。また、成膜容器８０１の内圧は、堆積膜の形成中、１２ｍＴｏｒｒに保持するようにした。

【０１１５】

【表２】

小成膜空間	原料ガスの種類および流量（sccm）		マイクロ波電力（W）	成膜領域長さ（cm）
第1	SiH_4	100	250	20
	CH_4	0		
	H_2	100		
第2	SiH_4	95	300	20
	CH_4	5		
	H_2	100		
第3	SiH_4	90	300	20
	CH_4	10		
	H_2	100		
第4	SiH_4	85	350	20
	CH_4	15		
	H_2	100		
第5	SiH_4	80	400	20
	CH_4	20		
	H_2	100		

【０１１６】
堆積膜の形成が終了した後、この実験例３で形成された堆積膜について、その膜厚の分布のばらつきを調べたところ、５％以内に収まっており、また、堆積膜の形成速度は平均８０Å／ｓｅｃであると算出された。また、実験例１と同様に、この実験例３でａ－ＳｉＣ：Ｈからなる堆積膜が形成された部分について、任意に６ヶ所を選んで切りだし、深さ方向の元素分布を測定した。その結果、図１２に示した深さ方向分布が得られ、図８（ｂ）に示したのと同様のバンドギャッププロファイルとなっていることがわかった。また、堆積膜中の全水素を定量したところ、１４±２原子％であった。
【０１１７】
（実験例４）
実験例２と同様にして、表３に示す条件で、基板８０４上に、不純物としてＢを含むａ－Ｓｉ：Ｈからなる堆積膜を連続的に形成した。このとき、基板８０４の移動速度を９５ｃｍ／ｍｉｎとした。また、堆積膜の形成中、成膜容器８０１の内圧を５ｍＴｏｒｒに保持するようにした。
【０１１８】
【表３】

小成膜空間	原料ガスの種類および流量（sccm）		マイクロ波電力(W)	成膜領域長さ(cm)
第1	SiH_4	200	300	20
	H_2	100		
	BF_3/H_2(50ppm希釈)	0		
第2	SiH_4	200	300	20
	H_2	100		
	BF_3/H_2(50ppm希釈)	2		
第3	SiH_4	200	300	20
	H_2	100		
	BF_3/H_2(50ppm希釈)	4		
第4	SiH_4	200	300	20
	H_2	100		
	BF_3/H_2(50ppm希釈)	8		
第5	SiH_4	200	300	20
	H_2	100		
	BF_3/H_2(50ppm希釈)	12		
第6	SiH_4	200	300	20
	H_2	100		
	BF_3/H_2(50ppm希釈)	16		
第7	SiH_4	200	300	20
	H_2	100		
	BF_3/H_2(50ppm希釈)	20		

【０１１９】
堆積膜の形成が終了した後、この実験例４で形成された堆積膜について、その膜厚の分布のばらつきを調べたところ、５％以内に収まっており、また、堆積膜の形成速度は平均１０Å／ｓｅｃであると算出された。実験例１と同様に、この実験例４でａ－Ｓｉ：Ｈからなる堆積膜が形成された部分について、任意に６ヶ所を選んで切りだし、深さ方向の元素分布を測定した。その結果、図１３に示した深さ方向分布が得られ、図９（ｂ）に示したのと同様のフェルミレベルプロファイルとなっていることがわかった。また、堆積膜中の全水素を定量したところ、１８±２原子％であった。
【０１２０】
（実験例５）
図６に示す連続堆積膜形成装置８５０を用い、図１７（ａ）に示した層構成のアモルファスシリコン系太陽電池を作製した。堆積膜形成装置８９１内の成膜空間８０２は７つの小

成膜空間８１０に分割し、小成膜空間８１０を分離する壁は開口のない板とした。このアモルファスシリコン太陽電池は、単一のｐｉｎ接合を有し、ｉ型半導体層４０４におけるバンドギャッププロファイルは図８（ｃ）に示したものとなっている。

【０１２１】

まず、上述の実験例１で使用したのと同様の、ＳＵＳ４３０ＢＡからなる帯状の基板８０４を、不図示の連続スパッタ装置に装着し、Ａｇ電極（Ａｇ純度：９９．９９％）をターゲットとして、基板８０４の上に厚さ１０００ÅのＡｇ薄膜をスパッタ蒸着した、さらに、ＺｎＯ（ＺｎＯ純度：９９．９９９％）電極をターゲットとして厚さ１．２μｍのＺｎＯ薄膜をＡｇ薄膜の上にスパッタ蒸着し、基板８０４の上に下部電極９０２を形成した。

【０１２２】

次に、下部電極９０２の形成された基板８０４を、基板送り出し容器８５１に装着し、第１の不純物層形成用真空容器８５２、堆積膜形成装置８９１、第２の不純物層形成用真空容器８５３を介し、基板巻取り容器８５４まで通した。そして、基板８０４がたるまないようにその張力を調整し、実験例１と同様に、各不純物層形成用真空容器８５２，８５３、堆積膜形成装置８９１、基板送り出し容器８５１、基板巻取り容器８５４を5×10^{-6}Ｔｏｒｒまで排気した。

【０１２３】

続いて、基板８０４を基板送り出し容器８５１から基板巻取り容器８５４に向けて連続的に移動させながら、この基板８０４の上に、第１の不純物層形成用真空容器８５２でｎ型半導体層９０３を、堆積膜形成装置８９１でｉ型半導体層９０４を、第２の不純物層形成用真空容器８５３でｐ型半導体層９０５を順次形成するようにした。ｎ型半導体層９０３とｐ型半導体層９０５の形成の条件は、表４に示すとおりであり、ｉ型半導体層９０４の形成条件は、実験例８－１においてｉ型ａ－ＳｉＧｅ：Ｈからなる堆積層を形成する場合と同じにした。各半導体層９０３～９０５の形成は、各不純物層形成用真空容器８５２，８５３の内部と堆積膜形成装置８９１の内部でマイクロ波グロー放電を生起させ、グロー放電によるプラズマが安定したら、基板８０４を移動速度９５ｃｍ／ｍｉｎで移動させることにより行なった。なお、各不純物層形成用真空容器８５２，８５３内において、マイクロ波グロー放電が発生している領域の、基板８０４の移動方向の長さを表４の成膜領域の長さの欄に示した。

【０１２４】

【表４】

	n型半導体層	p型半導体層
原料ガスの種類および流量	SiH_4 : 25sccm H_2 : 300sccm PH_3/H_2(1%希釈) : 5sccm	SiH_4 : 22sccm H_2 : 380sccm B_2H_6/H_2(3000ppm希釈) : 20sccm
マイクロ波電力	600W×2	700W×2
成膜領域の長さ	15cm	15cm
基板温度	290℃	270℃
圧力	9mTorr	8mTorr

基板８０４の全長（２００ｍ）のすべてにわたって、各半導体層９０３～９０５が形成されたら、基板８０４を冷却させてから連続堆積膜形成装置８５０から取り出し、ｐ型半導体層９０５の上に、さらに、透明電極９０６と集電電極９０７とを形成し、帯状の太陽電池を完成させた。

【０１２５】

次に、連続モジュール化装置（不図示）を用いて、作製した太陽電池を、大きさが３６ｃｍ×２０ｃｍの多数の太陽電池モジュールに加工した。作製した太陽電池モジュールについて、ＡＭ値が１．５でエネルギー密度１００ｍｗ／ｃｍ^2 の疑似太陽光を用いて特性評価を行なったところ、光電変換効率で７．０％以上が得られ、また各太陽電池モジュール間の特性のばらつきも５％以内に収まった。また、作製した太陽電池モジュールの中から２個を抜き取り、連続２００回の繰り返し曲げ試験を行なったところ、試験後においても特性が劣化することはなく、堆積膜の剥離などの現象も認められなかった。上述のＡＭ値が１．５でエネルギー密度１００ｍｗ／ｃｍ^2 の疑似太陽光に連続して５００時間照射したのちにおいても、光電変換効率の変動は、初期値に対して１０．０％以内に収まっていた。

【０１２６】

この太陽電池モジュールを接続することにより、出力２．５ｋＷの電力供給システムを作製することができた。

【０１２７】

（実験例６）

上述の実験例５に用いた連続堆積膜形成装置８５０において、堆積膜形成装置８９１の７つの小成膜空間８１０を分離する壁８０９の開孔率を２５％として、原料ガスの相互拡散をある程度可能とした。ｉ型半導体層９０４を実験例２と同様の条件で堆積させること以外は実験例５と同様にして太陽電池を作成し、太陽電池モジュールに加工した。なお、ｉ型半導体層９０４は図８（ｃ）に示すようなバンドギャッププロファイルとなっている。

【０１２８】

そして、作製した太陽電池モジュールについて、実験例５と同様の特性の評価を行なったところ、光電変換効率で８．０％以上が得られ、さらに各太陽電池モジュール間の特性のばらつきも５％以内に収まっていた。また、連続２００回の繰り返し曲げ試験後においても、特性の劣化は認められず、堆積膜の剥離も起こらなかった。さらに、連続５００時間の疑似太陽光照射ののちも、光電変換効率の変動は、初期値に対して８．５％以内に収まっていた。この太陽電池モジュールを使用することにより、出力５ｋＷの電力供給システムを作製することができた。

【０１２９】

（実験例７）

実験例５，６においては、ｉ型半導体層９０４としてａ－ＳｉＧｅ：Ｈ堆積膜を用いたが、ここではａ－ＳｉＧｅ：Ｈのかわりにａ－ＳｉＣ：Ｈを用いて太陽電池を作製し、太陽電池モジュールに加工した。このｉ型半導体層９０４を実験例３と同様の条件で堆積させる以外は実験例５と同様にした。なお、このｉ型半導体層９０４は、図８（ｂ）に示すようなバンドギャッププロファイルとなっている。

【０１３０】

そして、作製した太陽電池モジュールについて、実験例５と同様の特性の評価を行なったところ、光電変換効率で７．２％以上が得られ、さらに各太陽電池モジュール間の特性のばらつきも５％以内に収まっていた。また、連続２００回の繰り返し曲げ試験後においても、特性の劣化は認められず、堆積膜の剥離も起こらなかった。さらに、連続５００時間の疑似太陽光照射ののちも、光電変換効率の変動は、初期値に対して８．５％以内に収まっていた。この太陽電池モジュールを使用することにより、出力５ｋＷの電力供給システムを作製することができた。

【０１３１】

（実験例８）

実験例５，６においては、ｉ型半導体層９０４としてａ－ＳｉＧｅ：Ｈ堆積膜を用いたが、ここではａ－ＳｉＧｅ：Ｈのかわりにａ－Ｓｉ：Ｈを用いて太陽電池を作製し、太陽電池モジュールに加工した。このｉ型半導体層９０４を実験例４と同様の条件で堆積させる以外は実験例５と同様にした。なお、このｉ型半導体層９０４は、図９（ｂ）に示すようなフェルミレベルプロファイルとなっている。

【０１３２】

そして、作製した太陽電池モジュールについて、実験例５と同様の特性の評価を行なったところ、光電変換効率で８．４％以上が得られ、さらに各太陽電池モジュール間の特性のばらつきも５％以内に収まっていた。また、連続２００回の繰り返し曲げ試験後においても、特性の劣化は認められず、堆積膜の剥離も起こらなかった。さらに、連続５００時間の疑似太陽光照射ののちも、光電変換効率の変動は、初期値に対して８．５％以内に収まっていた。この太陽電池モジュールを使用することにより、出力２．５ｋＷの電力供給システムを作製することができた。

【０１３３】

（実験例９）

図１７（ｃ）に示す、２組のｐｉｎ接合を積層した構成のアモルファスシリコン系太陽電池を作製し、太陽電池モジュールに加工した。作製にあたっては、２組のｐｉｎ接合を形成できるように、図６に示す連続堆積膜形成装置８５０の第２の不純物層形成用真空容器８５３と基板巻取り容器８５４との間に、この連続堆積膜形成装置８５０の第１の不純物層形成用真空容器８５２、堆積膜形成装置８９１、第２の不純物層形成用真空容器８５３を順次直列に接続したものを挿入した構成の装置を用いた。

【０１３４】

帯状の基板８０４としては、実験例１で使用したものと同様のものを使用し、２組のｐｉｎ接合のうち、光の入射側から遠い方の第１のｐｉｎ接合９１１は、上述の実験例６でのｐｉｎ接合と同じ条件で形成し、光の入射側に近い方の第２のｐｉｎ接合９１２は、実験例８－８のｐｉｎ接合と同じ条件で形成した。第１および第２のｐｉｎ接合９１１，９１

２の形成後、実験例６と同様の工程により、太陽電池モジュールとした。

【０１３５】

作製した太陽電池モジュールについて、実験例５と同様の特性の評価を行なったところ、光電変換効率で１１．０％以上が得られ、さらに各太陽電池モジュール間の特性のばらつきも５％以内に収まっていた。また、連続２００回の繰り返し曲げ試験後においても、特性の劣化は認められず、堆積膜の剥離も起こらなかった。さらに、連続５００時間の疑似太陽光の照射ののちの光電変換効率の変化率は７．５％以内に収まっていた。この太陽電池モジュールを使用することにより、出力２．５ｋＷの電力供給システムを作製することができた。

【０１３６】

（実験例１０）

図１７（ｃ）に示す、２組のｐｉｎ接合を積層した構成のアモルファスシリコン系太陽電池を作製し、太陽電池モジュールに加工した。作製にあたっては、第１のｐｉｎ接合９１１を上述の実験例８でのｐｉｎ接合と同じ条件で形成し、第２のｐｉｎ接合９１２をは実験例７のｐｉｎ接合と同じ条件で形成したこと以外は、実験例９と同様にした。

【０１３７】

作製した太陽電池モジュールについて、実験例５と同様の特性の評価を行なったところ、光電変換効率で１０．５％以上が得られ、さらに各太陽電池モジュール間の特性のばらつきも５％以内に収まっていた。また、連続２００回の繰り返し曲げ試験後においても、特性の劣化は認められず、堆積膜の剥離も起こらなかった。さらに、連続５００時間の疑似太陽光の照射ののちの光電変換効率の変化率は７．５％以内に収まっていた。この太陽電池モジュールを使用することにより、出力２．５ｋＷの電力供給システムを作製することができた。

【０１３８】

（実験例１１）

図１７（ｄ）に示す、３組のｐｉｎ接合を積層した構成のアモルファスシリコン系太陽電池を作製し、太陽電池モジュールに加工した。作製にあたっては、３組のｐｉｎ接合を形成できるように、図６に示す連続堆積膜形成装置８５０の第２の不純物層形成用真空容器８５３と基板巻取り容器８５４との間に、この連続堆積膜形成装置８５０の第１の不純物層形成用真空容器８５２、堆積膜形成装置８９１、第２の不純物層形成用真空容器８５３、第１の不純物層形成用真空容器８５２、堆積膜形成装置８９１、第２の不純物層形成用真空容器８５３を順次直列に接続したものを挿入した構成の装置を用いた。

【０１３９】

基板８０４としては、実験例１で使用したのと同様のものを使用し、３組のｐｉｎ接合のうち、光の入射側から遠い方の第１のｐｉｎ接合９１１は、上述の実験例６でのｐｉｎ接合と同じ条件で形成し、第２のｐｉｎ接合９１２は、実験例８のｐｉｎ接合と同じ条件で形成し、光の入射側に位置する第３のｐｉｎ接合９１３は、実験例７のｐｉｎ接合と同じ条件で形成した。各ｐｉｎ接合９１１～９１３の形成後、実験例６と同様の工程により、太陽電池モジュールとした。

【０１４０】

作製した太陽電池モジュールについて、実験例５と同様の特性の評価を行なったところ、光電変換効率で１２．０％以上が得られ、さらに各太陽電池モジュール間の特性のばらつきも５％以内に収まっていた。また、連続２００回の繰り返し曲げ試験後においても、特性の劣化は認められず、堆積膜の剥離も起こらなかった。さらに、連続５００時間の疑似太陽光の照射ののちの光電変換効率の変化率は７％以内に収まっていた。この太陽電池モジュールを使用することにより、出力２．５ｋＷの電力供給システムを作製することができた。

【０１４１】

以上、本発明の実施例について、主として、アモルファスシリコン系太陽電池を作製する場合について説明してきたが、本発明は、アモルファスシリコン系太陽電池以外の、大面

積あるいは長尺であることが要求される薄膜半導体素子を形成する場合にも、好適に用いられるものである。このような薄膜半導体素子として、例えば、液晶ディスプレイの画素を駆動するための薄膜トランジスタ（ＴＦＴ）や、密着型イメージセンサ用の光電変換素子、スイッチング素子などが挙げられる。これら薄膜半導体素子は画像入出力装置の主要な部品として使用されることが多く、本発明を実施することにより、これら薄膜半導体素子を高品質で均一性よく量産できることとなり、画像入出力装置がさらに広く普及することが期待されている。

【０１４２】

【発明の効果】

以上説明したように本発明は、移動成膜式マイクロ波プラズマＣＶＤ法において、壁で分離された複数の小成膜空間によって成膜空間を構成し、組成制御を行なうことにより、大面積の組成制御された機能性堆積膜を連続して再現性よく形成でき、また、大面積のプラズマの制御性、安定性が向上して、大面積にわたって一様なプラズマを生起することが可能となり、膜厚方向で組成の一様な堆積膜の形成を容易に行なえるようになるという効果がある。また、連続して移動する帯状の部材上に、任意のバンドギャッププロファイルを有する機能性堆積膜を連続して形成できるようになるという効果がある。

【図面の簡単な説明】

【図１】本発明の一実施例での堆積膜形成装置の構成を示す模式断面図である。

【図２】図１の堆積膜形成装置の成膜容器の構成を示す要部破断斜視図である。

【図３】図１とは別の構成の成膜容器を示す要部破断斜視図である。

【図４】本発明の一実施例の堆積膜形成方法の実施に使用される成膜容器を示す要部破断斜視図である。

【図５】さらに別の構成の成膜容器を示す要部破断斜視図である。

【図６】図１の装置を組み込んだ連続堆積膜形成装置の構成を示す図である。

【図７】（ａ）～（ｃ）はｉ型半導体層のバンドギャッププロファイルを示す図である。

【図８】（ａ）～（ｃ）はｉ型半導体層のバンドギャッププロファイルを示す図である。

【図９】（ａ），（ｂ）はｉ型半導体層のフェルミレベルプロファイルを示す図である。

【図１０】２次イオン質量分析の結果を示す特性図である。

【図１１】２次イオン質量分析の結果を示す特性図である。

【図１２】２次イオン質量分析の結果を示す特性図である。

【図１３】２次イオン質量分析の結果を示す特性図である。

【図１４】従来のマイクロ波プラズマＣＶＤ装置の構成を示す模式断面図である。

【図１５】従来の移動成膜式マイクロ波プラズマＣＶＤ装置の構成を示す模式断面図である。

【図１６】従来のマイクロ波プラズマＣＶＤ装置におけるバイアス電界のかかり方を示す模式図である。

【図１７】（ａ）～（ｄ）はそれぞれ太陽電池の構成を示す概略断面図である。

【図１８】（ａ）～（ｄ）はｉ型半導体層のバンドギャッププロファイルを示す図である。

【図１９】（ａ）～（ｄ）はｉ型半導体層のフェルミレベルプロファイルを示す図である。

【符号の説明】

８００　　真空容器

８０１，８０１ａ，８０１ｂ，８０１ｃ　　成膜容器

８０２　　成膜空間

８０３，８０５　　ガスゲート

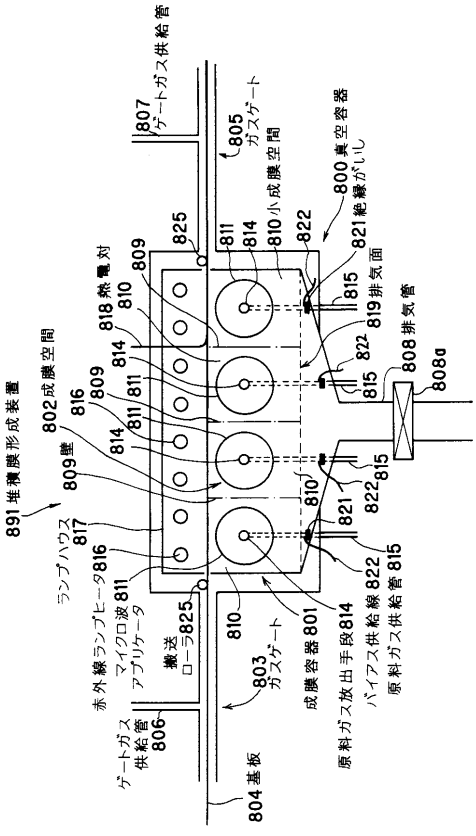
８０４　　基板

８０９　壁

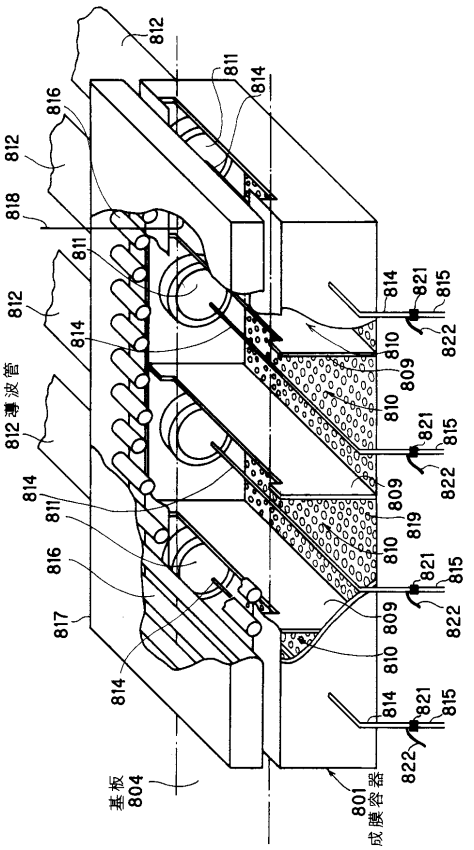
８１０　小成膜空間

８１１　　マイクロ波アプリケータ
８１２　　導波管
８１４　原料ガス供給手段
８１５　　原料ガス供給管
８２０　　バイアス電極
８５０　　連続堆積膜形成装置
８５１　　基板送り出し容器
８５２　　第１の不純物層形成用真空容器
８５３　　第２の不純物層形成用真空容器
８５４　　基板巻取り容器
８９１　　堆積膜形成装置

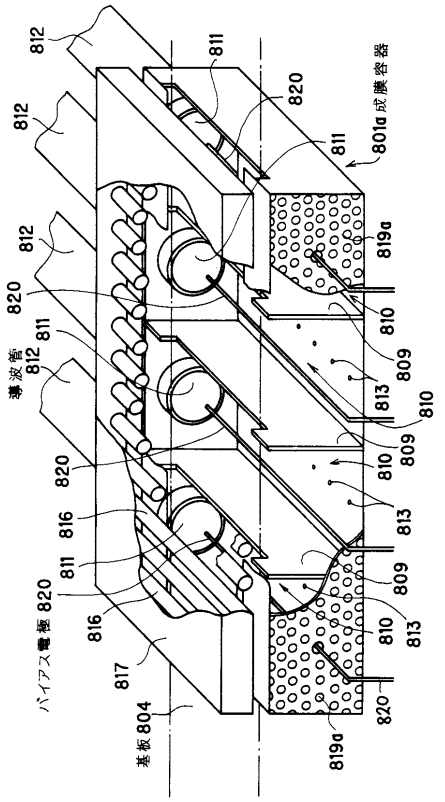
【図１】



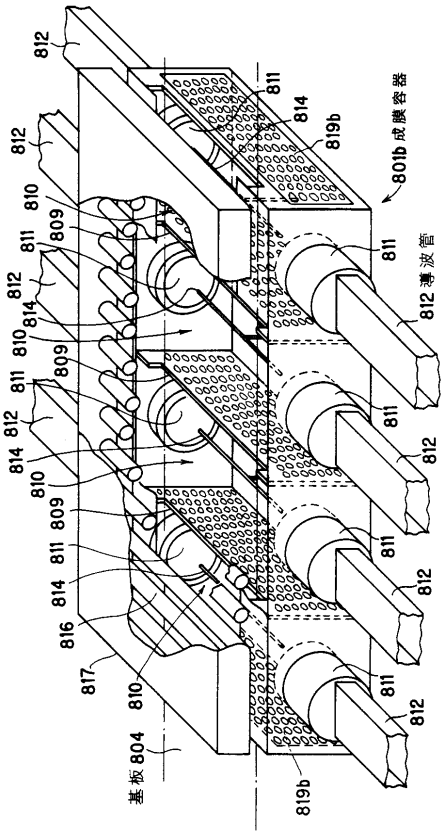
【図２】



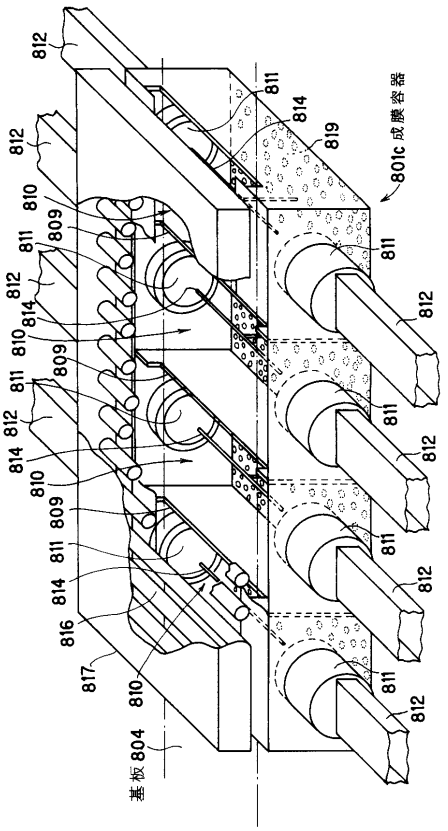
【図３】


導波管
バイアス電極
基板
801a成膜容器

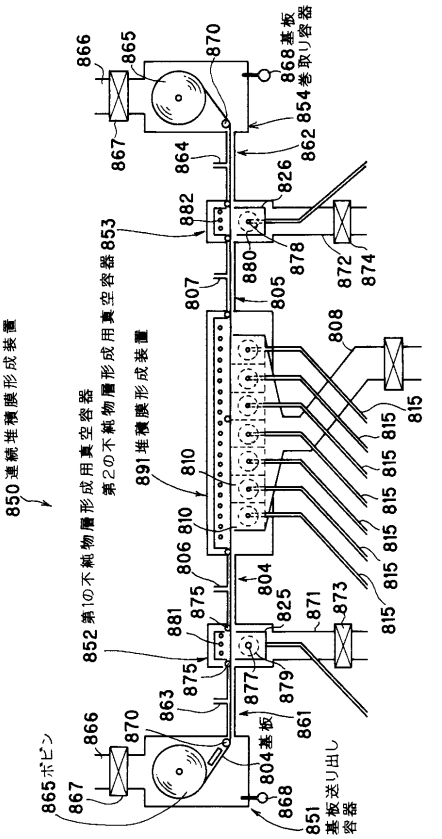
【図４】


基板
801b成膜容器
導波管

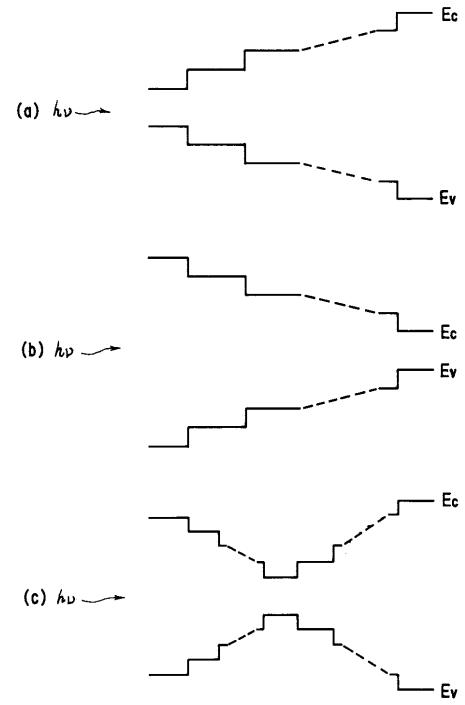
【図５】


基板
801c成膜容器

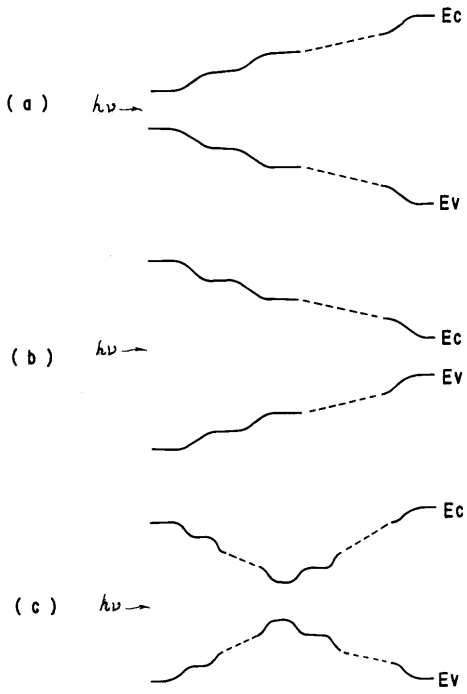
【図６】


850連続堆積膜形成装置
第1の不純物層形成用真空容器
第2の不純物層形成用真空容器
堆積膜形成装置
基板
基板送り出し容器
ボビン

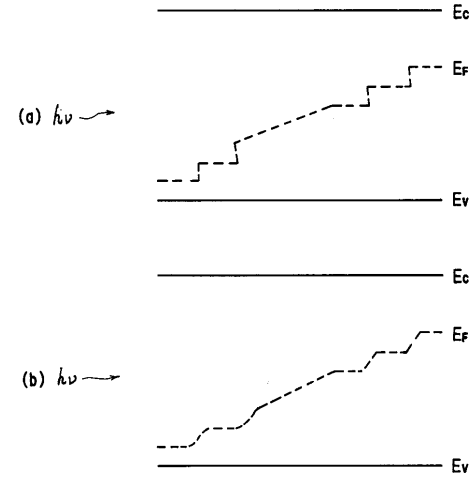
【図７】



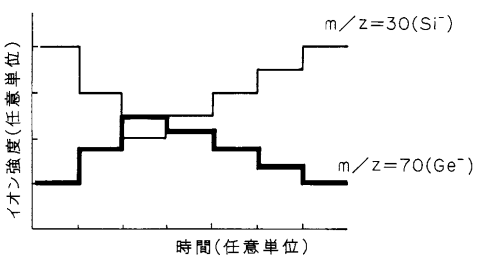
【図８】



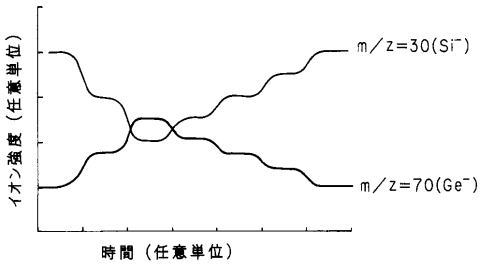
【図９】



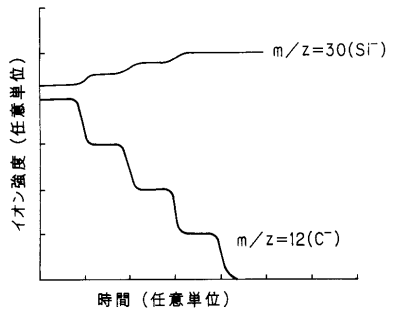
【図１０】



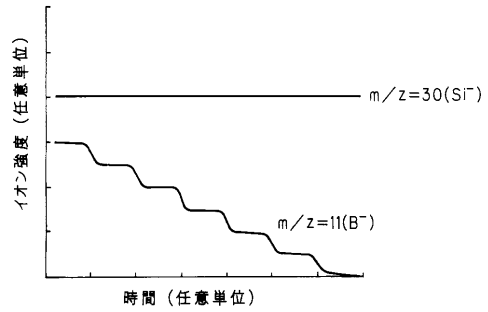
【図１１】



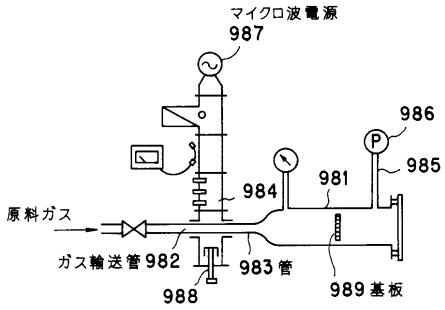
【図１２】



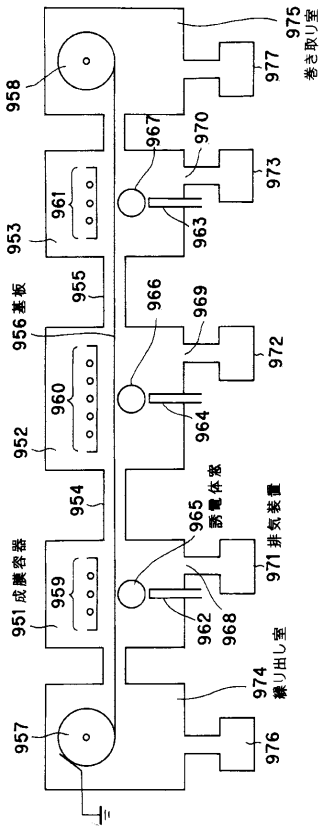
【図１３】



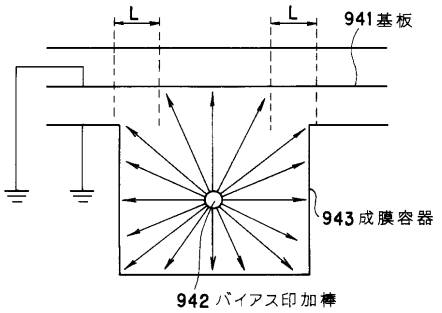
【図１４】



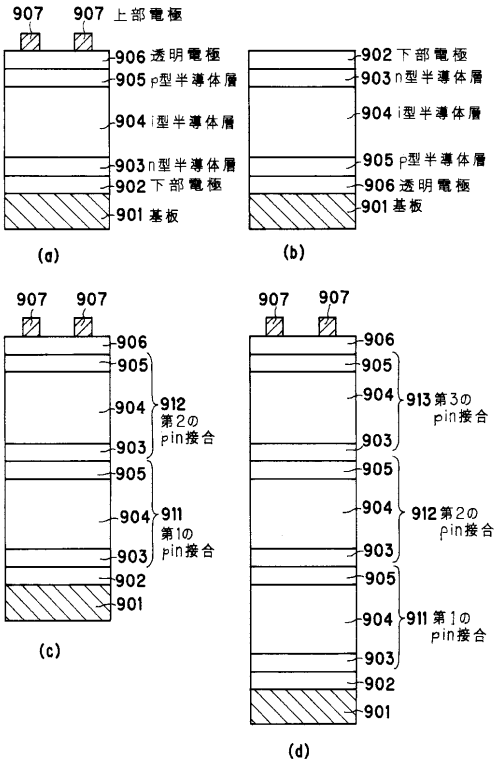
【図１５】



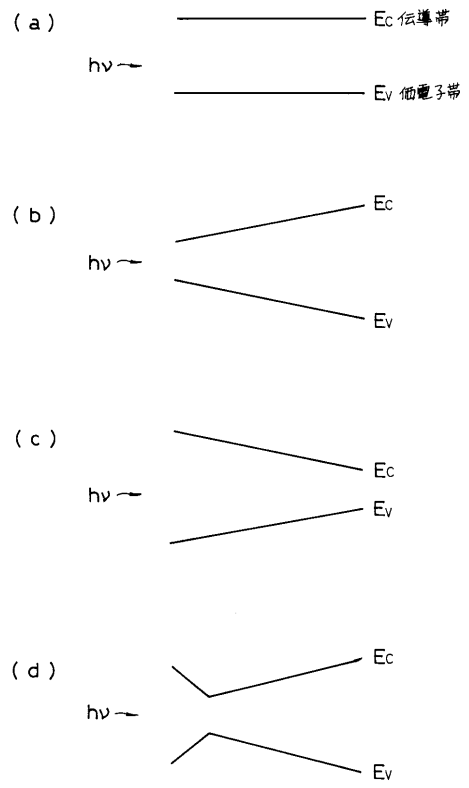
【図１６】



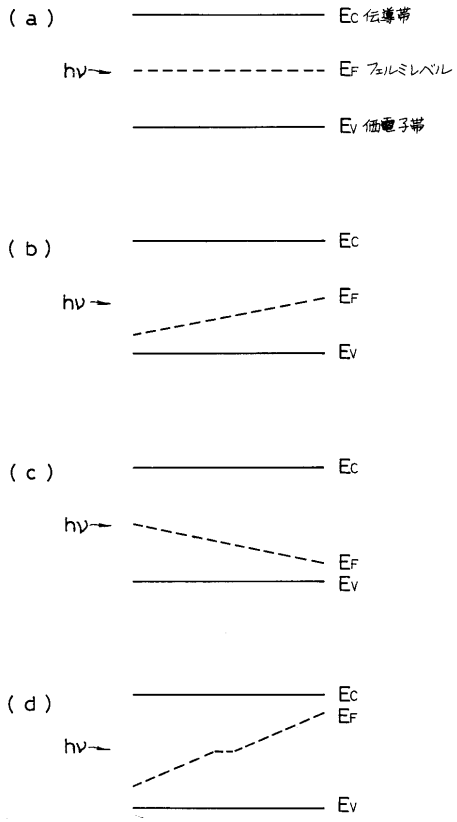
【図１７】



【図１８】


(a)
Ec 伝導帯
hν
Ev 価電子帯
(b)
Ec
hν
Ev
(c)
Ec
hν
Ev
(d)
Ec
hν
Ev

【図１９】


(a)
Ec 伝導帯
hν
EF フェルミレベル
Ev 価電子帯
(b)
Ec
hν
EF
Ev
(c)
Ec
hν
EF
Ev
(d)
Ec
EF
hν
Ev

フロントページの続き

(72)発明者　金井　正博
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内
(72)発明者　藤岡　靖
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内
(72)発明者　酒井　明
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内
(72)発明者　芳里　直
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内
(72)発明者　越前　裕
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内
(72)発明者　杉山　秀一郎
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内

審査官　宮澤　尚之

(56)参考文献　特開平０４－０８０３７１（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.^{7}，ＤＢ名)
C23C 16/00-16/56
H01L 21/205