



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I580038 B

(45)公告日：中華民國 106 (2017) 年 04 月 21 日

(21)申請案號：103143483

(22)申請日：中華民國 100 (2011) 年 03 月 30 日

(51)Int. Cl. : H01L29/40 (2006.01)

H01L29/78 (2006.01)

(30)優先權：2010/04/02 日本

2010-086397

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

CN 101165906A

US 2009/0321731A1

審查人員：姚真華

申請專利範圍項數：13 項 圖式數：10 共 74 頁

(54)名稱

半導體裝置

SEMICONDUCTOR DEVICE

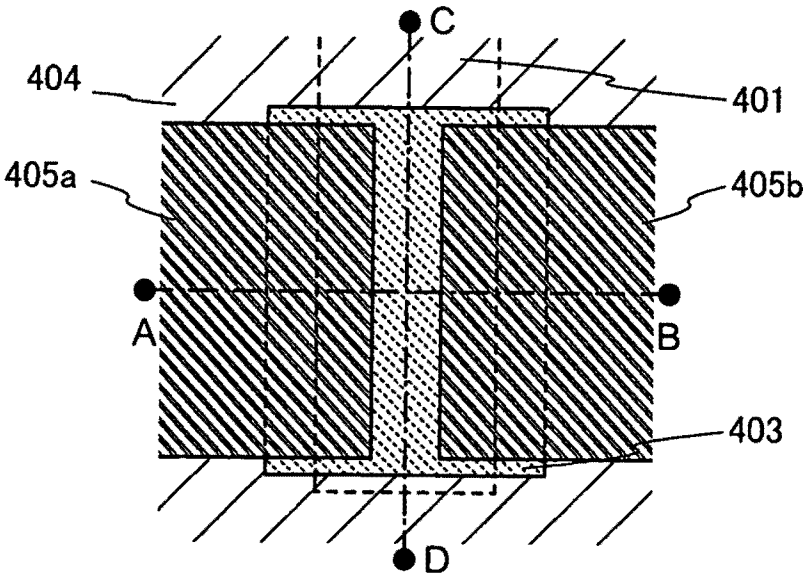
(57)摘要

氧化物半導體膜具有設置有包含與氧化物半導體膜相同組成成分的金屬氧化物膜的頂面部及底面部。以金屬氧化物膜的表面接觸的方式來形成包含金屬氧化物膜及氧化物半導體膜不同的組成成分的絕緣膜，該金屬氧化物膜的表面與接觸到氧化物半導體膜的面相反。此外，藉由利用熱處理而從氧化物半導體中去除氫、水分、羥基或氫化物等的雜質，且供應在進行雜質的去除製程的同時所減少的構成氧化物半導體的主要組成成分材料的氧，以高度純化且在電性上 i 型(本徵)化。

The oxide semiconductor film has the top and bottom surface portions each provided with a metal oxide film containing a constituent similar to that of the oxide semiconductor film. An insulating film containing a different constituent from the metal oxide film and the oxide semiconductor film is further formed in contact with a surface of the metal oxide film, which is opposite to the surface in contact with the oxide semiconductor film. The oxide semiconductor film used for the active layer of the transistor is an oxide semiconductor film highly purified to be electrically i-type (intrinsic) by removing impurities such as hydrogen, moisture, a hydroxyl group, and hydride from the oxide semiconductor and supplying oxygen which is a major constituent of the oxide semiconductor and is simultaneously reduced in a step of removing impurities.

指定代表圖：

圖1A



符號簡單說明：

- 405a . . . 源極電極
- 405b . . . 汲極電極
- 404 . . . 第一金屬氧化物膜
- 401 . . . 閘極電極
- 403 . . . 氧化物半導體膜
- 409 . . . 絕緣膜
- 407 . . . 第二金屬氧化物膜
- 310 . . . 電晶體
- 402 . . . 閘極絕緣膜
- 400 . . . 基板

圖1B

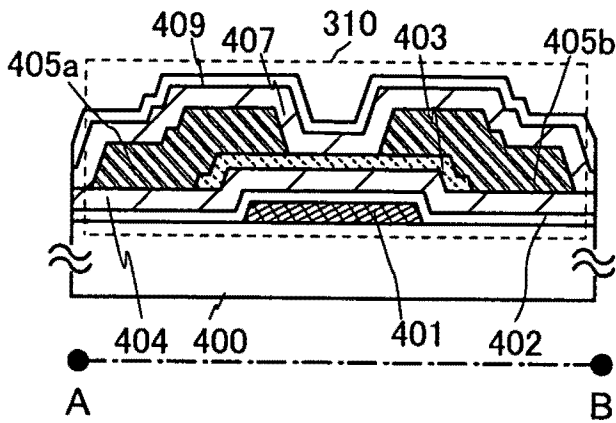
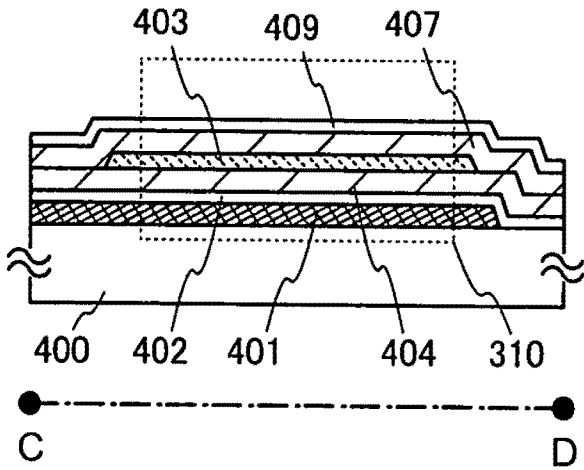


圖1C



發明摘要

※申請案號：103143483 (由10118000分割)

※申請日：100年03月30日

※IPC分類：H01L 29/40 (2006.01)

H01L 29/78 (2006.01)

【發明名稱】(中文/英文)

半導體裝置

Semiconductor device

【中文】

氧化物半導體膜具有設置有包含與氧化物半導體膜相同組成成分的金屬氧化物膜的頂面部及底面部。以金屬氧化物膜的表面接觸的方式來形成包含金屬氧化物膜及氧化物半導體膜不同的組成成分的絕緣膜，該金屬氧化物膜的表面與接觸到氧化物半導體膜的面相反。此外，藉由利用熱處理而從氧化物半導體中去除氫、水分、羥基或氫化物等的雜質，且供應在進行雜質的去除製程的同時所減少的構成氧化物半導體的主要組成成分材料的氧，以高度純化且在電性上 i 型（本徵）化。

【 英 文 】

The oxide semiconductor film has the top and bottom surface portions each provided with a metal oxide film containing a constituent similar to that of the oxide semiconductor film. An insulating film containing a different constituent from the metal oxide film and the oxide semiconductor film is further formed in contact with a surface of the metal oxide film, which is opposite to the surface in contact with the oxide semiconductor film. The oxide semiconductor film used for the active layer of the transistor is an oxide semiconductor film highly purified to be electrically i-type (intrinsic) by removing impurities such as hydrogen, moisture, a hydroxyl group, and hydride from the oxide semiconductor and supplying oxygen which is a major constituent of the oxide semiconductor and is simultaneously reduced in a step of removing impurities.

【代表圖】

【本案指定代表圖】：第(1)圖。

【本代表圖之符號簡單說明】：

405a：源極電極

405b：汲極電極

404：第一金屬氧化物膜

401：閘極電極

403：氧化物半導體膜

409：絕緣膜

407：第二金屬氧化物膜

310：電晶體

402：閘極絕緣膜

400：基板

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置

Semiconductor device

【技術領域】

本發明係有關於一種半導體裝置及其製造方法。

注意，在此說明書中，半導體裝置指的是能夠藉由利用半導體特性而作用的所有裝置，因此電光裝置、半導體電路及電子設備都是半導體裝置。

【先前技術】

近年來，利用形成在具有絕緣表面的基板之上的半導體薄膜來構成電晶體的技術已受到注目。該電晶體被廣泛地應用於電子裝置諸如積體電路（IC）、影像顯示裝置（顯示裝置）等。作為可以應用於電晶體半導體薄膜，矽類半導體材料已被廣泛使用。但是，作為其他材料，氧化物半導體已受到注目。

例如，揭示作為電晶體的主動層使用電子載子濃度低於 $10^{18}/\text{cm}^3$ 的包含銦（In）、鎵（Ga）及鋅（Zn）的非晶氧化物的電晶體（參照專利文獻 1）。

雖然使用氧化物半導體的電晶體的操作速度比使用非晶矽的電晶體的操作速度快，且與使用多晶矽的電晶體相

比而更容易製造，但是，已知使用氧化物半導體的電晶體具有電特性容易變動而導致其可靠性低的問題。例如，在光 BT 測試的前後，電晶體的臨界電壓變動。針對於此，在專利文獻 2 及專利文獻 3 中揭示一種技術，其中，爲了抑制使用氧化物半導體的電晶體的臨界電壓移動，利用設置在氧化物半導體層的頂部表面及底部表面中的至少一個表面的介面穩定化層來防止產生在氧化物半導體層的介面處的電荷俘獲（charge trapping）。

[專利文獻 1]日本專利申請案公開第 2006-165528 號公報

[專利文獻 2]日本專利申請案公開第 2010-16347 號公報

[專利文獻 3]日本專利申請案公開第 2010-16348 號公報

但是，由於專利文獻 2 或專利文獻 3 所揭示之電晶體將具有與閘極絕緣層及保護層同樣的性質的層用作爲介面穩定化層，而不能保持主動層和介面之間的良好狀態，因此難以抑制產生在主動層和介面穩定化層之間的介面處的電荷俘獲。特別是，當介面穩定化層和主動層具有同等的帶隙時，容易發生電荷的積累。

因此，還不能說使用氧化物半導體的電晶體具有充分的可靠性。

【發明內容】

鑒於上述問題，所揭示之發明的目的之一是使使用氧化物半導體的半導體裝置具有穩定的電特性以使其具有高可靠性。

所揭示之發明的一個實施例的技術思想是：閘極絕緣膜或保護絕緣膜等的絕緣膜和用作為主動層的氧化物半導體膜不直接接觸，而在其間設置有與其接觸的金屬氧化物膜，並且該金屬氧化物膜由與氧化物半導體膜同樣種類的成分所構成。也就是說，所揭示之發明的一個實施例具備層疊有由與金屬氧化物膜及氧化物半導體膜不同的成分構成的絕緣膜、金屬氧化物膜及氧化物半導體膜的結構。在此，“與氧化物半導體膜同樣種類的成分”是指包含選自氧化物半導體膜的構成元素中的一種或多種金屬元素。

藉由具備這種疊層結構，可以充分地抑制因半導體裝置的操作等而可能產生的電荷等被俘獲到上述絕緣膜和氧化物半導體膜之間的介面。因如下機構而獲得該效果：藉由使由與氧化物半導體膜搭配的材料構成的金屬氧化物膜與氧化物半導體膜接觸，可以抑制因半導體裝置的操作等而可能產生的電荷等被俘獲到氧化物半導體膜和金屬氧化物膜之間的介面，而且藉由使能夠採用在介面形成電荷的俘獲中心的材料構成的絕緣膜與金屬氧化物膜相接觸，可以在金屬氧化物膜和絕緣膜之間的介面俘獲上述電荷。

換言之，雖然當只使用金屬氧化物膜時，在產生大量的電荷的情況下難以抑制與氧化物半導體膜之間的介面的電荷俘獲，但是藉由以與金屬氧化物膜相接觸的方式所設

置的絕緣膜，可以優先地在金屬氧化物膜和絕緣膜之間的介面俘獲電荷，以抑制氧化物半導體膜和金屬氧化物膜之間的介面的電荷俘獲。像這樣，根據所揭示之發明的一個實施例的效果起因於層疊有絕緣膜、金屬氧化物膜及氧化物半導體膜的結構，而該效果的性質與金屬氧化物膜和氧化物半導體膜的疊層結構所產生的效果的性質不同。

而且，因為能夠抑制氧化物半導體膜的介面的電荷俘獲，且使電荷的俘獲中心遠離氧化物半導體膜的上述效果，可以抑制半導體裝置的操作故障，並提高半導體裝置的可靠性。

注意，根據上述機構，金屬氧化物膜較佳具有充分的厚度。其原因是：當金屬氧化物膜薄時，有時被俘獲到金屬氧化物膜和絕緣膜之間的介面的電荷的影響增大。例如，較佳使金屬氧化物膜厚於氧化物半導體膜。

此外，由於以不阻礙源極電極及汲極電極和氧化物半導體膜之間的連接的方式來形成具有絕緣性的金屬氧化物膜，因此與在源極電極或汲極電極和氧化物半導體膜之間存在有金屬氧化物膜的情況相比，可以防止電阻的增大。因此，可以抑制電晶體的電特性的降低。

另外，當在薄膜形成製程中，因氧過剩或氧不足等而發生化學計量組成的偏差或形成電子供體的氫、水分的混入等時，氧化物半導體的導電率發生變化。對於使用氧化物半導體的電晶體，這種現象成為電特性變動的主要原因。因此，藉由有意地從氧化物半導體中去除氫、水分、

羟基或氢化物（也称为氢化合物）等的杂质，并且供应在杂质的去除制程的同时减少的作为构成氧化物半導體的主要成分材料的氧，使氧化物半導體膜高度纯化且在电性上 i 型（本征）化。

i 型（本征）的氧化物半導體是指一種氧化物半導體，其中，藉由以從氧化物半導體中去除 n 型杂质的氢，并儘量不包含氧化物半導體的主要成分之外的杂质的方式来進行高度纯化，以實現 i 型（本征）的氧化物半導體或無限趨近於 i 型（本征）的氧化物半導體。

此外，在使氧化物半導體膜 i 型化的製程中，也可以同時使由與氧化物半導體膜同樣種類的成分所構成的金屬氧化物膜 i 型化。在所揭示之發明的一個實施例中，較佳設置在氧化物半導體膜的頂面及底面的金屬氧化物膜為充分地減少了水分、氢等的杂质並在电性上 i 型化的金屬氧化物膜。

具有高度純化的氧化物半導體膜的電晶體的電特性諸如臨界電壓、導通電流等幾乎不呈現溫度依賴性。此外，由於光劣化引起的電晶體特性的變動也少。

本發明的一個實施例是一種半導體裝置，包括：閘極電極；覆蓋閘極電極的閘極絕緣膜；以與閘極絕緣膜相接觸的方式設置的第一金屬氧化物膜；與第一金屬氧化物膜相接觸且設置在與閘極電極重疊的區域的氧化物半導體膜；與氧化物半導體膜相接觸的源極電極及汲極電極；與氧化物半導體膜相接觸的第二金屬氧化物膜；以及覆蓋第

二金屬氧化物膜的絕緣膜。

此外，在上述半導體裝置中，第二金屬氧化物膜較佳以覆蓋源極電極及汲極電極並與第一金屬氧化物膜相接觸的方式來予以設置，並且更佳的是，氧化物半導體膜被第一金屬氧化物膜及第二金屬氧化物膜所圍繞。

此外，在上述半導體裝置中，至少氧化物半導體膜的頂面的一部分可以與源極電極及汲極電極相接觸，並且在這種情況下，在通道長度方向上的氧化物半導體膜的側面邊緣和的通道長度方向上的第一金屬氧化物膜側面邊緣可以對準。

或者，在上述半導體裝置中，至少源極電極及汲極電極的頂面的一部分可以與氧化物半導體膜相接觸，並且在這種情況下，在通道長度方向上的氧化物半導體膜的側面邊緣和通道長度方向上的第二金屬氧化物膜的側面邊緣可以對準。

此外，在上述半導體裝置中的任一個中，第一金屬氧化物膜及第二金屬氧化物膜較佳包含氧化物半導體膜的成分元素而構成。

此外，在上述半導體裝置中的任一個中，第一金屬氧化物膜及第二金屬氧化物膜的能隙較佳比氧化物半導體膜的能隙大。

此外，在上述半導體裝置中的任一個中，第一金屬氧化物膜及第二金屬氧化物膜的傳導帶之底部的能量較佳比氧化物半導體膜的傳導帶之底部的能量高。

此外，在上述半導體裝置中的任一種中，第一金屬氧化物膜及第二金屬氧化物膜較佳包含氧化鎵而構成，並且更佳的是，第一金屬氧化物膜的構成元素的比率和第二金屬氧化物膜的構成元素的比率相等。

此外，在上述半導體裝置中的任一種中，也可以在氧化物膜之上設置導電膜。

注意，在上述半導體裝置中，可以將由源極電極和汲極電極之間的間隔而決定的電晶體的通道長度 L 設定為長於或等於 10 nm 且短於或等於 $10\text{ }\mu\text{m}$ ，例如設定為 $0.1\text{ }\mu\text{m}$ 至 $0.5\text{ }\mu\text{m}$ 。當然，通道長度 L 也可以為長於或等於 $1\text{ }\mu\text{m}$ 。此外，也可以將通道寬度 W 設定為長於或等於 10 nm 。

根據本發明的一個實施例可以製造具有穩定的電特性的電晶體。

此外，根據本發明的一個實施例可以製造具有電特性優良且可靠性高的電晶體的半導體裝置。

【圖式簡單說明】

在附圖中：

圖 1A 至 1C 是示出半導體裝置的一個實施例的平面視圖及剖面視圖；

圖 2 是具有氧化物半導體膜及金屬氧化物膜的電晶體中的能帶圖；

圖 3A 至 3G 是示出半導體裝置的一個實施例的視

圖；

圖 4A 至 4E 是示出半導體裝置的製造過程的一例的視圖；

圖 5A 至 5C 是示出半導體裝置的製造過程的一例的視圖；

圖 6A 至 6C 是說明半導體裝置的一個實施例的視圖；

圖 7 是說明半導體裝置的一個實施例的視圖；

圖 8 是說明半導體裝置的一個實施例的視圖；

圖 9 是說明半導體裝置的一個實施例的視圖；

圖 10A 至 10F 是示出電子設備的視圖。

【實施方式】

下面，關於本發明的實施例參照附圖給予詳細的說明。但是，本發明不侷限於下述說明，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是其模式和詳細內容可以被變換為各種各樣的形式。另外，本發明不應該被解釋為僅限於以下所示的實施例的記載內容。

注意，為方便起見，附加了第一、第二等序數詞，而其並不表示製程順序或疊層順序。此外，其在本發明說明中不表示用來特定發明的事項的固有名稱。

[實施例 1]

在本實施例中，參照圖 1A 至圖 5C 來說明半導體裝

置及半導體裝置的製造方法的一個實施例。

〈半導體裝置的結構例〉

在圖 1A 至 1C 中，作為半導體裝置的例子示出底部閘極型電晶體的剖面圖及平面圖。圖 1A 是平面圖，圖 1B 及 1C 是根據圖 1A 中的 A-B 剖面及 C-D 剖面的剖面圖。注意，在圖 1A 中，為了簡潔而省略電晶體 310 的構成要素的一部分（例如，第二金屬氧化物膜 407 等）。

圖 1A 至 1C 所示的電晶體 310 在具有絕緣表面的基板 400 之上包括：閘極電極 401；閘極絕緣膜 402；第一金屬氧化物膜 404；氧化物半導體膜 403；源極電極 405a；汲極電極 405b；第二金屬氧化物膜 407；以及絕緣膜 409。

在圖 1A 至 1C 所示的電晶體中，以覆蓋源極電極 405a 及汲極電極 405b 並與第一金屬氧化物膜 404 及氧化物半導體膜 403 相接觸的方式設置有第二金屬氧化物膜 407。此外，如圖 1B 及 1C 所示，第二金屬氧化物膜 407 和第一金屬氧化物膜 404 在沒有氧化物半導體膜 403 的區域中相接觸。也就是說，氧化物半導體膜 403 被第一金屬氧化物膜 404 及第二金屬氧化物膜 407 所圍繞。

在此，作為第一金屬氧化物膜 404、第二金屬氧化物膜 407，較佳使用由與氧化物半導體膜 403 同樣種類的成分所構成的氧化物。明確而言，較佳使用包括選自氧化物半導體膜的構成元素中的一種或多種金屬元素的氧化物的

膜。其原因是：因為這種材料與氧化物半導體膜 403 搭配，所以藉由將這種材料使用於第一金屬氧化物膜 404、第二金屬氧化物膜 407，可以保持與氧化物半導體膜之間的介面的良好狀態。換言之，藉由將上述材料使用於第一金屬氧化物膜 404、第二金屬氧化物膜 407，可以抑制氧化物半導體膜和與其相接觸的金屬氧化物膜的介面（在此，第一金屬氧化物膜 404 和氧化物半導體膜 403 之間的介面或第二金屬氧化物膜 407 和氧化物半導體膜 403 之間的介面）的電荷俘獲。

另外，因為第一金屬氧化物膜 404 和第二金屬氧化物膜 407 都是由與氧化物半導體膜 403 同樣種類的成分所構成的膜，所以當採用第一金屬氧化物膜 404 和第二金屬氧化物膜 407 在沒有氧化物半導體膜 403 的區域中相接觸的結構時，可以提高它們之間的黏合性。此外，更佳的是，第一金屬氧化物膜 404 的構成元素的比率和第二金屬氧化物膜 407 的構成元素的比率相等。

另外，因為將氧化物半導體膜 403 用作為主動層，所以第一金屬氧化物膜 404 及第二金屬氧化物膜 407 的能隙需要比氧化物半導體膜 403 的能隙大。此外，在第一金屬氧化物膜 404 和氧化物半導體膜 403 之間或在第二金屬氧化物膜 407 和氧化物半導體膜 403 之間，需要形成至少在室溫（20℃）下不使載子從氧化物半導體膜 403 流出的程度的能量障壁。例如，較佳第一金屬氧化物膜 404 或第二金屬氧化物膜 407 的傳導帶之底部和氧化物半導體膜 403

的傳導帶之底部之間的能量差、或者第一金屬氧化物膜 404 或第二金屬氧化物膜 407 的價電子帶的頂部和氧化物半導體膜 403 的價電子帶的頂部之間的能量差為 0.5 eV 或 0.5 eV 以上，更佳為 0.7 eV 或 0.7 eV 以上。此外，其間的能量差還較佳為 1.5 eV 或 1.5 eV 以下。

明確而言，例如當將 In-Ga-Zn-O 類材料使用於氧化物半導體膜 403 時，使用包含氧化鎵的材料等形成第一金屬氧化物膜 404、第二金屬氧化物膜 407，即可。另外，使氧化鎵和 In-Ga-Zn-O 類材料彼此接觸時的能量障壁在傳導帶側大致為 0.8 eV，在價電子帶側大致為 0.9 eV。

此外，氧化鎵也表示為 GaO_x ，且較佳以氧量多於化學計量比的方式設定 x 的值。例如，較佳將 x 的值設定為大於或等於 1.4 且小於或等於 2.0，更佳將 x 的值設定為大於或等於 1.5 且小於或等於 1.8。但是，藉由使氧化鎵膜中包含氫之外的雜質元素諸如釷等的第 3 族元素、鉛等的第 4 族元素、鋁等的第 13 族元素、矽等的第 14 族元素、氮等，也可以擴大氧化鎵的能隙來提高絕緣性。不包含雜質的氧化鎵膜的能隙為 4.9 eV，但是藉由使氧化鎵膜包含約大於 0 原子%至小於或等於 20 原子%的上述雜質，可以將其能隙擴大為約 6 eV。

注意，從減少電荷的發生源或俘獲中心的角度來看，較佳充分地減少金屬氧化物膜中的氫、水等的雜質。這個思想與減少氧化物半導體膜中的雜質的思想共通。

此外，作為閘極絕緣膜 402 及絕緣膜 409，較佳使用

如下材料，即藉由與第一金屬氧化物膜 404、第二金屬氧化物膜 407 相接觸，能夠在其介面形成電荷的俘獲中心。藉由將這種材料使用於閘極絕緣膜 402、絕緣膜 409，電荷被俘獲到閘極絕緣膜 402 和第一金屬氧化物膜 404 之間的介面或絕緣膜 409 和第二金屬氧化物膜 407 之間的介面，從而可以充分地抑制第一金屬氧化物膜 404 和氧化物半導體膜 403 之間的介面的電荷俘獲或第二金屬氧化物膜 407 和氧化物半導體膜 403 之間的介面的電荷俘獲。

明確而言，作為閘極絕緣膜 402 及絕緣膜 409，使用氧化矽、氮化矽、氧化鋁、氮化鋁、其混合材料等的單層或疊層，即可。例如，當將包含氧化鎵的材料使用於第一金屬氧化物膜 404 及第二金屬氧化物膜 407 時，作為閘極絕緣膜 402 及絕緣膜 409，較佳使用氧化矽或氮化矽等。此外，因為與第一金屬氧化物膜 404 或第二金屬氧化物膜 407 相接觸，所以閘極絕緣膜 402 及絕緣膜 409 的能隙較佳比第一金屬氧化物膜 404 及第二金屬氧化物膜 407 的能隙大。

注意，如果可以在閘極絕緣膜 402 和第一金屬氧化物膜 404 之間的介面或在絕緣膜 409 和第二金屬氧化物膜 407 之間的介面可以形成電荷的俘獲中心，則閘極絕緣膜 402 及絕緣膜 409 的材料不必侷限於上述材料。此外，也可以對閘極絕緣膜 402 和第一金屬氧化物膜 404 之間的介面或絕緣膜 409 和第二金屬氧化物膜 407 之間的介面進行形成電荷的俘獲中心的處理。作為這種處理，例如有電漿

處理或元素的添加處理（離子植入等）。

在電晶體 310 之上還可以設置有絕緣物。此外，也可以在閘極絕緣膜 402、第一金屬氧化物膜 404、第二金屬氧化物膜 407、絕緣膜 409 等中形成有開口，以使源極電極 405a 及汲極電極 405b 和佈線電連接。此外，在氧化物半導體膜 403 上方還可以具有第二閘極電極。另外，較佳將氧化物半導體膜 403 加工成島狀，但是也可以不加工成島狀。

圖 2 是示出上述電晶體 310，亦即，從閘極電極 GE 側接合閘極絕緣膜 I1、第一金屬氧化物膜 MO1、氧化物半導體膜 OS、第二金屬氧化物膜 MO2 和絕緣膜 I2 的結構的能帶圖（示意圖）。在圖 2 中假定絕緣膜、金屬氧化物膜、氧化物半導體膜的理想狀態都為本徵膜，並示出將氧化矽（帶隙 E_g 為 8 eV 至 9 eV）用作為閘極絕緣膜 I1 及絕緣膜 I2，將氧化鋅（帶隙 E_g 為 4.9 eV）用作為第一金屬氧化物膜 MO1 及第二金屬氧化物膜 MO2，並將 In-Ga-Zn-O 類非單晶膜（帶隙 E_g 為 3.15 eV）用作為氧化物半導體膜 OS 的情況。另外，氧化矽的真空位準和傳導帶之底部之間的能量差為 0.95 eV，氧化鋅的真空位準和傳導帶之底部之間的能量差為 3.5 eV，In-Ga-Zn-O 類非單晶膜的真空位準和傳導帶之底部之間的能量差為 4.3 eV。

如圖 2 所示，在氧化物半導體膜 OS 的閘極電極 GE 側（通道側）的氧化物半導體和金屬氧化物之間的介面有約 0.8 eV 及約 0.95 eV 的能量障壁。同樣地，在氧化物半

導體膜 OS 的背通道側（與閘極電極 GE 相反的一側）的氧化物半導體和金屬氧化物之間的介面也有約 0.8 eV 及約 0.95 eV 的能量障壁。因在氧化物半導體和金屬氧化物之間的介面有這種能量障壁阻礙載子在該介面移動，所以載子不從氧化物半導體中移動到金屬氧化物中，而在氧化物半導體中移動。如圖 2 所示，當以氧化物半導體膜被夾在其帶隙與氧化物半導體的帶隙相比階段性地增大的材料（絕緣膜的帶隙比金屬氧化物膜的帶隙大）之間的方式設置氧化物半導體膜 OS、金屬氧化物膜及絕緣膜時，可能能夠得到這些有益的結果。

圖 3A 至 3G 示出與圖 1A 至 1C 不同的電晶體的結構例。

圖 3A 所示的電晶體 320 在基板 400 之上包括：閘極電極 401；閘極絕緣膜 402；第一金屬氧化物膜 404；氧化物半導體膜 403；源極電極 405a；汲極電極 405b；第二金屬氧化物膜 407；以及絕緣膜 409，這是圖 3A 所示的電晶體 320 與圖 1A 至 1C 所示的電晶體 310 的相同之處。圖 3A 所示的電晶體 320 和圖 1A 至 1C 所示的電晶體 310 的不同之處在於源極電極 405a 及汲極電極 405b 與氧化物半導體膜 403 連接的位置。也就是說，電晶體 310 藉由在形成氧化物半導體膜 403 之後形成源極電極 405a 及汲極電極 405b，至少使氧化物半導體膜 403 的頂部表面的一部分與源極電極 405a 及汲極電極 405b 相接觸。針對此，電晶體 320 藉由在形成源極電極 405a 及汲極電極

405b 之後形成氧化物半導體膜 403，至少使源極電極 405a 及汲極電極 405b 的頂面的一部分與氧化物半導體膜 403 相接觸。其他構成要素與圖 1A 至 1C 的構成要素相同。至於詳細內容，可以參照關於圖 1A 至 1C 的記載。

圖 3B 所示的電晶體 330 在基板 400 之上包括：閘極電極 401；閘極絕緣膜 402；第一金屬氧化物膜 404；氧化物半導體膜 403；源極電極 405a；汲極電極 405b；第二金屬氧化物膜 407；以及絕緣膜 409，這是圖 3B 所示的電晶體 330 與圖 1A 至 1C 所示的電晶體 310 的相同之處。圖 3B 所示的電晶體 330 中與圖 1A 至 1C 所示的電晶體 310 的不同之處在於第一金屬氧化物膜 404 被加工成島狀。

在電晶體 330 中，第二金屬氧化物膜 407 覆蓋源極電極 405a 及汲極電極 405b，且以與氧化物半導體膜 403 及閘極絕緣膜 402 相接觸的方式來予以設置。其他構成要素與圖 1A 至 1C 的構成要素相同。至於詳細內容，可以參照關於圖 1A 至 1C 的記載。

圖 3C 所示的電晶體 340 和圖 3A 所示的電晶體 320 的不同之處在於第二金屬氧化物膜 407 被加工成島狀。其他構成要素與圖 3A 的構成要素相同。在電晶體 340 中，以與氧化物半導體膜 403 相接觸的方式設置第二金屬氧化物膜 407。

圖 3D 至 3G 所示的電晶體 350、360、370、380 示出相對於上述電晶體 310、320、330、340 的結構，在絕緣

膜 409 之上的與氧化物半導體膜 403 的通道形成區重疊的區域分別設置導電膜 410 的結構。其他構成要素與圖 1A 至 1C 或圖 3A 至 3C 的構成要素相同。

〈電晶體的製造過程的例子〉

下面，參照圖 4A 至 4E 或圖 5A 至 5C 來說明圖 1A 至 1C 或圖 3A 所示的電晶體的製造過程的例子。

〈電晶體 310 的製造過程〉

參照圖 4A 至 4E 來說明圖 1A 至 1C 所示的電晶體 310 的製造過程的一例。

首先，在具有絕緣表面的基板 400 之上形成導電膜，然後藉由第一微影製程來形成閘極電極 401。另外，也可以藉由噴墨法來形成抗蝕劑掩模。因為當藉由噴墨法來形成抗蝕劑掩模時不使用光罩，所以可以減少製造成本。

儘管對可用於具有絕緣表面的基板 400 的基板沒有很大的限制，但是該基板至少需要具有能夠承受後續的熱處理程度的耐熱性。例如，可以使用玻璃基板、陶瓷基板、石英基板、藍寶石基板等的基板。另外，只要具有絕緣表面，就也可以應用矽或碳化矽等的單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板、SOI 基板等，並且也可以在這些基板上設置有半導體元件。

此外，作為基板 400，也可以使用可撓性基板。當使用可撓性基板時，既可以在可撓性基板上直接製造包括氧

化物半導體膜 403 的電晶體，也可以在其他製造基板之上製造包括氧化物半導體膜 403 的電晶體，然後進行剝離而將其轉移到可撓性基板之上。另外，爲了將包括氧化物半導體膜 403 的電晶體從製造基板剝離而轉移到可撓性基板之上，較佳在製造基板和包括氧化物半導體膜 403 的電晶體之間設置分離層。

也可以將用做爲基底膜的絕緣膜設置在基板 400 與閘極電極 401 之間。基底膜具有防止雜質元素從基板 400 擴散出的功能，而且可以使用選自氮化矽膜、氧化矽膜、氮氧化矽膜以及氧氮化矽膜中的一種或多種膜的疊層結構來予以形成。

此外，作爲閘極電極 401，可以使用鉬、鈦、鋇、鎢、鋁、銅、鈹、鈳等金屬材料或以這些金屬材料爲主要成分的合金材料的單層或疊層來形成。

接著，在閘極電極 401 之上形成閘極絕緣膜 402（圖 4A）。作爲閘極絕緣膜 402，較佳使用藉由與第一金屬氧化物膜 404 相接觸，能夠在介面形成電荷的俘獲中心的材料。藉由將這種材料使用於閘極絕緣膜 402，電荷被俘獲到閘極絕緣膜 402 和第一金屬氧化物膜 404 之間的介面，從而可以充分地抑制第一金屬氧化物膜 404 和氧化物半導體膜 403 之間的介面的電荷俘獲。

明確而言，閘極絕緣膜 402 可以使用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜或氧化鉛膜等的單層或疊層來形

成。閘極絕緣膜 402 是由與氧化物半導體膜 403 或第一金屬氧化物膜 404 不同的成分所構成的膜。另外，在後續之對氧化物半導體膜 403 進行的熱處理製程中，爲了也從第一金屬氧化物膜 404 有效地去除氫、水分等的雜質，較佳將氧化矽膜用作爲閘極絕緣膜 402。此外，因爲與第一金屬氧化物膜 404 相接觸，所以閘極絕緣膜 402 的能隙較佳比第一金屬氧化物膜 404 的能隙大。

注意，如果可以在閘極絕緣膜 402 和第一金屬氧化物膜 404 之間的介面形成電荷的俘獲中心，則閘極絕緣膜 402 的材料不必侷限於上述材料。此外，也可以對閘極絕緣膜 402 和第一金屬氧化物膜 404 之間的介面進行形成電荷的俘獲中心的處理。作爲這種處理，例如有電漿處理或元素的添加處理（離子植入等）。

對於閘極絕緣膜 402 的製造方法沒有特別的限制，例如可以使用電漿 CVD 法或濺射法等沉積方法來製造閘極絕緣膜 402。

接著，在閘極絕緣膜 402 之上形成第一金屬氧化物膜 404（圖 4B）。作爲第一金屬氧化物膜 404，較佳使用由與氧化物半導體膜 403 同樣種類的成分構成的氧化物。其原因是：因爲這種材料與氧化物半導體膜 403 搭配，所以藉由將這種材料使用於第一金屬氧化物膜 404，可以保持與氧化物半導體膜之間的介面的良好狀態。換言之，藉由將上述材料使用於第一金屬氧化物膜 404，可以抑制在第一金屬氧化物膜 404 和氧化物半導體膜 403 之間的介面產

生的電荷俘獲。

另外，第一金屬氧化物膜 404 的能隙需要比氧化物半導體膜 403 的能隙大。此外，在第一金屬氧化物膜 404 和氧化物半導體膜 403 之間，需要形成至少在室溫（20℃）下不使載子從氧化物半導體膜 403 流出的程度的能量障壁。

注意，從減少電荷的發生源或俘獲中心的角度來看，較佳充分地減少金屬氧化物膜中的氫、水等的雜質。這個思想與減少氧化物半導體膜中的雜質的思想共通。

另外，爲了使電荷的俘獲中心遠離氧化物半導體膜 403，第一金屬氧化物膜 404 較佳具有充分的厚度。明確而言，作爲第一金屬氧化物膜，最好採用厚度大於 10 nm 且小於或等於 100 nm 的膜。

對於第一金屬氧化物膜 404 的製造方法，沒有特別的限制。例如，可以藉由電漿 CVD 法或濺射法等沉積方法來製造第一金屬氧化物膜 404。注意，從氫、水分等不容易混入的角度來看，濺射法等是合適的。另一方面，從提高膜的品質的角度來看，電漿 CVD 法等是合適的。

接著，藉由濺射法在第一金屬氧化物膜 404 之上形成厚度爲大於或等於 3 nm 且小於或等於 30 nm 的氧化物半導體膜 403。如果氧化物半導體膜 403 的厚度過大（例如，厚度爲 50 nm 或以上），則有電晶體成爲常導通狀態的憂慮，所以最好採用上述厚度。注意，較佳以不接觸空氣的方式連續地形成閘極絕緣膜 402、第一金屬氧化物膜

404 及氧化物半導體膜 403。

另外，較佳的是，在藉由濺射法形成氧化物半導體膜 403 之前，進行引入氬氣體而產生電漿的反向濺射，以去除附著於第一金屬氧化物膜 404 的表面的粉狀物質（也稱為微粒、塵屑）。反向濺射是指如下一種方法，其中對基板施加電壓來在基板附近形成電漿，以對基板側的表面進行修改表面。此外，也可以使用氮、氬、氧等的氣體代替氬。

作為使用於氧化物半導體膜 403 的氧化物半導體，可以使用諸如四元金屬氧化物的 In-Sn-Ga-Zn-O 類氧化物半導體；諸如三元金屬氧化物的 In-Ga-Zn-O 類氧化物半導體、In-Sn-Zn-O 類氧化物半導體、In-Al-Zn-O 類氧化物半導體、Sn-Ga-Zn-O 類氧化物半導體、Al-Ga-Zn-O 類氧化物半導體、Sn-Al-Zn-O 類氧化物半導體；諸如二元金屬氧化物的 In-Zn-O 類氧化物半導體、Sn-Zn-O 類氧化物半導體、Al-Zn-O 類氧化物半導體、Zn-Mg-O 類氧化物半導體、Sn-Mg-O 類氧化物半導體、In-Mg-O 類氧化物半導體、In-Ga-O 類氧化物半導體；單元系金屬氧化物的 In-O 類氧化物半導體、Sn-O 類氧化物半導體、Zn-O 類氧化物半導體等。此外，也可以使上述氧化物半導體包含 SiO₂。在此，例如，In-Ga-Zn-O 類氧化物半導體是指含有銦（In）、鎵（Ga）、鋅（Zn）的氧化物膜，對其化學計量比沒有特別的限制。此外，也可以包含 In、Ga 及 Zn 以外的元素。

另外，氧化物半導體膜 403 可以使用由化學式 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) 表示的薄膜。在此，M 表示選自 Ga、Al、Mn 及 Co 中的一種或多種金屬元素。例如，作為 M，可以為 Ga、Ga 及 Al、Ga 及 Mn 或 Ga 及 Co 等。

在本實施例中，使用 In-Ga-Zn-O 類氧化物半導體膜的成膜用靶材並利用濺射法來形成氧化物半導體膜 403。此外，可以在稀有氣體（典型上是氬）氛圍下、氧氛圍下或稀有氣體和氧的混合氛下藉由濺射法形成氧化物半導體膜 403。

作為利用濺射法製造用作為氧化物半導體膜 403 的 In-Ga-Zn-O 膜所使用的靶材，例如可以使用其組成比為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [摩爾數比] 的氧化物半導體膜的成膜用靶材。另外，不侷限於該靶材的材料及組成，例如也可以使用 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [摩爾數比] 的氧化物半導體膜的成膜用靶材。

此外，當作為氧化物半導體使用 In-Zn-O 類材料時，將所使用的靶材的組成比設定為原子數比為 $\text{In} : \text{Zn} = 50 : 1$ 至 $1 : 2$ （換算為摩爾比則為 $\text{In}_2\text{O}_3 : \text{ZnO} = 25 : 1$ 至 $1 : 4$ ），較佳為 $\text{In} : \text{Zn} = 20 : 1$ 至 $1 : 1$ （換算為摩爾比則為 $\text{In}_2\text{O}_3 : \text{ZnO} = 10 : 1$ 至 $1 : 2$ ），更佳為 $\text{In} : \text{Zn} = 15 : 1$ 至 $1.5 : 1$ （換算為摩爾比則為 $\text{In}_2\text{O}_3 : \text{ZnO} = 15 : 2$ 至 $3 : 4$ ）。例如，作為用於 In-Zn-O 類氧化物半導體的形成的靶材，當原子數比為 $\text{In} : \text{Zn} : \text{O} = X : Y : Z$ 時，滿足 $Z > 1.5X + Y$ 的關係。

此外，氧化物半導體膜的成膜用靶材的填充率為高於或等於 90% 且低於或等於 100%，較佳為高於或等於 95% 且低於或等於 99.9%。藉由使用高填充率的氧化物半導體膜的成膜用靶材，所形成的氧化物半導體膜 403 可以成為緻密的膜。

作為在形成氧化物半導體膜 403 時使用的濺射氣體，較佳使用氬、水、羥基或氫化物等的雜質被去除了的高純度氣體。

在被保持為減壓狀態的沉積室內保持基板 400，且將基板溫度設定為高於或等於 100℃ 且低於或等於 600℃，較佳設定為高於或等於 200℃ 且低於或等於 400℃ 來形成氧化物半導體膜 403。藉由邊加熱基板 400 邊進行膜形成，可以降低所形成的氧化物半導體膜 403 所包含的雜質濃度。另外，減少因濺射產生的損傷。而且，一邊去除沉積室中的殘留水分，一邊引入去除了氬及水分的濺射氣體，並使用上述靶材來在基板 400 上形成氧化物半導體膜 403。為了去除沉積室中的殘留水分，較佳使用吸附型的真空泵，例如低溫泵、離子泵、鈦昇華泵。另外，作為排氣單元，也可以使用提供有冷阱的渦輪泵。由於利用低溫泵進行了排氣的沉積室中，例如氬原子、水（ H_2O ）等的包含氬原子的化合物（更佳還包括包含碳原子的化合物）等被排出，因此可以降低在該沉積室中形成的氧化物半導體膜 403 所含有的雜質濃度。

作為沉積條件的一例，應用如下條件：基板和靶材之

間的距離為 100 mm；壓力為 0.6 Pa；直流（DC）電源為 0.5 kW；採用氧（氧流量比率為 100%）氛圍。另外，藉由使用脈衝直流電源，可以減輕在進行膜形成時產生的粉狀物質（也稱為微粒、塵屑），且厚度分佈也變得均勻，所以是較佳的。

然後，較佳對氧化物半導體膜 403 進行熱處理（第一熱處理）。藉由該第一熱處理，可以去除氧化物半導體膜 403 中的過量的氫（包括水及羥基）而改善氧化物半導體膜 403 的結構，而降低能隙中的缺陷能階。再者，藉由該第一熱處理，也可以去除第一金屬氧化物膜 404 中的過量的氫（包括水及羥基）。將第一熱處理的溫度設定為高於或等於 250℃ 且低於或等於 700℃，較佳設定為高於或等於 450℃ 且低於或等於 600℃，或設定為低於基板的應變點。

作為熱處理，例如，可以將待處理物放入到使用電阻加熱器等的電爐中，並在氮氛圍下以 450℃ 進行 1 個小時。在該期間，不使氧化物半導體膜 403 接觸空氣，以避免水或氫的混入。

加熱處理裝置不限於電爐，還可以使用利用來自被加熱的氣體等的介質的熱傳達或熱輻射來加熱待處理物的設備。例如，可以使用氣體快速熱退火（GRTA）設備、燈快速熱退火（LRTA）設備等的快速熱退火（RTA）設備。LRTA 設備是藉由從鹵素燈、金鹵燈、氙弧燈、碳弧燈、高壓鈉燈或者高壓汞燈等的燈發射的光（電磁波）輻

射來加熱待處理物的設備。GRTA 設備是利用高溫氣體進行熱處理的設備。作為氣體，使用如氫等的稀有氣體或如氮等的即使進行熱處理也不與待處理物起反應的惰性氣體。

例如，作為第一熱處理，也可以採用 GRTA 處理，亦即：將待處理物放入被加熱的惰性氣體氛圍中，在進行幾分鐘的加熱之後，再將待處理物從該惰性氣體氛圍中取出。藉由使用 GRTA 處理，可以在短時間內進行高溫熱處理。另外，即使在溫度條件超過待處理物的耐熱溫度的情況下也可以採用 GRTA 處理。另外，在進行處理時，還可以將惰性氣體轉變為包含氧的氣體。這是因為藉由在包含氧的氛圍下進行第一熱處理，可以降低起因於氧缺乏的能隙中的缺陷能階。

另外，作為惰性氣體氛圍，較佳應用以氮或稀有氣體（氮、氦或氫等）為主要成分且不包含水或氫等的氛圍。例如，較佳將引入到加熱處理設備中的氮或氮、氦、氫等的稀有氣體的純度設定為 6N（99.9999%）或以上，較佳設定為 7N（99.99999%）或以上（亦即，雜質濃度為 1 ppm 或以下，較佳為 0.1 ppm 或以下）。

在任何情況下，藉由第一熱處理來降低雜質，以形成 i 型（本徵半導體）或無限趨近於 i 型的氧化物半導體膜 403，可以實現具有非常優良的特性的電晶體。

由於上述熱處理（第一熱處理）具有去除氫或水等的效果，所以也可以將該熱處理稱為脫水化處理、脫氫化處

理等。例如，也可以在將氧化物半導體膜 403 加工成島狀之後，進行該脫水化處理、脫氫化處理。另外，這種脫水化處理、脫氫化處理不侷限於進行一次，而也可以進行多次。

接著，較佳藉由第二微影製程將氧化物半導體膜 403 加工成島狀的氧化物半導體膜 403（圖 4C）。此外，也可以藉由噴墨法形成用來形成島狀的氧化物半導體膜 403 的抗蝕劑掩模。因為當藉由噴墨法形成抗蝕劑掩模時不使用光罩，所以可以減少製造成本。作為在此的氧化物半導體膜 403 的蝕刻，可以採用乾式蝕刻及濕式蝕刻中的一者或兩者。

另外，在第二微影製程中，藉由除了氧化物半導體膜 403 之外，還形成第一金屬氧化物膜 404 的圖案，可以形成圖 3B 所示的電晶體 330。在電晶體 330 中，藉由使用相同掩模形成氧化物半導體膜 403 的圖案和第一金屬氧化物膜 404 的圖案，通道長度方向上的氧化物半導體膜 403 的側面邊緣和通道長度方向上的第一金屬氧化物膜 404 的側面邊緣對準。

接著，在第一金屬氧化物膜 404 及氧化物半導體膜 403 之上形成用來形成源極電極及汲極電極（包括由與其相同的層形成的佈線）的導電膜。作為用於源極電極及汲極電極的導電膜，例如可以使用包含選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素的金屬膜或以上述元素為成分的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）等。

另外，還可以在 Al、Cu 等的金屬膜的下側及上側的其中一者或兩者層疊 Ti、Mo、W 等的高熔點金屬膜或它們的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）。此外，也可以使用導電金屬氧化物形成用於源極電極及汲極電極的導電膜。作為導電金屬氧化物，可以使用氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化銦氧化錫合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，縮寫為 ITO）、氧化銦氧化鋅合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）或使這些金屬氧化物材料包含氧化矽的材料。

藉由第三微影製程在導電膜之上形成抗蝕劑掩模，選擇性地進行蝕刻形成源極電極 405a、汲極電極 405b，然後去除抗蝕劑掩模。對於藉由第三微影製程形成抗蝕劑掩模時的曝光，較佳使用紫外線、KrF 雷射、ArF 雷射。在後面形成的電晶體的通道長度 L 取決於在氧化物半導體膜 403 上相鄰的源極電極 405a 的底部與汲極電極 405b 的底部之間的間隔寬度。另外，在當通道長度 L 短於 25 nm 時進行曝光的情況下，例如較佳使用波長極短，即幾 nm 至幾十 nm 的極紫外線（Extreme Ultraviolet）進行藉由第三微影製程形成抗蝕劑掩模時的曝光。使用極紫外線的曝光的解析度高且其聚焦深度也大。因此，也可以縮短在後面形成的電晶體的通道長度 L，從而可以實現電路的操作速度的高速化。

此外，為了縮減用於微影製程的光罩數及製程數，也可以使用由透射過的光成為多種強度的曝光掩模的多色調

掩模形成的抗蝕劑掩模進行蝕刻製程。由於使用多色調掩模形成的抗蝕劑掩模成為具有多種厚度的形狀，且藉由進行蝕刻可以進一步改變形狀，因此可以用於加工成不同圖案的多個蝕刻製程。由此，可以使用一個多色調掩模形成至少對應於兩種以上的不同圖案的抗蝕劑掩模。由此，可以縮減曝光掩模數，並還可以縮減與其對應的微影製程，所以可以實現製程的簡化。

另外，較佳的是，當進行導電膜的蝕刻時，使蝕刻條件最佳化以防止氧化物半導體膜 403 被蝕刻而分斷。但是，很難獲得僅蝕刻導電膜而完全不使氧化物半導體膜 403 被蝕刻的條件，有時當對導電膜進行蝕刻時氧化物半導體膜 403 的一部分被蝕刻，例如有時氧化物半導體膜 403 的厚度的 5%至 50%被蝕刻，而成為具有槽部（凹部）的氧化物半導體膜 403。

接著，也可以進行使用 N_2O 、 N_2 或 Ar 等的氣體的電漿處理，來去除附著到露出的氧化物半導體膜 403 的表面的吸附水等。當進行電漿處理時，較佳在該電漿處理之後以不接觸空氣的方式形成與氧化物半導體膜 403 接觸的第二金屬氧化物膜 407。

接著，形成覆蓋源極電極 405a 及汲極電極 405b 且與氧化物半導體膜 403 的一部分接觸的第二金屬氧化物膜 407（圖 4D）。

第二金屬氧化物膜 407 是由與氧化物半導體膜 403 同樣種類的成分所構成的膜，且較佳使用包含半導體膜 403

的主要成分材料的氧化物。其原因是：因為這種材料與氧化物半導體膜 403 搭配，所以藉由將這種材料使用於第二金屬氧化物膜 407，可以保持與氧化物半導體膜之間的介面的良好狀態。換言之，藉由將上述材料使用於第二金屬氧化物膜 407，可以抑制第二金屬氧化物膜 407 和氧化物半導體膜 403 之間的介面的電荷俘獲。

第二金屬氧化物膜 407 的能隙需要比氧化物半導體膜 403 的能隙大。此外，在第二金屬氧化物膜 407 和氧化物半導體膜 403 之間，需要形成至少在室溫（20℃）下不使載子從氧化物半導體膜 403 流出的程度的能量障壁。

最好採用不使水、氫等的雜質混入的方法形成第二金屬氧化物膜 407。當第二金屬氧化物膜 407 包含氫時，有如下憂慮：因該氫侵入到氧化物半導體膜 403 中或該氫抽取出氧化物半導體膜 403 中的氧而使氧化物半導體膜 403 的背通道低電阻化（n 型化），因此形成寄生通道。因此，重要的是，在沉積方法中不使用氫，以使第二金屬氧化物膜 407 成為儘量不包含氫的膜。

因此，較佳藉由濺射法形成第二金屬氧化物膜 407，並且作為形成第二金屬氧化物膜 407 時使用的濺射氣體，較佳使用氫、水、羥基或氫化物等的雜質被去除了的高純度氣體。

另外，為了使電荷的俘獲中心遠離氧化物半導體膜 403，第二金屬氧化物膜 407 較佳具有充分的厚度。明確而言，作為第二金屬氧化物膜 407，最好採用其厚度大於

或等於 10 nm 且小於或等於 100 nm 的膜。

接著，在第二金屬氧化物膜 407 之上形成絕緣膜 409（圖 4E）。作為絕緣膜 409，使用如下無機絕緣膜的單層或疊層：氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜等的氧化絕緣膜；或氮化矽膜、氮氧化矽膜、氮化鋁膜、氮氧化鋁膜等的氮化絕緣膜，即可。例如，藉由濺射法，從第二金屬氧化物膜 407 側依次層疊氧化矽膜和氮化矽膜。

接著，較佳的是，在其一部分（通道形成區）與第二金屬氧化物膜 407 接觸的狀態下對氧化物半導體膜 403 進行第二熱處理。將第二熱處理的溫度設定為高於或等於 250℃ 且低於或等於 700℃，較佳設定為高於或等於 450℃ 且低於或等於 600℃ 或低於基板的應變點。

在氮、氧、超乾燥空氣（含水量為 20 ppm 或以下，較佳為 1 ppm 或以下，更佳為 10 ppb 或以下的空氣）或稀有氣體（氬、氦等）的氛圍下進行第二熱處理，即可。上述氮、氧、超乾燥空氣或稀有氣體等的氛圍較佳不包含水、氬等。另外，較佳將引入到加熱處理裝置中的氮、氧或稀有氣體的純度設定為 6N（99.9999%）或以上，較佳設定為 7N（99.99999%）或以上（亦即，將雜質濃度設定為 1 ppm 或以下，較佳設定為 0.1 ppm 或以下）。

在第二熱處理中，在氧化物半導體膜 403 和第二金屬氧化物膜 407 彼此相接觸的狀態下進行加熱。因此，可以由包含氧的第二金屬氧化物膜 407 向氧化物半導體膜 403

中供應可能因上述脫水化（或脫氫化）處理而同時減少的構成氧化物半導體的主要成分材料中之一種的氧。由此，可以減少氧化物半導體膜 403 中的電荷俘獲中心。藉由上述製程，可以形成高度純化且在電性上 i 型（本徵）化的氧化物半導體膜 403。此外，藉由該加熱處理，第一金屬氧化物膜 404 或第二金屬氧化物膜 407 中的雜質也被同時去除，而被高度純化。

另外，在本實施例中，雖然在形成絕緣膜 409 之後進行第二熱處理，但是進行第二熱處理的時序並不侷限於此，只要是在形成第二金屬氧化物膜 407 之後進行第二熱處理，即可。例如，也可以在形成第二金屬氧化物膜 407 之後進行第二熱處理。或者，當例如層疊氧化矽膜和氮化矽膜來形成絕緣膜 409 時，也可以在第二金屬氧化物膜 407 之上形成氧化矽膜之後進行第二熱處理，然後形成氮化矽膜。或者，可以在進行第一熱處理之後連續地進行第二熱處理，在第一熱處理中兼併第二熱處理，或在第二熱處理中兼併第一熱處理。

如上述那樣，藉由應用第一熱處理和第二熱處理中的至少一者，可以使氧化物半導體膜 403 儘量地不包含其主要成分以外的雜質而被高度純化。在高度純化的氧化物半導體膜 403 中，來自施體的載子極少（近於 0），載子濃度低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳低於 $1 \times 10^{11}/\text{cm}^3$ 。

藉由上述製程形成電晶體 310（圖 4E）。電晶體 310

包括有意地去除了氫、水分、羥基或氫化物（也稱為氫化合物）等的雜質而被高度純化的氧化物半導體膜 403。因此，電晶體 310 的電特性變動被抑制而在電性上穩定。

另外，藉由在形成絕緣膜 409 之後，還在絕緣膜 409 之上設置導電膜 410，可以形成圖 3D 所示的電晶體 350。可以藉由使用與閘極電極 401 同樣的材料及製程形成導電膜 410。藉由將導電膜 410 設置在與氧化物半導體膜 403 的通道形成區重疊的位置上，在用來調查電晶體 350 的可靠性的偏壓-熱壓力測試（以下，稱為 BT 測試）中可以進一步減少 BT 測試前後的電晶體 350 的臨界電壓的變化量。此外，導電膜 410 的電位可以與閘極電極 401 的電位相同或與閘極電極 401 的電位不同，並且還可以將導電膜 410 用作為第二閘極電極。另外，導電膜 410 的電位也可以是 GND、0 V 或浮動狀態。

另外，雖然未圖示，還可以以覆蓋電晶體 350 的方式形成保護絕緣膜。作為保護絕緣膜，可以使用氮化矽膜、氮氧化矽膜或氮化鋁膜等。

此外，也可以在電晶體 310、350 之上設置平坦化絕緣膜。作為平坦化絕緣膜，可以使用具有耐熱性的有機材料如丙烯酸樹脂、聚醯亞胺、苯並環丁烯、聚醯胺、環氧樹脂等。此外，除了上述有機材料之外，還可以使用低介電常數材料（低-k 材料）、矽氧烷類樹脂、PSG（磷玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以層疊多個由這些材料形成的絕緣膜。

〈電晶體 320 的製造過程〉

參照圖 5A 至 5C 說明圖 3A 所示的電晶體 320 的製造過程的一例。

與圖 4A 所示的製程同樣地，在基板 400 之上形成閘極電極 401、覆蓋閘極電極 401 的閘極絕緣膜 402 以及與閘極絕緣膜 402 接觸地設置的第一金屬氧化物膜 404，然後在第一金屬氧化物膜 404 之上形成用來形成源極電極及汲極電極（包括由與其相同的層形成的佈線）的導電膜。藉由第二微影製程在該導電膜之上形成抗蝕劑掩模，選擇性地進行蝕刻形成源極電極 405a、汲極電極 405b，然後去除抗蝕劑掩模（圖 5A）。

接著，藉由濺射法在第一金屬氧化物膜 404、源極電極 405a 及汲極電極 405b 之上形成厚度為大於或等於 3 nm 且小於或等於 30 nm 的氧化物半導體膜 403。

另外，較佳的是，在藉由濺射法形成氧化物半導體膜 403 之前，進行引入氬氣體產生電漿的反向濺射，以去除附著於第一金屬氧化物膜 404、源極電極 405a 及汲極電極 405b 的表面的粉狀物質（也稱為微粒、塵屑）。此外，也可以使用氮、氦、氧等代替氬氛圍。

然後，較佳對氧化物半導體膜 403 進行熱處理（第一熱處理）。藉由該第一熱處理，可以去除氧化物半導體膜 403 中的過量的氫（包括水及羥基）而改善氧化物半導體膜 403 的結構，從而降低能隙中的缺陷能階。再者，藉由

該第一熱處理，也可以去除第一金屬氧化物膜 404 中的過量的氫（包括水及羥基）。將第一熱處理的溫度設定為高於或等於 250℃ 且低於或等於 700℃，較佳設定為高於或等於 450℃ 且低於或等於 600℃ 或低於基板的應變點。

接著，藉由第三微影製程將氧化物半導體膜 403 加工成島狀的氧化物半導體膜 403（圖 5B）。此外，也可以藉由噴墨法形成用來形成島狀的氧化物半導體膜 403 的抗蝕劑掩模。因為當藉由噴墨法形成抗蝕劑掩模時不使用光罩，所以可以減少製造成本。另外，也可以在形成氧化物半導體膜 403 的圖案之後，對氧化物半導體膜 403 進行第一熱處理。但是，不一定必須要形成氧化物半導體膜 403 的圖案。

接著，也可以進行使用 N_2O 、 N_2 、Ar 等的氣體的電漿處理，以去除附著到露出的氧化物半導體膜 403 的表面的吸附水等。當進行電漿處理時，較佳在該電漿處理之後以不接觸空氣的方式形成與氧化物半導體膜 403 接觸的第二金屬氧化物膜 407。

接著，形成覆蓋源極電極 405a 及汲極電極 405b 且與氧化物半導體膜 403 接觸的第二金屬氧化物膜 407。然後，在第二金屬氧化物膜 407 之上形成絕緣膜 409。

接著，較佳的是，在與第二金屬氧化物膜 407 接觸的狀態下對氧化物半導體膜 403 進行第二熱處理。將第二熱處理的溫度設定為高於或等於 250℃ 且低於或等於 700℃，較佳設定為高於或等於 450℃ 且低於或等於 600℃ 或

低於基板的應變點。

在氮、氧、超乾燥空氣（含水量為 20 ppm 或以下，較佳為 1 ppm 或以下，更佳為 10 ppb 或以下的空氣）或稀有氣體（氬、氦等）的氛圍下進行第二熱處理，即可。上述氮、氧、超乾燥空氣或稀有氣體等的氛圍較佳不包含水、氬等。另外，較佳將引入到加熱處理裝置中的氮、氧或稀有氣體的純度設定為 6N（99.9999%）或以上，較佳設定為 7N（99.99999%）或以上（亦即，將雜質濃度設定為 1 ppm 或以下，較佳設定為 0.1 ppm 或以下）。

在第二熱處理中，在氧化物半導體膜 403 和第二金屬氧化物膜 407 彼此相接觸的狀態下進行加熱。因此，可以由包含氧的第二金屬氧化物膜 407 向氧化物半導體膜 403 中供應可能因上述脫水化（或脫氫化）處理而同時減少的構成氧化物半導體的主要成分材料中之一種的氧。由此，可以減少氧化物半導體膜 403 中的電荷俘獲中心。藉由上述製程，可以形成高度純化且在電性上 i 型（本徵）化的氧化物半導體膜 403。此外，藉由該加熱處理，第一金屬氧化物膜 404 或第二金屬氧化物膜 407 中的雜質也被同時去除，而被高度純化。

藉由上述製程形成電晶體 320（圖 5C）。電晶體 320 包括有意地去除了氬、水分、羥基或氫化物（也稱為氫化合物）等的雜質而被高度純化的氧化物半導體膜 403。因此，電晶體 320 的電特性變動被抑制而在電性上穩定。

另外，在本實施例中，雖然在形成絕緣膜 409 之後進

行第二熱處理，但是進行第二熱處理的時序並不侷限於此，而只要是在形成第二金屬氧化物膜 407 之後進行熱處理，即可。

此外，在形成氧化物半導體膜 403 之後，不形成該氧化物半導體膜 403 的圖案地形成第二金屬氧化物膜 407，並使用相同的掩模形成第二金屬氧化物膜 407 和氧化物半導體膜 403 的圖案，由此可以形成圖 3C 所示的電晶體 340。在電晶體 340 中，藉由使用相同的掩模形成氧化物半導體膜 403 的圖案及第二金屬氧化物膜 407 的圖案，通道長度方向上的氧化物半導體膜 403 的側面邊緣和通道長度方向上的第二金屬氧化物膜 407 的側面邊緣對準。注意，在此情況下，可以在形成第二金屬氧化物膜 407 之前進行第一熱處理，或在連續地形成氧化物半導體膜 403 和第二金屬氧化物膜 407 之後進行第一熱處理。或者，也可以在第一熱處理之後連續地進行第二熱處理，在第一熱處理中兼併第二熱處理，或在第二熱處理中兼併第一熱處理。

如上述那樣，藉由應用第一熱處理和第二熱處理中的至少一者，可以使氧化物半導體膜 403 儘量地不包含主要成分以外的雜質而被高度純化。在高度純化的氧化物半導體膜 403 中，來自施體的載子極少（近於 0），載子濃度低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳低於 $1 \times 10^{11}/\text{cm}^3$ 。

另外，在圖 5C 中形成絕緣膜 409，然後還在絕緣膜

409 之上設置導電膜 410，從而可以形成圖 3E 所示的電晶體 360。可以採用與閘極電極 401 同樣的材料及製程形成導電膜 410。

如上所示，在根據本實施例的電晶體中，在氧化物半導體膜的頂面部及底面部層疊有由與氧化物半導體膜同樣種類的成分構成的金屬氧化物膜，並且，在金屬氧化物膜中的與接觸到氧化物半導體膜的面相反的面上與其接觸地設置有由與金屬氧化物膜及氧化物半導體膜不同的成分所構成的絕緣膜。像這樣，藉由使由與氧化物半導體膜搭配的材料構成的金屬氧化物膜可能與氧化物半導體膜相接觸，以抑制因半導體裝置的操作等而會產生的電荷等被俘獲到氧化物半導體膜和金屬氧化物膜之間的介面，而且藉由使利用在介面會形成電荷的俘獲中心的材料所構成的絕緣物具有與金屬氧化物膜相接觸的方式，可以在金屬氧化物膜和絕緣物之間的介面俘獲上述電荷。由此，可以緩和電荷給氧化物半導體膜帶來的影響，因此可以抑制因氧化物半導體膜介面的電荷俘獲而造成的電晶體的臨界值變動。

此外，作為用於電晶體的主動層的氧化物半導體膜，藉由利用熱處理從氧化物半導體去除氫、水分、羥基或氫化物（也稱為氫化合物）等的雜質，並對其供應在進行雜質的去除製程的同時減少的構成氧化物半導體的主要成分材料的氧，而被高度純化且在電性上 i 型（本徵）化。包括該高度純化的氧化物半導體膜的電晶體的電特性變動被

抑制，而該電晶體在電性上穩定。

注意，當在氧化物半導體膜的介面電荷被俘獲時，電晶體的臨界電壓移動（例如，當在背通道側正電荷被俘獲時，電晶體的臨界電壓移動到負方向）。作為這種電荷俘獲的主要原因之一，可以舉出陽離子（或成為其原因的原子）的移動及俘獲模型。而且，在使用氧化物半導體的電晶體中，作為這種陽離子源可以考慮氫原子。在所揭示之發明中，由於使用高度純化的氧化物半導體，且採用該氧化物半導體與金屬氧化物膜和絕緣膜的疊層結構接觸的結構，因此還可以抑制在上述模型中假設的起因於氫的電荷俘獲。注意，上述模型被認為在氫的離子化率例如為約10%的情況下會實現。

如上所述，可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。因此，可以提供可靠性高的半導體裝置。

如上所述，本實施例所示的結構、方法等可以與其他實施例所示的結構、方法等適當地組合而使用。

[實施例 2]

可以藉由使用在實施例 1 中例示的電晶體製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一起形成在與該像素部相同的基板之上，可以形成系統化面板（system-on-panel）。

在圖 6A 中，以圍繞設置在第一基板 4001 之上的像素部 4002 的方式設置密封材料 4005，並且，使用第二基板 4006 進行密封。在圖 6A 中，在第一基板 4001 之上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板之上的掃描線驅動電路 4004、信號線驅動電路 4003。此外，由可撓性印刷電路（FPC）4018a、4018b 向另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 供應各種信號及電位。

在圖 6B 和 6C 中，以圍繞設置在第一基板 4001 之上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 之上設置有第二基板 4006。因此，像素部 4002、掃描線驅動電路 4004 與顯示元件一起被第一基板 4001、密封材料 4005 以及第二基板 4006 所密封。在圖 6B 和 6C 中，在第一基板 4001 之上的與被密封材料 4005 所圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板之上的信號線驅動電路 4003。在圖 6B 和 6C 中，自 FPC 4018 向另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 供應各種信號及電位。

此外，圖 6B 和 6C 示出另行形成信號線驅動電路 4003 並且將該信號線驅動電路 4003 安裝到第一基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅

動電路並進行安裝，又可以另行僅形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

注意，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG（玻璃覆晶封裝）方法、打線接合方法或者 TAB（卷帶式自動接合）方法等。圖 6A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 6B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 6C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。

注意，本發明說明中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明裝置）。另外，顯示裝置還包括：安裝有連接器諸如 FPC、TAB 膠帶或 TCP 的模組；在 TAB 膠帶或 TCP 的端部上設置有印刷線路板的模組；藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板之上的像素部及掃描線驅動電路包括多個電晶體，並且，可以應用在實施例 1 中示出一例的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機電致發光（EL）、有機

EL 等。此外，也可以應用電子墨水等由於電作用而改變對比度的顯示媒體。

參照圖 7 至圖 9 而說明半導體裝置的一種方式。圖 7 至圖 9 相當於沿著圖 6B 的 M-N 的剖面圖。

如圖 7 至圖 9 所示，半導體裝置包括連接端子電極 4015 及端子電極 4016，並且，連接端子電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 而被電連接到 FPC 4018 所包括的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜所形成，並且，端子電極 4016 由與電晶體 4010、電晶體 4011 的源極電極及汲極電極相同的導電膜所形成。

此外，設置在第一基板 4001 之上的像素部 4002、掃描線驅動電路 4004 包括多個電晶體，並且，在圖 7 至圖 9 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。

在本實施例中，作為電晶體 4010、電晶體 4011，可以應用在實施例 1 中示出的電晶體。電晶體 4010、電晶體 4011 的電特性變動被抑制，所以在電性上是穩定的。因此，作為圖 7 至圖 9 所示的本實施例的半導體裝置，可以提供可靠性高的半導體裝置。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，構成顯示面板。只要可以進行顯示就對顯示元件沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 7 示出作為顯示元件使用液晶元件的液晶顯示裝置

的實例。在圖 7 中，作為顯示元件的液晶元件 4013 包括第一電極層 4030、第二電極層 4031 以及液晶層 4008。注意，以夾持液晶層 4008 的方式設置有用作為對準膜的絕緣膜 4032、4033。第二電極層 4031 設置在第二基板 4006 側，並且，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，藉由對絕緣膜選擇性地進行蝕刻可以獲得間隔物 4035，並且它是為控制液晶層 4008 的厚度（單元間隙）而設置的。另外，在本實施例中示出設置柱狀間隔物 4035 的例子，還可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、聚合物分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、近晶相、立方相、手徵向列相、均質相等。

另外，還可以使用不使用對準膜的呈現藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將混合有 5wt% 或以上的手性試劑的液晶組成物用於液晶層。由於包含呈現藍相的液晶和手性試劑的液晶組成物的回應速度短，即為 1 msec 或以下，並且其具有光學各向同性，所以不需要對準處理，從而視角依賴性小。另外，由於不需要設置對準膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製造過程中

的液晶顯示裝置的不良、破損。從而，可以提高液晶顯示裝置的生產率。

此外，液晶材料的固有電阻率為 $1 \times 10^9 \Omega \cdot \text{cm}$ 或以上，較佳為 $1 \times 10^{11} \Omega \cdot \text{cm}$ 或以上，更佳為 $1 \times 10^{12} \Omega \cdot \text{cm}$ 或以上。注意，本發明說明中的固有電阻率的值為以 20°C 測量的值。

考慮到配置在像素部中的電晶體的洩漏電流等而以能夠在指定期間中保持電荷的方式設定設置在液晶顯示裝置中的儲存電容器的大小。藉由使用具有高純度的氧化物半導體膜的電晶體，設置具有各像素中的液晶電容的三分之一或以下，較佳為五分之一或以下的電容的大小的儲存電容器，就足夠了。

在本實施例中使用的使用高度純化的氧化物半導體膜的電晶體可以降低截止狀態下的電流值（截止電流值）。因此，可以延長視頻信號等的電信號的保持時間，並且，還可以延長電源導通狀態下的寫入間隔。因此，可以降低刷新操作的頻次，所以可以發揮抑制耗電量的效果。

此外，因為在本實施例中使用的具有高度純化的氧化物半導體膜的電晶體可以得到較高的電場效應遷移率，所以可以進行高速驅動。由此，藉由將上述電晶體用於液晶顯示裝置的像素部，可以提供高影像品質的影像。此外，使用上述電晶體可以在同一個基板之上分別製造驅動電路部、像素部，所以可以削減液晶顯示裝置的零部件數。

液晶顯示裝置可以採用 TN（扭轉向列）模式、IPS

（平面內切換）模式、FFS（邊緣電場切換）模式、ASM（軸對稱排列微單元）模式、OCB（光學補償彎曲）模式、FLC（鐵電性液晶）模式、以及 AFLC（反鐵電性液晶）模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向（VA）模式的透射型液晶顯示裝置。在此，垂直配向模式是指控制液晶顯示面板的液晶分子的排列的方式的一種，是當不施加電壓時液晶分子朝向垂直於面板表面的方向的方式。作為垂直配向模式，可以舉出幾個例子，例如可以使用 MVA（多象限垂直配向）模式、PVA（垂直對準圖案化）模式、ASV（高級超視覺）模式等。此外，也可以使用將像素（pixel）分成幾個區域（子像素），並且使分子分別倒向不同方向的稱為多疇化或者多域設計的方法。

此外，在顯示裝置中，適當地設置黑色基體（遮光層）、偏振構件、相位差構件、抗反射構件等的光學構件（光學基板）等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光燈、側光燈等。

此外，也可以作為背光燈利用多個發光二極體（LED）來進行分時顯示方式（場序制驅動方式）。藉由應用場序制驅動方式，可以不使用濾光片地進行彩色顯示。

此外，作為像素部中的顯示方式，可以採用逐行掃描

方式或隔行掃描方式等。此外，當進行彩色顯示時在像素中受到控制的顏色因素不侷限於 RGB（R 顯示紅色，G 顯示綠色，B 顯示藍色）的三種顏色。例如，也可以採用 RGBW（W 顯示白色）、或者對 RGB 追加黃色、青色、品紅色等中的一種顏色以上的顏色。注意，也可以按每個顏色因素的點使其顯示區的大小不同。但是，本發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區別，通常，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包括具有發光性的有機化合物的層，以流過電流。並且，這些載子（電子及電洞）重新結合，發光性的有機化合物形成激發狀態，當從該激發狀態回到基態時發光。由於這種機制，這種發光元件被稱為電流激發型發光元件。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發光層，其中，發光材料的微粒分散在黏合劑中，並且其發光機制是利用施體能階和受體能階的施體-受體複合型發光。薄膜型無機 EL 元件具有一種結構，其中，發光層夾在介電層之間，並且該夾著發光層的介電層由電極夾住，

其發光機制是利用金屬離子的內殼層電子躍遷的定域類型發光。注意，這裏將有機 EL 元件用作為發光元件而進行說明。

爲了取出發光，使發光元件的一對電極中的至少一個爲透明即可。並且，在基板之上形成電晶體及發光元件，作爲發光元件，有從與基板相反的一側的表面取出發光的頂部發射；從基板側的表面取出發光的底部發射；從基板側及與基板相反的一側的表面取出發光的雙面發射結構的發光元件，可以應用上述任一種發射結構的發光元件。

圖 8 示出作爲顯示元件使用發光元件的發光裝置的實例。作爲顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。注意，發光元件 4513 的結構是由第一電極層 4030、電致發光層 4511、第二電極層 4031 所構成的疊層結構，但是，不侷限於該結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510 使用有機絕緣材料或者無機絕緣材料來予以形成。尤其是，使用感光樹脂材料，在第一電極層 4030 之上形成開口部，並且將該開口部的側壁形成爲具有連續曲率的傾斜面。

電致發光層 4511 可以使用一個層來予以構成，也可以使用多個層的疊層來予以構成。

爲了防止氧、氫、水分、二氧化碳等侵入發光元件 4513 中，而也可以在第二電極層 4031 及分隔壁 4510 之

上形成保護膜。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。此外，在被第一基板 4001、第二基板 4006 以及密封材料 4005 所密封的空間中設置有填充材料 4514 並被密封。因此，為了不暴露於外氣，而較佳使用氣密性高且脫氣少的保護膜（黏合薄膜、紫外線固化樹脂膜等）、覆蓋材料進行封裝（封入）。

作為填充材料 4514，除了氮或氬等惰性氣體以外，還可以使用紫外線固化樹脂、熱固性樹脂，並且，可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或者 EVA（乙烯-醋酸乙烯酯）。例如，作為填充材料而使用氮，即可。

另外，如果需要，則可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、濾色片等的光學膜。此外，也可以在偏光板、圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光而可以降低眩光的處理。

此外，作為顯示裝置，也可以提供使電子墨水驅動的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並且，具有如下優點：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作為電泳顯示裝置，有各種各樣的形式，但是它是多個包括具有正電荷的第一微粒和具有負電荷的第二微粒的

微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的微粒彼此移動到相對方向，以只顯示集合在其中一側的微粒的顏色的裝置。注意，第一微粒或者第二微粒包括染料，並且，當沒有電場時不移動。此外，第一微粒的顏色和第二微粒的顏色不同（包括無色）。

因此，電泳顯示裝置是利用介電常數高的物質移動到高電場區，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用濾色片、具有色素的微粒來進行彩色顯示。

此外，作為微囊中的第一微粒及第二微粒，使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些的材料的複合材料即可。

此外，作為電子紙，還可以應用使用旋轉球顯示方式的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形微粒配置在用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形微粒的方向，以進行顯示。

圖 9 示出半導體裝置的一個實施例的主動矩陣型電子紙。圖 9 所示的電子紙是使用旋轉球顯示方式的顯示裝置的實例。

在連接到電晶體 4010 的第一電極層 4030 與設置在第二基板 4006 之上的第二電極層 4031 之間設置有具有黑色區 4615a 及白色區 4615b 並且在該黑色區 4615a 及白色區 4615b 的周圍包括填充有液體的空洞 4612 的球形微粒 4613，並且，球形微粒 4613 的周圍填充有樹脂等填充材料 4614。第二電極層 4031 相當於共同電極（對置電極）。第二電極層 4031 電連接到共同電位線。

注意，在圖 7 至圖 9 中，作為第一基板 4001、第二基板 4006，除了玻璃基板以外，還可以使用具有可撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠基板，可以使用 FRP（纖維玻璃強化塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

絕緣層 4021 可以使用無機絕緣材料或者有機絕緣材料來形成。注意，當使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯樹脂、聚醯胺、環氧樹脂等具有耐熱性的有機絕緣材料時，適於用作為平坦化絕緣膜。此外，除了上述有機絕緣材料以外，還可以使用低介電常數材料（低-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。注意，也可以藉由層疊多個由這些材料所形成的絕緣膜，以形成絕緣層。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料而利用濺射法、旋塗法、浸漬法、噴塗法、液滴

噴射法（噴墨法、絲網印刷、膠版印刷等）、輥塗、幕式塗布、刮刀式塗布等。

顯示裝置藉由透射來自光源或顯示元件的光來進行顯示。因此，設置在透射光的像素部中的基板、絕緣膜、導電膜等的薄膜全都對可見光的波長區的光具有透光性。

關於對顯示元件施加電壓的第一電極層及第二電極層（也稱為像素電極層、共同電極層、對置電極層等），根據取出光的方向、設置電極層的地方以及電極層的圖案結構而選擇其透光性、反射性，即可。

作為第一電極層 4030、第二電極層 4031，可以使用包括氧化錫的氧化銦、包括氧化錫的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、ITO、氧化銦鋅、添加有氧化矽的氧化銦錫等具有透光性的導電材料。

此外，第一電極層 4030、第二電極層 4031 可以使用錳（W）、鉬（Mo）、鋯（Zr）、鈦（Hf）、釩（V）、鈮（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、銅（Cu）、銀（Ag）等的金屬、其合金或者其氮化物中的一種或多種來形成。

此外，第一電極層 4030、第二電極層 4031 可以使用包括導電高分子（也稱為導電聚合體）的導電組成物來形成。作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯和噻吩中

的兩種以上所構成的共聚物或其衍生物等。

此外，由於電晶體容易受到靜電等的破壞，所以較佳設置驅動電路保護用的保護電路。保護電路較佳使用非線性元件來予以構成。

如上所述，藉由應用在實施例 1 中例示的電晶體，可以提供可靠性高的半導體裝置。另外，不僅將實施例 1 所例示的電晶體應用於具有上述顯示功能的半導體裝置，而且還可以將它應用於具有各種功能的半導體裝置諸如安裝在電源電路中的功率裝置、LSI 等的半導體積體電路、具有讀取物件物的資料的影像感測器功能的半導體裝置等。

本實施例可以與其他實施例所示的結構適當地組合而實施。

[實施例 3]

可將本發明說明中揭示之半導體裝置應用於多種電子設備（還包括遊戲機）。作為電子設備，例如可以舉出電視裝置（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、位碼攝像機等影像拍攝裝置、數位相框、行動電話機（也稱為行動電話、行動電話裝置）、可攜式遊戲機、移動式資訊終端、聲音再生裝置、彈子機（pachinko）等大型遊戲機等。對具備在上述實施例中說明的液晶顯示裝置的電子設備的例子進行說明。

圖 10A 示出膝上型個人電腦，由主體 3001、殼體 3002、顯示部 3003 以及鍵盤 3004 等所構成。藉由應用實

施例 1 或 2 所示的半導體裝置，可以提供高可靠性膝上型個人電腦。

圖 10B 示出可攜式資訊終端（PDA），在主體 3021 中設置有顯示部 3023、外部介面 3025 以及操作按鈕 3024 等。另外，還具備操作可攜式資訊終端的觸屏筆（stylus）3022。藉由應用實施例 1 或 2 所示的半導體裝置，可以提供高可靠性可攜式資訊終端（PDA）。

圖 10C 示出電子書閱讀器的一例。例如，電子書閱讀器 2700 由兩個殼體，即殼體 2701 及殼體 2703 所構成。殼體 2701 及殼體 2703 藉由軸部 2711 而被形成為一體，且可以以該軸部 2711 為軸而進行開閉操作。藉由採用這種結構，可以進行如紙的書籍那樣的操作。

殼體 2701 係組裝有顯示部 2705，而殼體 2703 係組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示一個畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如在右邊的顯示部（圖 10C 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 10C 中的顯示部 2707）中可以顯示影像。藉由應用實施例 1 或 2 所示的半導體裝置，可以提供高可靠性電子書閱讀器 2700。

此外，在圖 10C 中示出殼體 2701 具備操作部等的例子。例如，在殼體 2701 中具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，在與殼體的顯示部相同的平面上可以設置鍵盤、指向裝置等。

另外，也可以採用在殼體的背面或側面具備外部連接端子（耳機端子、USB 端子等）、記錄媒體插入部等的結構。再者，電子書閱讀器 2700 也可以具有電子詞典的功能。

此外，電子書閱讀器 2700 也可以採用能夠以無線的方式收發資料的結構。還可以採用以無線的方式從電子書籍伺服器購買所想要的書籍資料等，然後下載的結構。

圖 10D 示出行動電話，由殼體 2800 及殼體 2801 的兩個殼體所構成。殼體 2801 具備顯示面板 2802、揚聲器 2803、麥克風 2804、指向裝置 2806、影像拍攝鏡頭 2807、外部連接端子 2808 等。此外，殼體 2800 具備對行動電話進行充電的太陽能電池 2810、外部儲存槽 2811 等。另外，在殼體 2801 內係組裝有天線。藉由應用實施例 1 或 2 所示的半導體裝置，可以提供高可靠性行動電話。

另外，顯示面板 2802 具備觸控面板，在圖 10D 中，使用虛線示出作為影像而被顯示出來的多個操作鍵 2805。另外，還安裝有用來將由太陽能電池 2810 輸出的電壓升壓到各電路所需的電壓的升壓電路。

顯示面板 2802 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 2802 同一面上設置影像拍攝鏡頭 2807，所以可以實現可視電話。揚聲器 2803 及麥克風 2804 不侷限於音頻通話，還可以進行可視通話、錄音、再生等。再者，滑動殼體 2800 和殼體 2801 而可以處於如圖 10D 那樣的展開狀態和重疊狀態，所以可以實現適

於攜帶的小型化。

外部連接端子 2808 可以與 AC 轉接器及各種電纜如 USB 電纜等連接，並可以進行充電及與個人電腦等的資料通訊。另外，藉由將記錄媒體插入於外部記憶體插槽 2811 中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通信功能、電視接收功能等的行動電話。

圖 10E 示出數位攝像機，其由主體 3051、顯示部 A 3057、取景器 3053、操作開關 3054、顯示部 B 3055 以及電池 3056 等所構成。藉由應用實施例 1 或 2 所示的半導體裝置，可以提供高可靠性數位攝像機。

圖 10F 示出電視裝置的一例。在電視裝置 9600 中，殼體 9601 係組裝有顯示部 9603。利用顯示部 9603 可以顯示影像。此外，在此示出利用支架 9605 支撐殼體 9601 的結構。藉由應用實施例 1 或 2 所示的半導體裝置，可以提供高可靠性電視裝置 9600。

可以藉由利用殼體 9601 所具備的操作開關或另行提供的遙控器來進行電視裝置 9600 的操作。或者，也可以採用在遙控器中設置顯示部的結構，該顯示部顯示從該遙控器輸出的資料。

另外，電視裝置 9600 採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而也可以進行單向（從發送者到接收者）或雙向（在發送者和接

收者之間或在接收者之間等)的資料通信。

本實施例可以與其他實施例所示的結構適當地組合而實施。

【符號說明】

310：電晶體

320：電晶體

330：電晶體

340：電晶體

350：電晶體

360：電晶體

400：基板

401：閘極電極

402：閘極絕緣膜

403：氧化物半導體膜

404：第一金屬氧化物膜

405a：源極電極

405b：汲極電極

407：第二金屬氧化物膜

409：絕緣膜

410：導電膜

2700：電子書閱讀器

2701：殼體

2703：殼體

2705：顯示部

2707：顯示部

2711：軸部

2721：電源

2723：操作鍵

2725：揚聲器

2800：殼體

2801：殼體

2802：顯示面板

2803：揚聲器

2804：麥克風

2805：操作鍵

2806：指向裝置

2807：影像拍攝鏡頭

2808：外部連接端子

2810：太陽能電池

2811：外部記憶體插槽

3001：主體

3002：殼體

3003：顯示部

3004：鍵盤

3021：主體

3022：觸屏筆

3023：顯示部

- 3024：操作按鈕
- 3025：外部介面
- 3051：主體
- 3053：取景器
- 3054：操作開關
- 3055：顯示部 B
- 3056：電池
- 3057：顯示部 A
- 4001：第一基板
- 4002：像素部
- 4003：信號線驅動電路
- 4004：掃描線驅動電路
- 4005：密封材料
- 4006：第二基板
- 4008：液晶層
- 4010：電晶體
- 4011：電晶體
- 4013：液晶元件
- 4015：連接端子電極
- 4016：端子電極
- 4018：可撓性印刷電路（FPC）
- 4019：各向異性導電膜
- 4021：絕緣層
- 4030：第一電極層

4031：第二電極層

4032：絕緣膜

4033：絕緣膜

4035：間隔物

4510：分隔壁

4511：電致發光層

4513：發光元件

4514：填充材料

4612：空洞

4613：球形微粒

4614：填充材料

4615a：黑色區

4615b：白色區

9600：電視裝置

9601：殼體

9603：顯示部

9605：支架

申請專利範圍

1.一種半導體裝置，包含：

在基板上的第一金屬氧化物膜；

在該第一金屬氧化物膜上的氧化物半導體膜；

在該氧化物半導體膜上的源極電極及汲極電極；以及

在該源極電極、該汲極電極及該氧化物半導體膜上的第二金屬氧化物膜，

其中，該第二金屬氧化物膜與該氧化物半導體膜接觸，

其中，各該第一金屬氧化物膜及該第二金屬氧化物膜的傳導帶的底部的能量高於該氧化物半導體膜的傳導帶的底部的能量，並且

其中，該源極電極及該汲極電極夾於該第一金屬氧化物膜及該第二金屬氧化物膜之間。

2.一種半導體裝置，包含：

在基板上的第一閘極電極；

在該第一閘極電極上的第一閘極絕緣膜；

在該第一閘極絕緣膜上的第一金屬氧化物膜；

在該第一金屬氧化物膜上的氧化物半導體膜；

在該氧化物半導體膜上的源極電極及汲極電極；以及

在該源極電極、該汲極電極及該氧化物半導體膜上的第二金屬氧化物膜，

其中，該第二金屬氧化物膜與該氧化物半導體膜接觸，

其中，各該第一金屬氧化物膜及該第二金屬氧化物膜的傳導帶的底部的能量高於該氧化物半導體膜的傳導帶的底部的能量，並且

其中，該源極電極及該汲極電極夾於該第一金屬氧化物膜及該第二金屬氧化物膜之間。

3.一種半導體裝置，包含：

在基板上的第一閘極電極；

在該第一閘極電極上的第一閘極絕緣膜；

在該第一閘極絕緣膜上的第一金屬氧化物膜；

在該第一金屬氧化物膜上的氧化物半導體膜；

在該氧化物半導體膜上的源極電極及汲極電極；

在該源極電極、該汲極電極及該氧化物半導體膜上的第二金屬氧化物膜；

在該第二金屬氧化物膜上的第二閘極絕緣膜；以及

在該第二閘極絕緣膜上的第二閘極電極，

其中，該第二金屬氧化物膜與該氧化物半導體膜接觸，

其中，各該第一金屬氧化物膜及該第二金屬氧化物膜的傳導帶的底部的能量高於該氧化物半導體膜的傳導帶的底部的能量，並且

其中，該源極電極及該汲極電極夾於該第一金屬氧化物膜及該第二金屬氧化物膜之間。

4.如請求項第 1 至 3 項中之任一項的半導體裝置，其中該第一金屬氧化物膜及該第二金屬氧化物膜各具有較該

氧化物半導體膜大的能隙。

5.如請求項第 1 至 3 項中之任一項的半導體裝置，其中該氧化物半導體膜的該傳導帶的該底部與該第一金屬氧化物膜的該傳導帶的該底部之間的能量差異係 0.5 eV 或更多。

6.如請求項第 1 至 3 項中之任一項的半導體裝置，其中該氧化物半導體膜的該傳導帶的該底部與該第二金屬氧化物膜的該傳導帶的該底部之間的能量差異係 0.5 eV 或更多。

7.如請求項第 1 至 3 項中之任一項的半導體裝置，其中該氧化物半導體膜的頂部表面的至少一部分與該源極電極及該汲極電極接觸。

8.如請求項第 1 至 3 項中之任一項的半導體裝置，其中該第一金屬氧化物膜的成分元素的比例等於該第二金屬氧化物膜的成分元素的比例。

9.如請求項第 1 至 3 項中之任一項的半導體裝置，其中該第一金屬氧化物膜具有絕緣特性。

10.如請求項第 1 至 3 項中之任一項的半導體裝置，其中該氧化物半導體膜包含 In、Ga 及 Zn。

11.如請求項第 1 至 3 項中之任一項的半導體裝置，其中各該第一金屬氧化物膜及該第二金屬氧化物膜係氧化鎘膜。

12.如請求項第 1 至 3 項中之任一項的半導體裝置，其中各該第一金屬氧化物膜及該第二金屬氧化物膜包含該

氧化物半導體膜的成分元素。

13.如請求項第 3 項的半導體裝置，其中該第二閘極電極具有與該第一閘極電極相同的電位。

圖式

圖1A

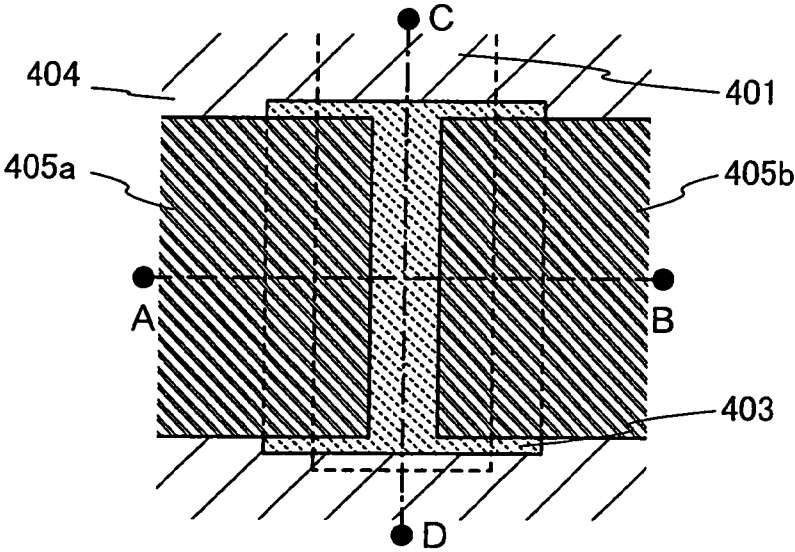


圖1B

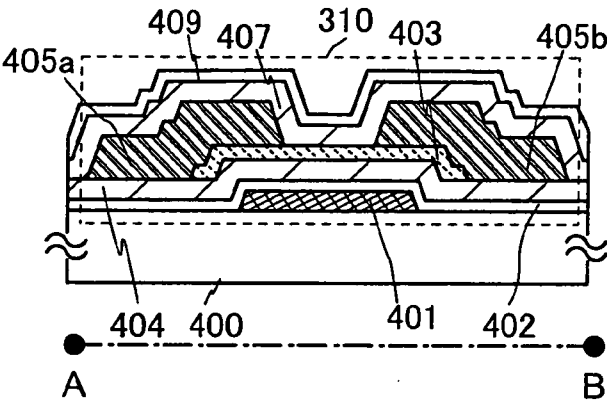


圖1C

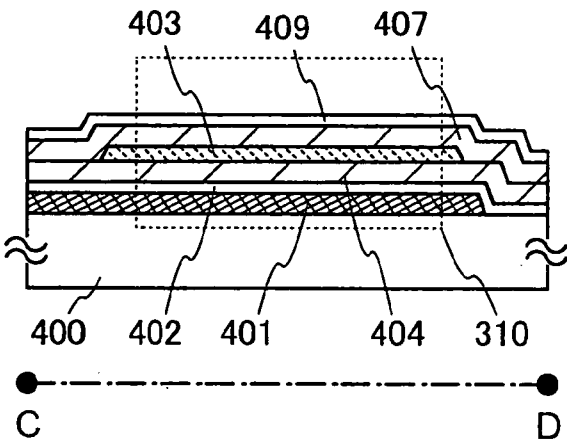


圖2

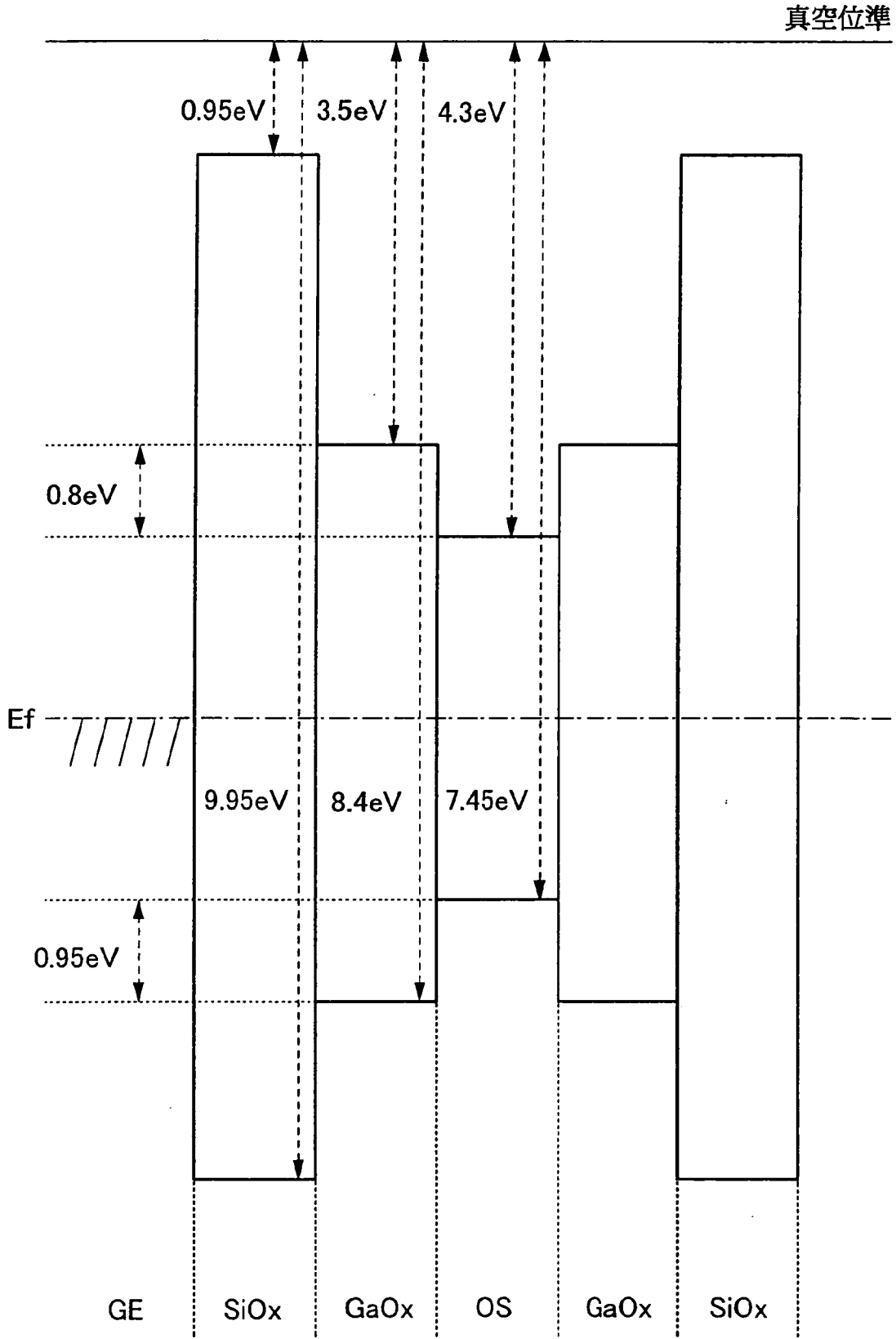


圖 3B

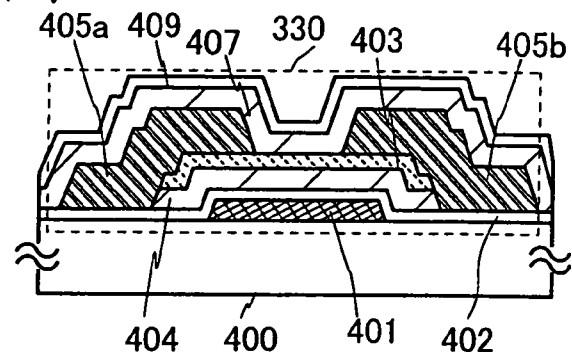


圖 3D

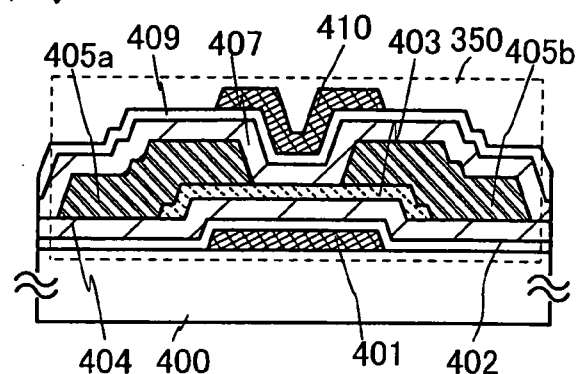


圖 3F

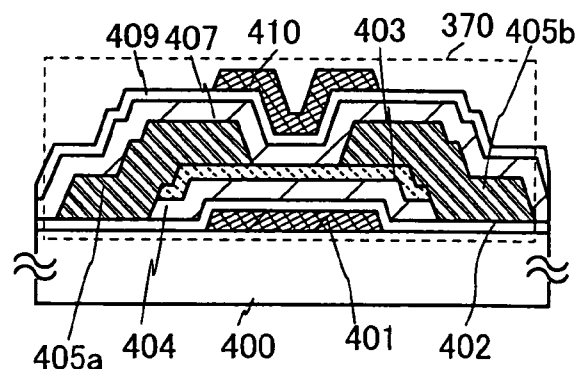


圖 4A

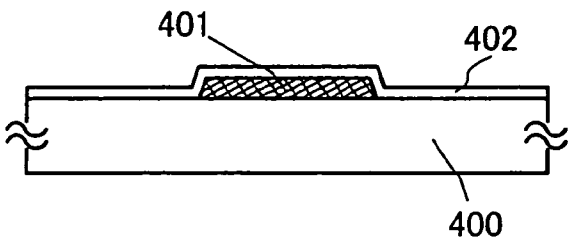


圖 4B

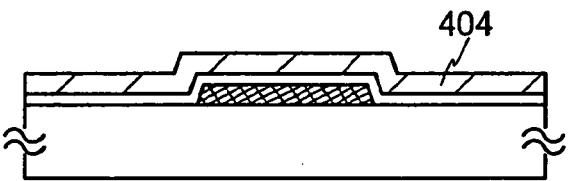


圖 4C

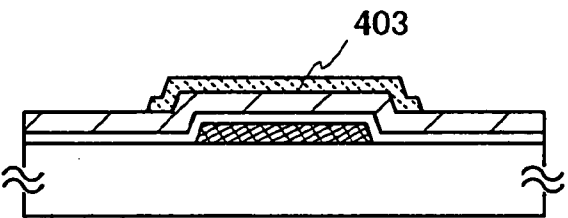


圖 4D

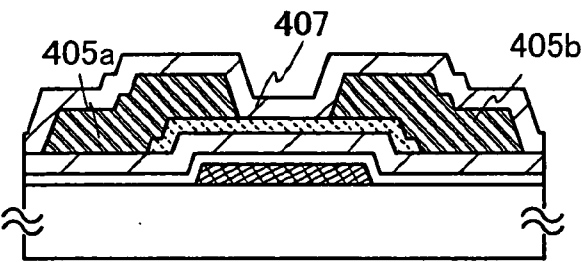


圖 4E

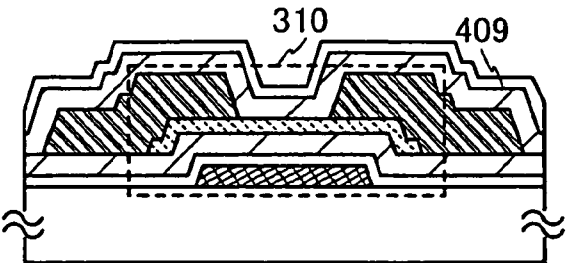


圖 5A

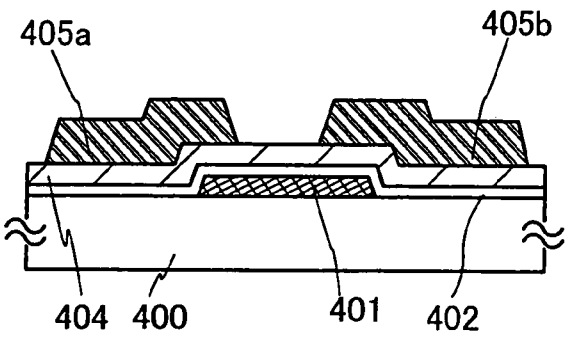


圖 5B

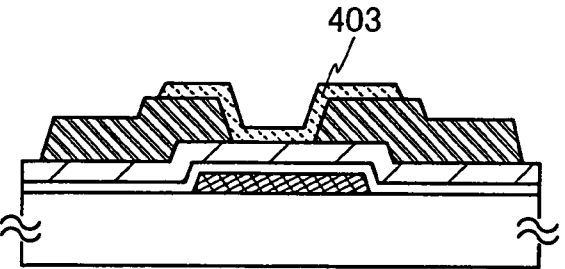


圖 5C

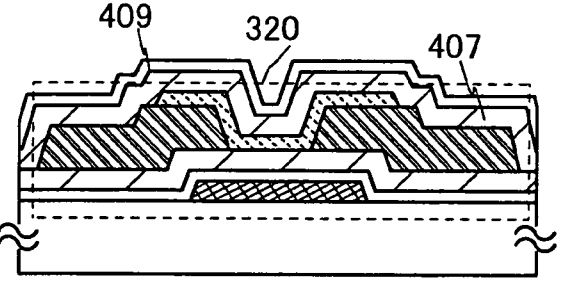


圖 6A

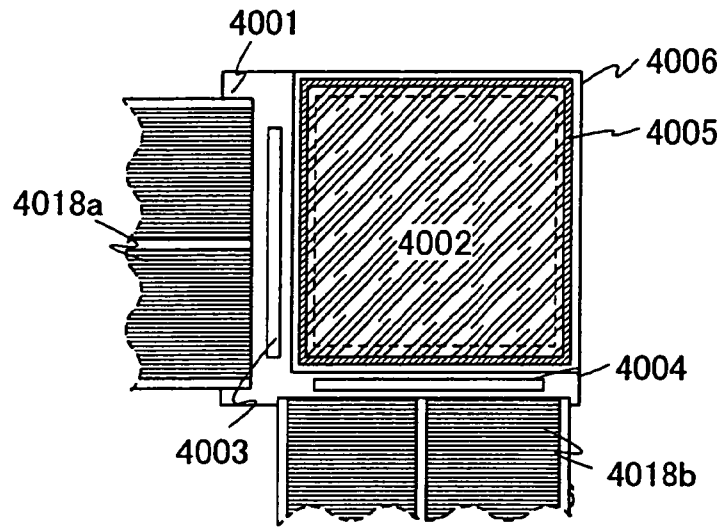


圖 6B

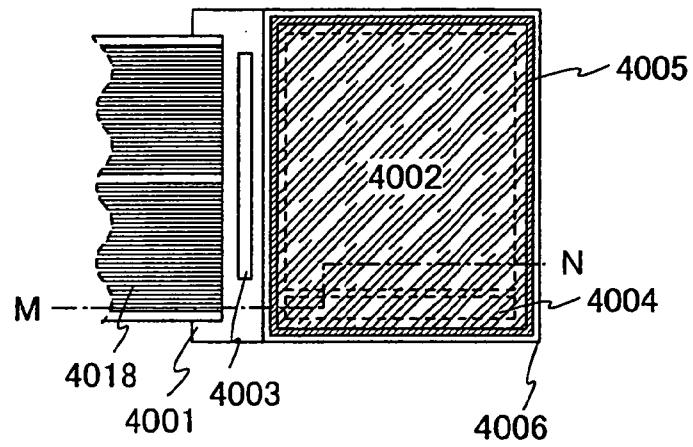


圖 6C

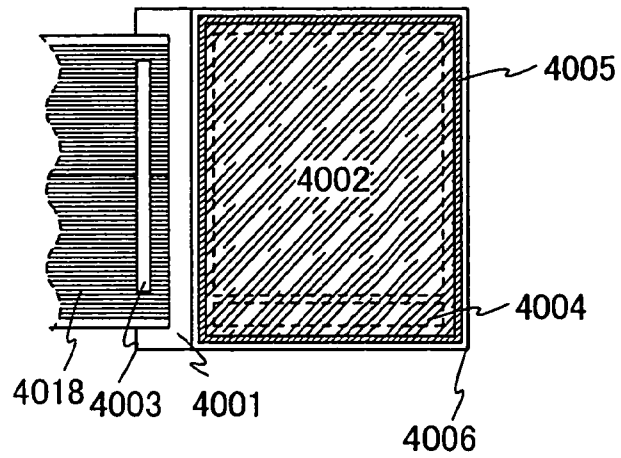


圖7

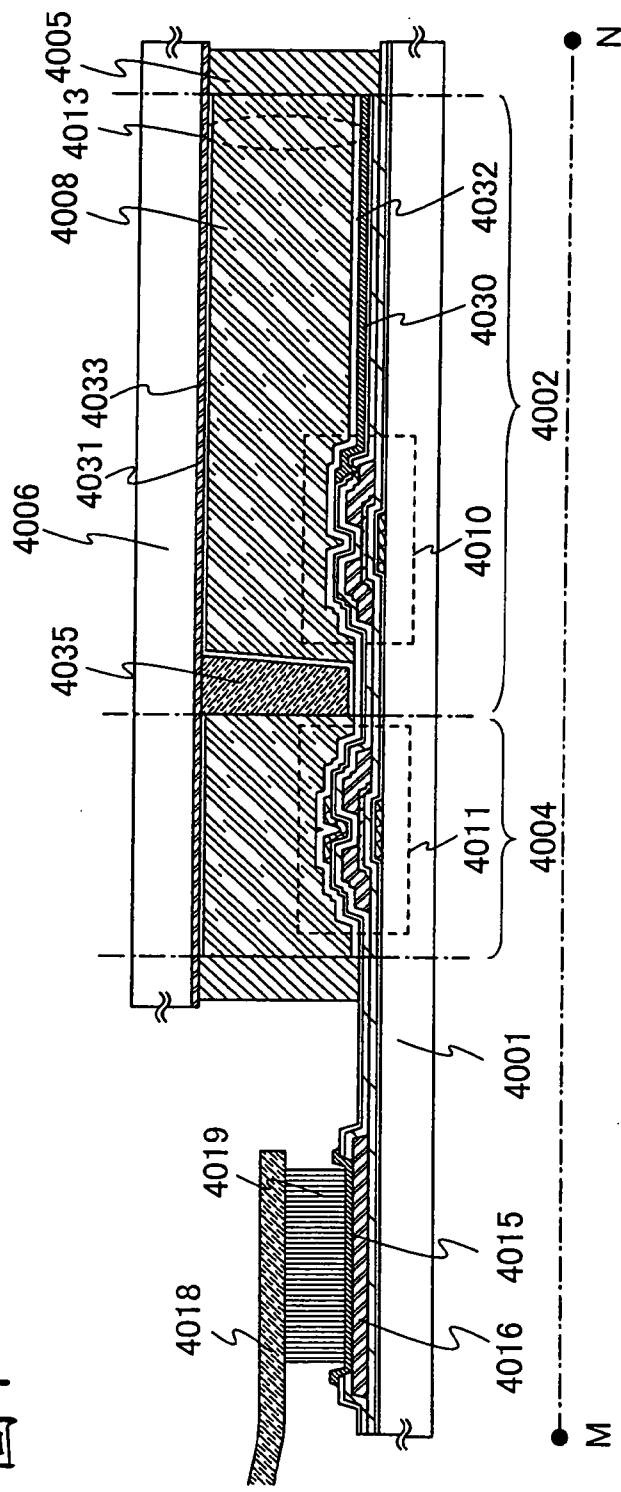


圖8

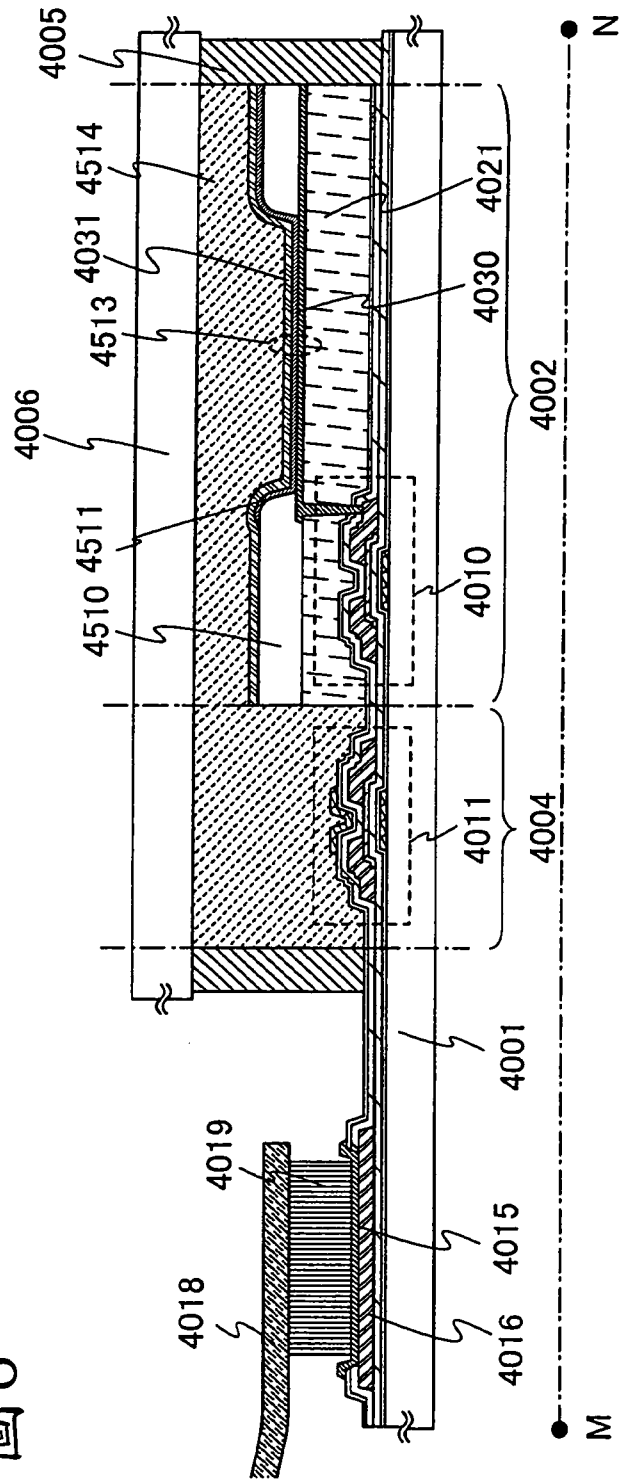


圖9

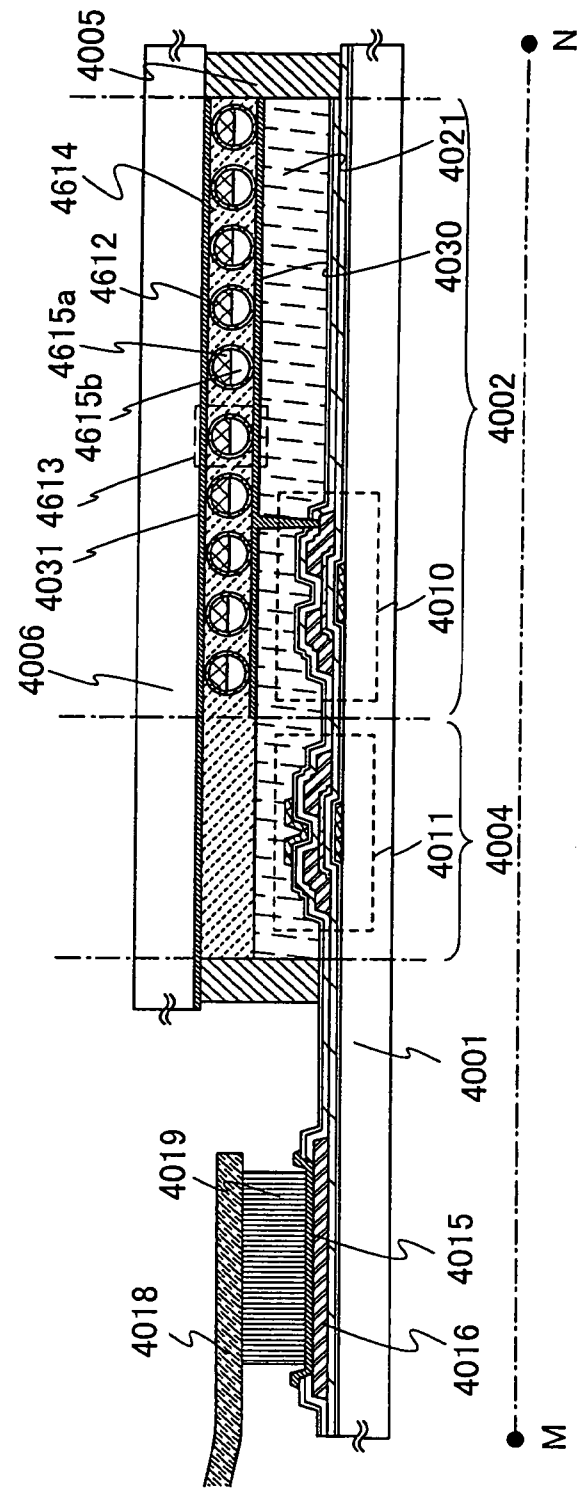


圖 10A

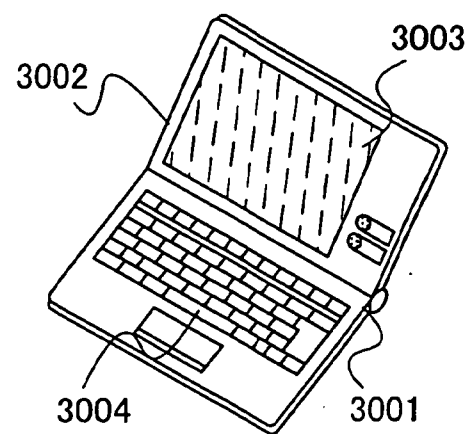


圖 10B

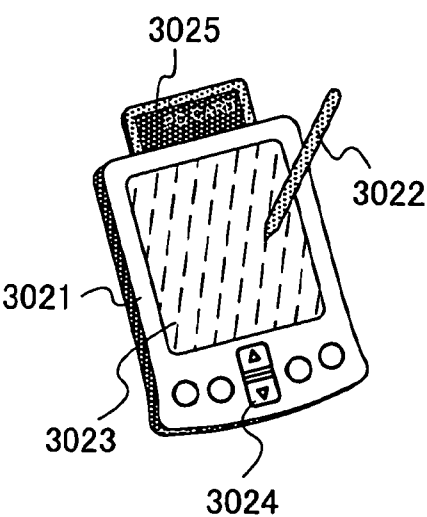


圖 10C

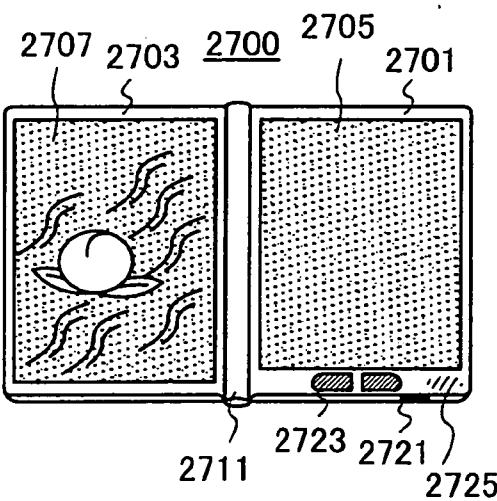


圖 10D

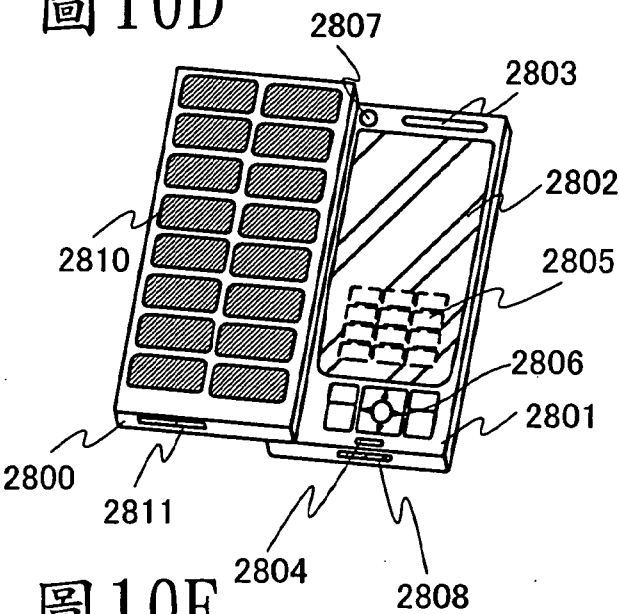


圖 10E

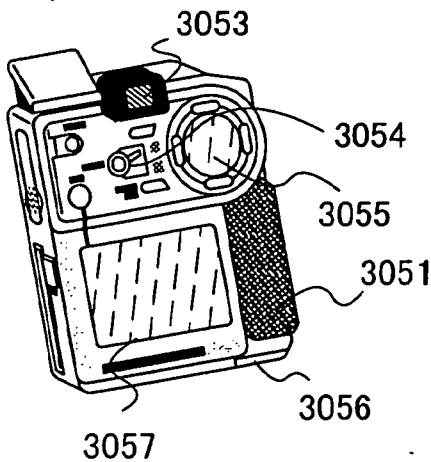


圖 10F

