



(12) 发明专利

(10) 授权公告号 CN 102623474 B

(45) 授权公告日 2015. 08. 05

(21) 申请号 201210102673. 9

(22) 申请日 2008. 02. 20

(30) 优先权数据

11/686573 2007. 03. 15 US

(62) 分案原申请数据

200880008428. 3 2008. 02. 20

(73) 专利权人 全视技术有限公司

地址 美国加利福尼亚州

(72) 发明人 C. 帕克斯

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 马红梅 卢江

(51) Int. Cl.

H01L 27/146(2006. 01)

(56) 对比文件

EP 1713250 A2, 2006. 10. 18, 说明书第
0050-0055 段, 0058-0071 段以及说明书附图 1.

EP 1713250 A2, 2006. 10. 18, 说明书第

0050-0055 段, 0058-0071 段以及说明书附图 1.

EP 1335430 A1, 2003. 08. 13, 说明书第 0010
段-0024 段以及说明书附图 2.

CN 1374702 A, 2002. 10. 16, 全文.

CN 1387264 A, 2002. 12. 25, 全文.

审查员 史敏娜

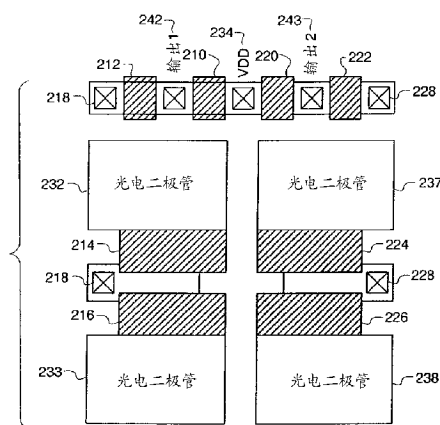
权利要求书1页 说明书5页 附图7页

(54) 发明名称

像素面积减小的图像传感器

(57) 摘要

一种用于从图像传感器中的一行像素读出电荷的方法, 其中所述行中的每个像素包括光电探测器、浮动扩散, 以及所述图像传感器中的每个列输出线被连接到负载晶体管, 该方法包括: 断开负载晶体管; 将所述列输出线设置到第一电压电平; 通过对将被读出的所述行中的像素中的重置晶体管施以脉冲来对所述浮动扩散进行重置, 其中对所述重置晶体管施以脉冲将所述列输出线上的第一电压电平传输到所述浮动扩散; 接通所述负载晶体管, 并将所述列输出线设置到第二电压电平; 以及从所述行中的像素读出信号。



1. 一种用于从图像传感器中的一行像素读出电荷的方法,其中所述行中的每个像素包括光电探测器、浮动扩散,以及所述图像传感器中的每个列输出线被连接到负载晶体管,该方法包括:

断开负载晶体管;

通过将连接到所述列输出线的开关设置为高电平电压而将所述列输出线设置到第一电压电平,其中所述第一电压电平为高电平电压;

通过对将被读出的所述行中的像素中的重置晶体管施以脉冲来对所述浮动扩散进行重置,其中对所述重置晶体管施以脉冲将所述列输出线上的第一电压电平传输到所述浮动扩散;

接通所述负载晶体管,并通过将所述开关转到断开设置并使用具有耦合到所述浮动扩散的栅极的输出晶体管驱动所述列输出线来将所述列输出线设置到第二电压电平,其中所述第二电压电平为表示对应于光电信号的零电子的浮动重置电平的电压;以及

从所述行中的像素读出信号。

2. 如权利要求 1 中所述的方法,其中从所述行中的像素读出信号包括:

在所述行中的所述浮动扩散上读出重置信号;

通过对所述行中的传输门施以脉冲来将电荷从所述光电探测器传输到所述行中的所述浮动扩散;

在所述行中的所述浮动扩散上读出图像信号;以及

接通所述行中的像素中的所述重置晶体管。

3. 如权利要求 1 所述的方法,其中所述输出晶体管与所述行中的所述输出晶体管中的一个共享电源节点。

像素面积减小的图像传感器

[0001] 本申请是于 2009 年 9 月 15 日提交的申请号为 200880008428.3 且发明名称为“像素面积减小的图像传感器”的中国发明专利申请的分案申请。

技术领域

[0002] 本发明总体上涉及 CMOS 有源像素图像传感器的领域,并且更特别地,涉及减小像素的尺寸。

背景技术

[0003] 图 1 示出了典型的 CMOS 有源像素图像传感器 100。图像传感器 100 的基本组件是光敏像素 130 的阵列。行解码器电路 105 选择一整行像素 130,将通过相关双采样(CDS)电路 125 采样该整行像素 130。模数转换器 115 扫描通过(scan across)列解码器并且数字化存储在 CDS 125 中的信号。模数转换器 115 可以是每列具有一个转换器的类型(并行)或具有一个高速转换器以串行地数字化每一列的类型。数字化的数据可以直接从图像传感器 100 输出,或者可能存在用于缺陷校正、滤色插值、图像缩放和其它特殊效果的集成图像处理 120。定时发生器(timing generator)110 控制行和列解码器以采样整个像素阵列或仅采样像素阵列的一部分。

[0004] 图 2 示出了用于 CMOS 图像传感器的许多不同可能的示意图中的一个。示出了像素阵列的四个像素 130 (为了清楚仅标记了一个)。每个像素 130 具有在两个光电二极管 150 和 151 之间共享的电路。可以在美国专利 5,625,210、5,841,159、5,949,061、6,107,655、6,160,281、6,423,994 和 6,657,665 中可以发现这一类型的像素和其它变型。

[0005] 光电二极管 150 和 151 分别通过传输门 152 和 153 连接到共同共享浮动扩散 155。采样光电二极管 150 的过程开始于接通电源(VDD)158 以及也接通重置晶体管 154,以将浮动扩散 155 电压设置到电源 158 的电压。然后,断开重置晶体管 154,并且由输出晶体管 156 采样的信号电平被驱动到输出信号线 157 上。接着,传输门 153 被接通以将来自光电二极管 150 的光生(photo-generated)信号电荷传输到浮动扩散 155。现在,输出晶体管 156 将驱动该信号电平电压到输出信号线 157 上。刚好在重置之后的第一信号减去传输门 153 被施以脉冲(pulse)之后的信号的差,与在光电二极管 150 中的电子的数目成比例。

[0006] 以相同的方式通过传输门 152 采样第二光电二极管 151。示出的该像素 130 是两者共享的像素,因为两个光电二极管 150 和 151 共享共同的浮动扩散 155。在图 3 中示出了如何可以在硅衬底上物理地制造两者共享的像素的示例。在图 3 中的编号组件对应于图 2 中的示意性符号。多晶硅晶体管传输门是 152 和 153;重置晶体管栅极是 154,输出晶体管栅极是 156。金属线将浮动扩散接触 155 连接在一起。重置 154 和输出 156 晶体管共享到电源线的共同扩散连接 158。

[0007] 图 3 的像素布局的缺点是如何减小像素的尺寸。在不存在相邻像素之间的电子泄漏的风险的情况下,两个相邻像素之间的间隙 160 不能进一步缩小。晶体管栅极 154 和 156 的尺寸不能缩小,因为电源的操作电压确定它们的尺寸。减小电源电压不是有吸引力的选

项,因为这也将减小能够被光电二极管收集的光电子的最大数目。

[0008] 本发明将解决该缺点和其它缺点,因为本发明公开了一种在无需减小重置和输出晶体管栅极(gate)的尺寸的情况下减小像素尺寸的方法。

发明内容

[0009] 本发明旨在克服了上述一个或多个问题。简单概述之,根据本发明的一个方面,本发明在于一种图像传感器,该图像传感器包括布置在衬底上的多个像素,每个像素包括:至少一个光敏区域,其响应于入射光而收集电荷;电荷到电压转换节点,其用于感测来自该至少一个光敏区域的电荷并且将该电荷转换为电压;放大器晶体管,其具有连接到输出节点的源极、连接到电荷到电压转换节点的栅极以及连接到电源节点的至少一部分的漏极;以及重置晶体管,其连接输出节点和电荷到电压转换节点。

[0010] 有益效果

[0011] 本发明允许在不减小晶体管几何结构的尺寸的情况下减小图像传感器像素尺寸。

附图说明

[0012] 图 1 是现有技术的有源像素图像传感器;

[0013] 图 2 是图 1 的像素的示意图;

[0014] 图 3 是图 1 的平面图(顶视图);

[0015] 图 4 是本发明的多个像素的示意图;

[0016] 图 5 是图 4 的平面图(顶视图);

[0017] 图 6 是通过图 5 晶体管的水平横截面;

[0018] 图 7 是具有图 4 的像素的本发明的图像传感器;以及

[0019] 图 8 是具有本发明的图像传感器的照相机。

具体实施方式

[0020] 在详细讨论本发明之前,有益的是注意本发明优选地用于但不限于 CMOS 有源像素传感器。有源像素传感器指的是在像素中的有源电元件,更具体地是放大器,CMOS 指的是互补型金属氧化硅类型的电组件,诸如晶体管,其与像素相关但通常不在像素中,并且当晶体管的源极/漏极是一种掺杂剂类型(例如 p 型)并且与其相配的晶体管是相反的掺杂剂类型(n 型)时形成。CMOS 设备包括一些优点,其中一个优点是消耗较小的功率。

[0021] 为了减小像素尺寸,有必要改变像素中的晶体管的操作。在图 4 中示出了本发明的像素的示意图。该像素 235 与现有技术的主要差别是重置晶体管 212 被连接在浮动扩散 218 和输出信号线 242 之间。现有技术将重置晶体管连接到电源线(VDD)234。尽管该示意图没有减少晶体管的总数,但是它确实允许电源线(VDD)234 扩散在两个像素 235 和 236 之间共享。这在图 5 中更明确地示出。

[0022] 返回来参考图 4,现在将详细描述每个像素。像素 235 将被用作代表性的像素。在这点上,像素 235 包括两个光敏区或光电二极管 232 和 233,每个用于响应于入射光来收集电荷。为了清楚应该注意的是,也可以使用 PIN (pinned) 光电二极管,因为应该理解该功能部件主要需要仅响应于光而收集电荷。传输门 214 将来自光电二极管 232 的电荷传输到

电荷到电压转换节点或感测节点 218。输出晶体管或放大器 210 (优选地为源跟随器) 经由其栅极连接到感测节点 218, 并且放大器 210 感测在感测节点 218 上的信号并经由其源极将信号输出到输出总线 242 上。放大器 210 的漏极连接到电源 (VDD) 234。该连接包括将漏极连接到电源节点 234 的至少一部分。该部分优选地包括电源节点 234 的一半或基本一半。放大器 220 以相同的方式连接并且被连接到电源 234 的剩余部分。像素 235 共享感测节点 218、放大器 210 和重置晶体管 212, 但是包括响应于入射光而收集电荷的单独的光电二极管 233 和将电荷传输到感测节点 218 的传输门 216。

[0023] 相邻的像素 236 包括与像素 235 相同的组件, 但是为了清楚用不同的编号表示。在这点上, 像素 236 包括光电二极管 237、传输门 224、感测节点或浮动扩散 228、放大器 220 和重置晶体管 222。像素 236 共享浮动扩散 228、放大器 220 和重置晶体管 222, 但是包括单独的光电二极管 238 和传输门 226。

[0024] 在图 5 中, 附图标记对应于图 4 中的附图标记。VDD 扩散 234 在两个输出晶体管 210 和 220 之间被共享。重置晶体管栅极 212 和 222 允许浮动扩散 218 和 228 通过输出 242 和 243 被重置到一电压。像素 235 (如图 4 所示) 包括如下所述的连续空间顺序: 电荷到电压转换节点 218、重置晶体管 212 的重置栅极、输出节点 242、放大器晶体管 210 的栅极和电源节点 234 的至少一部分。相邻的像素 236 (也如图 4 所示) 包括如下所述的连续空间顺序: 电源节点 234 的剩余部分、放大器晶体管 220 的栅极、输出节点 243、重置晶体管 222 的重置栅极和电荷到电压转换节点 228。

[0025] 返回来参考图 4, 从光电二极管 232 和 237 的行读出电荷的过程开始于激活浮动扩散 218 和 228。这通过断开恒定电流耗散负载 (constant current sink load) 晶体管 240 和 241 (见图 4 底部) 来完成。断开负载晶体管 240 和 241, 开关 230 和 231 可以被设置到 VHigh 电压设定。现在, 当接通重置晶体管 212 和 222 时, 浮动扩散 218 和 228 将被设置到 VHigh 电压。接着, 重置晶体管 212 和 222 被断开, 并且开关 230 和 231 被设置到断开设置。然后, 电流耗散负载 (current sink load) 晶体管 240 和 241 被接通, 从而输出晶体管 210 和 220 将驱动输出线 242 和 243 到表示对应于光电信号的零电子的浮动重置电平的电压。接着, 传输门 214 和 224 被施以脉冲接通和断开以将来自光电二极管 232 和 237 的光生电荷传输到浮动扩散 218 和 228。现在, 输出晶体管 210 和 220 将驱动输出线 242 和 243 到对应于在光电二极管 232 和 237 中生成的电子的数目的电压电平。该电压电平和重置电压电平之间的差与光电二极管中的电荷的量成比例。

[0026] 为了读出下一光电二极管 233 和 238 的行, 通过激活浮动扩散 218 和 228 来重复该过程。这通过断开恒定电流耗散负载晶体管 240 和 241 来完成。断开负载晶体管 240 和 241, 开关 230 和 231 可以被设置到 VHigh 电压设定。现在, 当接通重置晶体管 212 和 222 时, 浮动扩散 218 和 228 将被设置到 VHigh 电压。接着, 重置晶体管 212 和 222 被断开, 并且开关 230 和 231 被设置到断开设置。然后, 电流耗散负载晶体管 240 和 241 被接通, 从而输出晶体管 210 和 220 将驱动输出线 242 和 243 到表示对应于光电信号的零电子的浮动重置电平的电压。接着, 传输门 216 和 226 被施以脉冲接通和断开以将来自光电二极管 233 和 238 的光生电荷传输到浮动扩散 218 和 228。现在, 输出晶体管 210 和 220 将驱动输出线 242 和 243 到对应于在光电二极管 233 和 238 中生成的电子的数目的电压电平。该电压电平和重置电压电平之间的差与光电二极管中的电荷的量成比例。

[0027] 接着,在继续前进读出另一行像素之前,像素 235 和 236 中的晶体管必须被去激活(deactivate)。保持重置晶体管 212 和 222 处于接通状态将输出晶体管 210 和 220 的栅极和源极电压设置为相等的。当在表面沟道晶体管中栅极和源极电压相等时,该晶体管将处于断开状态。当输出晶体管 210 和 220 处于断开状态时,它们将不干扰读出其它图像传感器行的光电二极管。

[0028] 通过共享共同的电源(VDD)扩散 234,在图 5 中由晶体管占用的面积量被减少。与图 3 中的现有技术相比,在各晶体管之间少了一个接触并且少了一个隔离区域。这使得整个像素尺寸减小,同时维持相同的晶体管栅极尺寸并维持合理尺寸的光电二极管。

[0029] 图 6 示出了通过晶体管栅极 212、210、220 和 222 的线的横截面。在硅衬底 250 上制造这些晶体管。

[0030] 图 4 中的像素 235 示出了共享共同浮动扩散 218 的两个光电二极管 232 和 233。CMOS 图像传感器领域的技术人员将会容易观察到本发明可以应用于共享或不共享共同浮动扩散的任何数目的光电二极管,包括不共享光电二极管的情况。

[0031] 图 4 还示出了定向在垂直方向上的 VDD 电源线 234。电源线 234 也可以被水平定向或作为方形网格被定向在两个方向上。此外,如果 VDD 电源线 234 被水平定向,那么它可以被用来选择或取消选定要读出的行,如在美国专利 5,949,061 和 6,323,476 中那样。

[0032] 图 7 示出了被合并图像传感器 300 中的本发明的像素 330。图像传感器 300 具有行解码器 305 以选择和取消选定要读出的行。它还具有用于采样每一列的输出线(line)的列解码器 325 以及用于数字化输出线上的信号的模数转换器 315。定时发生器 310 控制行 305 和列 325 解码器的扫描。图像处理器 310 被用来校正行和列增益和偏移,以及缺陷校正、滤色插值或其它图像处理功能。

[0033] 图 8 是具有本发明的图像传感器 300 的数字照相机 400。

[0034] 部件列表

[0035] 100 图像传感器

[0036] 105 行解码器电路

[0037] 110 定时发生器

[0038] 115 模数转换器

[0039] 120 图像处理

[0040] 125 相关双采样(CDS)电路

[0041] 130 光敏像素

[0042] 150 光电二极管

[0043] 151 光电二极管

[0044] 152 传输门

[0045] 153 传输门

[0046] 154 重置晶体管栅极

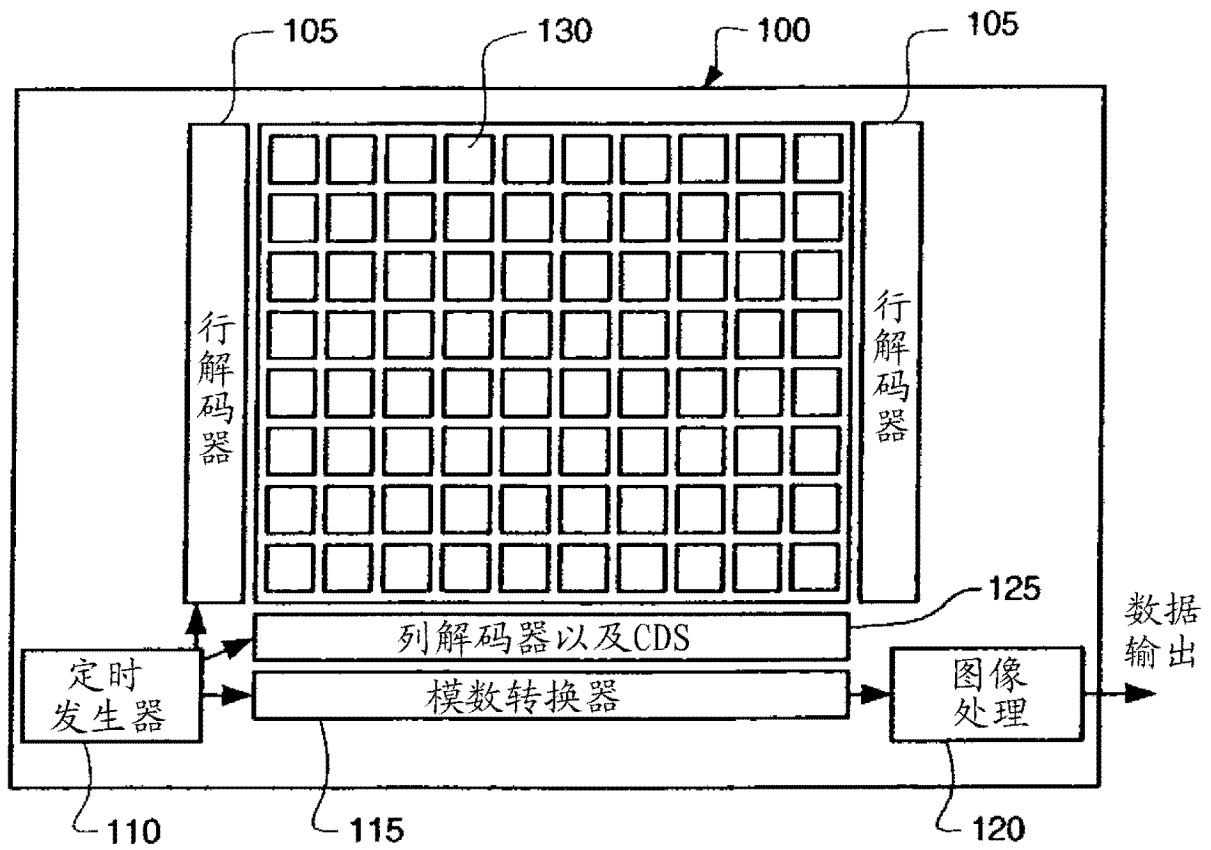
[0047] 155 浮动扩散

[0048] 156 输出晶体管栅极

[0049] 157 输出信号线

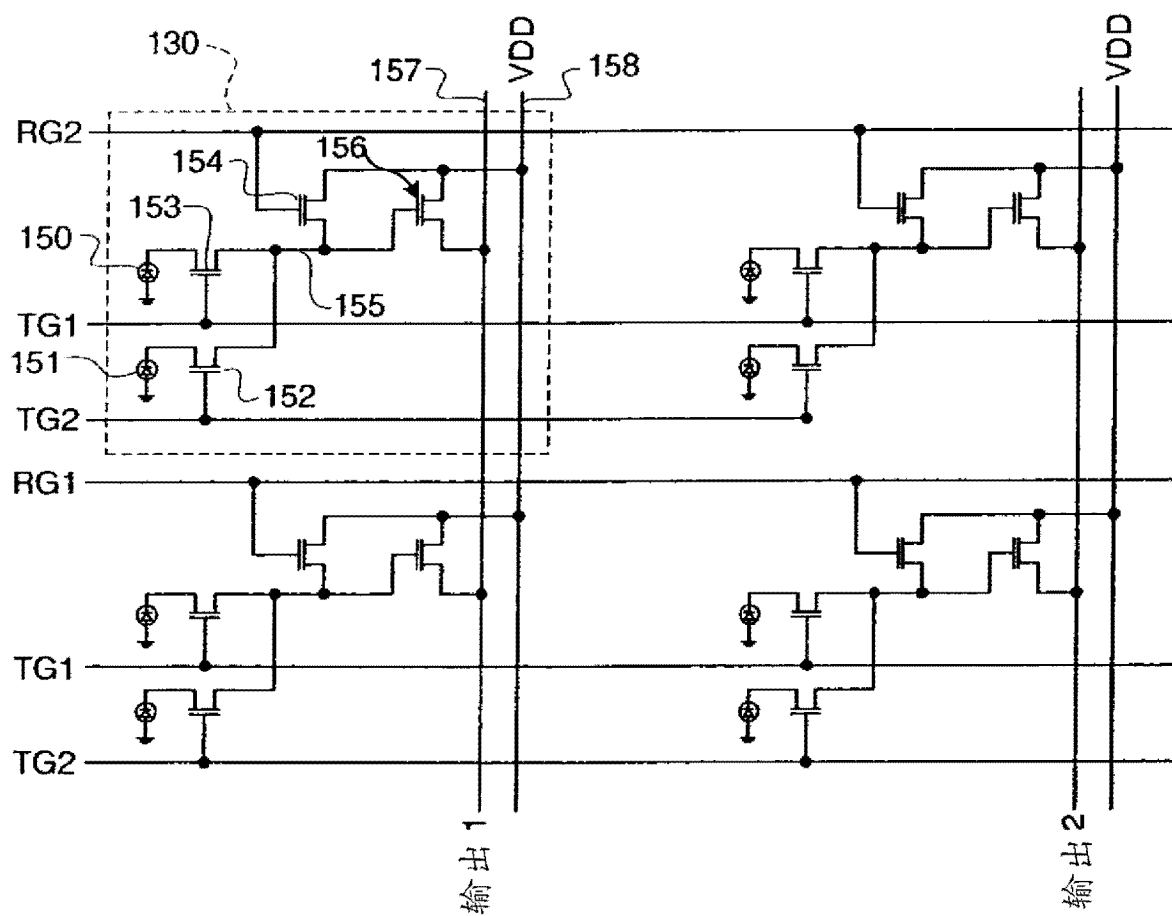
[0050] 158 电源线(VDD)

- [0051] 160 间隙
- [0052] 210 输出晶体管或放大器
- [0053] 212 重置晶体管栅极
- [0054] 214 传输门
- [0055] 216 传输门
- [0056] 218 浮动扩散或感测节点
- [0057] 220 输出晶体管或放大器
- [0058] 222 重置晶体管栅极
- [0059] 224 传输门
- [0060] 226 传输门
- [0061] 228 浮动扩散或感测节点
- [0062] 230 开关
- [0063] 231 开关
- [0064] 232 光电二极管
- [0065] 233 光电二极管
- [0066] 234 电源线(VDD)
- [0067] 235 像素
- [0068] 236 像素
- [0069] 237 光电二极管
- [0070] 238 光电二极管
- [0071] 240 耗散负载晶体管
- [0072] 241 耗散负载晶体管
- [0073] 242 输出信号线
- [0074] 243 输出信号线
- [0075] 250 硅衬底
- [0076] 300 图像传感器
- [0077] 305 行解码器
- [0078] 310 定时发生器
- [0079] 315 模数转换器
- [0080] 320 图像处理
- [0081] 325 列解码器
- [0082] 330 光敏像素
- [0083] 400 数字照相机。



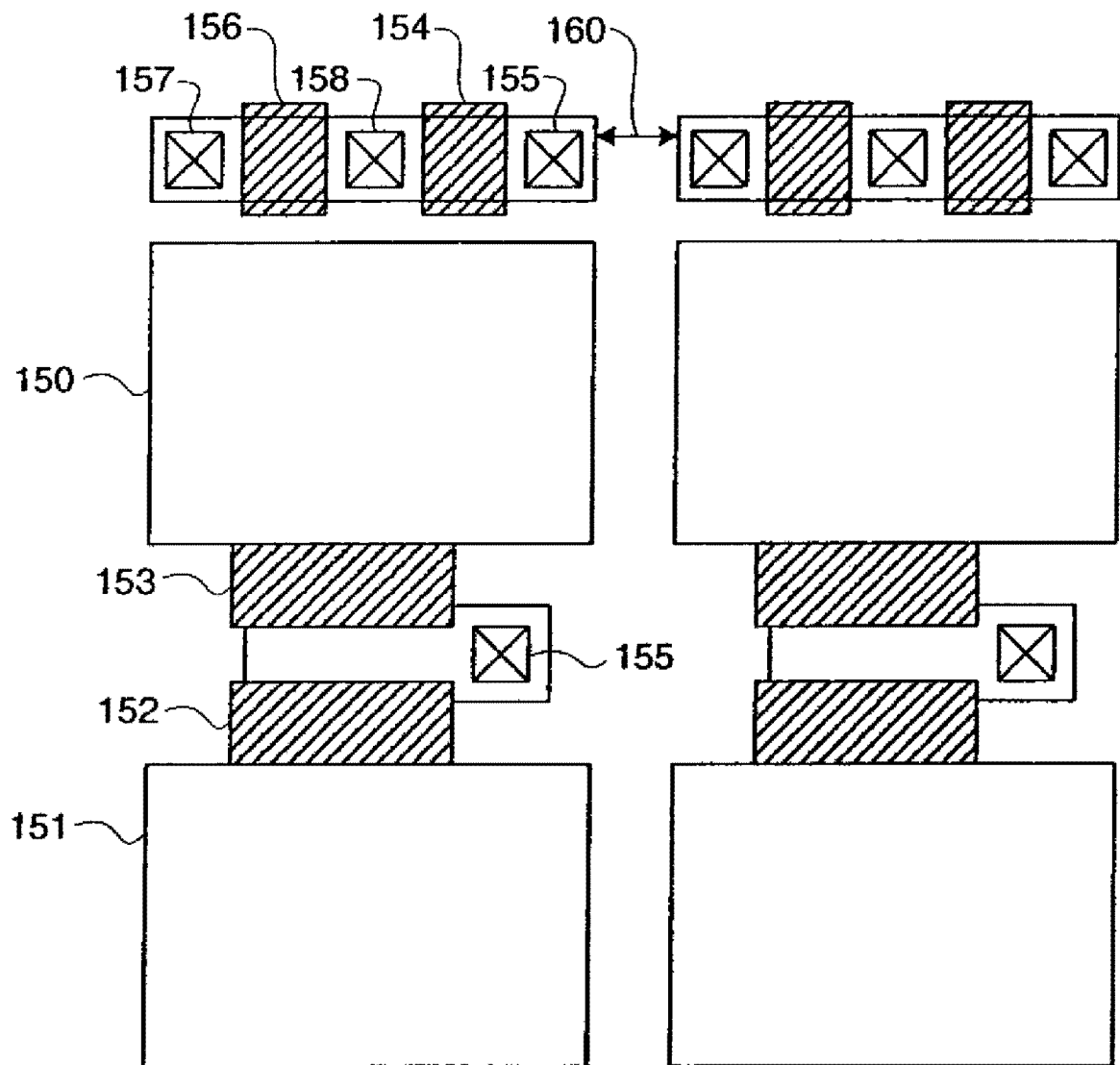
(现有技术)

图 1



(现有技术)

图 2



(现有技术)

图 3

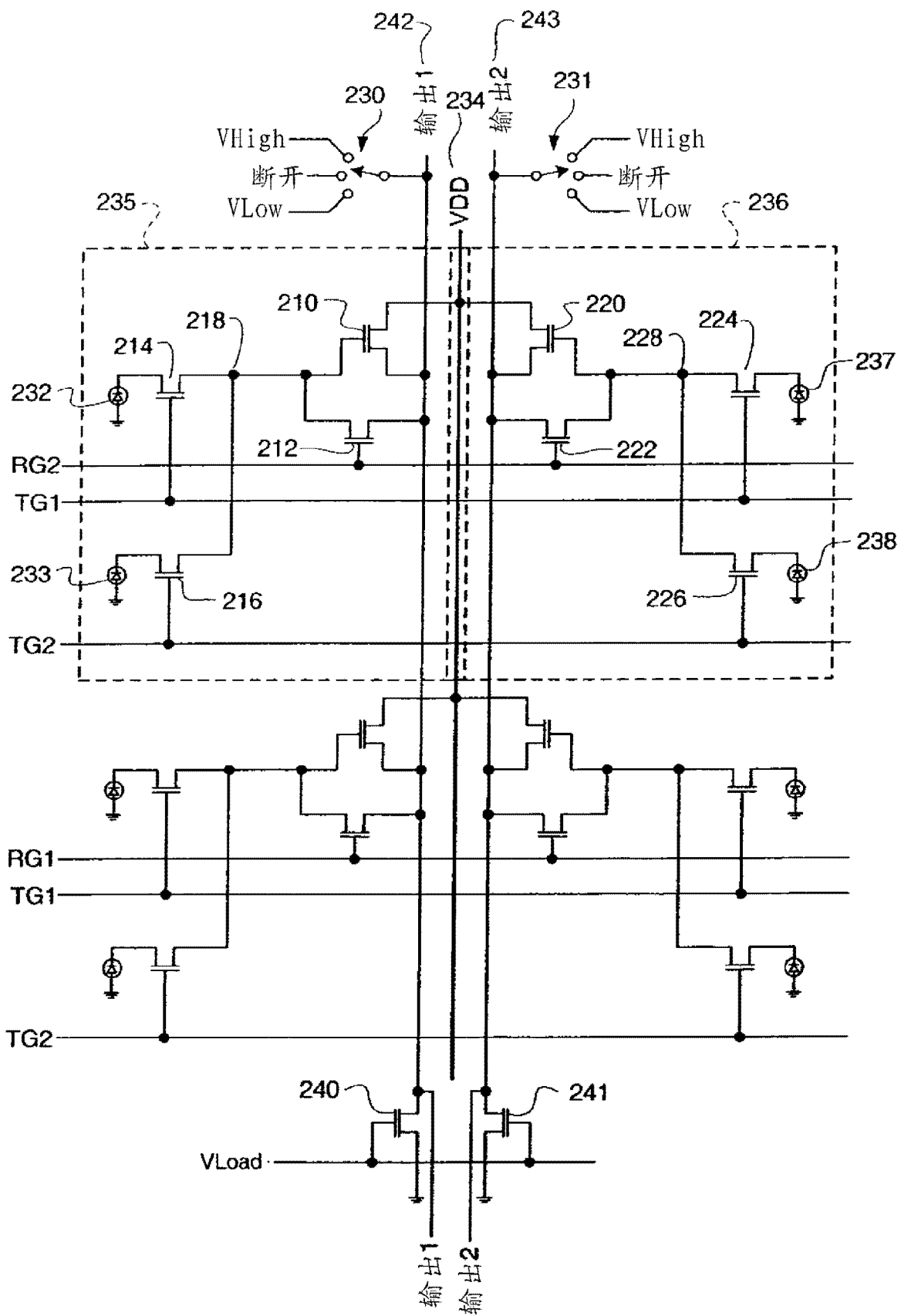


图 4

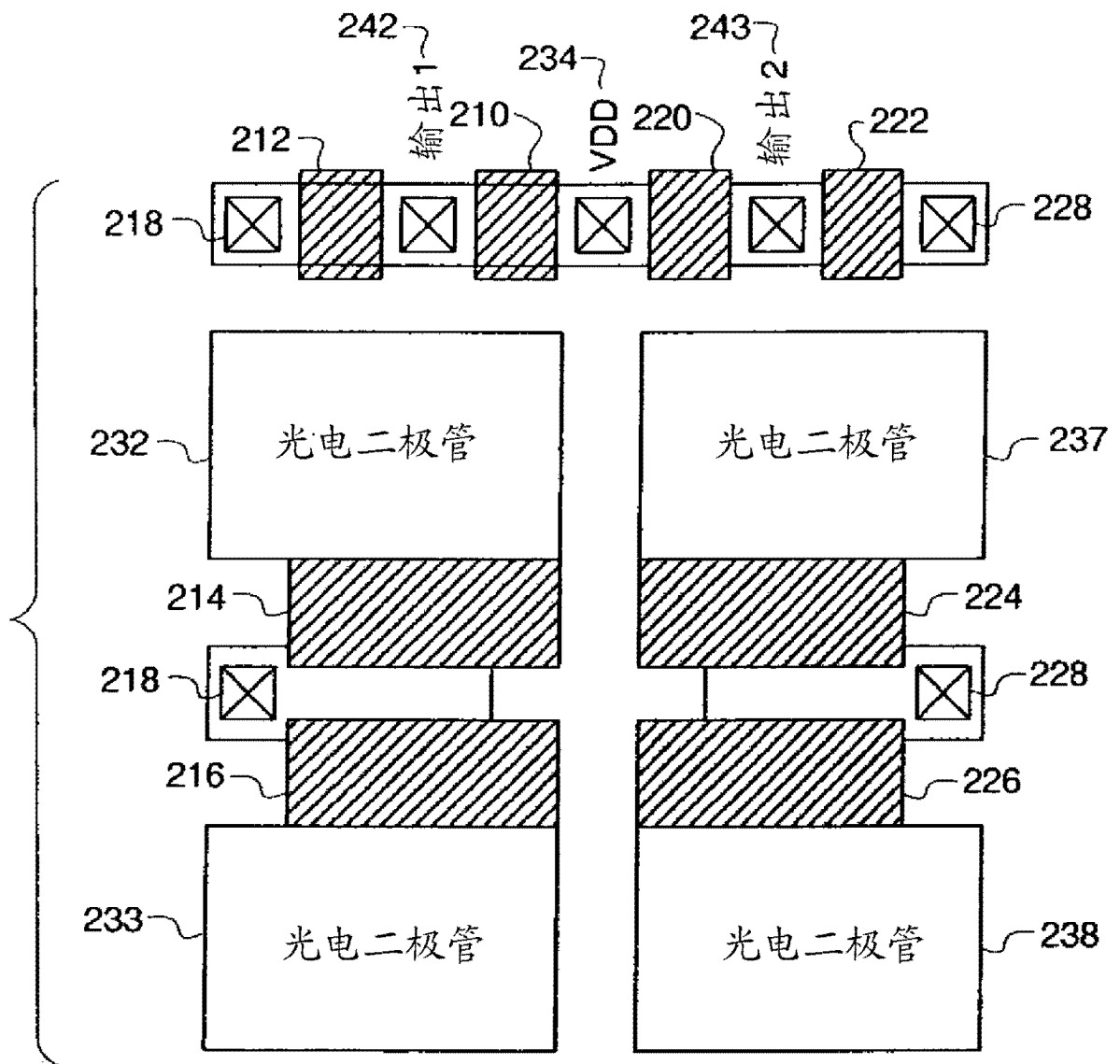


图 5

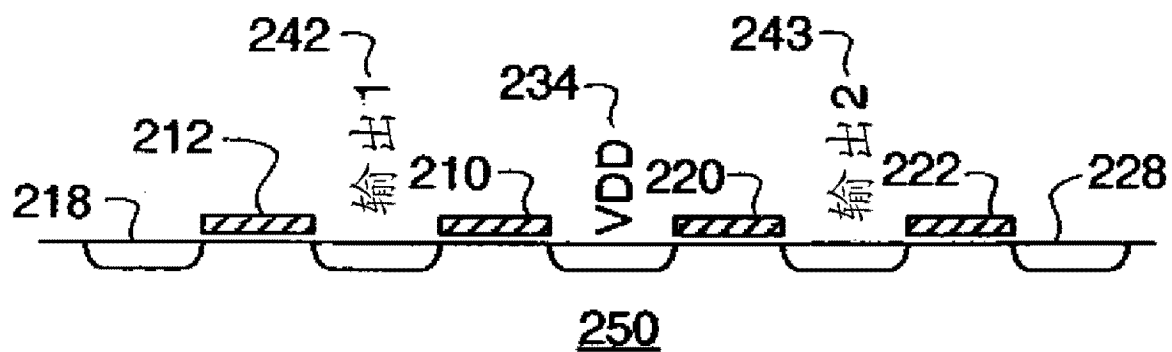


图 6

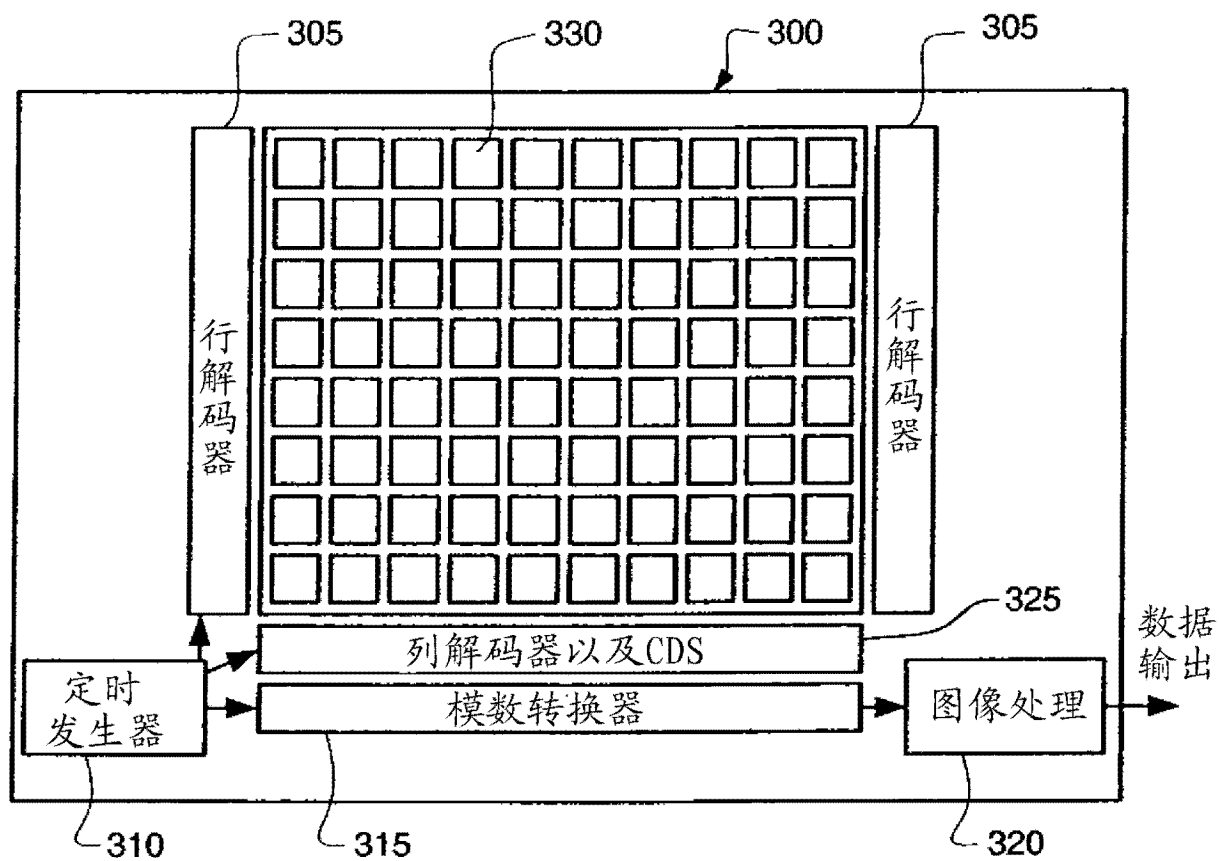


图 7

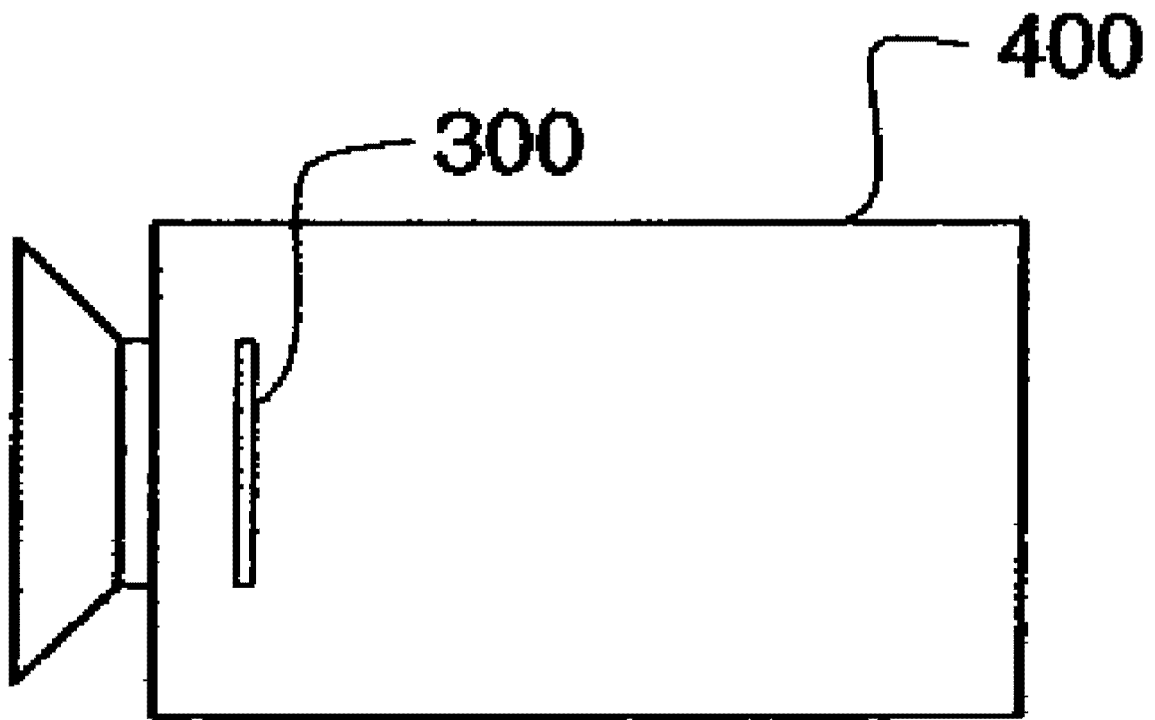


图 8