



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I511552 B

(45)公告日：中華民國 104 (2015) 年 12 月 01 日

(21)申請案號：101150484 (22)申請日：中華民國 101 (2012) 年 12 月 27 日

(51)Int. Cl. : H04N5/268 (2006.01) H04N5/44 (2011.01)

(30)優先權：2012/05/17 美國 61/648,563

(71)申請人：宏正自動科技股份有限公司(中華民國) ATEN INTERNATIONAL CO., LTD (TW)
新北市汐止區大同路2段125號3樓

(72)發明人：張勇毅 CHANG, YUNG YI (TW)

(74)代理人：李貞儀

(56)參考文獻：

TW 200840215A TW 201015326A

US 6388658B1

BitByBit, "integrated memory controller + DDR", 網址：<http://forums.anandtech.com/showthread.php?t=1621011>, 2005/06/13。

審查人員：呂嘉雄

申請專利範圍項數：18 項 圖式數：6 共 29 頁

(54)名稱

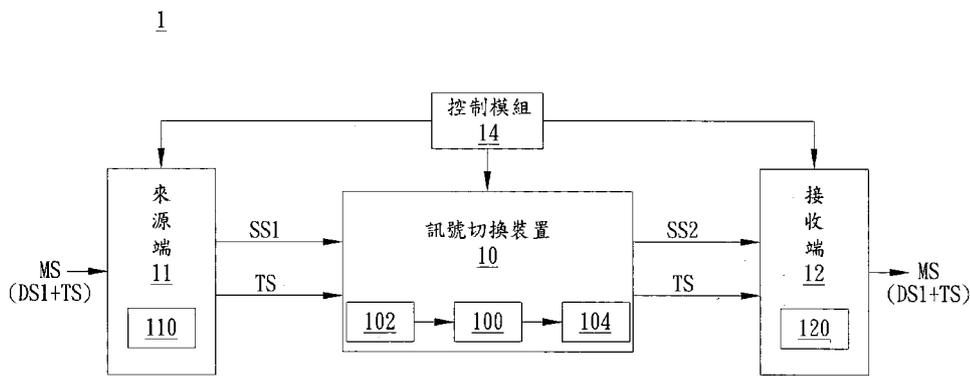
多媒體訊號傳輸系統、多媒體訊號切換裝置及多媒體訊號傳輸方法

MULTI-MEDIA SIGNAL TRANSMISSION SYSTEM, MULTI-MEDIA SIGNAL SWITCHING APPARATUS, AND MULTI-MEDIA SIGNAL TRANSMISSION METHOD

(57)摘要

一種多媒體訊號傳輸系統，包括來源端及訊號切換裝置。來源端接收包括來源資料訊號及資料時脈訊號之多媒體訊號，並將來源資料訊號轉換為第一串列差動訊號後，以不同路徑輸出第一串列差動訊號及資料時脈訊號。每一第一串列差動訊號以固定速率進行輸出。訊號切換裝置將第一串列差動訊號轉換成並列切換訊號，並對並列切換訊號及資料時脈訊號進行切換。訊號切換裝置將並列切換訊號轉換成第二串列差動訊號，並以不同路徑分別輸出資料時脈訊號及第二串列差動訊號。每一第二串列差動訊號以固定速率進行輸出。

A multi-media signal transmission system including a source end and a signal switching apparatus is disclosed. The source end receives a multi-media signal including a source data signal and a data timing signal and converts the source data signal into a first series differential signal to output the first series differential signal and the data timing signal via different paths. Each first series differential signal is outputted in a fixed rate. The signal switching apparatus converts the first series differential signal into a parallel switching signal and switches the parallel switching signal and the data timing signal. The signal switching apparatus converts the parallel switching signal into a second series differential signal and outputs the data timing signal and the second series differential signal via different paths. Each first series differential signal is outputted in a fixed rate.



第 1 圖

- 1 . . . 多媒體訊號傳輸系統
- 10 . . . 訊號切換裝置
- 11 . . . 來源端
- 12 . . . 接收端
- 14 . . . 控制模組
- 100 . . . 切換模組
- 102 . . . 接收模組
- 104 . . . 輸出模組
- 110 . . . 來源端處理單元
- 120 . . . 接收端處理單元
- MS . . . 多媒體訊號
- DS1 . . . 來源資料訊號
- TS . . . 資料時脈訊號
- SS1 . . . 第一串列差動訊號
- SS2 . . . 第二串列差動訊號

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 101150484

※申請日： 101. 12. 27

※IPC 分類： H04N 5/268 (2006.1)
H04N 5/44 (2011.01)

一、發明名稱：(中文/英文)

多媒體訊號傳輸系統、多媒體訊號切換裝置及多媒體訊號傳輸方法/MULTI-MEDIA SIGNAL TRANSMISSION SYSTEM, MULTI-MEDIA SIGNAL SWITCHING APPARATUS, AND MULTI-MEDIA SIGNAL TRANSMISSION METHOD

二、中文發明摘要：

一種多媒體訊號傳輸系統，包括來源端及訊號切換裝置。來源端接收包括來源資料訊號及資料時脈訊號之多媒體訊號，並將來源資料訊號轉換為第一串列差動訊號後，以不同路徑輸出第一串列差動訊號及資料時脈訊號。每一第一串列差動訊號以固定速率進行輸出。訊號切換裝置將第一串列差動訊號轉換成並列切換訊號，並對並列切換訊號及資料時脈訊號進行切換。訊號切換裝置將並列切換訊號轉換成第二串列差動訊號，並以不同路徑分別輸出資料時脈訊號及第二串列差動訊號。每一第二串列差動訊號以固定速率進行輸出。

三、英文發明摘要：

A multi-media signal transmission system including a source end and a signal switching apparatus is disclosed. The source end receives a multi-media signal including a source data signal and a data timing signal and converts the source data signal into a first series differential signal to output the first series differential signal and the data timing signal via different paths. Each first series differential signal is outputted in a fixed rate. The signal switching apparatus converts the first series differential signal into a parallel switching signal and switches the parallel switching

signal and the data timing signal. The signal switching apparatus converts the parallel switching signal into a second series differential signal and outputs the data timing signal and the second series differential signal via different paths. Each first series differential signal is outputted in a fixed rate.

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

1：多媒體訊號傳輸系統

10：訊號切換裝置

12：接收端

100：切換模組

104：輸出模組

120：接收端處理單元

DS1：來源資料訊號

SS1：第一串列差動訊號

11：來源端

14：控制模組

102：接收模組

110：來源端處理單元

MS：多媒體訊號

TS：資料時脈訊號

SS2：第二串列差動訊號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係與多媒體訊號之傳輸有關，特別是關於一種採用高速串列傳輸之多媒體訊號傳輸系統、多媒體訊號切換裝置及多媒體訊號傳輸方法。

【先前技術】

近年來，由於多媒體影音技術發展得相當迅速，市面上已出現各種不同型式之多媒體訊號傳輸系統。其中，某些多媒體訊號傳輸系統採用矩陣式(Matrix)切換裝置進行多輸入埠與多輸出埠之間的多媒體訊號傳輸。

然而，由於傳統的矩陣式切換裝置是採用並列的方式來實現，當輸出埠及輸入埠的數目持續增加的情況下，電路板上的走線將會彼此交錯，因而導致訊號干擾情況會變得非常嚴重。此外，目前市面上的數位影像介面大多採用串列方式來傳送資料，例如高解析多媒體介面(High Definition Multimedia Interface, HDMI)、數位視訊介面(Digital Visual Interface, DVI)、顯示埠(DisplayPort)及串列數位介面(Serial Digital Interface, SDI)等，而一般影音的矩陣式切換裝置大多只能針對其中一種傳輸介面利用切換器(Crosspoint)作切換，只適合於單一介面的應用，對未來的擴充有所限制。

【發明內容】

因此，本發明提出一種多媒體訊號傳輸系統、多媒體訊號

切換裝置及多媒體訊號傳輸方法，可將不同的介面都適用於同一種方式來傳送，達到不同介面間資料無損失的轉換，以解決先前技術所遭遇到之上述問題。

本發明之一範疇在於提出一種多媒體訊號傳輸系統。於一具體實施例中，多媒體訊號傳輸系統包括來源端及訊號切換裝置。來源端用以接收至少一多媒體訊號，每一多媒體訊號分別包括至少一來源資料訊號及至少一資料時脈訊號，來源端將至少一來源資料訊號轉換為至少一第一串列差動訊號，並分別以不同路徑輸出至少一第一串列差動訊號及至少一資料時脈訊號，其中每一第一串列差動訊號以固定速率進行輸出。

訊號切換裝置耦接來源端並自來源端接收至少一第一串列差動訊號及至少一資料時脈訊號。訊號切換裝置包括切換模組，訊號切換裝置將接收到之至少一第一串列差動訊號轉換成至少一並列切換訊號，切換模組對至少一並列切換訊號及至少一資料時脈訊號進行切換後，訊號切換裝置將至少一並列切換訊號轉換成至少一第二串列差動訊號，並以不同路徑分別輸出至少一資料時脈訊號及至少一第二串列差動訊號，其中每一第二串列差動訊號以固定速率進行輸出。

於一實施例中，訊號傳輸系統更包括耦接訊號切換裝置之接收端，接收端接收至少一第二串列差動訊號及至少一資料時脈訊號，接收端將至少一第二串列差動訊號轉換為至少一接收資料訊號，且依據至少一資料時脈訊號將至少一接收資料訊號還原為至少一來源資料訊號，並結合至少一來源資料訊號及至少一資料時脈訊號以輸出至少一多媒體訊號。

於一實施例中，至少一資料訊號包括至少一聲音訊號或至少一影像訊號，至少一資料時脈訊號包括至少一聲音時脈訊號或至

少一影像時脈訊號。

於一實施例中，切換模組包括資料訊號切換單元，以及聲音時脈訊號切換單元或影像時脈訊號切換單元，分別對至少一並列切換訊號，以及至少一聲音時脈訊號或至少一影像時脈訊號進行切換。

於一實施例中，訊號切換裝置之輸出與輸入介面係為低電壓差動訊號傳輸(Low-Voltage Differential Signaling, LVDS)介面或串列/解串(SerDes)介面。

於一實施例中，來源端包括至少一來源端處理單元，至少一來源端處理單元係用以將至少一多媒體訊號中之至少一來源資料訊號與至少一資料時脈訊號分開後，將至少一來源資料訊號轉換為相同頻率之並列輸入訊號再轉換為固定頻率之至少一第一串列差動訊號。

於一實施例中，來源端所接收之至少一多媒體訊號之格式係選自高解析多媒體介面、數位視訊介面、顯示埠、D-Sub 介面、複合端子、獨立視訊端子及串列數位介面所組成的群組中之至少一者。

於一實施例中，來源端依據至少一資料時脈訊號將至少一資料訊號轉換為至少一第一串列差動訊號。

於一實施例中，每一至少一第一串列差動訊號依據第一時脈訊號以固定速率由來源端進行輸出，第一時脈訊號由訊號切換裝置或來源端之震盪器所產生。

於一實施例中，每一至少一第二串列差動訊號依據第二時脈訊號以固定速率被接收端所接收，第二時脈訊號由訊號切換裝置

或接收端之震盪器所產生。

本發明之另一範疇在於提出一種多媒體訊號切換裝置。多媒體訊號切換裝置耦接於多媒體訊號來源端與多媒體訊號輸出端之間。多媒體訊號切換裝置包括接收模組、資料訊號切換模組、時脈訊號切換模組及輸出模組。接收模組包括 N 個接收單元， N 個接收單元分別接收多媒體訊號來源端以固定速率傳送過來之 N 個第一串列差動訊號，接收模組並將 N 個第一串列差動訊號分別轉換為 N 個並列切換訊號後輸出，其中 N 為大於或等於 1 之正整數。資料訊號切換模組耦接接收模組，資料訊號切換模組包括 M 個 N 對 1 資料訊號多工器，每一個 N 對 1 資料訊號多工器之輸入係對應 N 個接收單元之輸出，並選擇性地接收來自 N 個接收單元中之一接收單元之 M 個並列切換訊號後輸出，其中 M 為大於或等於 1 之正整數。時脈訊號切換模組包括 M 個 N 對 1 時脈訊號多工器，當接收模組接收到多媒體訊號來源端傳送過來之 N 個時脈訊號後，每一個 N 對 1 時脈訊號多工器選擇性地接收 N 個時脈訊號中之一時脈訊號後輸出至多媒體訊號輸出端。輸出模組耦接資料訊號切換模組，輸出模組包括 M 個輸出單元， M 個輸出單元分別接收資料訊號切換模組所輸出之 M 個並列切換訊號，輸出模組並分別將 M 個並列切換訊號轉換為 M 個第二串列差動訊號後以固定速率輸出至多媒體訊號輸出端。

本發明之另一範疇在於提出一種多媒體訊號傳輸方法。於一具體實施例中，多媒體訊號傳輸方法包括下列步驟：(a)接收至少一多媒體訊號，其中每一至少一多媒體訊號分別包括至少一來源資料訊號及至少一資料時脈訊號；(b)轉換至少一來源資料訊號為至少一第一串列差動訊號，並分別以不同路徑輸出至少一第一串列差動訊號及至少一資料時脈訊號，其中每一至少一第一串

列差動訊號均以固定速率進行輸出；(c)轉換至少一第一串列差動訊號為至少一並列切換訊號並對至少一並列切換訊號及至少一資料時脈訊號進行切換；(d)轉換至少一並列切換訊號為至少一第二串列差動訊號並以不同路徑分別輸出至少一資料時脈訊號及至少一第二串列差動訊號，其中每一至少一第二串列差動訊號以固定速率進行輸出。

本發明之另一範疇在於提出一種多媒體訊號切換方法。於一具體實施例中，多媒體訊號切換方法包括下列步驟：(a)接收來源端以固定速率傳送過來之 N 個第一串列差動訊號，並將 N 個第一串列差動訊號分別轉換為 N 個並列切換訊號後輸出，其中 N 為大於或等於 1 之正整數；(b)選擇性地接收 N 個並列切換訊號中之 M 個並列切換訊號並輸出，其中 M 為大於或等於 1 之正整數；(c)接收來源端傳送過來之 N 個資料時脈訊號並選擇性地接收 N 個時脈訊號中之一時脈訊號後輸出至輸出端；(d)將 M 個並列切換訊號轉換為 M 個第二串列差動訊號後以固定速率輸出至輸出端。

關於本發明之優點與精神可以藉由以下的發明詳述及所附圖式得到進一步的瞭解。

【實施方式】

根據本發明之一較佳具體實施例為一種多媒體訊號傳輸系統。於此實施例中，多媒體訊號傳輸系統係用以傳輸多媒體訊號。請參照第 1 圖，第 1 圖係繪示此實施例之多媒體訊號傳輸系統的示意圖。

如第 1 圖所示，多媒體訊號傳輸系統 1 包括訊號切換裝置

10、來源端 11、接收端 12 及控制模組 14。實際上，訊號切換裝置 10 之輸出與輸入介面可以是低電壓差動訊號傳輸(Low-Voltage Differential Signaling, LVDS)介面或串列/解串(SerDes)介面，但不以此為限。訊號切換裝置 10 若採用例如現場可程式邏輯閘陣列(FPGA)，更可將多媒體訊號做更多的處理，例如屏幕顯示菜單(On-Screen Display, OSD)或調色等的動作。其中，來源端 11 係耦接至訊號切換裝置 10；訊號切換裝置 10 係耦接至接收端 12；控制模組 14 係分別耦接至訊號切換裝置 10、來源端 11 及接收端 12。訊號切換裝置 10 包括切換模組 100、接收模組 102 及輸出模組 104。來源端 11 包括來源端處理單元 110。接收端 12 包括接收端處理單元 120。切換模組 100 耦接於接收模組 102 與輸出模組 104 之間。控制模組 14 例如為處理單元(PU)或微處理器(MCU)等，可用來控制訊號切換裝置 10、來源端 11 及接收端 12 之間的溝通。切換模組 100 例如可包括現場可程式邏輯閘陣列(FPGA)或複雜可程式邏輯裝置(CPLD)等。接收模組 102 與輸出模組 104 例如可包括現場可程式邏輯閘陣列(FPGA)或串列/解串(SerDes)元件等，但均不以此為限。

來源端 11 接收多媒體訊號並轉換成相同高速串列格式。於此實施例中，來源端 11 係用以接收至少一多媒體訊號 MS，其中每一多媒體訊號 MS 分別包括至少一來源資料訊號 DS1 及至少一資料時脈訊號 TS。實際上，來源端 11 所接收之至少一多媒體訊號 MS 之格式係選自高解析多媒體介面(High Definition Multimedia Interface, HDMI)、數位視訊介面(Digital Visual Interface, DVI)、顯示埠(DisplayPort)、D-Sub 介面、複合端子(AV composite)、獨立視訊端子(S-Video)及串列數位介面(Serial Digital Interface, SDI)所組成的群組中之至少一者。

來源端 11 透過來源端處理單元 110 將至少一來源資料訊號

DS1 轉換為至少一第一串列差動訊號 SS1，來源端 11 並分別以不同路徑輸出至少一第一串列差動訊號 SS1 及至少一資料時脈訊號 TS，其中每一第一串列差動訊號 SS1 係以固定的第一速率進行輸出。實際上，每一第一串列差動訊號 SS1 可依據訊號切換裝置 10 或來源端 11 之震盪器所產生之第一時脈訊號以固定的第一速率由來源端 11 進行輸出，但不以此為限。

請同時參照第 1 圖及第 2 圖。如第 2 圖所示，切換模組 100 包括資料訊號切換單元 100A、聲音時脈訊號切換單元 100B 及影像時脈訊號切換單元 100C。訊號切換裝置 10 耦接來源端 11，並自來源端 11 接收至少一第一串列差動訊號 SS1 及至少一資料時脈訊號 TS。其中，每一資料時脈訊號 TS 包括至少一聲音時脈訊號 TS1 及至少一影像時脈訊號 TS2，至少一聲音時脈訊號 TS1 及至少一影像時脈訊號 TS2 分別被傳送至聲音時脈訊號切換單元 100B 及影像時脈訊號切換單元 100C。在其他實施例中，每一資料時脈訊號 TS 亦可只包括至少一聲音時脈訊號 TS1 或至少一影像時脈訊號 TS2。接收模組 102 將接收到之至少一第一串列差動訊號 SS1 轉換成至少一並列切換訊號 PW 並傳送至資料訊號切換單元 100A。資料訊號切換單元 100A 例如可包括現場可程式邏輯閘陣列(FPGA)或複雜可程式邏輯裝置(CPLD)等。聲音時脈訊號切換單元 100B 與影像時脈訊號切換單元 100C 例如為矩陣(Matrix)型態，但均並不以此為限。

當資料訊號切換單元 100A 對至少一並列切換訊號 PW 進行切換後，再透過輸出模組 104 將至少一並列切換訊號 PW 轉換成至少一第二串列差動訊號 SS2。接著，聲音時脈訊號切換單元 100B、影像時脈訊號切換單元 100C 及輸出模組 104 分別以不同路徑輸出至少一聲音時脈訊號 TS1、至少一影像時脈訊號 TS2 及至少一第二串列差動訊號 SS2，其中每一第二串列差動訊號 SS2 係以固定

的第二速率進行輸出。實際上，每一第二串列差動訊號 SS2 可依據訊號切換裝置 10 或接收端 12 之震盪器所產生之第二時脈訊號以固定的第二速率被接收端 12 所接收，但不以此為限。第一速率與第二速率可以為同步或不同步，當同步時第一速率與第二速率皆由同一震盪器所產生；第一速率與第二速率可傳送之速率需大於多媒體訊號之總資料頻寬，例如每對串列差動訊號的速率各為 900MHz 或以上，以滿足目前多媒體影像傳送 1080p 與 60MHz 之所需。

如第 1 圖所示，接收端 12 耦接訊號切換裝置 10，接收高速串列差動訊號並還原為原來的多媒體訊號。於一實施例中，接收端 12 接收到至少一第二串列差動訊號 SS2 及至少一資料時脈訊號 TS，接收端處理單元 120 依據至少一資料時脈訊號 TS 將第二串列差動訊號 SS2 還原為至少一來源資料訊號 DS1，並結合至少一來源資料訊號 DS1 及至少一資料時脈訊號 TS 以輸出至少一多媒體訊號 MS。

接著，請參照第 3 圖，第 3 圖係繪示第 1 圖中之來源端處理單元 110 之一實施例。如第 3 圖所示，來源端處理單元 110 包括分離器 110A、轉換器 110B 及轉換器 110C。分離器 110A 接收各種不同多媒體訊號後，輸出通用之影音資訊串流。於一實施例中，分離器 110A 用以將至少一多媒體訊號 MS 中之至少一來源資料訊號 DS1 與該至少一資料時脈訊號 TS 分開。轉換器 110B 用以將該至少一來源資料訊號 DS1 轉換為相同頻率之並列輸入訊號 PS，轉換器 110C 再將並列輸入訊號 PS 轉換為固定頻率之至少一第一串列差動訊號 SS1。來源端處理單元 110 分別以不同路徑輸出第一串列差動訊號 SS1 及至少一資料時脈訊號 TS 至訊號切換裝置 10。

接著，請參照第 4 圖，第 4 圖係繪示第 1 圖中之接收端處理單元 120 之一實施例。如第 4 圖所示，接收端處理單元 120 包括轉換器 120A、轉換器 120B 及合成器 120C。當接收端處理單元 120 接收到來自訊號切換裝置 10 之至少一第二串列差動訊號 SS2 及至少一資料時脈訊號 TS 後，先由轉換器 120A 將至少一第二串列差動訊號 SS2 轉換為至少一接收資料訊號 DS2，再由轉換器 120B 依據至少一資料時脈訊號 TS 將至少一接收資料訊號 DS2 還原為至少一來源資料訊號 DS1。然後，合成器 120C 結合至少一來源資料訊號 DS1 與至少一資料時脈訊號 TS 以輸出多媒體訊號 MS。需說明的是，第 4 圖中之至少一接收資料訊號 DS2 與第 3 圖中之並列輸入訊號 PS 之關係為資料內容相同，皆為並列訊號，但兩者之間可以不同步。

接著，請參照第 5 圖，第 5 圖係繪示本發明之多媒體訊號切換裝置之一實施例。如第 5 圖所示，多媒體訊號切換裝置 20 係耦接於來源端 21 與輸出端 22 之間。多媒體訊號切換裝置 20 包括接收模組 200、資料訊號切換模組 202、輸出模組 204、時脈訊號切換模組 206、第一同步模組 208A 及第二同步模組 208B。其中，接收模組 200 耦接於來源端 21 與資料訊號切換模組 202 之間；輸出模組 204 耦接於資料訊號切換模組 202 與輸出端 22 之間；時脈訊號切換模組 206 耦接於來源端 21 與輸出端 22 之間；第一同步模組 208A 及第二同步模組 208B 耦接於資料訊號切換模組 202 與輸出模組 204 之間。

實際上，多媒體訊號切換裝置 20 的輸出與輸入介面可以是低電壓差動訊號傳輸(Low-Voltage Differential Signaling, LVDS)介面或串列/解串(SerDes)介面。接收模組 200 與輸出模組 204 例如可包括現場可程式邏輯閘陣列(FPGA)或串列/解串(SerDes)元件等。而資料訊號切換模組 202 可屬於資料串流矩陣(data stream

matrix)型式，第一同步模組 208A 及第二同步模組 208B 均採用先進先出(First In First Out, FIFO)裝置，但均不以此為限。

於此實施例中，假設接收模組 200 包括三個接收單元，分別是第一接收單元 200A、第二接收單元 200B 及第三接收單元 200C；資料訊號切換模組 202 包括兩個 3 對 1 資料訊號多工器，分別是第一 3 對 1 資料訊號多工器 202A 及第二 3 對 1 資料訊號多工器 202B，第一 3 對 1 資料訊號多工器 202A 及第二 3 對 1 資料訊號多工器 202B 之輸入均對應第一接收單元 200A、第二接收單元 200B 及第三接收單元 200C 之輸出；輸出模組 204 包括兩個輸出單元，分別是第一輸出單元 204A 及第二輸出單元 204B；時脈訊號切換模組 206 包括兩個 3 對 1 時脈訊號多工器，分別是第一 3 對 1 時脈訊號多工器 206A 及第二 3 對 1 時脈訊號多工器 206B。第一同步模組 208A 耦接於第一 3 對 1 資料訊號多工器 202A 與第一輸出單元 204A 之間。第二同步模組 208B 耦接於第二 3 對 1 資料訊號多工器 202B 與第二輸出單元 204B 之間。

假設來源端 21 分別以不同路徑輸出三個第一串列差動訊號 SS1A~SS1C 以及三個資料時脈訊號 TS1~TS3 至訊號切換裝置 20，其中每一第一串列差動訊號 SS1A~SS1C 均係以固定的第一速率進行輸出。接收模組的第一接收單元 200A、第二接收單元 200B 及第三接收單元 200C 將會分別接收第一串列差動訊號 SS1A~SS1C 並分別將第一串列差動訊號 SS1A~SS1C 轉換為並列切換訊號 PW1~PW3 後，再將並列切換訊號 PW1~PW3 輸出至資料訊號切換模組 202。

接著，資料訊號切換模組 202 中之第一 3 對 1 資料訊號多工器 202A 將會接收並列切換訊號 PW1~PW3 並進行切換後輸出並列切換訊號 PW1 並經由第一同步模組 208A 進行同步處理後傳送至

相對應的輸出模組 204 之第一輸出單元 204A；同時，資料訊號切換模組 202 中之第二 3 對 1 資料訊號多工器 202B 亦會接收並列切換訊號 PW1~PW3 並進行切換後輸出並列切換訊號 PW1 並經由第二同步模組 208B 進行同步處理後傳送至相對應的輸出模組 204 之第二輸出單元 204B。需說明的是，當第一時脈訊號與第二時脈訊號都由多媒體訊號切換裝置 20 之震盪器所產生時，第一同步模組 208A 及第二同步模組 208B 可省略。

當輸出模組 204 的第一輸出單元 204A 與第二輸出單元 204B 分別接收到並列切換訊號 PW1 時，第一輸出單元 204A 與第二輸出單元 204B 分別將並列切換訊號 PW1 轉換為第二串列差動訊號 SS2A，並分別將第二串列差動訊號 SS2A 以固定的第二速率輸出至輸出端 22。

至於來源端 21 分別以不同路徑輸出至多媒體訊號切換裝置 20 的三個資料時脈訊號 TS1~TS3，當時脈訊號切換模組 206 的第一 3 對 1 時脈訊號多工器 206A 接收到資料時脈訊號 TS1~TS3 時，第一 3 對 1 時脈訊號多工器 206A 會對資料時脈訊號 TS1~TS3 進行切換並輸出資料時脈訊號 TS1 至輸出端 22。同樣地，當時脈訊號切換模組 206 的第二 3 對 1 時脈訊號多工器 206B 接收到資料時脈訊號 TS1~TS3 時，第二 3 對 1 時脈訊號多工器 206B 會對資料時脈訊號 TS1~TS3 進行切換並輸出資料時脈訊號 TS1 至輸出端 22。

於實際應用中，時脈訊號切換模組 206 的第一 3 對 1 時脈訊號多工器 206A 及第二 3 對 1 時脈訊號多工器 206B 可分別是聲音時脈訊號切換單元(Audio Clock Matrix)及影像時脈訊號切換單元(Pixel Clock Matrix)，用以分別對各資料時脈訊號 TS1~TS3 中所包括的聲音時脈訊號及影像時脈訊號進行切換。

來源端 11 與接收端 12 之間影音同步所需要的聲音時脈訊號 TS1 與影像時脈訊號 TS2 作獨立傳送，可避免經過訊號切換裝置 10 轉換格式或變換解析度後產生相容性的問題。

於一實施例中，來源資料訊號 DS1、第一串列差動訊號 SS1、並列切換訊號 PW、第二串列差動訊號 SS2 及接收資料訊號 DS2 其資料內容皆相同。

根據本發明之另一具體實施例係為一種多媒體訊號傳輸方法。於此實施例中，多媒體訊號傳輸方法係用以於來源端與接收端之間傳輸至少一多媒體訊號。請參照第 6 圖，第 6 圖係繪示多媒體訊號傳輸方法的流程圖。

如第 6 圖所示，於步驟 S10 中，該方法接收至少一多媒體訊號，其中每一多媒體訊號分別包括至少一來源資料訊號及至少一資料時脈訊號。於步驟 S12 中，該方法將至少一來源資料訊號轉換為至少一第一串列差動訊號。於步驟 S14 中，該方法分別以不同路徑輸出至少一第一串列差動訊號及至少一資料時脈訊號，其中每一第一串列差動訊號均以固定速率進行輸出。

接著，於步驟 S16 中，該方法將至少一第一串列差動訊號轉換成至少一並列切換訊號並對至少一並列切換訊號及至少一資料時脈訊號進行切換。於步驟 S18 中，該方法將至少一並列切換訊號轉換成至少一第二串列差動訊號。於步驟 S20 中，該方法以不同路徑分別輸出至少一資料時脈訊號及至少一第二串列差動訊號，其中每一第二串列差動訊號以固定速率進行輸出。

採用固定速率傳送訊號有以下優點：1. 不會因來源端變換解析度使得接收端需要對整個通道重新初始一次。2. 在接收端切換到不同的來源端時不需要對整個通道重新初始一次。3. 若採用低壓差分信號(Low Voltage Differential Signal, LVDS)做為實體層傳送，可傳

輸不同傳輸速率的資料種類，例如聲音及影像訊號可在同一組 LVDS 上傳送。

相較於先前技術，本發明所提出之多媒體訊號傳輸系統、多媒體訊號切換裝置及多媒體訊號傳輸方法係採用高速串列傳輸來取代傳統的並列傳輸，故可省電並簡化連接線路，大幅減少電路板上的走線彼此交錯之現象，以避免訊號干擾情況發生以及 PCB 板可用較少的空間來完成。若架構上採用低壓差分信號 (LVDS) 做為實體層傳送，比起傳統之晶體管邏輯 (Transistor-Transistor Logic, TTL) 的電壓更低，抗雜訊能力更好，所以可達到省電的功效。此外，本發明所提出之多媒體訊號傳輸系統、多媒體訊號切換裝置及多媒體訊號傳輸方法係採用固定的資料傳輸速率傳送串列資料，影像串流不會因為解析度而改變，可在同一條傳輸路徑上傳輸不同傳輸速率的資料種類，並且當接收端切換至不同的介面來源端時不需再對通道重新初始一次，可有效提升多媒體訊號傳輸系統之市場競爭力。同時可將不同的介面都適用於同一種方式來傳送，達到不同介面間資料無損失的轉換。

藉由以上較佳具體實施例之詳述，係希望能更加清楚描述本發明之特徵與精神，而並非以上述所揭露的較佳具體實施例來對本發明之範疇加以限制。相反地，其目的是希望能涵蓋各種改變及具相等性的安排於本發明所欲申請之專利範圍的範疇內。

【圖式簡單說明】

第 1 圖係繪示根據本發明之一較佳具體實施例之多媒體訊號傳輸系統的示意圖。

第 2 圖係繪示第 1 圖中之切換模組之一實施例。

第 3 圖係繪示第 1 圖中之來源端處理單元之一實施例。

第 4 圖係繪示第 1 圖中之接收端處理單元之一實施例。

第 5 圖係繪示根據本發明之多媒體訊號切換裝置之一實施例。

第 6 圖係繪示根據本發明之另一較佳具體實施例之多媒體訊號傳輸方法的流程圖。

【主要元件符號說明】

S10~S20：流程步驟	1：多媒體訊號傳輸系統
10：訊號切換裝置	11、21：來源端
12：接收端	14：控制模組
100：切換模組	102、200：接收模組
104、204：輸出模組	110：來源端處理單元
120：接收端處理單元	MS：多媒體訊號
DS1：來源資料訊號	TS：資料時脈訊號
SS1：第一串列差動訊號	100A：資料訊號切換單元
100B：聲音時脈訊號切換單元	
100C：影像時脈訊號切換單元	
TS1：聲音時脈訊號	TS2：影像時脈訊號
PW：並列切換訊號	SS2：第二串列差動訊號

- 110A：分離器 120C：合成器
- 110B、110C、120A、120B：轉換器
- PS：並列輸入訊號 DS2：接收資料訊號
- 20：多媒體訊號切換裝置 22：輸出端
- 202：資料訊號切換模組 206：時脈訊號切換模組
- 200A：第一接收單元
- 200B：第二接收單元 200C：第三接收單元
- 202A：第一3對1資料訊號多工器
- 202B：第二3對1資料訊號多工器
- 204A：第一輸出單元 204B：第二輸出單元
- 206A：第一3對1時脈訊號多工器
- 206B：第二3對1時脈訊號多工器
- SS1A~SS1C：第一串列差動訊號
- SS2A：第二串列差動訊號
- TS1~TS3：資料時脈訊號 PW1~PW3：並列切換訊號
- 208A：第一同步模組 208B：第二同步模組

七、申請專利範圍：

1、一種多媒體訊號傳輸系統，至少包括：

一來源端，用以接收至少一多媒體訊號，每一該至少一多媒體訊號分別包括至少一來源資料訊號及至少一資料時脈訊號，該來源端將該至少一來源資料訊號轉換為至少一第一串列差動訊號，並分別以不同路徑輸出該至少一第一串列差動訊號及該至少一資料時脈訊號，其中每一該至少一第一串列差動訊號以固定速率進行輸出；以及

一訊號切換裝置，耦接該來源端並自該來源端接收該至少一第一串列差動訊號及該至少一資料時脈訊號，該訊號切換裝置包括一切換模組，該訊號切換裝置將接收到之該至少一第一串列差動訊號轉換成至少一並列切換訊號，該切換模組對該至少一並列切換訊號及該至少一資料時脈訊號進行切換後，該訊號切換裝置將該至少一並列切換訊號轉換成至少一第二串列差動訊號，並以不同路徑分別輸出該至少一資料時脈訊號及該至少一第二串列差動訊號，其中每一該至少一第二串列差動訊號以固定速率進行輸出。

2、如申請專利範圍第1項所述之多媒體訊號傳輸系統，更包括一接收端，耦接該訊號切換裝置，該接收端接收該至少一第二串列差動訊號及該至少一資料時脈訊號，該接收端將該至少一第二串列差動訊號轉換為至少一接收資料訊號，且依據該至少一資料時脈訊號將該至少一接收資料訊號還原為該至少一來源資料訊號，並結合該至少一來源資料訊號及該至少一資料時脈訊號以輸出該至少一多媒體訊號。

3、如申請專利範圍第1項所述之多媒體訊號傳輸系統，其中該至

少一來源資料訊號包括至少一聲音訊號或至少一影像訊號，該至少一資料時脈訊號包括至少一聲音時脈訊號或至少一影像時脈訊號。

- 4、如申請專利範圍第3項所述之多媒體訊號傳輸系統，其中該切換模組包括一資料訊號切換單元，以及一聲音時脈訊號切換單元或一影像時脈訊號切換單元，分別對該至少一並列切換訊號，以及該至少一聲音時脈訊號或該至少一影像時脈訊號進行切換。
- 5、如申請專利範圍第1項所述之多媒體訊號傳輸系統，其中該訊號切換裝置之輸出與輸入介面係為低電壓差動訊號傳輸 (Low-Voltage Differential Signaling, LVDS) 介面或串列/解串 (SerDes) 介面。
- 6、如申請專利範圍第1項所述之多媒體訊號傳輸系統，其中該來源端包括至少一來源端處理單元，該至少一來源端處理單元係用以將該至少一多媒體訊號中之該至少一來源資料訊號與該至少一資料時脈訊號分開後，將該至少一來源資料訊號轉換為相同頻率之一並列輸入訊號再轉換為固定頻率之該至少一第一串列差動訊號。
- 7、如申請專利範圍第1項所述之多媒體訊號傳輸系統，其中該來源端所接收之該至少一多媒體訊號之格式係選自高解析多媒體介面 (High Definition Multimedia Interface, HDMI)、數位視訊介面 (Digital Visual Interface, DVI)、顯示埠 (DisplayPort)、D-Sub 介面、複合端子 (AV composite)、獨立視訊端子 (S-Video) 及串列數位介面 (Serial Digital Interface, SDI) 所組成的群組中之至少一者。

- 8、如申請專利範圍第1項所述之多媒體訊號傳輸系統，其中該來源端依據該至少一資料時脈訊號將該至少一來源資料訊號轉換為該至少一第一串列差動訊號。
- 9、如申請專利範圍第1項所述之多媒體訊號傳輸系統，其中每一該至少一第一串列差動訊號依據一第一時脈訊號以固定速率由該來源端進行輸出，該第一時脈訊號由該訊號切換裝置或該來源端之一震盪器所產生。
- 10、如申請專利範圍第2項所述之多媒體訊號傳輸系統，其中每一該至少一第二串列差動訊號依據一第二時脈訊號以固定速率被該接收端所接收，該第二時脈訊號由該訊號切換裝置或該接收端之一震盪器所產生。
- 11、一種多媒體訊號切換裝置，耦接於一多媒體訊號來源端與一多媒體訊號輸出端之間，該多媒體訊號切換裝置包括：
 - 一接收模組，包括N個接收單元，該N個接收單元分別接收該多媒體訊號來源端以固定速率傳送過來之N個第一串列差動訊號，該接收模組並將該N個第一串列差動訊號分別轉換為N個並列切換訊號後輸出，其中N為大於或等於1之正整數；
 - 一資料訊號切換模組，耦接該接收模組，該資料訊號切換模組包括M個N對1資料訊號多工器，每一個N對1資料訊號多工器之輸入係對應該N個接收單元之輸出，並選擇性地接收來自該N個接收單元中之一接收單元之該並列切換訊號後輸出，其中M為大於或等於1之正整數；
 - 一時脈訊號切換模組，包括M個N對1時脈訊號多工器，當該

接收模組接收到該多媒體訊號來源端傳送過來之N個時脈訊號後，每一個N對1時脈訊號多工器選擇性地接收該N個時脈訊號中之一時脈訊號後輸出至該多媒體訊號輸出端；以及

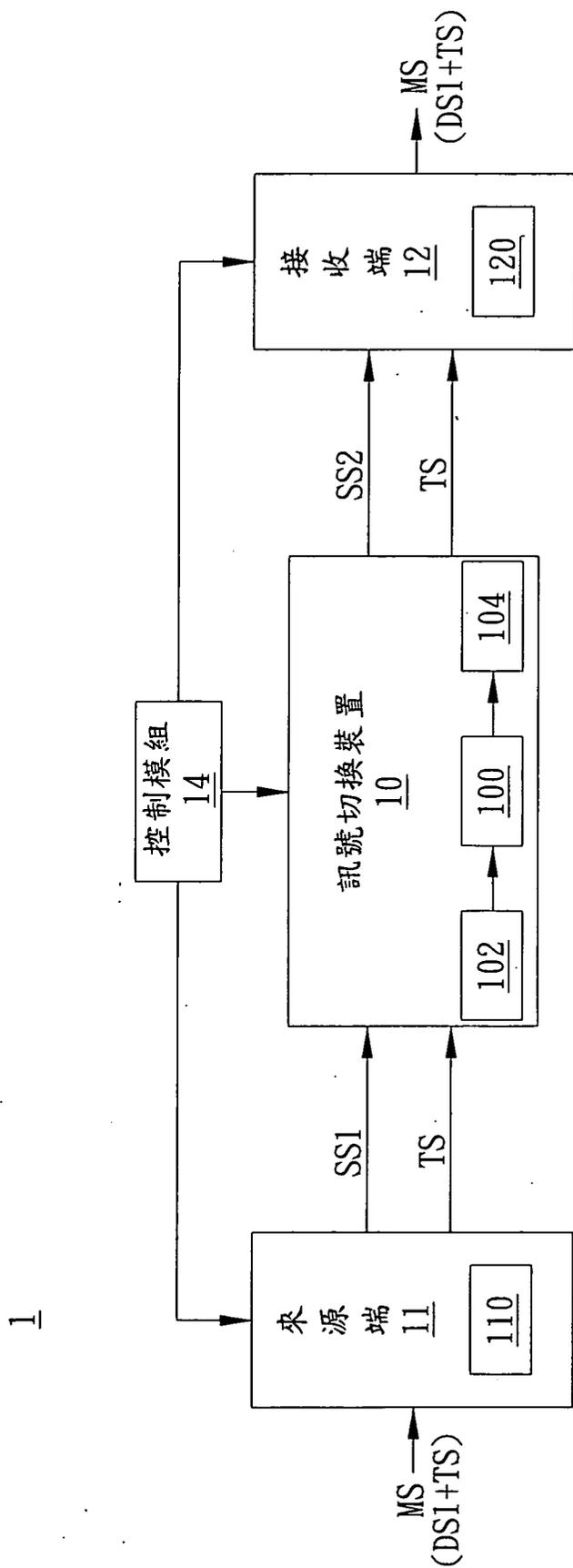
一輸出模組，耦接該資料訊號切換模組，該輸出模組包括M個輸出單元，該M個輸出單元分別接收該資料訊號切換模組所輸出之M個並列切換訊號，該輸出模組並分別將該M個並列切換訊號轉換為M個第二串列差動訊號後以固定速率輸出至該多媒體訊號輸出端。

- 12、如申請專利範圍第11項所述之多媒體訊號切換裝置，其中該時脈訊號切換模組包括一聲音時脈訊號切換單元或一影像時脈訊號切換單元，用以分別對一聲音時脈訊號或一影像時脈訊號進行切換。
- 13、如申請專利範圍第11項所述之多媒體訊號切換裝置，其中該多媒體訊號切換裝置更包括一同步模組，耦接該資料訊號切換模組，該同步模組用以將來自該M個N對1資料訊號多工器之該M個並列切換訊號同步化後輸出至該輸出模組。
- 14、如申請專利範圍第11項所述之多媒體訊號切換裝置，其中若該多媒體訊號切換裝置為低電壓差動訊號傳輸矩陣切換器，該資料訊號切換模組係屬於資料串流矩陣(data stream matrix)型式。
- 15、一種多媒體訊號傳輸方法，包括下列步驟：
 - (a)接收至少一多媒體訊號，其中每一該至少一多媒體訊號分別包括至少一來源資料訊號及至少一資料時脈訊號；

- (b)轉換該至少一來源資料訊號為至少一第一串列差動訊號，並分別以不同路徑輸出該至少一第一串列差動訊號及該至少一資料時脈訊號，其中每一該至少一第一串列差動訊號均以固定速率進行輸出；
- (c)轉換該至少一第一串列差動訊號為至少一並列切換訊號並對該至少一並列切換訊號及該至少一資料時脈訊號進行切換；以及
- (d)轉換該至少一並列切換訊號為至少一第二串列差動訊號並以不同路徑分別輸出該至少一資料時脈訊號及該至少一第二串列差動訊號，其中每一該至少一第二串列差動訊號以固定速率進行輸出。
- 16、如申請專利範圍第15項所述之多媒體訊號傳輸方法，係利用該至少一資料時脈訊號將該至少一第二串列差動訊號還原回該至少一來源資料訊號，並結合該至少一來源資料訊號與該至少一資料時脈訊號以輸出該至少一多媒體訊號。
- 17、如申請專利範圍第15項所述之多媒體訊號傳輸方法，其中步驟(b)係將該至少一多媒體訊號中之該至少一來源資料訊號與該至少一資料時脈訊號分開後，將該至少一來源資料訊號轉換為相同格式之至少一並列輸入訊號再轉換為該至少一第一串列差動訊號，並分別以不同路徑輸出該至少一第一串列差動訊號及該至少一資料時脈訊號。
- 18、如申請專利範圍第15項所述之多媒體訊號傳輸方法，其中步驟(a)所接收之該至少一多媒體訊號之格式係選自高解析多媒體介面(High Definition Multimedia Interface, HDMI)、數位視訊介面

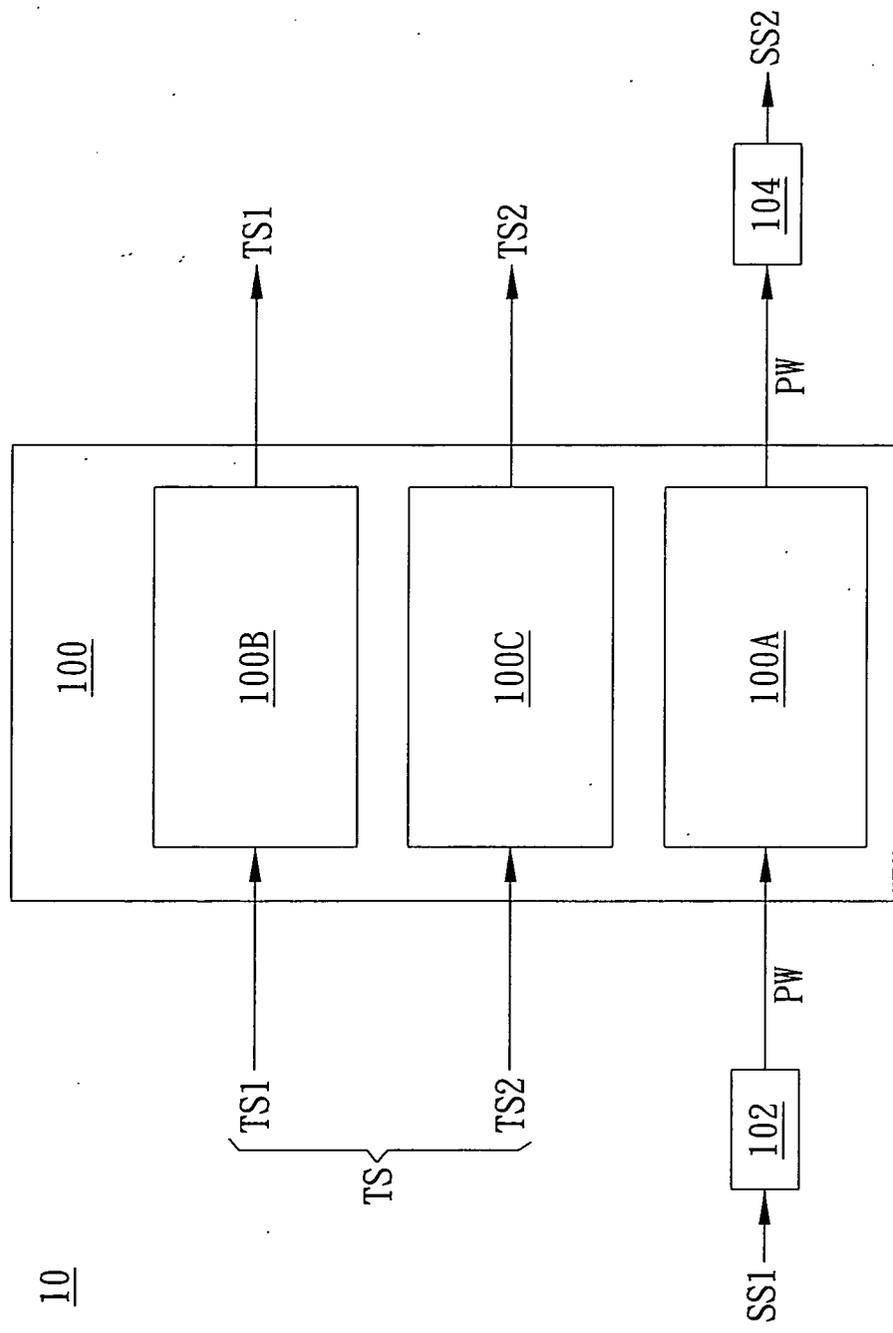
(Digital Visual Interface, DVI)、顯示埠(DisplayPort)、D-Sub介面、複合端子(AV composite)、獨立視訊端子(S-Video)及串列數位介面(Serial Digital Interface, SDI)所組成的群組中之至少一者。

八、圖式：

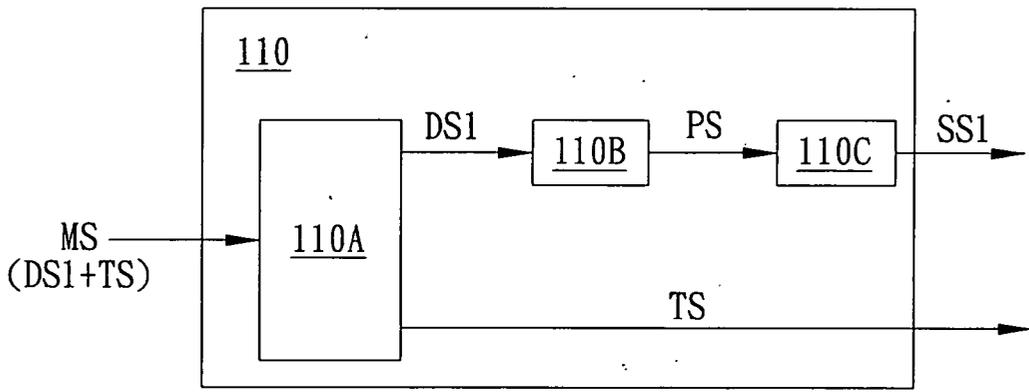


1

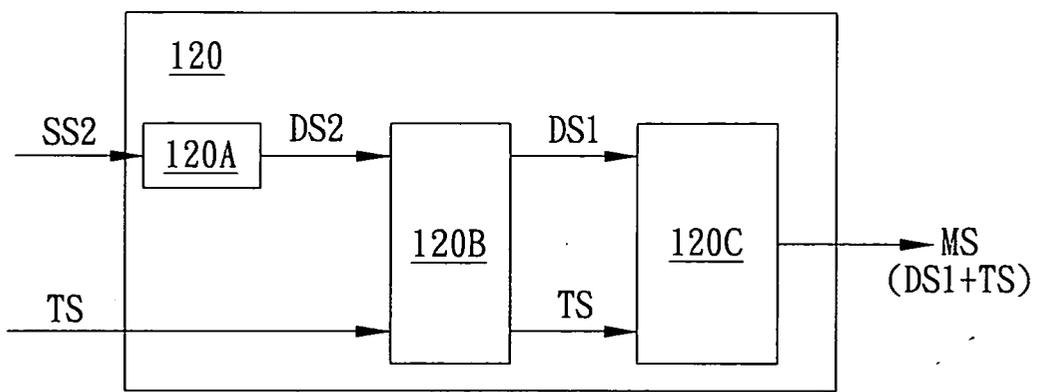
第 1 圖



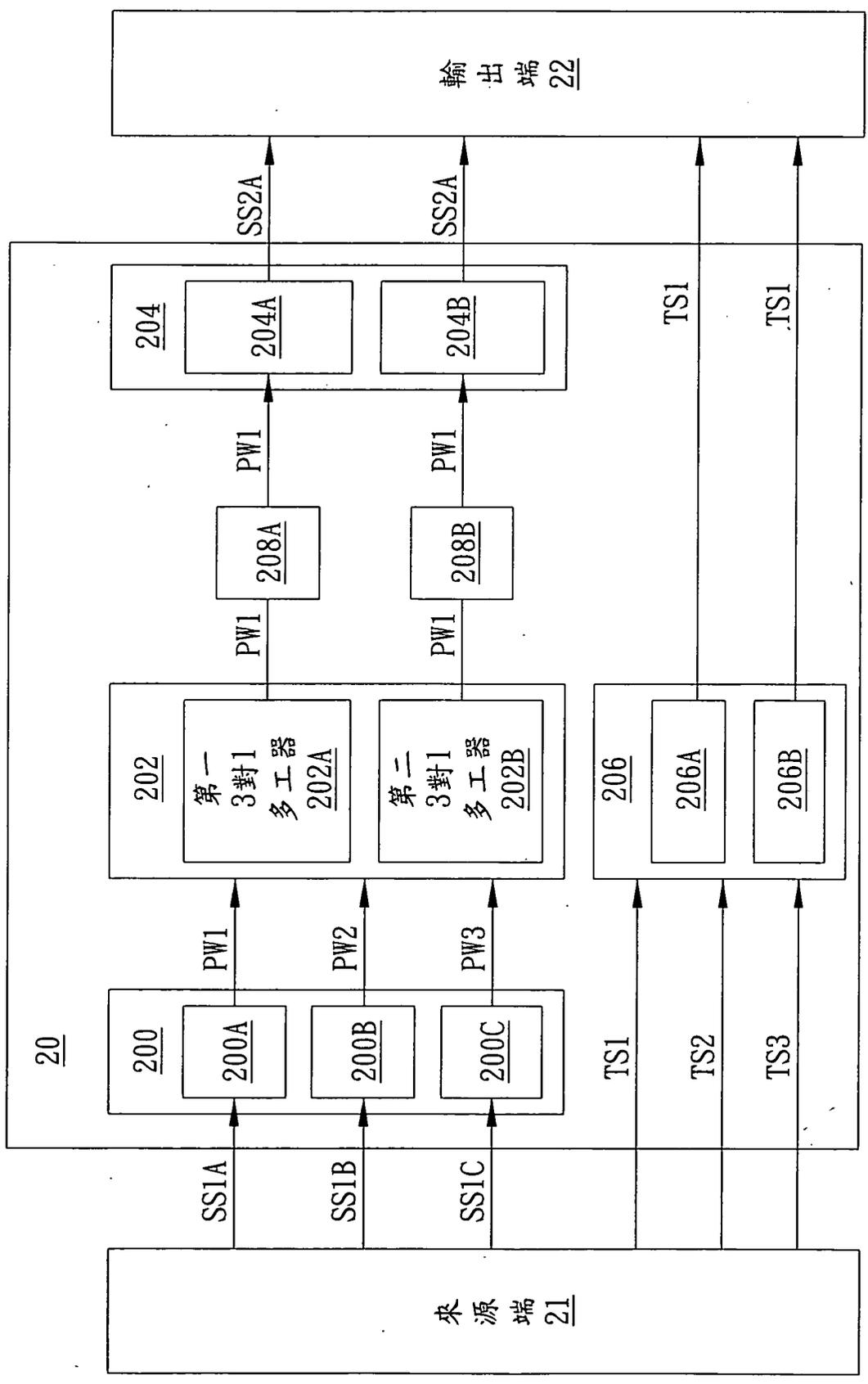
第 2 圖



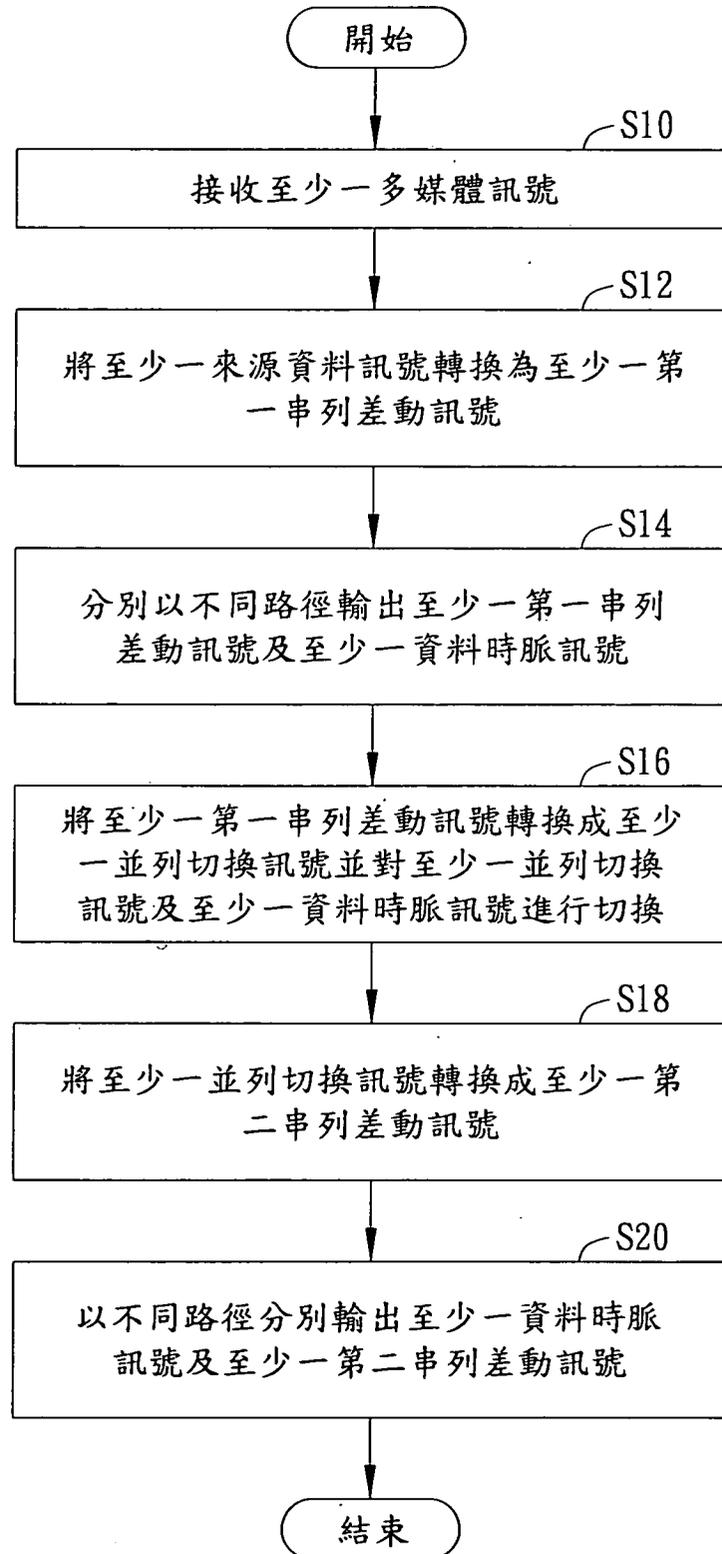
第 3 圖



第 4 圖



第 5 圖



第 6 圖