

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月3日(03.10.2024)



(10) 国際公開番号
WO 2024/203480 A1

- (51) 国際特許分類:
H01S 5/185 (2021.01) *H01S 5/343* (2006.01)
H01S 5/11 (2021.01)
- (21) 国際出願番号: PCT/JP2024/010328
- (22) 国際出願日: 2024年3月15日(15.03.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-055375 2023年3月30日(30.03.2023) JP
- (71) 出願人: 国立大学法人京都大学 (KYOTO UNIVERSITY) [JP/JP]; 〒6068501 京都府京都市左京区吉田本町 3 6 番地 1 Kyoto (JP). スタンレー電気株式会社(STANLEY ELECTRIC

CO., LTD.) [JP/JP]; 〒1538636 東京都目黒区中目黒 2 丁目 9 番 1 3 号 Tokyo (JP).

(72) 発明者: 野田 進(NODA Susumu); 〒6068501 京都府京都市左京区吉田本町 3 6 番地 1 国立大学法人京都大学内 Kyoto (JP). 小泉 朋朗(KOIZUMI Tomoaki); 〒1538636 東京都目黒区中目黒 2 丁目 9 番 1 3 号 スタンレー電気株式会社内 Tokyo (JP). 江本 溪(EMOTO Kei); 〒1538636 東京都目黒区中目黒 2 丁目 9 番 1 3 号 スタンレー電気株式会社内 Tokyo (JP).

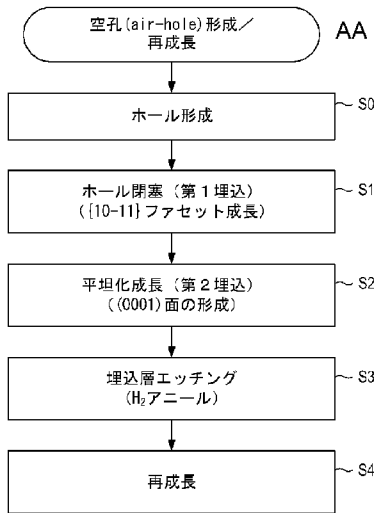
(74) 代理人: 吉田 雅比呂, 外(YOSHIDA Masahiro et al.); 〒1050001 東京都港区虎ノ門 2 丁目 2 番 5 号 共同通信会館 9 階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) Title: METHOD FOR MANUFACTURING SURFACE-EMITTING SEMICONDUCTOR LASER ELEMENT, AND SURFACE-EMITTING SEMICONDUCTOR LASER ELEMENT

(54) 発明の名称: 面発光半導体レーザ素子の製造方法及び面発光半導体レーザ素子

FIG.3



- S0 Hole formation
S1 Hole plugging (first embedding) ((10-11) facet growth)
S2 Planarization growth (second embedding) (formation of (0001) plane)
S3 Embedded layer etching (H₂ annealing)
S4 Regrowth
AA Vacancy (air-hole) formation/regrowth

(57) Abstract: According to the present invention, (a) a hole formation preparation layer is formed on a substrate, (b) holes are formed in the hole formation preparation layer such that the holes are two-dimensionally arranged on lattice points, thereby forming a hole formation layer, (c) facet growth for plugging the holes is performed so as to form a first embedded layer, (d) a second embedded layer for embedding the first embedded layer flatly is grown so as to form a vacancy layer that has vacancies corresponding to the holes, (e) flat etching of the second embedded layer is performed by means of annealing in a hydrogen atmosphere, and (f) crystal growth of a semiconductor layer comprising an active layer is performed on the flat etched second embedded layer.

CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))
- 補正された請求の範囲及び説明書 (条約第19条(1))

(57) 要約: (a) 基板上にホール形成準備層を形成し、(b) ホール形成準備層に、格子点の各々に2次元的に配置されたホールを形成して、ホール形成層を形成し、(c) ホールを閉塞するファセット成長を行って第1の埋込層を形成し、(d) 第1の埋込層を平坦に埋め込む第2の埋込層の成長を行ってホールに対応する空孔を有する空孔層を形成し、(e) 水素雰囲気におけるアニールにより第2の埋込層の平坦エッチングを行い、(f) 平坦エッチングされた第2の埋込層上に活性層を含む半導体層の結晶成長を行う。

明 細 書

発明の名称： 面発光半導体レーザ素子の製造方法及び面発光半導体レーザ素子

技術分野

[0001] 本発明は、フォトニック結晶を有する面発光半導体レーザ素子の製造方法及び面発光半導体レーザ素子に関する。

背景技術

[0002] 近年、フォトニック結晶（PC：Photonic Crystal）を用いた、フォトニック結晶面発光レーザ（PCSEL：Photonic-Crystal Surface-Emitting Laser）の開発が進められている。

[0003] 例えば、特許文献1には、フォトニック結晶レーザにおいて空孔層における回折効果を強め高い共振効果を得るために、ファセット選択成長を用いて側面が{10-10}からなる六角柱構造の空孔をIII族窒化物半導体層内に埋め込む方法が提案されている。これにより、フィリングファクタが大きく、また大きな光閉じ込め係数を有するフォトニック結晶を備えたフォトニック結晶レーザ素子を実現することについて記載されている。

[0004] また、特許文献2には、フォトニック結晶レーザにおいて、マストランスポートを利用して空孔をIII族窒化物半導体層内に埋め込む方法が提案されている。これにより、フォトニック結晶層を伝搬する光波に対する結合係数が高くなるフォトニック結晶レーザを得ることについて記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特許第7101370号公報
特許文献2：特開2020-38892号公報

発明の概要

発明が解決しようとする課題

- [0006] しかしながら、特許文献 1 に記載のような手法を用いた場合、十分な空孔充填率の空孔層を形成することができるが、空孔層を埋め込むための層厚が厚くなり、空孔層と活性層との距離を近づけることができない。すなわち、空孔層における共振効果を高めることができない。
- [0007] また、特許文献 2 にはマストランスポートを利用した空孔埋め込み方法が提案されているが、この手法を用いた場合には、空孔は断面形状が熱的に最も安定な柱状構造、すなわち正六角柱構造で埋め込まれる。したがって、空孔の断面形状に非対称性を導入することが困難であり、高い出射効率を得ることができない。すなわち高出力動作することができない。
- [0008] 以上のことから、従来技術においては、高い出力を維持しつつ共振効果を高め、閾値電流を下げるのが困難であった。
- [0009] 本願発明は、空孔層と活性層とを近接させ共振効果を高くすることが可能であり、かつ、高品質の活性層を有し、低閾値かつ高効率の面発光半導体レーザ素子の製造方法及び面発光半導体レーザ素子を提供することを目的としている。

課題を解決するための手段

- [0010] 本発明の 1 実施態様による面発光半導体レーザ素子の製造方法は、
基板上にホール形成準備層を形成し、
前記ホール形成準備層に、格子点の各々に 2 次元的に配置されたホールを形成して、ホール形成層を形成し、
前記ホールを閉塞するファセット成長を行って第 1 の埋込層を形成し、
前記第 1 の埋込層を平坦に埋め込む第 2 の埋込層の成長を行って前記ホールに対応する空孔を有する空孔層を形成し、
水素雰囲気におけるアニールにより前記第 2 の埋込層の平坦エッチングを行い、
前記平坦エッチングされた前記第 2 の埋込層上に活性層を含む半導体層の結晶成長を行う。
- [0011] 本発明の 1 実施態様による面発光半導体レーザ素子は、

上記製造方法により製造された面発光半導体レーザ素子であって、
前記活性層と前記空孔層との距離は200nm以下である。

図面の簡単な説明

[0012] [図1A]第1の実施形態のPCSEL素子の構造の一例を模式的に示す断面図である。

[図1B]図1Aに示す空孔層中に配列された空孔を模式的に示す拡大断面図である。

[図2A]PCSEL素子の上面を模式的に示す平面図である。

[図2B]n側ガイド層に平行な面における断面を模式的に示す断面図である。

[図2C]PCSEL素子の下面を模式的に示す平面図である。

[図3]第1の実施形態のPCSEL素子の製造方法を示すフローチャートである。

[図4]埋込層の形成ステップS0～S3におけるn側ガイド層の断面を模式的に示す断面図である。

[図5]レジストの主開口及び副開口、及び、エッチング後の主ホール及び副ホールを模式的に示す平面図である。

[図6]形成された空孔層の中心軸CXに垂直な断面を模式的に示す図である。

[図7A]エッチング時間が(i)5分の場合のウエハの断面のSEM像である。

[図7B]エッチング時間が(ii)20分の場合のウエハの断面のSEM像である。

[図7C]エッチング時間が(iii)50分の場合のウエハの断面のSEM像である。

[図8]活性層の表面のAFM像を示す図である。

[図9A]エッチング時間が(ii)20分の場合の表面粗さの測定結果を示す図である。

[図9B]エッチング時間が(iii)50分の場合の表面粗さの測定結果を示す図である。

[図10]埋込層の層厚に対する $20\mu\text{m} \times 20\mu\text{m}$ の領域の表面粗さ R_a の測定値を示す図である。

発明を実施するための形態

[0013] 以下においては、本発明の好適な実施形態について説明するが、これらを適宜改変し、組合せてもよい。また、以下の説明及び添付図面において、実質的に同一又は等価な部分には同一の参照符を付して説明する。

[0014] [第1の実施形態]

1. フォトニック結晶面発光レーザ素子の構造

フォトニック結晶面発光レーザ素子（PCSEL素子）は、発光素子を構成する半導体発光構造層（n側ガイド層、発光層、p側ガイド層）と平行方向に共振器層を有し、当該共振器層に直交する方向にコヒーレントな光を放射する面発光半導体レーザ素子である。

[0015] すなわち、PCSEL素子では、空孔層（フォトニック結晶層）に平行な面内を伝搬する光波はフォトニック結晶の回折効果により回折され2次元的な共振モードを形成するとともに、当該平行面に垂直な方向にも回折される。すなわち、PCSEL素子では、共振方向（空孔層に平行な面内）に対して、光取り出し方向が垂直方向である。

[0016] 図1Aは、本発明の実施形態によるフォトニック結晶面発光レーザ素子（PCSEL素子）10の構造の一例を模式的に示す断面図である。また、図1Bは、図1Aの空孔層14P及び空孔層14P中に配列された空孔（air hole）14Kを模式的に示す拡大断面図である。

[0017] また、図2Aは、PCSEL素子10の上面を模式的に示す平面図である。また、図2Bは、空孔層14Pのn側ガイド層14に平行な面における断面を模式的に示す断面図であり、図2Cは、PCSEL素子10の下面を模式的に示す平面図である。

図1Aに示すように、半導体構造層11が透光性の素子基板12上に形成されている。なお、半導体構造層11の中心軸CXに垂直に半導体層が積層されている。

- [0018] また、半導体構造層 11 は、六方晶系の窒化物半導体からなる。本実施形態においては、半導体構造層 11 は、例えば、GaN 系半導体からなる。
- [0019] より詳細には、素子基板 12 上に複数の半導体層からなる半導体構造層 11、すなわち n-クラッド層（第 1 導電型の第 1 のクラッド層）13、n 側に設けられたガイド層である n 側ガイド層（第 1 のガイド層）14、光分布調整層 23、活性層（ACT）15、p 側に設けられたガイド層である p 側ガイド層（第 2 のガイド層）16、電子障壁層（EBL: Electron Blocking Layer）17、p-クラッド層（第 2 導電型の第 2 のクラッド層）18、p-コンタクト層 19 がこの順で形成されている。
- [0020] なお、第 1 導電型が n 型、第 1 導電型の反対導電型である第 2 導電型が p 型の場合について説明するが、第 1 導電型及び第 2 導電型がそれぞれ p 型、n 型であってもよい。
- [0021] 素子基板 12 は、六方晶の GaN 単結晶であり、活性層 15 から放射された光の透過率が高い基板である。より詳細には、素子基板 12 は、主面（結晶成長面）が、Ga 原子が最表面に配列した $\{0001\}$ 面である +c 面の六方晶の GaN 単結晶基板である。裏面（光出射面）は、N 原子が最表面に配列した $(000-1)$ 面である -c 面である。-c 面は酸化等に対して耐性があるので光出射面として適している。
- [0022] 素子基板 12 はこれに限定されないが、いわゆるジャスト基板、又は、例えば、主面が m 軸方向に 1° 程度までオフセットした基板が好ましい。例えば、m 軸方向に $0.3 \sim 0.7^\circ$ 程度までオフセットした基板は、広範な成長条件下にて鏡面成長を得ることができる。
- [0023] 主面と対向する基板裏面が光出射面であり、N 原子が最表面に配列した $(000-1)$ 面である「-c」面である。-c 面は酸化等に対して耐性があるので光取り出し面として適している。
- [0024] 以下に各半導体層の組成、層厚等の構成について説明するが、例示に過ぎず、適宜改変して適用することができる。

- [0025] n -クラッド層13は、例えばAl組成が4%の n -Al_{0.04}Ga_{0.96}N層であり、層厚は2 μ mである。アルミニウム（Al）組成比は、活性層15側に隣接する層（すなわち、 n 側ガイド層14）より屈折率が小さくなる組成としている。
- [0026] n 側ガイド層14は、下ガイド層14A、フォトリソニック結晶層である空孔層（air-hole layer）（又はPC層）14P及び埋込層14Bからなる。図1Bに示すように、空孔層14Pは層厚 d_{PC} を有し、埋込層14Bは層厚 D を有する。例えば、空孔層14Pの層厚 d_{PC} は40～180 nmである。
- [0027] なお、本明細書において、空孔層14Pは、 n 側ガイド層14において空孔14Kの上端から下端に至る層部分をいう（図1Bを参照）。したがって、空孔層14Pの層厚 d_{PC} は、空孔の高さに等しい。
- [0028] 下ガイド層14Aは、例えば層厚が100～400 nmの n -Ga_{0.96}In_{0.04}Nである。空孔層14Pは、層厚（又は空孔14Kの高さ）が40～180 nmの n -Ga_{0.96}In_{0.04}Nである。
- [0029] 埋込層14Bは、 n -Ga_{0.96}In_{0.04}N又は n -In_{0.04}Ga_{0.96}N、又はアンドープGa_{0.96}In_{0.04}N、アンドープIn_{0.04}Ga_{0.96}Nからなる。あるいは、これらの半導体層が積層された層であってもよい。埋込層14Bの層厚 D は、例えば30～150 nmである。なお、埋込層14Bは、第1の埋込層14B1及び第2の埋込層14B2からなる。換言すれば、埋込層14Bは、第1の埋込層14B1上に第2の埋込層14B2が積層された積層埋込層である。
- [0030] 埋込層14Bの表面層である第2の埋込層14B2上には、第2の埋込層14B2とは結晶組成が異なり、第2の埋込層14B2とヘテロ構造を形成するヘテロ半導体層（異種半導体層）である光分布調整層23が設けられている。
- [0031] なお、光分布調整層23は第2の埋込層14B2とは同一導電型の半導体層であるか、又は少なくとも一方が*i*層（真性半導体層）であってもよい。

- [0032] 光分布調整層 23 は、埋込層 14B と活性層 15 との間に設けられ、空孔層 14P 内を伝搬する光と共振器としての空孔層 14P との結合効率を調整する機能を有する。
- [0033] 本実施形態においては、光分布調整層 23 は、アンドープの $\text{In}_{0.03}\text{Ga}_{0.97}\text{N}$ 層であり、例えば層厚は 50 nm である。光分布調整層 23 の層厚は、光分布調整層 23 の組成又は屈折率、及び層厚は、結合効率の調整に応じて選ばれる。
- [0034] なお、n 側ガイド層 14 及び光分布調整層 23 を含む n 側半導体層を第 1 の半導体層とも称するが、光分布調整層 23 は設けられていなくともよい。
- [0035] 発光層である活性層 15 は、例えば 2 つの量子井戸層を有する多重量子井戸 (MQW) 層である。MQW のバリア層及び量子井戸層は、それぞれ GaN (層厚 6.0 nm) 及び InGaN (層厚 4.0 nm) である。また、活性層 15 の発光中心波長は 440 nm である。
- [0036] なお、活性層 15 は、空孔層 14P から 180 nm 以内 (すなわち空孔 14K の周期 PK 以内) に配置されていることが好ましい。この場合、空孔層 14P による高い共振効果が得られる。
- [0037] p 側ガイド層 16 は、アンドープ $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ 層 (層厚 70 nm) である p 側ガイド層 (1) 16A とアンドープ GaN 層 (層厚 180 nm) である p 側ガイド層 (2) 16B とからなる。
- [0038] p 側ガイド層 16 は、ドーパント (Mg : マグネシウム等) による光吸収を考慮してアンドープ層としたが、良好な電気伝導性を得るためにドーピングしても良い。また、発振動作モードの電界分布を調整するため、p 側ガイド層 (1) 16A の In 組成及び層厚は適宜選択することができる。
- [0039] 電子障壁層 (EBL) 17 は、マグネシウム (Mg) がドーピングされた p 型の $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層であり、例えば、層厚 15 nm を有する。
- [0040] p クラッド層 18 は、Mg ドープの p- $\text{Al}_{0.06}\text{Ga}_{0.94}\text{N}$ 層であり、例えば、層厚 600 nm を有する。p クラッド層 18 の Al 組成は、p 側ガ

イド層 16 よりも屈折率が小であるように選ばれていることが好ましい。p-クラッド層 18 は、第 1 の p-クラッド層として機能する。

[0041] また、p-コンタクト層 19 は、Mg ドープの p-GaN 層であり、例えば、層厚 20 nm を有する。p-コンタクト層 19 のキャリア密度は、その表面に設けた透光性導電体層である透光性電極 29 とオーミック接合できる濃度としている。p 型 GaN の代わりに、p 型またはアンドープ InGa_N を用いてもよい。あるいは、GaN 層と InGa_N 層を積層させた層としてもよい。

[0042] なお、p 側ガイド層 16、電子障壁層 17、p-クラッド層 18 及び p-コンタクト層 19 からなる層を第 2 の半導体層とも称する。

[0043] なお、本明細書において、「n 側」、「p 側」は、必ずしも n 型、p 型を有することを意味するものではない。例えば、n 側ガイド層は活性層よりも n 側に設けられたガイド層を意味し、アンドープ層（又は i 層）であってもよい。

[0044] また、n-クラッド層 13 は単一層ではなく複数の層から構成されていてもよく、その場合、全ての層が n 層（n ドープ層）である必要はなく、アンドープ層（i 層）を含んでいてもよい。p 側ガイド層 16、p-クラッド層 18 についても同様である。

[0045] また、上記した全ての半導体層を設ける必要はなく、第 1 導電型の第 1 の半導体層、第 2 導電型の第 2 の半導体層及びこれらの層に挟まれた活性層（発光層）を有する構成であればよい。

[0046] また、本実施形態においては、第 1 の半導体層（n 型半導体層）内に空孔層 14 P を設けた場合について説明したが、空孔層を第 2 の半導体層（p 型半導体層）内に設けた構成してもよい。

p-コンタクト層 19 上には、p 電極 20 B（第 2 の電極）として、透光性電極 29（図示せず）、銀（Ag）層、金（Au）層が順に積層された、透光性電極／Ag／Au 層が形成されている。すなわち、p 電極 20 B は光反射

層として機能し、透光性電極 29 と p 電極 20B の Ag 層との界面が反射面 SR である。なお、反射面 SR は空孔層 14P と平行に設けられている。

[0047] p 電極 20B は、空孔形成領域 14R の中心軸 CX を中心とする直径が RA の円形状を有している。具体的には、透光性電極 29 は、上面視において（すなわち、半導体構造層 11 に垂直な方向から見たとき）、例えば $RA = 300 \mu m$ の直径を有している。

[0048] なお、p 電極 20B として、Pd、Al、Al 合金等を用いることもできる。また、p 電極 20B 上にパッド電極等を設けてもよい。

[0049] 透光性電極 29 は、透光性の導電体によって形成され、例えばインジウムスズ酸化物（ITO）で形成されている。なお、透光性電極 29 は、ITO に限定されず、亜鉛錫酸化物（ZTO）、GZO（ $ZnO : Ga$ ）、AZO（ $ZnO : Al$ ）等の透光性導電体を用いることができる。

[0050] 半導体構造層 11 の側面及び上面及び p 電極 20B の側面は、 SiO_2 などの絶縁膜 21 で被覆されている。また、絶縁膜 21 は、p 電極 20B に乗り上げ、p 電極 20B の上面の縁部を覆うように形成されている。

[0051] 絶縁膜 21 は保護膜としても機能し、PCSEL 素子 10 を構成するアルミニウム（Al）を含む結晶層を腐食性ガス等から保護する。また、付着物や実装時におけるはんだの這い上がりによる短絡等を防止し、信頼性、歩留まりの向上に寄与する。絶縁膜 21 の材料は SiO_2 に限らず、 ZrO_2 、 HfO_2 、 TiO_2 、 Al_2O_3 、 $SiNx$ 等を選択することができる。

[0052] 素子基板 12 の裏面には円環状のカソード電極 20A（第 1 の電極）が形成されている（図 2C を参照）。また、カソード電極 20A の内側には無反射（AR）コート層 27 が形成されている。

[0053] カソード電極 20A は、Ti/Au からなり、素子基板 12 とオーミック接触している。電極材料は、Ti/Au 以外に、Ti/Al、Ti/Rh、Ti/Al/Pt/Au、Ti/Pt/Au などを選択することができる。

[0054] 活性層 15 からの放射光は空孔層（PC 層）14P によって回折される。空孔層 14P によって回折され（回折面 WS）、空孔層 14P から直接放出され

た光（直接回折光 L_d ：第1の回折光）と、空孔層14Pの回折によって放出され、反射面SRによって反射された光（反射回折光 L_r ：第2の回折光）とが素子基板12の裏面（出射面）12Rの光出射領域20L（図2C）から外部に出射される。

[0055] 図2Bに示すように、空孔層14Pにおいて空孔14Kは、例えば矩形の空孔形成領域14R内に周期的に配列されて設けられている。図2Cに示すように、アノード領域RAは、空孔形成領域14R内に包含されるように形成されている。

[0056] また、カソード電極20Aは、空孔層14Pに対して垂直方向から見たときにp電極20Bに重ならないようにp電極20Bの外側に環状の電極として設けられている。

[0057] カソード電極20Aの内側の領域が光出射領域20Lである。また、カソード電極20Aに電氣的に接続され、外部からの給電用のワイヤを接続するボンディングパッド20Cが設けられている。

[0058] 2. 空孔層の製法及び再結晶成長

以下に、空孔層の作製工程及び再結晶成長について説明する。結晶成長方法としてMOVPE（Metalorganic Vapor Phase Epitaxy）法を用いた。なお、以下においては、空孔層14Pが二重格子フォトリック結晶層である場合を例にその形成方法について説明するが、単一格子フォトリック結晶層及び多重格子フォトリック結晶層も同様に形成することができる。

[0059] （a）製造フロー

図3は、PCSEL素子10の製造方法を示すフローチャートである。以下に、図3を参照し、凹部（ホール）の埋め込み成長を行って空孔層の空孔（air-hole）を形成し、続いて活性層、p側ガイド層を成長してPCSEL素子10を製造する工程について詳細に説明する。

[0060] また、図4は、埋込層14Bの形成ステップS0～S3におけるn側ガイド層14の断面を模式的に示す断面図である。なお、図4においては、説明及び理解の容易さのため、空孔層14Pが単一格子フォトリック結晶層である場合

を図示して説明するが、多重格子フォトリソニック結晶層の場合においても同様にして形成することができる。

[0061] 以下に、図3及び図4を参照して空孔（air-hole）上に再結晶成長によって形成される埋込層14B（積層埋込層）について詳細に説明する。

[0062] （ステップS0）ホールの形成

まず、素子基板12上にn-クラッド層13としてAl組成が4%のn型 $\text{Al}_{0.04}\text{Ga}_{0.96}\text{N}$ 層を成長した。続いて、n-クラッド層13上にn型Ga N 層であるホール形成準備層14Eを成長した。このホール形成準備層14Eは、下ガイド層14Aと、空孔14Kを含む空孔層14Pを形成するための準備層である。ホール形成準備層14Eは、平坦な（0001）面からなる表面（上面）を有している。

[0063] 上記ホール形成準備層14Eを形成後、基板をMOVPE装置のチャンバより取り出し、成長層表面に微細な凹部（ホール）を形成した。洗浄により清浄表面を得た後、プラズマCVDを用いてシリコン窒化膜（ SiN_x ）を成膜した。この上に電子線描画用レジストを塗布し、電子線描画装置に入れて2次元周期構造のパターニングを行った。

[0064] 図5は、レジストの主開口K1及び副開口K2、及び、エッチング後の主ホール14H1及び副ホール14H2を模式的に示す平面図である。図5に示すように、長円形状の主開口K1及び主開口K1よりも小なる副開口K2からなる開口対を周期PKで正方格子状にレジストの面内で2次元配列したパターニングを行った。なお、図面の明確さのため、開口部にハッチングを施して示している。

[0065] より詳細には、主開口K1は、その重心CD1が互いに直交する2方向（x方向及びy方向）に周期PKの正方格子の格子点上に2次元的に配列されている。副開口K2も同様に、その重心CD2がx方向及びy方向に周期PKの正方格子の格子点上に2次元的に配列されている。

- [0066] 主開口K 1 及び副開口K 2 の長軸は結晶方位の $\langle 11-20 \rangle$ 方向に平行であり、主開口K 1 及び副開口K 2 の短軸は $\langle 1-100 \rangle$ 方向に平行である。
- [0067] また、副開口K 2 の重心C D 2 は、主開口K 1 の重心C D 1 に対して Δx 及び Δy だけ離間している。ここでは、 $\Delta x = \Delta y$ とした。すなわち、副開口K 2 の重心C D 2 は、主開口K 1 の重心C D 1 から $\langle 1-100 \rangle$ 方向に離間している。
- [0068] また、主開口K 1 及び副開口K 2 の重心間距離 Δx 、 Δy を、 $\Delta x = \Delta y = 0.46PK$ とした。パターニングしたレジストを現像後、ICP-RIE (Inductive Coupled Plasma - Reactive Ion Etching) 装置によって SiN_x 膜を選択的にドライエッチングした。これにより周期PKの正方格子の格子点上に2次元的に配列された主開口K 1 及び副開口K 2 が SiN_x 膜を貫通するように形成された。
- [0069] なお、周期（空孔間隔）PKは、発振波長（ λ ）を $438nm$ とするため、 $PK = 177.5nm$ とした。
- [0070] 続いて、レジストを除去し、パターニングした SiN_x 膜をハードマスクとしてGaN表面部に凹部（ホール）を形成した。ICP-RIE装置にて塩素系ガス及びアルゴンガスを用いてGaNを深さ方向にドライエッチングすることにより、GaN表面に垂直に掘られた長円柱状の凹部である主ホール14H 1 及び副ホール14H 2 を形成した。
- [0071] なお、上記エッチングによりホール形成準備層14E（GaN）の表面部に掘られた凹部を空孔層14Pにおける空孔（air-hole）と区別するため、単にホールと称する。また、主ホール14H 1、副ホール14H 2 を特に区別しない場合には、これらをホール14Hと称する場合がある。
- [0072] なお、ホール14Hの形状は長円柱状に限らず、円柱状、多角形状などであってもよい。
- [0073] 以上により、ホール形成準備層14Eにホール14Hが形成され、ホール形成層14Jが形成された（図4、S0）。

[0074] (ステップS 1) ホール閉塞—第 1 の埋込成長

まず、ホール 1 4 H を形成した基板 (図 4、S O) を洗浄した後、再度 M O V P E 装置のリアクタ内に導入し、再結晶成長を行った。具体的には、アンモニア (NH_3)、トリメチルガリウム (TMG) を供給してファセット成長による第 1 の埋込成長がなされ、ホール 1 4 H の開口を閉塞した。

[0075] 具体的には、マストランスポートによってホール 1 4 H の形状が熱的に安定な面で構成される形状へと変形する第 1 の温度 (920°C) で第 1 の埋込成長がなされた。

[0076] より詳細には、この第 1 の温度領域では、成長基板の最表面には N 原子が付着しているため、N 極性面が選択的に成長される。したがって、図 4 に示すように、表面が $\{1-101\}$ ファセットである結晶が選択的に成長される。互いに対向する $\{1-101\}$ ファセットがぶつかることで、ホール 1 4 H は閉塞され埋め込まれる (ファセット成長)。かかるファセット成長による第 1 の埋込成長がなされ、ホール 1 4 H に対応して空孔 1 4 K が形成される。

なお、図 4 には埋込層 1 4 B が形成される前のホール形成層 1 4 J (Ga N 層) を破線で示している。

[0077] (ステップS 2) 平坦化埋め込み—第 2 の埋込成長

続いて、ファセット成長によりホール 1 4 H を閉塞した後、厚さ D 2 が 50 nm の第 2 の埋込層 1 4 B 2 を成長した。第 2 の埋込層 1 4 B 2 の成長は、基板温度 (成長温度) を 1050°C (第 2 の埋込温度) まで昇温後、トリエチルガリウム (TEG) 及び NH_3 を供給することで行った。なお、第 2 の埋込温度は、第 1 の埋込温度よりも高温であった。ただし、第 2 の埋込層 1 4 B 2 の成長表面が (0001) 面となるように成長することができれば、第 2 の埋め込み温度と第 1 の埋め込み温度との温度関係は逆転しても良い。

[0078] 図 4 に示すように、熱効果によりマストランスポートを発生させ、第 2 の埋込成長 (平坦化埋込成長) がなされ、表面に (0001) 面が出現した第 2 の埋込層 1 4 B 2 が形成される。第 1 の埋込成長及び第 2 の埋込成長により、埋込層 1 4 B が形成される。

[0079] なお、ここでは説明の便宜上、空孔層 14 P の上面（活性層 15 に近い側の面）からホール形成層 14 J の上面 14 JS までの層（ホール形成層 14 J の一部を含む）を第 1 の埋込層 14 B1 と称し、ホール形成層 14 J の上面 14 JS から第 2 の埋込成長による平坦表面までの層を第 2 の埋込層 14 B2 と称する（図 4、S3 を参照）。

[0080] また、空孔層 14 P の上面から第 2 の埋込層 14 B2 の上面までの半導体層の全体（ホール形成層 14 J の一部を含む）を埋込層 14 B と称する。

[0081] また、ここで、第 1 の埋込層 14 B1 の厚さを D_1 と定義し、第 2 の埋込層 14 B2 の厚さを D_2 と定義する。したがって、埋込層 14 B の厚さは $D = D_1 + D_2$ で与えられる。

なお、本明細書において、 n 側ガイド層（第 1 のガイド層）14 の各半導体層について、「上面」とは活性層 15 に近い側の面をいう。

[0082] また、本実施形態において第 2 の埋込成長には GaN を用いた。第 2 の埋込層 14 B2 は、光と空孔層 14 P との結合効率（光フィールド）を調整するための光分布調整層としても機能する。

[0083] すなわち、本実施形態において第 1 の埋込成長及び第 2 の埋込成長にはアンダーープ GaN を用いた。しかし、第 1 の埋込成長及び第 2 の埋込成長には、GaN に限らず、 n -GaN、 n -InGa N 、又はアンダーープ GaN、アンダーープ InGa N 、あるいは、これらの半導体を組み合わせて用いることができる。

[0084] （ステップ S3） H_2 アニールによるエッチング

続いて、水素（ H_2 ）雰囲気中で 1,050℃ の温度で高温アニールを行い、埋込層 14 B の表面のエッチングを行った。図 5 には、第 2 の埋込層 14 B2 をその表面から厚さ T_E だけ平坦エッチングした場合を示している。

[0085] より詳細には、 H_2 雰囲気中でのアニールにおいては、（0001）面は熱的に安定な面であり、表面の平坦性を保ったまま埋込層 14 B をエッチングして薄くすることができる。したがって、埋込層 14 B 上に平坦性が高く、高品

質の活性層を成長することができる。なお、アニール雰囲気にはIII族原料、V族原料が含まれていても良い。

[0086] より詳細には、III族窒化物半導体においては、 H_2 雰囲気中で高温アニールを行うと表面原子の脱離が発生し、表面がエッチングされる。この時、最もエッチングレートが遅い面が残るため、最も熱的に安定な(0001)面が表面には形成される。したがって、+c面基板を用いる場合には基板に平行な(0001)面を維持したままエッチングを行うことができる。これにより、第2の埋込層14B2を薄くすることができ、空孔層14Pと活性層15との距離を近づけることができる。

[0087] III族窒化物半導体の H_2 アニールは、900～1100℃の温度範囲で行われることが好ましい。

[0088] なお、第2の埋込層14B2のエッチング工程においては、雰囲気ガスとして H_2 に適宜 N_2 ガスなどの不活性ガスを混入させても良い。このとき、不活性ガス分圧を高くすることでエッチングレートは低下するため、ガス分圧を制御することでエッチングレートを制御することができる。

[0089] また、III族窒化物半導体を H_2 雰囲気中でアニールする場合、III族原子に比べて窒素原子の方が脱離しやすいため、窒素空孔の形成やGaドロップレットが発生する。これらを抑制するためには窒素供給源として NH_3 ガスを混入させることが有用であるため、 NH_3 ガスを適宜混入させても良い。

[0090] (ステップS4) 再結晶成長

続いて、埋込層14Bのエッチングを行った基板に対し、リアクタ内にてさらに光分布調整層23よりも上部層の結晶成長を行った。

[0091] 具体的には、第2の埋込層14B2上に光分布調整層23を成長した。具体的には、光分布調整層23はアンドープの $In_{0.03}Ga_{0.97}N$ 層であり、埋込層14B(GaN層)とは結晶組成の異なる半導体層(異種半導体層)である。

[0092] 続いて、光分布調整層 23 上に、活性層 15、p 側ガイド層（第 2 のガイド層）16、電子障壁層（EBL）17、p クラッド層 18、p コンタクト層 19 を順次成長した。以上により、PCSEL 素子 10 が作製された。

[0093] (b) 空孔層

上記した埋込工程により、主空孔 14K1 及び副空孔 14K2 の一対からなる空孔 14K が正方格子点の各々に 2 次的に配置された二重格子構造の空孔層 14P が形成された。ここで、副空孔 14K2 は主空孔 14K1 よりも空孔径及び高さが小さい。本発明において、多重格子構造の空孔層 14P における空孔 14K の上面は、主空孔 14K1 または副空孔 14K2 の上面のうち、より上部層（活性層）に近い上面（すなわち、浅い上面を有する空孔）を意味する。尚、空孔 14K は、大きさの異なる主空孔 14K1 及び副空孔 14K2 でなく、同じ大きさの空孔が正方格子点の各々に 2 次的に配置された単一格子構造とすることもできる。

[0094] 図 6 は、形成された空孔層 14P の、中心軸 CX に垂直な断面を模式的に示す図である。III 族窒化物においてホール 14H を埋め込む際には、マストランSPORT によってホール 14H の形状が熱的に安定な面で構成される形状へと変形し空孔 14K が形成される。

[0095] すなわち、+c 面基板においては、ホール 14H の内側面は (1-100) 面（すなわち、m 面）へと形状変化する。すなわち、長円柱状の形状から側面が m 面で構成される長六角柱状の空孔 14K へと形状変化する。

[0096] 形成された主空孔 14K1 は、長径が 72.5 nm 及び短径が 43.5 nm であり、長径／短径比は 1.67 である長六角柱形状を有していた。また、副空孔 14K2 は長径が 44.6 nm 及び短径が 38.3 nm であり、長径／短径比は 1.16 であり、主空孔 14K1 よりも正六角柱に近い長六角柱形状を有していた。

[0097] また、主空孔 14K1 及び副空孔 14K2 の重心間距離 Δx 及び Δy は、81.6 nm ($\Delta x = \Delta y = 0.46 \mu\text{m}$) であり、埋め込み前から変化してい

ないことが確認された。また、主空孔 1 4 K 1 及び副空孔 1 4 K 2 の長軸は $<11-20>$ 軸（すなわち、a 軸）に平行であることが確認された。

[0098] また、主空孔 1 4 K 1 及び副空孔 1 4 K 2 の空孔充填率（フィリングファクタ） $FF1$ 、 $FF2$ を算出したところ、 $FF1 = 8.8\%$ 、 $FF2 = 4.2\%$ であった。ここで空孔充填率とは、2 次元的な規則配列において、単位面積あたりの各空孔が占める面積の割合である。具体的には、空孔層 1 4 P における主空孔 1 4 K 1 及び副空孔 1 4 K 2 の面積をそれぞれ $S1$ 、 $S2$ としたとき、主空孔 1 4 K 1 及び副空孔 1 4 K 2 の空孔充填率 $FF1$ 、 $FF2$ は次の式で与えられる。

$$[0099] \quad FF1 = S1 / PK^2, \quad FF2 = S2 / PK^2$$

以上の工程により、空孔層である空孔層 1 4 P を含む n 側ガイド層 1 4 の形成が完了した。

[0100] (c) エッチングされた埋込層及びその平坦性

1, 050℃の温度でアニール時間を (i) 5 分、(ii) 20 分、(iii) 50 分として埋込層 1 4 B を H_2 アニールによってエッチングした後、埋込層 1 4 B 上に光分布調整層 2 3 及び活性層 1 5 を成長し、断面を SEM (Scanning Electron Microscope) により、また活性層 1 5 の表面を AFM (原子間力顕微鏡) で観察した。

[0101] 図 7 A－図 7 C は、それぞれエッチング時間が (i) 5 分、(ii) 20 分、(iii) 50 分の場合のウエハの断面の SEM 像である。また、図中、D はエッチング後の埋込層 1 4 B の厚さ（すなわち、エッチング後の第 1 の埋込層 1 4 B 1 及び第 2 の埋込層 1 4 B 2 の総厚）、DE はエッチング後の第 2 の埋込層 1 4 B 2 の層厚である。なお、図 7 A－図 7 C の SEM 像には、ホール形成層 1 4 J の断面が僅かな濃淡で観察されている。

また、図の明確さのため、埋込層 1 4 B、活性層 1 5 及び光分布調整層 2 3 の半導体層についてその参照符号で示している。

- [0102] エッチング時間が5分の場合は、 $D = 140 \text{ nm}$ 、 $DE = 60 \text{ nm}$ 、20分の場合は、 $D = 109 \text{ nm}$ 、 $DE = 31 \text{ nm}$ 、20分の場合は $D = 82 \text{ nm}$ 、 $DE < 2 \text{ nm}$ であった。
- [0103] 図8は、活性層15の表面のAFM像を示している。エッチング時間が5分の場合の表面粗さは、 $20 \mu\text{m} \times 20 \mu\text{m}$ 及び $2 \mu\text{m} \times 2 \mu\text{m}$ の領域で、それぞれ $Ra = 0.602 \text{ nm}$ 、 0.210 nm であり、エッチング時間が20分の場合では、それぞれ $Ra = 0.576 \text{ nm}$ 、 0.197 nm であった。また、エッチング時間が50分の場合では、それぞれ $Ra = 2.06 \text{ nm}$ 、 0.634 nm であった。
- [0104] エッチング時間を長くすると表面粗さが大きくなることがわかった。また、エッチング時間が50分以上、すなわち、 DE が 2 nm 未満の場合、表面粗さが大きく、そのような表面の上には良好な結晶品質の活性層が得られないことが分かった。
- [0105] H_2 アニールによるエッチング時間が長い場合に表面荒れが生じるのは、ホール14Hを形成したホール形成層14Jの表面に多量の Si が堆積しているためと考えられた。より詳細には、ホール14Hの形成時に使用されるハードマスク（ SiN 膜等）及び大気中のシロキサンなどがホール形成層14Jの表面に付着することで Si が堆積している。
- [0106] 反応性の高い窒素雰囲気（すなわち、 NH_3 が高温で解離した雰囲気）では半導体（ GaN ）表面で Si が N と反応し、 SiN を形成する。 GaN 表面において SiN はインバージョンドメインを形成するため、 GaN 層の極性が局部的に反転し、マスランスポートによる形状変化の際に大きな表面荒れを発生させる。図8によれば、表面荒れは、半導体（ GaN ）表面で発生したインバージョンドメインが原因となる表面荒れが活性層まで形成した後も活性層15の上面にまで現れていることがわかる。
- [0107] 図9A及び図9Bは、それぞれエッチング時間が(ii)20分、(iii)50分の場合について、 $20 \mu\text{m} \times 20 \mu\text{m}$ の領域のM-M線（図8参照）に沿った表面粗さ（表面の高さ）の測定結果を示している。

- [0108] エッチング時間が (ii) 20 分の場合では、活性層 15 の表面状態は閾値電流に影響するほどの表面荒れではない。一方、エッチング時間が (iii) 50 分の場合では、活性層 15 の表面荒れは大きく、良好な品質の活性層を成長することが困難である。
- [0109] 図 10 は、エッチング後の第 2 の埋込層 14 B 2 の層厚 DE を変化させたときの $20\ \mu\text{m} \times 20\ \mu\text{m}$ の領域の表面粗さ Ra の測定値を示している。ホール形成層 14 J の上面と第 2 の埋込層 14 B 2 の境界を ($DE = 0\ \text{nm}$) を破線で示している。また、第 2 の埋込層 14 B 2 の層厚 DE に対し、表面粗さ Ra が臨界的に変化する層厚を矢印で示している。
- [0110] 図 10 に示すように、エッチング後の第 2 の埋込層 14 B 2 の層厚 DE が 2 nm 以上の場合には表面粗さ Ra が大きくても 1.0 nm 未満である一方で、層厚 DE が 2 nm 未満では表面粗さが大きく増加し、良好な結晶品質の活性層を成長することが困難であることが分かった。
- [0111] したがって、 H_2 アニールにより第 2 の埋込層 14 B 2 の表面を平坦エッチングし、第 2 の埋込層 14 B 2 の層厚 DE を 2 nm 以上とすることで、第 2 の埋込層 14 B 2 上に良好な結晶品質の活性層及び半導体層を成長することができる。
- [0112] なお、活性層 15 と空孔層 14 P との結合効率の点から、活性層 15 と空孔層 14 P との距離、すなわち、空孔層 14 P の空孔 14 K の上面と活性層 15 との距離は 200 nm 以下であることが好ましい。また、高い結合効率を得る点から、空孔層 14 P の空孔 14 K の上面と活性層 15 との距離は 150 nm 以下であることがさらに好ましい。
- [0113] なお、活性層 15 が量子井戸構造の活性層の場合には、空孔 14 K の上面と活性層 15 との距離は、空孔 14 K の上面と最初の量子井戸層（すなわち、最も空孔層 14 P に近い量子井戸層）との距離をいう。
- [0114] また、従来、多重格子構造の空孔層において、高い空孔充填率を得る場合には、単一格子構造の空孔層よりも厚い埋込層を必要とする場合があった。本発

明によれば、かかる場合であっても、薄い埋込層を用いることができ、空孔層と活性層との高い結合効率（共振効果）を得ることができる。

[0115] 以上、詳細に説明したように、本発明によれば、空孔層と活性層とを近接させ共振効果を高くすることが可能であり、かつ、高品質の活性層を有し、低閾値かつ高効率のフォトリック結晶面発光レーザ素子の製造方法及びフォトリック結晶面発光レーザ素子を提供することができる。

[0116] なお、上記した実施形態における数値等は、特に示した場合を除き、例示に過ぎず適宜改変して適用することができる。また、二重格子構造のPCSEL素子について例示したが、単一格子構造のPCSEL素子、及び一般に多重格子構造のPCSEL素子について適用することができる。

[0117] また、本発明は、空孔が六角柱形状を有するフォトリック結晶層（空孔層）について例示したが、フォトリック結晶層の空孔が円柱状、矩形状、多角形状、またティアドロップ形状などの不定柱形状を有する場合についても適用することができる。

符号の説明

- [0118] 10 : PCSEL素子
12 : 素子基板
13 : 第1のクラッド層
14 : 第1のガイド層
14A : 下ガイド層
14B : 埋込層
14B1 : 第1の埋込層
14B2 : 第2の埋込層
14E : ホール形成準備層
14J : ホール形成層
14K : 空孔／空孔対
14K1／14K2 : 主／副空孔
14P : 空孔層（フォトリック結晶層）

1 5 : 活性層

1 6 : 第 2 のガイド層

1 7 ; 電子障壁層

1 8 : 第 2 のクラッド層

1 9 : コンタクト層

2 3 : 光分布調整層

請求の範囲

- [請求項1] 面発光半導体レーザ素子の製造方法であって、
- (a) 基板上にホール形成準備層を形成し、
 - (b) 前記ホール形成準備層に、格子点の各々に2次元的に配置されたホールを形成して、ホール形成層を形成し、
 - (c) 前記ホールを閉塞するファセット成長を行って第1の埋込層を形成し、
 - (d) 前記第1の埋込層を平坦に埋め込む第2の埋込層の成長を行って前記ホールに対応する空孔を有する空孔層を形成し、
 - (e) 水素雰囲気におけるアニールにより前記第2の埋込層の平坦エッチングを行い、
 - (f) 前記平坦エッチングされた前記第2の埋込層上に活性層を含む半導体層の結晶成長を行う、製造方法。
- [請求項2] 前記面発光半導体レーザ素子はGaN系半導体レーザ素子であり、
- 前記基板の結晶成長面は $\{0001\}$ 面であり、
 - 前記平坦エッチング後の前記第2の埋込層の表面は $\{0001\}$ 面である、
- 請求項1に記載の製造方法。
- [請求項3] 前記平坦エッチング後における前記ホール形成層の上面上の前記第2の埋込層の層厚は2nm以上である請求項1に記載の製造方法。
- [請求項4] 前記空孔層の前記空孔の上面から前記活性層までの距離が200nm以下である請求項1に記載の製造方法。
- [請求項5] 前記ファセット成長は、表面が $\{1-101\}$ ファセットである結晶が選択的に成長される請求項2に記載の製造方法。
- [請求項6] 請求項1ないし4のいずれか一項に記載の製造方法により製造された面発光半導体レーザ素子であって、

前記活性層と前記空孔層との距離は200nm以下である面発光半導体レーザ素子。

[請求項7] 請求項1ないし4のいずれか一項に記載の製造方法により製造された面発光半導体レーザ素子であって、

前記活性層と前記空孔層との距離は150nm以下である面発光半導体レーザ素子。

[請求項8] 窒化物半導体からなる面発光半導体レーザ素子であって、
透光性の基板と、

前記基板上に設けられた第1の半導体層と、

前記第1の半導体層上に設けられた活性層と、

前記活性層上に設けられ、前記第1の半導体層とは反対導電型の第2の半導体層と、を備え、

前記第1の半導体層は、前記活性層に平行な面内において2次元な周期性を有して配された空孔を備えるフォトリック結晶層である空孔層と、

埋込層と、を有し、

前記埋込層は、前記空孔を閉塞している第1の埋込層と、前記第1の埋込層上に設けられた第2の埋込層と、を有し、

前記空孔層と、前記活性層との距離は、200nm以下である面発光半導体レーザ素子。

[請求項9] 前記埋込層の膜厚は、30nm以上200nm以下である請求項8に記載の面発光半導体レーザ素子。

[請求項10] 前記第2の埋込層の膜厚は2nm以上である請求項8又は9に記載の面発光半導体レーザ素子。

[請求項11] 前記第2の埋込層の上面の20μm×20μmの領域で測定した表面粗さR_aは1.0nm未満である請求項8に記載の面発光半導体レーザ素子。

補正された請求の範囲（条約第19条）**2024年7月26日（ 26.07.2024 ） 国際事務局受理**

- [請求項1] 面発光半導体レーザ素子の製造方法であって、
- （a）基板上にホール形成準備層を形成し、
 - （b）前記ホール形成準備層に、格子点の各々に2次元的に配置されたホールを形成して、ホール形成層を形成し、
 - （c）前記ホールを閉塞するファセット成長を行って第1の埋込層を形成し、
 - （d）前記第1の埋込層を平坦に埋め込む第2の埋込層の成長を行って前記ホールに対応する空孔を有する空孔層を形成し、
 - （e）水素雰囲気におけるアニールにより前記第2の埋込層の平坦エッチングを行い、
 - （f）前記平坦エッチングされた前記第2の埋込層上に活性層を含む半導体層の結晶成長を行う、製造方法。
- [請求項2] 前記面発光半導体レーザ素子はGaN系半導体レーザ素子であり、
- 前記基板の結晶成長面は $\{0001\}$ 面であり、
- 前記平坦エッチング後の前記第2の埋込層の表面は $\{0001\}$ 面である、
- 請求項1に記載の製造方法。
- [請求項3] 前記平坦エッチング後における前記ホール形成層の上面上の前記第2の埋込層の層厚は2nm以上である請求項1に記載の製造方法。
- [請求項4] 前記空孔層の前記空孔の上面から前記活性層までの距離が200nm以下である請求項1に記載の製造方法。
- [請求項5] 前記ファセット成長は、表面が $\{1-101\}$ ファセットである結晶が選択的に成長される請求項2に記載の製造方法。

- [請求項6] 請求項 1 ないし 4 のいずれか一項に記載の製造方法により製造された面発光半導体レーザ素子であって、
 前記活性層と前記空孔層との距離は 200 nm 以下である面発光半導体レーザ素子。
- [請求項7] 請求項 1 ないし 4 のいずれか一項に記載の製造方法により製造された面発光半導体レーザ素子であって、
 前記活性層と前記空孔層との距離は 150 nm 以下である面発光半導体レーザ素子。
- [請求項8] 窒化物半導体からなる面発光半導体レーザ素子であって、
 透光性の基板と、
 前記基板上に設けられた第 1 の半導体層と、
 前記第 1 の半導体層上に設けられた活性層と、
 前記活性層上に設けられ、前記第 1 の半導体層とは反対導電型の第 2 の半導体層と、を備え、
 前記第 1 の半導体層は、前記活性層に平行な面内において 2 次元な周期性を有して配された空孔を備えるフォトリソニック結晶層である空孔層と、
 埋込層と、を有し、
 前記埋込層は、前記空孔を閉塞している第 1 の埋込層と、前記第 1 の埋込層上に設けられた第 2 の埋込層と、を有し、
 前記空孔層と、前記活性層との距離は、200 nm 以下である面発光半導体レーザ素子。
- [請求項9] 前記埋込層の膜厚は、30 nm 以上 200 nm 以下である請求項 8 に記載の面発光半導体レーザ素子。
- [請求項10] 前記第 2 の埋込層の膜厚は 2 nm 以上である請求項 8 又は 9 に記載の面発光半導体レーザ素子。

- [請求項11] [補正後] 前記活性層の上面の $20\ \mu\text{m} \times 20\ \mu\text{m}$ の領域で測定した表面粗さ R_a は $1.0\ \text{nm}$ 未満である請求項8に記載の面発光半導体レーザ素子。
- [請求項12] [追加] 前記活性層の上面における少なくとも一部の $2\ \mu\text{m} \times 2\ \mu\text{m}$ の領域で測定した表面粗さ R_a は $0.21\ \text{nm}$ 未満である請求項11に記載の面発光半導体レーザ素子。
- [請求項13] [追加] 前記第2の埋込層は、エッチング処理表面を有する層である請求項8に記載の面発光レーザ素子。

条約第19条(1)に基づく説明書

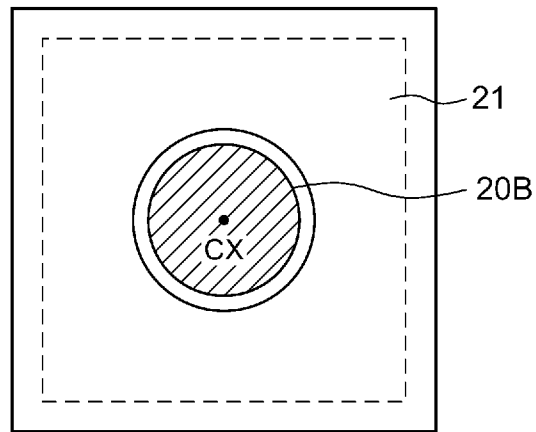
出願時の請求項 1 1 について、出願時の「前記第 2 の埋込層の上面の」という記載を「前記活性層の上面の」という記載に補正した。この補正は、出願時の明細書の段落 [0103] 及び図 8 に記載された事項を根拠としている。

また、請求項 1 2 を追加する補正を行った。請求項 1 2 は、出願時の明細書の段落 [0103] 及び図 8 に記載された事項を根拠としている。

また、請求項 1 3 を追加する補正を行った。請求項 1 3 は、出願時の明細書の段落 [0084] – [0089] 及び図 4 に記載された事項を根拠としている。

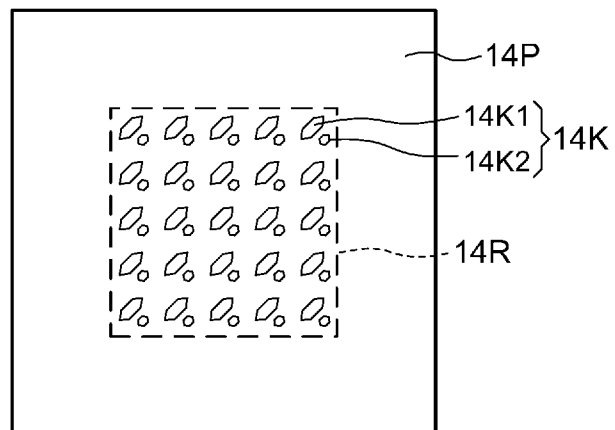
[図 2A]

FIG.2A



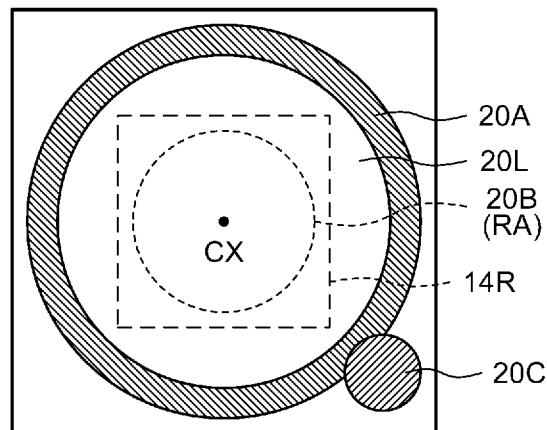
[図 2B]

FIG.2B



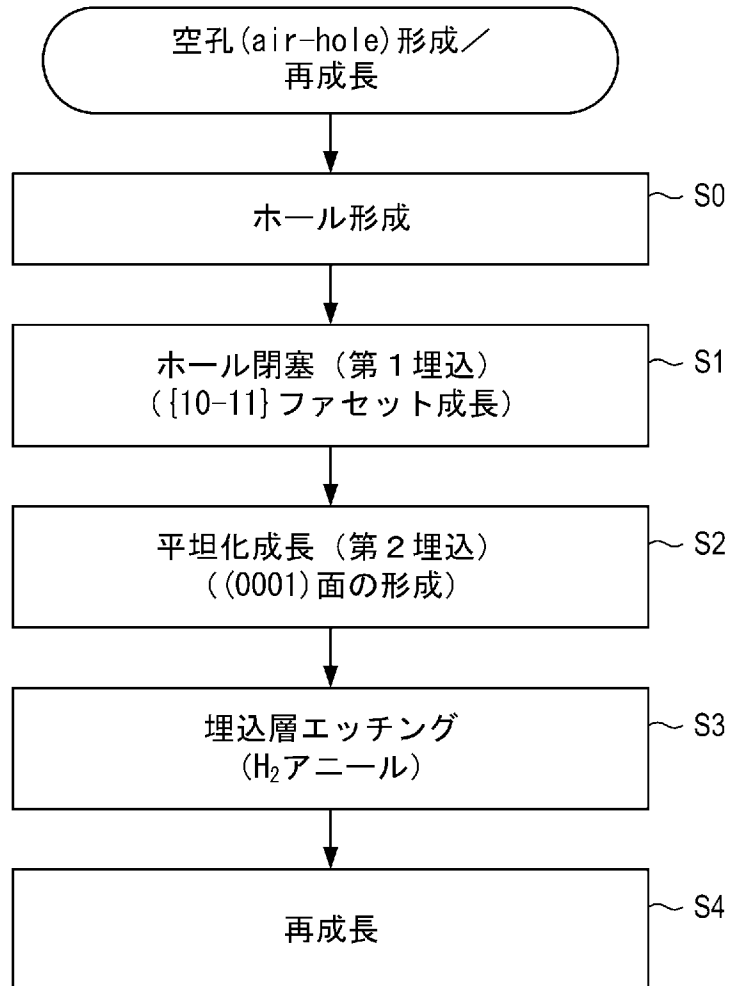
[図 2C]

FIG.2C



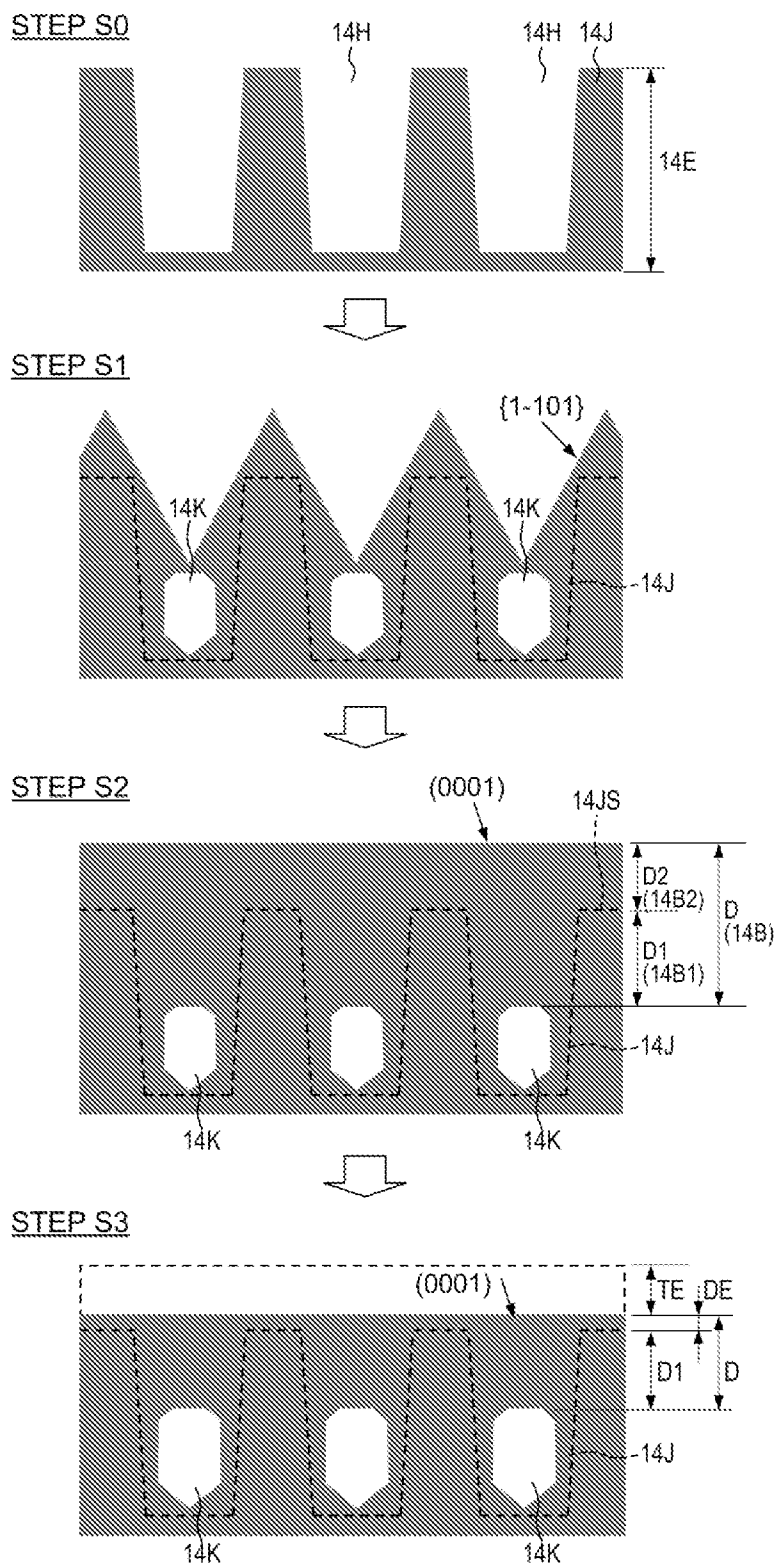
[図 3]

FIG.3



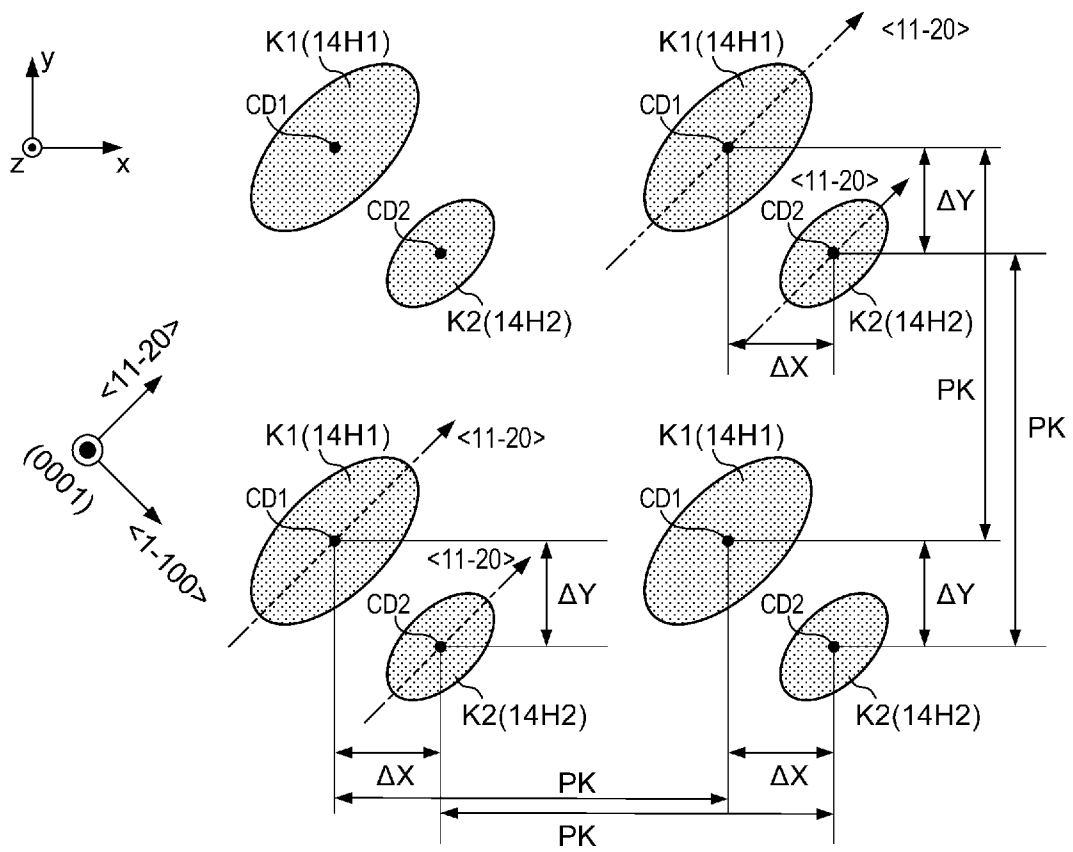
[4]

FIG. 4



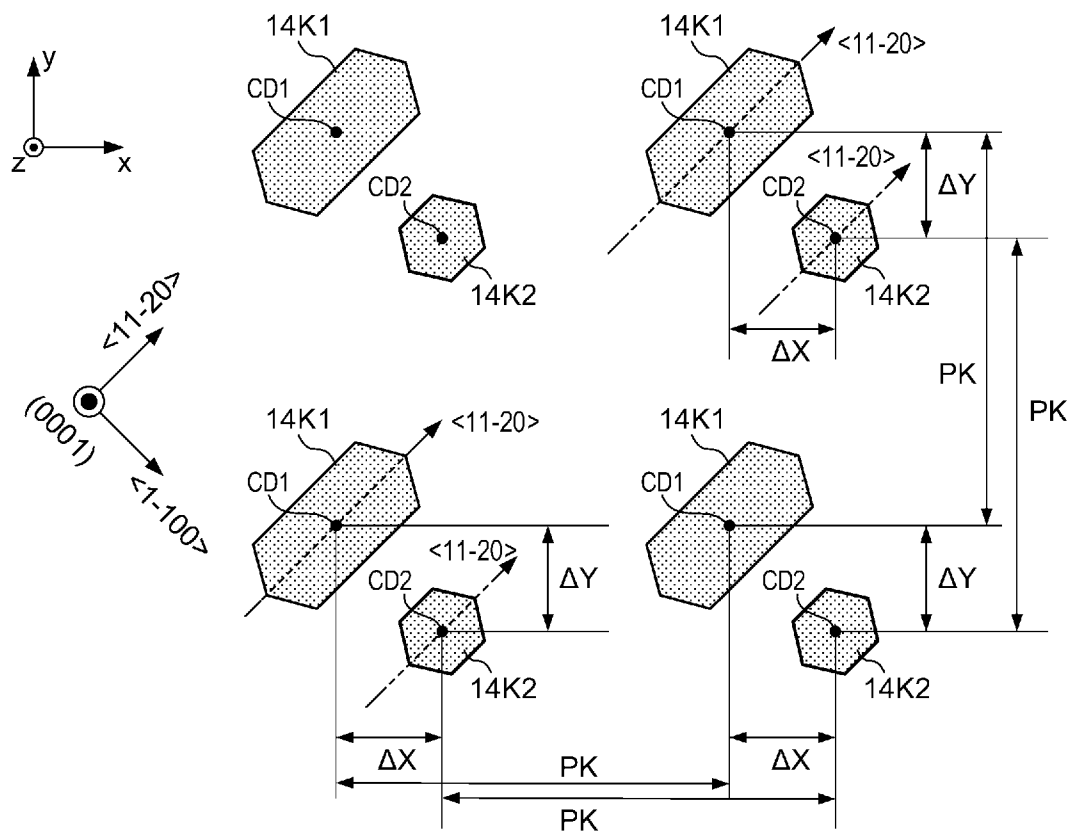
[5]

FIG.5



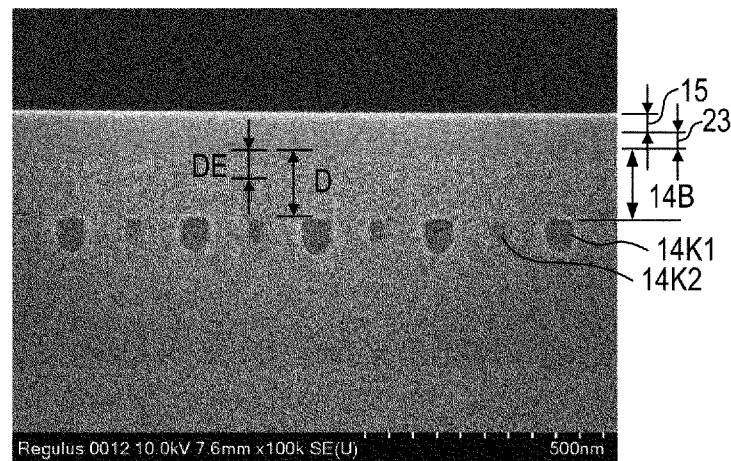
[図 6]

FIG.6



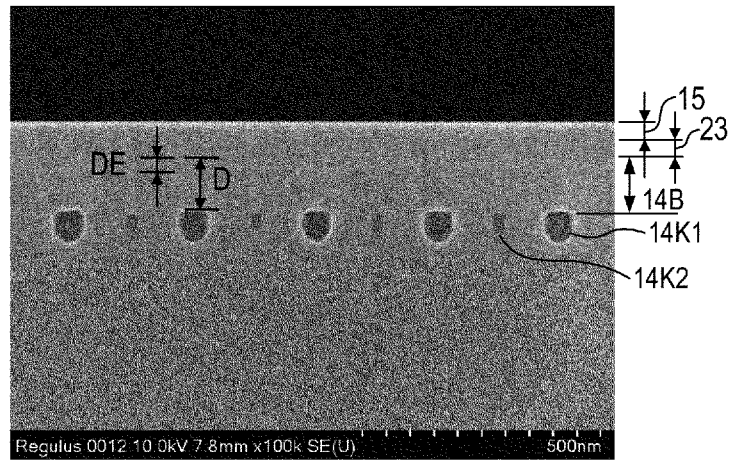
[図 7A]

FIG.7A



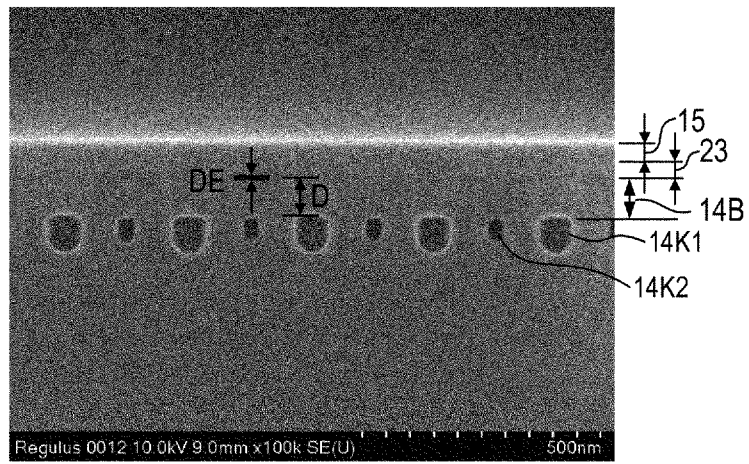
[図 7B]

FIG.7B



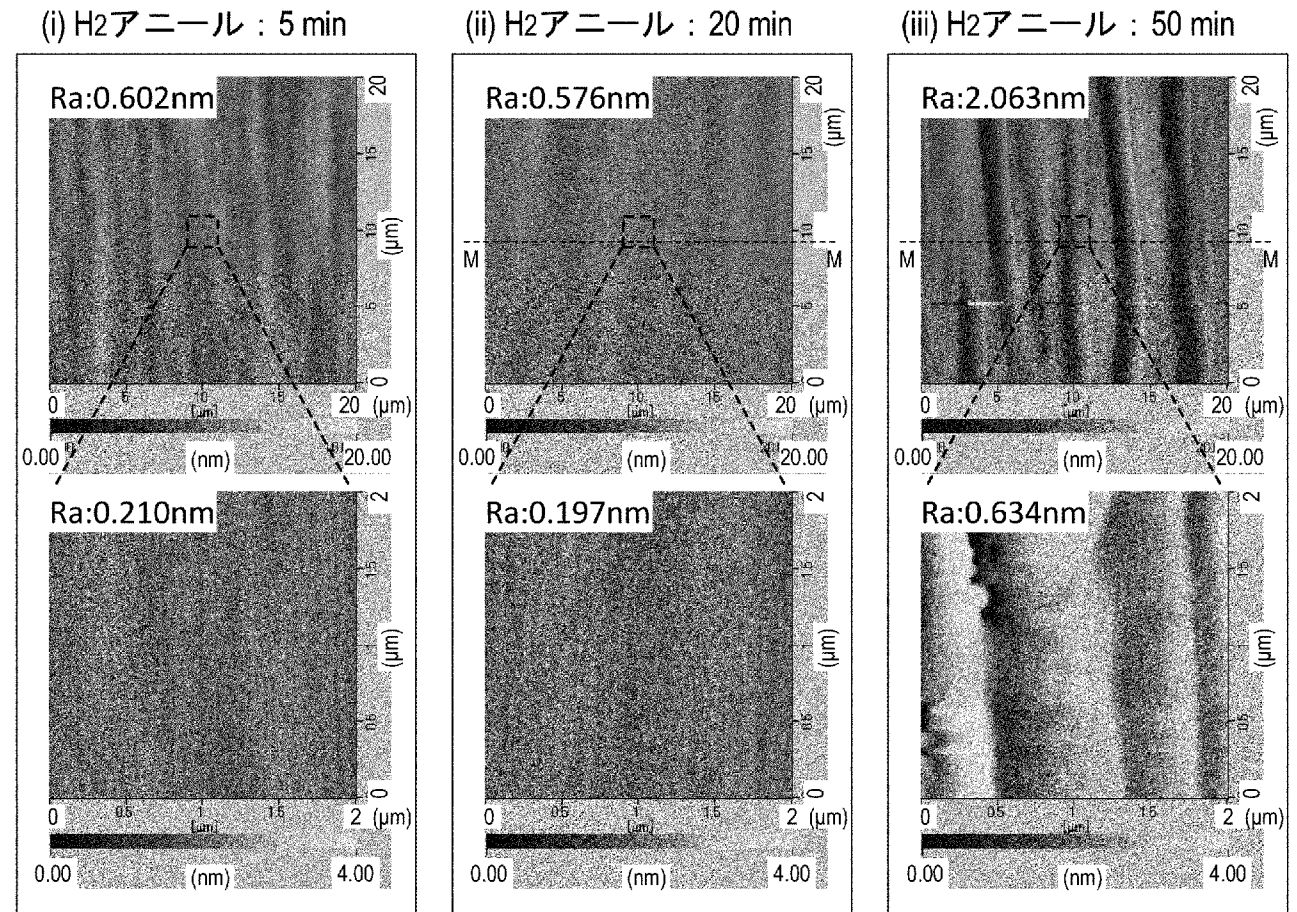
[図 7C]

FIG.7C



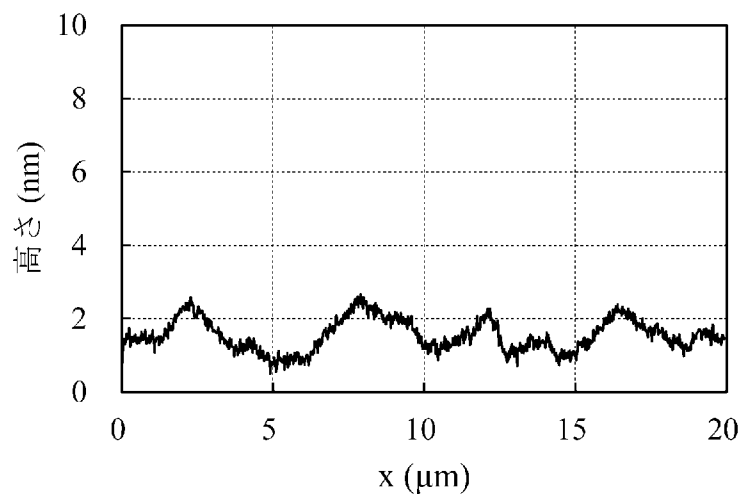
[図 8]

FIG.8



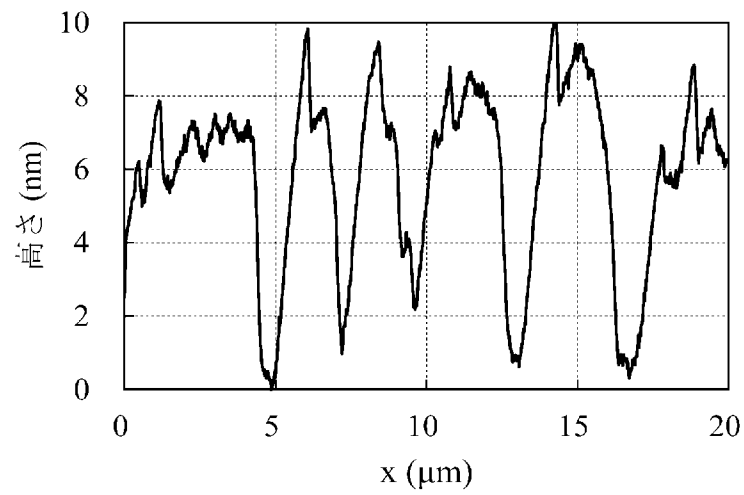
[図 9A]

FIG.9A



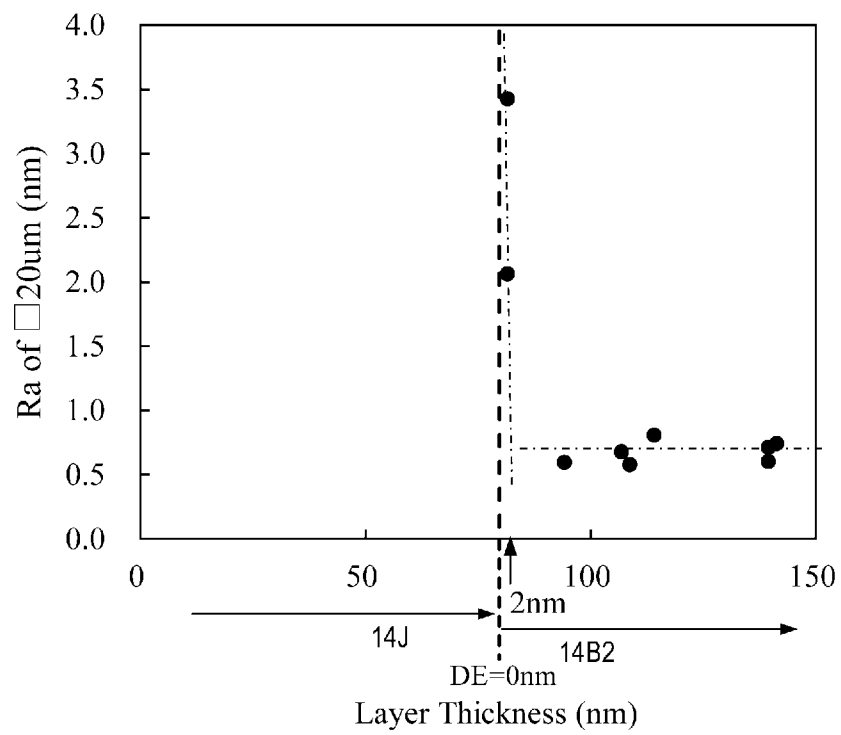
[図 9B]

FIG.9B



[図 10]

FIG.10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/010328

A. CLASSIFICATION OF SUBJECT MATTER <i>H01S 5/185</i> (2021.01)i; <i>H01S 5/11</i> (2021.01)i; <i>H01S 5/343</i> (2006.01)i FI: H01S5/185; H01S5/11; H01S5/343 610 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01S5/00-5/50 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2021/186965 A1 (KYOTO UNIVERSITY) 23 September 2021 (2021-09-23)	8-11
A	paragraphs [0014]-[0157], fig. 1-22	1-7
Y	JP 2020-38892 A (KYOTO UNIVERSITY) 12 March 2020 (2020-03-12)	8-11
A	claim 7, paragraphs [0049]-[0059], fig. 9, 10	1-7
Y	JP 2019-114663 A (KYOTO UNIVERSITY) 11 July 2019 (2019-07-11)	8-11
A	paragraphs [0017]-[0022], [0117]-[0120], fig. 1, 11	1-7
A	JP 2009-94210 A (HITACHI, LTD.) 30 April 2009 (2009-04-30)	1-7
	entire text, all drawings	
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 03 April 2024		Date of mailing of the international search report 23 April 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/010328

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2021/186965	A1	23 September 2021	US 2023/0127863 A1	paragraphs [0054]-[0230], fig. 1-22
				EP 4105967 A1	
				CN 115298916 A	
JP	2020-38892	A	12 March 2020	US 2021/0328406 A1	claim 7, paragraphs [0098]-[0107], fig. 9, 10
				WO 2020/050130 A1	
				EP 3849031 A1	
JP	2019-114663	A	11 July 2019	US 2021/0013700 A1	paragraphs [0050]-[0055], [0136]-[0139], fig. 1, 11
				WO 2019/124312 A1	
				US 2009/0090925 A1	entire text, all drawings
JP	2009-94210	A	30 April 2009	KR 10-2009-0035453 A	
				TW 200935693 A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01S 5/185(2021.01)i; H01S 5/11(2021.01)i; H01S 5/343(2006.01)i

FI: H01S5/185; H01S5/11; H01S5/343 610

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01S5/00-5/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922-1996年

日本国公開実用新案公報

1971-2024年

日本国実用新案登録公報

1996-2024年

日本国登録実用新案公報

1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2021/186965 A1（国立大学法人京都大学）23.09.2021（2021-09-23） [0014]-[0157], 図1-22	8-11
A		1-7
Y	JP 2020-38892 A（国立大学法人京都大学）12.03.2020（2020-03-12） 請求項7, [0049]-[0059], 図9-10	8-11
A		1-7
Y	JP 2019-114663 A（国立大学法人京都大学）11.07.2019（2019-07-11） [0017]-[0022], [0117]-[0120], 図1, 11	8-11
A		1-7
A	JP 2009-94210 A（株式会社日立製作所）30.04.2009（2009-04-30） 全文全文	1-7

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

03.04.2024

国際調査報告の発送日

23.04.2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

右田 昌士 2K 9513

電話番号 03-3581-1101 内線 3255

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/010328

引用文献			公表日	パテントファミリー文献			公表日
WO	2021/186965	A1	23.09.2021	US	2023/0127863	A1	
				[0054]-[0230], 図1-22			
				EP	4105967	A1	
				CN	115298916	A	

JP	2020-38892	A	12.03.2020	US	2021/0328406	A1	
				請求項7, [0098]-[0107], 図9-10			
				WO	2020/050130	A1	
				EP	3849031	A1	
				CN	112673535	A	

JP	2019-114663	A	11.07.2019	US	2021/0013700	A1	
				[0050]-[0055], [0136]-[0139], 図1, 11			
				WO	2019/124312	A1	

JP	2009-94210	A	30.04.2009	US	2009/0090925	A1	
				全文全図			
				KR	10-2009-0035453	A	
				TW	200935693	A	
