

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4467900号
(P4467900)

(45) 発行日 平成22年5月26日(2010.5.26)

(24) 登録日 平成22年3月5日(2010.3.5)

(51) Int.Cl.

F 1

G09G	3/30	(2006.01)	G09G	3/30	K
G09G	3/20	(2006.01)	G09G	3/20	624B
H01L	51/50	(2006.01)	G09G	3/20	641A
			G09G	3/20	641D
			G09G	3/20	641E

請求項の数 5 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2003-79304 (P2003-79304)
 (22) 出願日 平成15年3月24日 (2003.3.24)
 (65) 公開番号 特開2004-4638 (P2004-4638A)
 (43) 公開日 平成16年1月8日 (2004.1.8)
 審査請求日 平成18年2月16日 (2006.2.16)
 (31) 優先権主張番号 特願2002-87070 (P2002-87070)
 (32) 優先日 平成14年3月26日 (2002.3.26)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 納 光明
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 安西 彩
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 山崎 優
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 岩淵 友幸
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】発光装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

複数の画素、スイッチ及び電源回路を有し、
 前記複数の画素はそれぞれ、第1のトランジスタ、第2のトランジスタ、容量素子及び
 発光素子を有し、

前記第1のトランジスタのゲートは走査線に電気的に接続され、前記第1のトランジスタのソース又はドレンの一方は信号線に電気的に接続され、前記第1のトランジスタのソース又はドレンの他方は前記第2のトランジスタのゲートと前記容量素子の第1の電極に電気的に接続され、前記第2のトランジスタのソース又はドレンの一方は第1の電源線と前記容量素子の第2の電極に電気的に接続され、前記第2のトランジスタのソース又はドレンの他方は前記発光素子の第1の電極に電気的に接続され、前記発光素子の第2の電極は第2の電源線に電気的に接続され、前記スイッチの一方の端子は前記第2の電源線に電気的に接続され、前記スイッチの他方の端子は前記電源回路に電気的に接続された発光装置の駆動方法であって、

1フレーム期間は、第1の期間、第2の期間、第3の期間及び第4の期間が順に出現在する期間であり、

前記第1の期間において、前記複数の画素に対して点順次走査が行われることにより、前記複数の画素のそれぞれにおいて、前記第1のトランジスタを介して、前記第2のトランジスタのゲートにアナログビデオ信号が入力されるとともに前記アナログビデオ信号が前記容量素子に保持され、

10

20

前記第2の期間において、前記スイッチはオンであり、前記複数の画素のそれぞれにおいて、前記容量素子に保持されている前記アナログビデオ信号に応じた電流が前記第2のトランジスタと前記発光素子に流れ、

前記第3の期間において、前記スイッチはオフであり、前記複数の画素が含む全ての前記発光素子は非発光となり、

前記第4の期間において、前記スイッチはオンであり、前記複数の画素のそれぞれにおいて、前記容量素子に保持されている前記アナログビデオ信号に応じた電流が前記第2のトランジスタと前記発光素子に流れることを特徴とする発光装置の駆動方法。

【請求項2】

請求項1において、

10

前記第3の期間において、前記発光素子の第2の電極が浮遊状態になることを特徴とする発光装置の駆動方法。

【請求項3】

請求項1または請求項2において、

前記信号線に接続された信号線駆動回路を有することを特徴とする発光装置の駆動方法

。

【請求項4】

請求項1または請求項2において、

前記信号線に接続された信号線駆動回路を有し、

20

前記信号線駆動回路は、シフトレジスタ、バッファ及びサンプリング回路を有することを特徴とする発光装置の駆動方法。

【請求項5】

請求項1乃至請求項4のいずれか一項において、

前記走査線に接続された走査線駆動回路を有することを特徴とする発光装置の駆動方法

。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は発光装置の技術に関し、より詳しくは発光装置の駆動方法に関する。

【0002】

30

【従来の技術】

近年、画像の表示を行う表示装置の開発が進められている。表示装置としては、液晶素子を用いて画像の表示を行う液晶表示装置が、高画質、薄型、軽量などの利点を活かして、携帯電話やパソコンの表示装置として幅広く用いられている。

【0003】

一方、発光素子を用いた発光装置の開発も近年進められている。発光装置は、バックライトなどの光源が不要であるため、低消費電力、小型、軽量という利点の他、応答速度が速く動画表示に優れ、視野特性が広いなどの特徴も有しており、フルカラー動画コンテンツが利用できる次世代小型モバイル用フラットパネルディスプレイとして注目されている。

【0004】

40

発光素子は、有機材料、無機材料、薄膜材料、バルク材料及び分散材料などの広汎にわたる材料により構成される。そのうち、主に有機材料により構成される有機発光ダイオード(Organic Light Emitting Diode : OLED)は代表的な発光素子として挙げられる。発光素子は、陽極及び陰極、並びに前記陽極と前記陰極との間に発光層が挟まれた構造を有する。発光層は、上記材料から選択された1つ又は複数の材料により構成される。

【0005】

発光素子に流れる電流量と、発光素子の輝度は正比例の関係にあり、発光素子は発光層に流れる電流量に応じた輝度で発光を行う。

【0006】

ところで、発光装置に多階調の画像を表示するときの駆動方式としては、アナログ階調方

50

式とデジタル階調方式が挙げられる。前者のアナログ階調方式は、発光素子に所望の階調に応じた電流を流して、該電流の大小で階調を表すという方式である。また後者のデジタル階調方式は、発光素子がオン状態（輝度がほぼ100%である状態）と、オフ状態（輝度がほぼ0%である状態）の2つの状態のみによって駆動するという方式である。

【0007】

また発光装置に多階調の画像を表示するときの駆動方式としては、電圧入力方式と電流入力方式が挙げられる。前者の電圧入力方式は、画素に入力するビデオ信号（電圧）を駆動用素子のゲート電極に入力して、該駆動用素子を用いて発光素子の輝度を制御する方式である。また後者の電流入力方式では、設定された信号電流を発光素子に流すことにより、該発光素子の輝度を制御する方式である。なお電圧入力方式と電流入力方式は、前述したアナログ階調方式及びデジタル階調方式の両方が適用される。10

【0008】

発光素子の動作信頼性を向上可能な表示装置及びその駆動方法を提供するために、画素の発光時間を短くするものがある（特許文献1参照。）。

【0009】

【特許文献1】

特開2000-347622号公報

【0010】

【発明が解決しようとする課題】

上記アナログ階調方式を発光装置に適用したときの動作について、図7のタイミングチャートを用いて説明する。図7のタイミングチャートは、横軸は時間表示し、縦軸は走査線の行を示している。20

【0011】

図7に示すように、アナログ階調方式では、1フレーム期間（F）は画素にビデオ信号の書き込みを行うアドレス期間（Ta）と、前記ビデオ信号に応じて画素が発光を行うサステイン期間（Ts）に分割される。そして時間の経過に従って、アドレス期間（Ta）とサステイン期間（Ts）が交互に出現する。このとき、各画素の発光する期間は、1フレーム期間の大半を占めている。そのため、「黒」のビデオ信号が入力されない限り、各画素はほぼ常に発光している。

【0012】

そうすると、各画素が有する発光素子には、時間の経過に伴う劣化が生じてしまう。該発光素子に劣化が生じると、各画素に同じ電流量を流しても、発光素子が発する輝度にバラツキが生じたり、表示パターンが焼きついたりしてしまう。そうすると、発光装置における正確な階調で表現された画像の表示が困難になってしまふ。30

【0013】

【課題を解決するための手段】

本発明は上述の実情を鑑みて、各フレーム期間に画素が非発光である期間（オフタイム期間）を設けた発光装置の駆動方法を提供する。

【0014】

各フレーム期間にオフタイム期間を設けることで、各画素が有する発光素子が非発光である期間を設けることが出来る。その結果、発光素子の経時的な劣化を低減することが出来る。さらに、発光素子の信頼性を向上させることが出来る。40

【0015】

本発明は、第1及び第2の電極が備えられた発光手段と、アナログビデオ信号に応じた電流を前記発光手段に供給する駆動手段と、単位フレーム期間内に、サステイン期間及びオフタイム期間を設定する設定手段とを有する画素が複数設けられた発光装置の駆動方法である。そして、サステイン期間において、前記アナログビデオ信号に応じた電流が前記発光手段に供給され、オフタイム期間において、前記駆動手段をオフにすることで前記発光手段を非発光にする、又は前記第1及び前記第2の電極の電位を同電位にすることで前記発光手段を非発光にすることを特徴とする。50

【 0 0 1 6 】

上記発光手段とは、発光素子に相当し、詳しくは有機材料、無機材料、薄膜材料、バルク材料及び分散材料などの広汎にわたるいずれかの材料により構成された発光素子に相当する。そして発光素子は、陽極及び陰極、並びに前記陽極と前記陰極との間に発光層が挟まれた構造を有し、前記発光層は上記材料から選択された1つ又は複数の材料により構成される。

【 0 0 1 7 】

上記駆動手段とは、前記発光手段に接続された素子に相当し、詳しくは前記発光手段に接続されたトランジスタに相当する。そして電圧入力方式が適用された画素では、前記トランジスタのゲート電極にアナログビデオ信号が入力されることで、前記トランジスタのソース・ドレイン間電流が決定されて、前記ソース・ドレイン間電流が前記発光素子に供給される。一方、電流入力方式が適用された画素では、前記トランジスタのソース・ドレイン間に所定の信号電流が供給され、前記ソース・ドレイン間電流が前記発光素子に供給される。

10

【 0 0 1 8 】

上記設定手段とは、画素に配置された素子に相当し、詳しくは画素への信号の入力を制御する機能を有する素子であるスイッチング用トランジスタに相当する。さらに、画素の周囲に配置された走査線駆動回路及び信号線駆動回路、並びにコントロール回路等に相当する。

【 0 0 1 9 】

20

本発明は、第1及び第2の電極が備えられた発光手段と、アナログビデオ信号に応じた電流を前記発光手段に供給する駆動手段と、単位フレーム期間内に、n個のサステイン期間（nは1以上の自然数）を設定する第1設定手段と、オフタイム期間を設定する第2設定手段とを有する発光装置の駆動方法である。そして、n個のサステイン期間において、前記アナログビデオ信号に応じた電流が前記発光手段に供給され、オフタイム期間において、前記第1又は前記第2の電極を浮遊状態にすることで前記発光手段を非発光にする、又は前記第1及び前記第2の電極の電位を同電位にすることで前記発光手段を非発光することを特徴とする。

【 0 0 2 0 】

30

上記第1設定手段とは、画素に配置された素子に相当し、詳しくは画素への信号の入力を制御する機能を有する素子に相当する。さらに、画素の周囲に配置された走査線駆動回路及び信号線駆動回路、並びにコントロール回路等に相当する。

【 0 0 2 1 】

上記第2設定手段とは、発光手段に電流を供給する配線及び前記配線に接続された電源、並びに前記配線と前記電源との間に配置されたスイッチ及び前記スイッチを制御するコントロール回路等に相当する。

【 0 0 2 2 】

また本発明が適用される発光装置の画素には容量手段が設けられていることを特徴とする。

【 0 0 2 3 】

40

上記容量手段とは、画素に設けられた容量素子、駆動手段のゲート容量及びチャネル容量、並びに配線等の寄生容量のいずれかに相当する。なお駆動手段のゲート容量及びチャネル容量を容量手段として用いる場合には、画素に容量素子を明示的に新たに配置する必要はない。なおこの容量手段は、アナログビデオ信号を保持する役割を有し、換言すると、駆動手段のゲート・ソース間電圧を保持する役割を有する。

【 0 0 2 4 】**【発明の実施の形態】****(実施の形態1)**

本実施の形態では、本発明が適用される発光装置の構成の一例について図4を用いて説明する。次いで、本発明の発光装置の駆動方法について図1(A)(B)、図2を用いて説

50

明する。

【 0 0 2 5 】

図4(A)には発光装置の概略を示す。発光装置は、画素部302と、該画素部302の周辺に配置された信号線駆動回路303、走査線駆動回路304及び電源305を有する。

【 0 0 2 6 】

画素部302は、列方向に配置された x 本の信号線 $S_1 \sim S_x$ 及び x 本の電源線 $V_1 \sim V_x$ 、並びに行方向に配置された y 本の走査線 $G_1 \sim G_y$ 及び y 本の電源線 $C_1 \sim C_y$ を有する(x 、 y は自然数)。そして、信号線 $S_1 \sim S_x$ 及び電源線 $V_1 \sim V_x$ 、並びに走査線 $G_1 \sim G_y$ 及び電源線 $C_1 \sim C_y$ の各一本の配線に囲まれた領域が画素301に相当する。画素部302には、マトリクス状に複数の画素301が配置されている。10

【 0 0 2 7 】

信号線駆動回路303及び走査線駆動回路304等は、同一基板上に画素部302と一体形成してもよい。また、画素部302が形成された基板の外部に配置してもよい。さらに信号線駆動回路303及び走査線駆動回路304の数は特に限定されない。信号線駆動回路303及び走査線駆動回路304の数は、画素301の構成に応じて、任意に設定することが出来る。なお信号線駆動回路303及び走査線駆動回路304等には、FPC等(図示せず)を介して外部より信号が供給される。

【 0 0 2 8 】

画素部302の i 列 j 行目に配置された画素301の詳しい構成を図4(B)を用いて説明する。画素301は、スイッチング用トランジスタ323、駆動用トランジスタ324、容量素子325及び発光素子326を有する。20

【 0 0 2 9 】

スイッチング用トランジスタ323のゲート電極は走査線 G_j に接続され、第1の電極は信号線 S_i に接続され、第2の電極は駆動用トランジスタ324のゲート電極に接続されている。駆動用トランジスタ324の第1の電極は電源線 V_i に接続され、第2の電極は発光素子326の一方の電極に接続されている。発光素子326の他方の電極は電源線 C_j に接続されている。容量素子325は、駆動用トランジスタ324のゲート電極と第1の電極との間に接続され、駆動用トランジスタ324のゲート・ソース間電圧を保持する。30

【 0 0 3 0 】

ここでは、駆動用トランジスタ324の第2の電極に接続された発光素子326の一方の電極を画素電極と呼び、電源線 C_j に接続された他方の電極を対向電極と呼ぶ。

【 0 0 3 1 】

スイッチング用トランジスタ323は、画素301への信号の入力を制御する機能を有する。スイッチング用トランジスタ323はスイッチとしての機能を有していれば良いので、その導電型は特に限定されない。 n チャネル型及び p チャネル型のどちらの導電型を有するトランジスタを用いてもよい。

【 0 0 3 2 】

駆動用トランジスタ324は、発光素子326の発光を制御する機能を有する。駆動用トランジスタ324の導電型は特に限定されないが、駆動用トランジスタ324が p チャネル型であるとき、画素電極が陽極となり、対向電極が陰極となる。また駆動用トランジスタ324が n チャネル型であるとき、画素電極が陰極となり、対向電極が陽極となる。40

【 0 0 3 3 】

スイッチング用トランジスタ323及び駆動用トランジスタ324は、ゲート電極が1本のシングルゲート構造だけではなく、ゲート電極が2本のダブルゲート構造やゲート電極が3本のトリプルゲート構造などのマルチゲート構造を有していてもよい。またゲート電極が半導体の上部に配置されたトップゲート構造、ゲート電極が半導体の下部に配置されたボトムゲート構造のどちらの構造を有していてもよい。

【 0 0 3 4 】

10

20

30

40

50

また画素301には容量素子325が配置されているが、本発明はこれに限定されない。容量素子325を配置せず、駆動用トランジスタ324のゲート容量やチャネル容量を用いてもよい。また配線等により生じる寄生容量を用いてもよい。容量素子325は、アナログビデオ信号を保持する役目を担う。

【0035】

そして、図1(A)(B)と、図1(C)(D)に示す各タイミングチャートは、それぞれ異なる駆動方法によるものである。本実施の形態では、本発明の発光装置の駆動方法について、図1(A)(B)、図2を用いて説明する。

【0036】

なお本発明の発光装置は、前述した電圧入力方式及び電流入力方式のどちらの方式も適用できるが、本実施の形態では電圧入力方式を適用した場合について以下に説明する。

10

【0037】

図1(A)に示したタイミングチャートは、横軸は時間を示し、縦軸は走査線を示す。また図1(A)には、第1アドレス期間 T_{a1} 、サステイン期間 T_s 、第2アドレス期間 T_{b1} 及びオフタイム期間 T_e のタイミングチャートを示す。そして図1(B)には、ある走査線におけるタイミングチャートを示す。

【0038】

まず第1フレーム F_1 の第1アドレス期間 T_{a1} において、走査線駆動回路304から走査線 G_1 に入力される信号によって、走査線 G_1 が選択される。そうすると、走査線 G_1 に接続されている全ての画素301(1行目の画素301)のスイッチング用トランジスタ323がオンになる。

20

【0039】

そして、信号線駆動回路303から信号線 $S_1 \sim S_x$ を介して1行目の画素に点順次走査が行われ、1行目に配置された1列目の画素301から x 列目(最終列目)の画素301に順にアナログビデオ信号が入力されて、該アナログビデオ信号に応じて画素301は発光する。より詳しくは、画素301のスイッチング用トランジスタ323を介して、アナログビデオ信号が駆動用トランジスタ324のゲート電極に入力される。入力されたアナログビデオ信号の電位に応じて、駆動用トランジスタ324のゲート・ソース間電圧が決定し、駆動用トランジスタ324のソース・ドレイン間を流れる電流が決定する。この電流が発光素子326に供給されて、該発光素子326は発光する。

30

【0040】

なおここでは、アナログビデオ信号が駆動用トランジスタ324のゲート電極に入力されることを、画素301にビデオ信号が入力されるとよぶ。

【0041】

このようにして、1行目の画素301にアナログビデオ信号が入力されると同時に、発光素子326は発光を行って、1行目の画素301ではサステイン期間 T_{s1} が開始される。

【0042】

そして走査線 G_1 の選択が終了すると、次いで走査線 G_2 が選択されて上記の動作を繰り返す。このように順に、全ての走査線 $G_1 \sim G_y$ が選択されて、全ての画素301へのアナログビデオ信号の入力が終了すると、第1アドレス期間 T_{a1} が終了する。各画素301では第1アドレス期間 T_{a1} が終了すると同時に、サステイン期間 T_{s1} が開始されている。

40

【0043】

続いてサステイン期間 T_{s1} が終了すると、第2アドレス期間 T_{b1} が開始される。第2アドレス期間 T_{b1} において、走査線駆動回路304から走査線 G_1 に入力される信号によって、走査線 G_1 が選択される。そうすると、走査線 G_1 に接続されている全ての画素301(1行目の画素301)のスイッチング用トランジスタ323がオンになる。

【0044】

そうすると、信号線駆動回路303から信号線 $S_1 \sim S_x$ を介して、1行目の画素に点順次走査が行われ、1行目に配置された1列目の画素301から x 列目(最終列目)の画素301に順に駆動用トランジスタ324がオフになる信号が、該駆動用トランジスタ324

50

のゲート電極に入力される。より詳しくは、本実施の形態では駆動用トランジスタ324がpチャネル型であるので、Hレベルの信号が駆動用トランジスタ324のゲート電極に入力される。なお仮に駆動用トランジスタ324がnチャネル型の場合には、Lレベルの信号が入力される。そして、Hレベルの信号が入力された駆動用トランジスタ324はオフになって、発光素子326には電流が流れなくなる。そうすると、発光素子326は非発光の状態になる。

【0045】

このようにして、1行目の画素301にHレベルの信号が入力されると同時に、発光素子326は非発光の状態になって、1行目の画素301ではオフタイム期間 T_{e1} が開始される。

10

【0046】

そして走査線 G_1 の選択が終了すると、次いで走査線 G_2 が選択されて上記の動作を繰り返す。このように順に、全ての走査線 $G_1 \sim G_y$ が選択されて、全ての画素へのHレベルの信号の入力が終了すると、第2アドレス期間 T_{b1} が終了する。第2アドレス期間 T_{b1} が終了すると同時に、各画素301では、オフタイム期間 T_{e1} が開始されている。

【0047】

続いて、オフタイム期間 T_{e1} が終了すると、第1フレーム F_1 が終了する。第1フレーム F_1 が終了すると同時に、第2フレーム F_2 が開始される。このように順に、フレームが繰り返されていく。

20

【0048】

ここで、第1アドレス期間 T_a 、サステイン期間 T_s 、第2アドレス期間 T_b 及びオフタイム期間 T_e の各期間における走査線 G_m 、信号線 $S_1 \sim S_n$ 及び S_x の電圧を図2に示して、各期間における動作をより詳しく説明する。

【0049】

図2(A)～(G)において、横軸は時間を示し、縦軸は電圧を示す。そして図2(A)には、m行目の走査線 G_m の電圧と時間との関係を示す(mは自然数、1 m y)。図2(B)、(E)には1列目の信号線 S_1 の電圧と時間との関係を示し、図2(C)、(F)にはn列目の信号線 S_n の電圧と時間との関係を示し(nは自然数、n x)、図2(D)、(G)にはx列目(最終列目)の信号線 S_x の電圧と時間との関係を示す。

30

【0050】

図2(A)において、101で示す期間は1フレームに相当する。102で示す期間は第1アドレス期間 T_a に属し、104で示す期間は第2アドレス期間 T_b に属し、両期間はそれぞれ1水平走査期間に相当する。103で示す期間はサステイン期間 T_s に相当し、105で示す期間はオフタイム期間 T_e に相当する。

【0051】

ここで、期間102における、1列目～x列目の信号線 $S_1 \sim S_x$ の電圧を図2(B)～(D)を用いて説明する。

【0052】

期間102において、走査線駆動回路304からm行目の走査線 G_m に入力される信号によって、走査線 G_m が選択される。そうすると、走査線 G_m に接続されている全ての画素301(m行目の画素301)のスイッチング用トランジスタ323がオンになる。

40

【0053】

この状態において、図2(B)～(D)に示すように、m行目の画素に点順次走査が行われ、信号線駆動回路303から信号線 $S_1 \sim S_x$ を介して、m行目に配置された1列目～x列目までの画素301にアナログビデオ信号が順に入力される。

【0054】

次いで、期間104における、1列目～x列目の信号線 $S_1 \sim S_x$ の電圧を図2(E)～(G)を用いて説明する。

【0055】

期間104において、走査線駆動回路304からm行目の走査線 G_m に入力される信号に

50

よって、走査線 G_m が選択される。そうすると、走査線 G_m に接続されている全ての画素 301 (m 行目の画素 301) のスイッチング用トランジスタ 323 がオンになる。

【0056】

この状態において、図 2 (E) ~ (G) に示すように、信号線駆動回路 303 から信号線 S_1 ~ S_x を介して、 m 行目に配置された 1 列目から x 列目までの画素 301 に H レベルの信号が順に入力される。

【0057】

なお図 2 においては、水平帰線期間の図示を省略している。

【0058】

以上のように、本実施の形態の発光装置の駆動方法では、1 フレームに第 1 アドレス期間 T_a と第 2 アドレス期間 T_b の計 2 回のアドレス期間を設けることに特徴を有する。第 1 アドレス期間 T_a では画素 301 へのアナログビデオ信号の書き込みを行い、第 2 アドレス期間 T_b では画素 301 への駆動用トランジスタ 324 をオフにする信号の書き込みを行う。そして、第 2 アドレス期間 T_b が終了すると同時に、画素 301 が非発光の状態であるオフタイム期間 T_e が開始される。本実施の形態の発光装置の駆動方法は、このように 1 フレームにオフタイム期間 T_e を設けることにも特徴を有する。オフタイム期間 T_e を設けることで、各画素が有する発光素子が非発光である期間を設けることができる。その結果、発光素子の経時的な劣化を低減することができる。さらに、発光素子の信頼性を向上させることが出来る。

【0059】

また本実施の形態の発光装置の駆動方法では、オフタイム期間 T_e が始まるタイミングが各画素 301 によって異なることに特徴を有する。つまり、各画素 301 でオフタイム期間 T_e が異なるタイミングで開始される。

【0060】

なお本実施の形態では、1 フレーム毎に 1 回のオフタイム期間 T_e を設けていたが、本発明はこれに限定されない。数フレーム毎に 1 回のオフタイム期間 T_e を設けてもよい。また、1 フレームに複数回のオフタイム期間 T_e を設けてもよい。但し、第 1 アドレス期間 T_a と、第 2 アドレス期間 T_b とは互いに重なりあわないように設定する必要がある。これは、第 1 アドレス期間 T_a と、第 2 アドレス期間 T_b とが同時に行われると、2 本の走査線が同じタイミングで選択されてしまい、信号線駆動回路 303 から画素 301 に信号が正確に入力されないからである。

【0061】

(実施の形態 2)

本実施の形態では、実施の形態 1 とは異なる発光装置の駆動方法について、図 1 (C) (D) と図 3 を用いて説明する。

【0062】

なお本発明の発光装置は、前述した電圧入力方式及び電流入力方式のどちらの方式も適用できるが、本実施の形態では電圧入力方式を適用した場合について以下に説明する。

【0063】

図 1 (C) に示したタイミングチャートは、横軸は時間を示し、縦軸は走査線を示している。また図 1 (C) には、アドレス期間 T_a 、第 1 サステイン期間 T_{sa} 、第 2 サステイン期間 T_{sb} 及びオフタイム期間 T_e のタイミングチャートを示す。そして図 1 (D) には、ある走査線におけるタイミングチャートを示す。

【0064】

まず第 1 フレーム F_1 のアドレス期間 T_{a1} において、走査線駆動回路 304 から走査線 G_1 に入力される信号によって、走査線 G_1 が選択される。そうすると、走査線 G_1 に接続されている全ての画素 301 (1 行目の画素 301) のスイッチング用トランジスタ 323 がオンになる。

【0065】

そして、信号線駆動回路 303 から信号線 S_1 ~ S_x を介して 1 行目の画素に点順次走査が

10

20

30

40

50

行われ、1列目の画素301からx列目(最終列目)の画素301に順にアナログビデオ信号が入力されて、該アナログビデオ信号に応じて画素301は発光する。より詳しくは、画素301のスイッチング用トランジスタ323を介して、アナログビデオ信号が駆動用トランジスタ324のゲート電極に入力される。入力されたアナログビデオ信号の電圧に応じて、駆動用トランジスタ324のゲート・ソース間電圧が決定し、駆動用トランジスタ324のソース・ドレイン間を流れる電流が決定する。この電流が発光素子326に供給されて、該発光素子326は発光する。

【0066】

このようにして、1行目の全ての画素301にアナログビデオ信号が入力されると同時に、発光素子326は発光して、1行目の全ての画素301では第1サステイン期間 T_{sa1} が開始される。10

【0067】

そして走査線 G_1 の選択が終了すると、次いで走査線 G_2 が選択されて上記の動作を繰り返す。このように順に、全ての走査線 $G_1 \sim G_y$ が選択されて、全ての画素301へのアナログビデオ信号の入力が終了すると、アドレス期間 T_{a1} が終了する。各画素301では、アドレス期間 T_{a1} が終了すると同時に第1サステイン期間 T_{sa1} が開始されている。

【0068】

続いて、第1サステイン期間 T_{sa1} が終了すると、全ての画素301で同時にオフタイム期間 T_{e1} が開始される。このオフタイム期間 T_{e1} では、電源線 $C_1 \sim C_y$ と電源305との間に配置されたスイッチ(図4(A)参照)をオフにすることで、電源305から発光素子326に電力が供給されないようにする。そうすると、発光素子326の対向電極は浮遊状態となり、該発光素子326には電流は流れなくなって非発光の状態となる。20

【0069】

またオフタイム期間 T_{e1} では、電源線 $C_1 \sim C_y$ と電源305との間に配置されたスイッチをオンに維持した状態で、発光素子326の画素電極と対向電極の電位を同電位にすることで、発光素子326に電流が供給されないようにしてもよい。発光素子326の両電極間に電位差が生じていないときは、発光素子326には電流が供給されなくなり、該発光素子326は非発光の状態となる。

【0070】

次いで、オフタイム期間 T_{e1} が終了すると、電源線 $C_1 \sim C_y$ と電源305との間に配置されたスイッチをオンにすることで、第2サステイン期間 T_{sb1} が開始される。電源線 $C_1 \sim C_y$ と電源305とが電気的に接続された状態になると、発光素子326に電力が供給されて、該発光素子326には電流が流れようになる。30

【0071】

なお、アドレス期間 T_{a1} において各画素に書き込まれたアナログビデオ信号は、オフタイム期間 T_{e1} 中も容量素子325に引き続き保持されている。そのため、第2サステイン期間 T_{sb1} が開始されて、電源線 $C_1 \sim C_y$ と電源305とが電気的に接続された状態になると同時に、第1サステイン期間 T_{sa1} と同じ階調の表示が行われる。

【0072】

このように本発明では、オフタイム期間 T_{e1} において、各画素301に書き込まれたアナログビデオ信号は容量素子325に保持されている。そのため、オフタイム期間 T_{e1} 終了後に、信号を再び書き込む必要がなく、またメモリ等の記憶媒体を配置する必要がない。40

【0073】

そして、第2サステイン期間 T_{sb1} が終了すると、第1フレーム F_1 が終了する。第1フレーム F_1 が終了すると同時に、第2フレーム F_2 が開始される。このように順に、フレームが繰り返されていく。

【0074】

ここで、アドレス期間 T_a 、第1サステイン期間 T_{sa} 、第2サステイン期間 T_{sb} 及びオフタイム期間 T_e の各期間における走査線 G_m 、信号線 S_1 、 S_n 及び S_x の電圧、並びに電源線 C_m の電圧を図3に示して、各期間における動作をより詳しく説明する。50

【 0 0 7 5 】

図3(A)～(E)において、横軸は時間を示し、縦軸は電圧を示す。そして図3(A)には、m行目の走査線G_mの電圧と時間との関係を示す。図3(B)には1列目の信号線S₁の電圧と時間との関係を示し、図3(C)にはn列目の信号線S_nの電圧と時間との関係を示し、図3(D)にはx列目(最終列目)の信号線S_xの電圧と時間との関係を示す。図3(E)にはm行目の電源線C_mの電圧と時間との関係を示す。

【 0 0 7 6 】

図3(A)において、201で示す期間は1フレームに相当する。202で示す期間はアドレス期間T_aに属し、該期間は1水平走査期間に相当する。203で示す期間は第1サステイン期間T_{s_a}に相当し、204で示す期間はオフタイム期間T_eに相当し、205で示す期間は第2サステイン期間T_{s_b}に相当する。
10

【 0 0 7 7 】

ここで、期間202における、1列目～x列目の信号線S₁～S_xの電圧を図3(B)～(D)を用いて説明する。

【 0 0 7 8 】

期間202において、走査線駆動回路304からm行目の走査線G_mに入力される信号によって、走査線G_mが選択される。そうすると、走査線G_mに接続されている全ての画素301(m行目の画素301)のスイッチング用トランジスタ323がオンになる。

【 0 0 7 9 】

この状態において、図3(B)～(D)に示すように、信号線駆動回路303から信号線S₁～S_xを介して、m行目に配置された1列目～x列目までの画素301にアナログビデオ信号が順に入力される。
20

【 0 0 8 0 】

次いで、期間201における、m行目の電源線C_mの電圧を図3(E)を用いて説明する。
。

【 0 0 8 1 】

電源線C_mの電圧は、電源305から供給される電圧によって、202で示すアドレス期間T_a、203で示す第1サステイン期間T_{s_a}及び205で示す第2サステイン期間T_{s_b}においては一定に保たれている。しかしながら、204で示すオフタイム期間T_eにおいては、電源線C_mと電源305とは電気的に接続されていない状態である。そこで、オフタイム期間T_eにおける電源線C_mの電圧は点線で示した。
30

【 0 0 8 2 】

以上のように、本実施の形態の発光装置の駆動方法では、1フレームにオフタイム期間T_eを設けることに特徴を有する。オフタイム期間T_eでは、発光素子326の対向電極に接続された電源線C₁～C_yと、電源305との間のスイッチをオフにする。このようにすると、発光素子326の対向電極は浮遊状態となって、該発光素子326に電流は供給されなくなる。

【 0 0 8 3 】

またオフタイム期間T_{e₁}では、電源線C₁～C_yと電源305との間に配置されたスイッチをオンに維持した状態で、発光素子326の画素電極と対向電極の電位を同電位にすることで、発光素子326に電流が供給されないようにしてもよい。発光素子326の両電極間に電位差が生じていないときは、発光素子326には電流が供給されなくなり、該発光素子326は非発光の状態となる。
40

【 0 0 8 4 】

なお図3においては、水平帰線期間の図示を省略している。

【 0 0 8 5 】

上記のようにしてオフタイム期間を設けることで、各画素301が有する発光素子326が非発光である期間を設けることができるため、発光素子326の経時的な劣化を低減することができる。さらに、発光素子326の信頼性を向上させることが出来る。

【 0 0 8 6 】

また本実施の形態の発光装置の駆動方法では、オフタイム期間 T_e が始まるタイミングが全ての画素301において同じであることに特徴を有する。

【0087】

なお本実施の形態では、1フレーム毎に1回のオフタイム期間 T_e を設けていたが、本発明はこれに限定されない。数フレーム毎にオフタイム期間 T_e を設けてもよい。また、1フレーム毎に複数回のオフタイム期間 T_e を設けてもよい。

【0088】

また本実施の形態では、全ての画素301でオフタイム期間 T_e の開始されるタイミングが同じであったが、本発明はこれに限定されない。例えば、各行でオフタイム期間 T_e の開始されるタイミングが異なっていてもよい。但しそのためには、電源線 $C_1 \sim C_y$ のうちの各1本と電源305との間にそれぞれスイッチを設けることが必要となる。そして、前記スイッチを制御することで、各行でオフタイム期間 T_e の開始を制御することが出来る。
10

【0089】

(実施の形態3)

本実施の形態では、駆動方法と寿命の関係について図5を用いて説明する。

【0090】

図5(A)において、501はオフタイム期間があるアナログ駆動の電圧の波形であり、502はオフタイム期間がないアナログ駆動の電圧の波形を示す。なお、発光時の電圧を V_{501} と V_{502} とすると、電圧 V_{501} と電圧 V_{502} は、 $V_{501} > V_{502}$ の関係を満たす。
20

【0091】

図5(B)において、横軸は時間であり、縦軸は輝度である。図5(B)中、丸印及び四角印で示した折れ線503は、501で示した電圧により駆動された発光素子の輝度と時間との関係を示す。また、三角印と四角印で示した折れ線504は、502で示した電圧により駆動された発光素子の輝度と時間との関係を示している。

【0092】

図5(B)に示すように、501で示した電圧により駆動された発光素子は、502で示した電圧により駆動された発光素子よりも寿命が長い。これは、発光素子に電圧を印加しない期間がある場合と、発光素子に常に電圧を印加する場合の2つの場合では、前者の方が長寿命であることが分かる。言い換えると、発光素子が非発光の期間がある場合と、発光素子が常に発光している場合の2つの場合では、前者の方が長寿命であることが分かる。
30

【0093】

さらに、電圧 V_{501} と電圧 V_{502} は、 $V_{501} > V_{502}$ の関係を満たすにもかかわらず、501で示した電圧により駆動された発光素子の方が長寿命である。これにより、発光素子に印加される電圧が高くても、発光素子が非発光の期間が設けられている方が長寿命であることが分かる。

【0094】

以上の結果から、各フレーム期間に画素が非発光である時間(オフタイム期間)を設けられた本発明の発光装置の駆動方法は大変有効であることが分かる。本発明の発光装置の駆動方法を用いることで、発光素子の寿命を向上させ、且つ経時的な発光素子の劣化を低減することが出来る。さらに発光素子の信頼性を向上させることが出来る。
40

【0095】

(実施の形態4)

本実施の形態では、信号線駆動回路303及び走査線駆動回路304の構成とその動作について、図4(C)(D)を用いて説明する。

【0096】

図4(C)において、信号線駆動回路303は、シフトレジスタ309、バッファ310及びサンプリング回路311を有する。動作を簡単に説明すると、シフトレジスタ309は、クロック信号(S-CLK)、スタートパルス(S-SP)及びクロック反転信号(S-CLKb)
50

に従って、順次サンプリングパルスを出力する。その後バッファ310で増幅されたサンプリングパルスは、サンプリング回路311に入力される。サンプリング回路311にはアナログビデオ信号が入力されており、サンプリングパルスが入力されるタイミングに従って、信号線S₁～S_xにビデオ信号が入力される。

【0097】

次いで走査線駆動回路304は、シフトレジスタ307、バッファ308を有する。動作を簡単に説明すると、シフトレジスタ307は、クロック信号(G-CLK)、スタートパルス(G-SP)及びクロック反転信号(G-CLKb)に従って、順次サンプリングパルスを出力する。その後バッファ308で増幅されたサンプリングパルスは、走査線G₁～G_yに入力されて1行ずつ選択状態にしていく。そして選択された走査線G_nによって制御される画素には、順に信号線S₁～S_xからアナログビデオ信号が書き込まれる。
10

【0098】

なおシフトレジスタ307と、バッファ308の間にはレベルシフタ回路を配置した構成にしてもよい。レベルシフタ回路を配置することによって、ロジック回路部とバッファ部の電圧振幅を変えることが出来る。

【0099】

本実施の形態は、実施の形態1、2と任意に組み合わせることが可能である。

【0100】

(実施の形態5)

本発明の発光装置の駆動方法が適用される電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンポ等)、ノート型パソコンコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。それらの電子機器の具体例を図6に示す。
20

【0101】

図6(A)は発光装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本発明は表示部2003に適用することができる。また本発明により、図6(A)に示す発光装置が完成される。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。なお、発光装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。
30

【0102】

図6(B)はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本発明は、表示部2102に適用することができる。また本発明により、図6(B)に示すデジタルスチルカメラが完成される。

【0103】

図6(C)はノート型パソコンコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明は、表示部2203に適用することができる。また本発明により、図6(C)に示す発光装置が完成される。
40

【0104】

図6(D)はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本発明は、表示部2302に適用することができる。また本発明により、図6(D)に示すモバイルコンピュータが完成される。

【0105】

図6(E)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)であ
50

り、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体(DVD等)読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明は表示部A、B2403、2404に適用することができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。また本発明により図6(E)に示す画像表示装置が完成される。

【0106】

図6(F)はゴーグル型ディスプレイ(ヘッドマウントディスプレイ)であり、本体2501、表示部2502、アーム部2503を含む。本発明は、表示部2502に適用することができる。また本発明により、図6(F)に示すゴーグル型ディスプレイが完成される。10

【0107】

図6(G)はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含む。本発明は、表示部2602に適用することができる。また本発明により、図6(G)に示すビデオカメラが完成される。

【0108】

図6(H)は携帯電話であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。本発明は、表示部2703に適用することができる。なお、表示部2703は黒色の背景に白色の文字を表示することで携帯電話の消費電流を抑えることができる。また本発明により、図6(H)に示す携帯電話が完成される。20

【0109】

なお、将来的に発光材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0110】

また、上記電子機器はインターネットやCATV(ケーブルテレビ)などの電子通信回線を通じて配信された情報を表示するが多くなり、特に動画情報を表示する機会が増してきている。発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

【0111】

また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。30

【0112】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態1~4に示したいずれの構成の発光装置を用いても良い。

【0113】

【発明の効果】40

本発明の発光装置の駆動方法は、1フレームに第1アドレス期間 T_a と第2アドレス期間 T_b の計2回のアドレス期間を設けることに特徴を有する。第1アドレス期間 T_a では画素へのアナログビデオ信号の書き込みを行い、第2アドレス期間 T_b では画素の駆動用トランジスタをオフにする信号の書き込みを行う。そして、第2アドレス期間 T_b が終了すると同時に、画素が非発光の状態であるオフタイム期間 T_e が開始される。本実施の形態の発光装置の駆動方法では、このように1フレームにオフタイム期間 T_e を設けることにも特徴を有する。オフタイム期間 T_e を設けることで、各画素が有する発光素子が非発光である期間を設けることができる。その結果、発光素子の経時的な劣化を低減することができる。さらに発光素子の信頼性を向上させることができる。

【0114】

10

20

30

40

50

さらに、信号を入力することで非表示期間を設ける本発明は、この非表示期間を設けるために専用の回路を配置する必要がない。仮に専用の回路を配置する場合には、画素部と一体形成するか、外部に I C 等として配置するかのどちらかの方法を採用することが必要となるが、本発明ではそのどちらも必要がない。本構成により、薄型で軽量の装置を実現することができるため、近年開発が活発に進められている携帯端末には特に有効となる。

【 0 1 1 5 】

また本発明の発光装置の駆動方法では、オフタイム期間 T_e において、発光素子の対向電極を浮遊状態にすることで、該発光素子に電流が供給されないようにすることに特徴を有する。さらに本発明の発光装置の駆動方法では、発光素子の画素電極と対向電極の電位を同電位にすることで、該発光素子に電流が供給されないようにすることに特徴を有する。このようにすると、各画素が有する発光素子が非発光である期間を設けることができるため、発光素子の経時的な劣化を低減することができる。さらに、発光素子の信頼性を向上させることが出来る。

【 0 1 1 6 】

また点順次走査を行う本発明は、線順次走査を行う場合と比較して、ソース側の駆動回路の負担が少なくてすむ。これは、線順次走査を行う場合には、信号を一旦保持する保持回路の配置が必要であるが、点順次走査を行う場合にはそのような保持回路の配置が不要であるためである。従って、点順次走査を行う本発明は、基板上に画素部と駆動回路を一体形成する場合、ソース側駆動回路の占有面積を小型化することができ、さらに基板上の素子数を低減するために歩留まりの向上、信頼性の向上が可能となる。

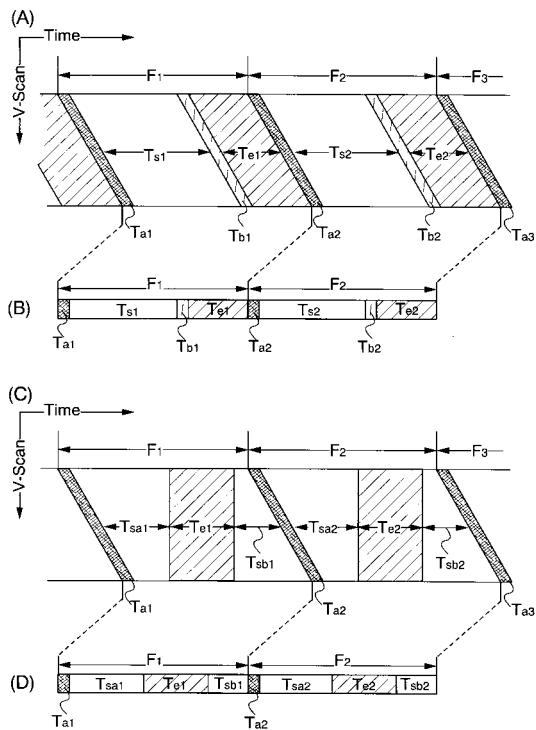
【 図面の簡単な説明 】

- 【 図 1 】 本発明の発光装置の駆動方法を説明する図。
- 【 図 2 】 本発明の発光装置の駆動方法を説明する図。
- 【 図 3 】 本発明の発光装置の駆動方法を説明する図。
- 【 図 4 】 本発明が適用される発光装置を説明する図。
- 【 図 5 】 駆動方法と寿命の関係を示すグラフの図。
- 【 図 6 】 本発明の発光装置の駆動方法が適用される電子機器の図。
- 【 図 7 】 発光装置の駆動方法を説明する図。

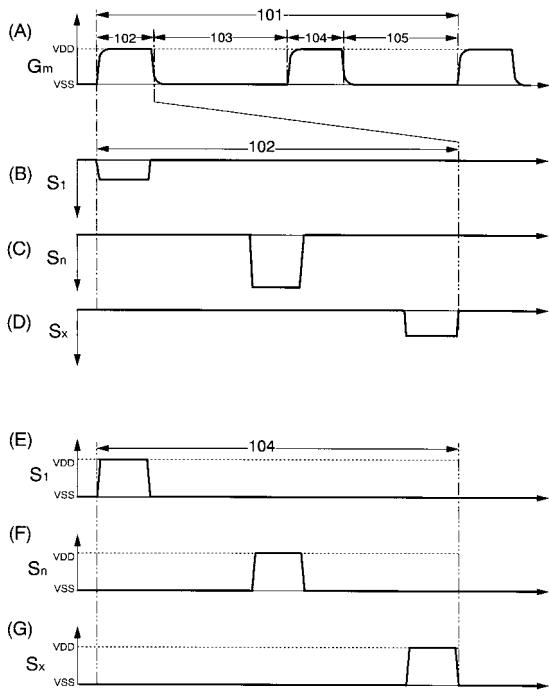
10

20

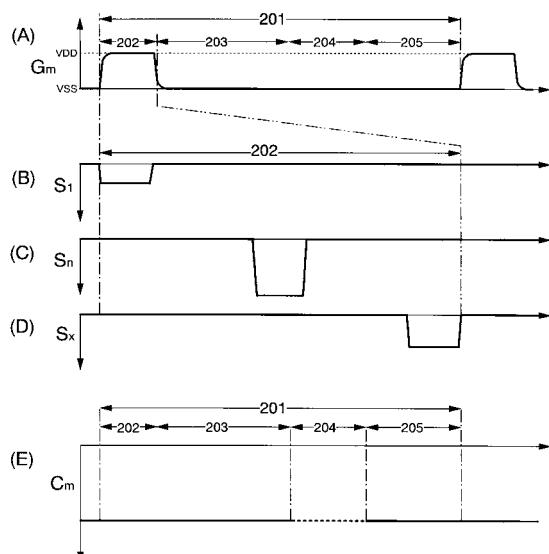
【図1】



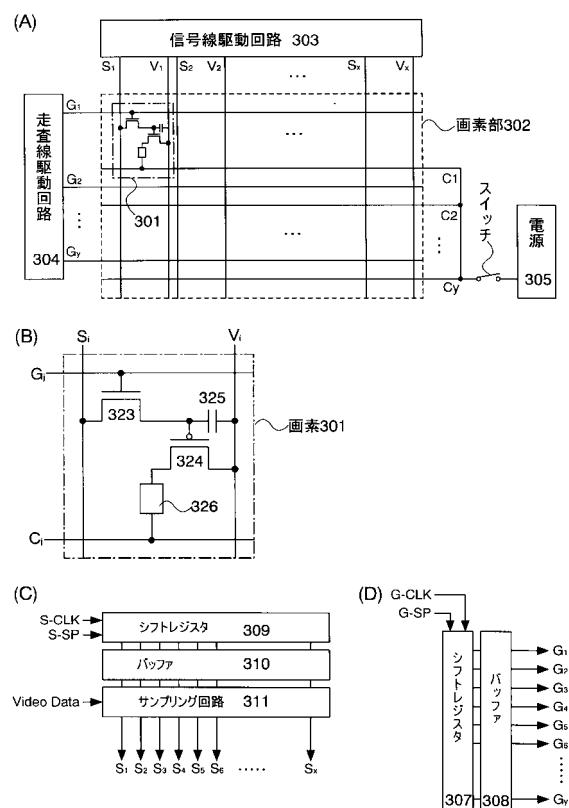
【図2】



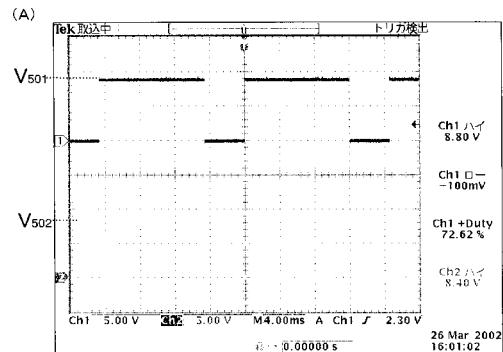
【図3】



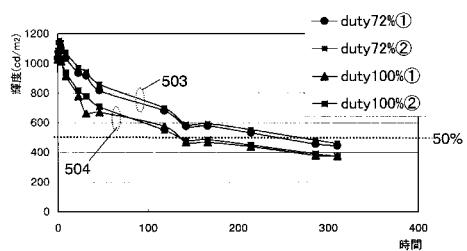
【図4】



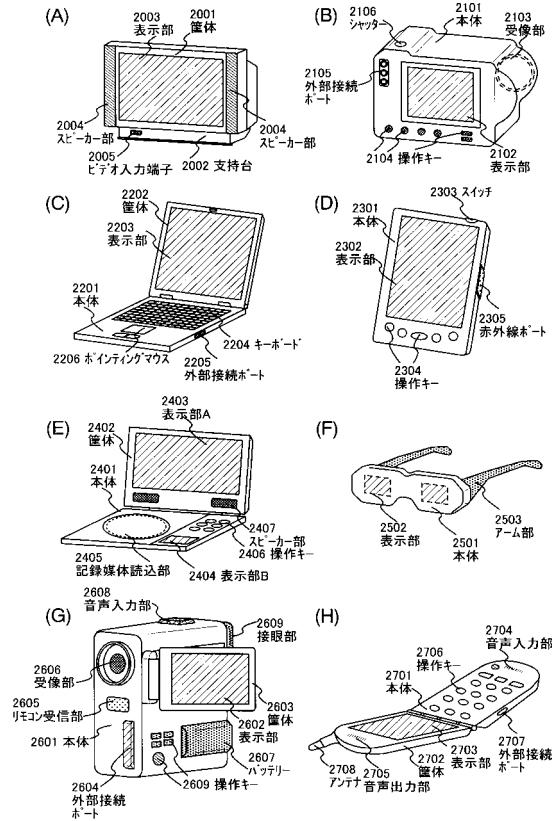
【図5】



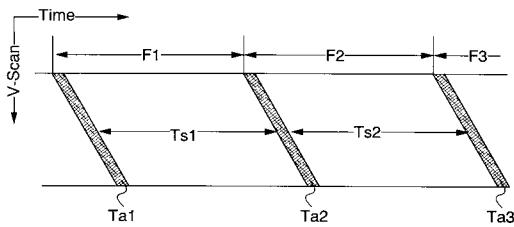
(B)



【図6】



【図7】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G 3/20 6 4 1 K
G 0 9 G 3/20 6 7 0 K
H 0 5 B 33/14 A

審査官 後藤 亮治

(56)参考文献 特開平10-214060(JP, A)

特開2000-347622(JP, A)

特開2001-060076(JP, A)

特開2002-091376(JP, A)

特開2002-236470(JP, A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00 - 3/38