

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 5 月 12 日 (12.05.2022)



(10) 国际公布号
WO 2022/095261 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(21) 国际申请号: PCT/CN2020/140525

(22) 国际申请日: 2020 年 12 月 29 日 (29.12.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011216591.8 2020 年 11 月 4 日 (04.11.2020) CN

(71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省

(72) 发明人: 管延庆 (GUAN, Yanqing); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。 崔小鹏 (CUI, Xiaojuan); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。 汤富雄 (TANG, Fuhsiung); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南

(54) Title: GOA CIRCUIT AND DISPLAY PANEL

(54) 发明名称: GOA 电路及显示面板

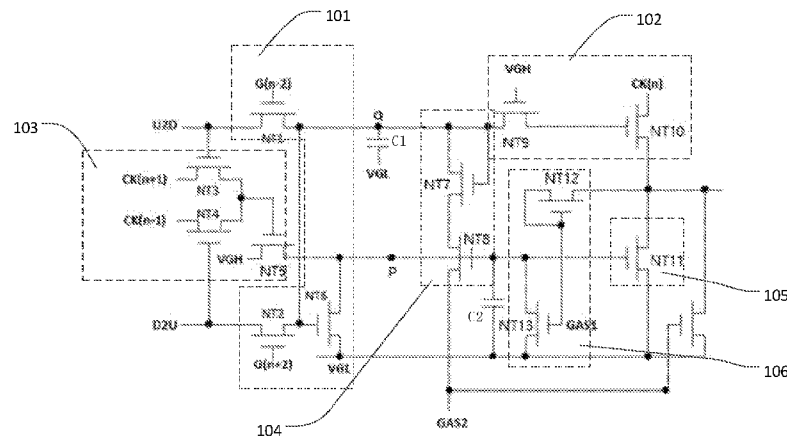


图 4

(57) Abstract: The present invention provides a GOA circuit and a display panel. The GOA circuit is provided with a second pull-down control circuit unit (104). In combination with a timing diagram and during a touch pause period, for a first node (Q) of a pole-transmission stage, a third control signal (GAS2) and a second control signal (D2U) are matched and changed from low-level signals to high-level signals; and thus, two leakage paths of the first node (Q) disappear, there is no leakage path at the node Q during a touch period, and then the stability of the node Q is maintained.

(57) 摘要: 本发明提供一种 GOA 电路及显示面板, 所述 GOA 电路设置了第二下拉控制电路单元 (104), 结合时序图, 在触控中停期间, 对于极传级第一节点 (Q), 搭配第三控制信号 (GAS2) 和第二控制信号 (D2U), 其由低电平信号变更为高电平信号, 这样第一节点 (Q) 的两个漏电路径均消失, 触控期间 Q 点不存在漏电路径, 进而保持 Q 点的稳定性。



山区粤海街道大冲社区华润置地大厦C座2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

GOA电路及显示面板

技术领域

[0001] 本发明涉及显示技术领域，特别是一种GOA电路及显示面板。

背景技术

[0002] 目前，液晶显示装置作为电子设备的显示部件已经广泛的应用于各种电子产品中，而GOA（Gate Driver On Array，简称GOA电路）是液晶显示装置中的一个重要组成部分，也就是利用现有薄膜晶体管液晶显示器阵列制程将栅极行扫描驱动信号电路制作在阵列基板上，实现对栅极逐行扫描的驱动方式的一项技术。

[0003] 基于低温多晶硅（LTPS）技术的显示面板，根据面板内采用的薄膜晶体管（TFT）类型，可以分为N型金属-氧化物-半导体（NMOS）型，n型衬底、p沟道，靠空穴的流动运送电流的MOS管（PMOS）型，以及皆有NMOS和PMOS TFT的互补金属氧化物半导体（CMOS）。类似的，GOA电路分为NMOS电路，PMOS电路以及CMOS电路。NMOS电路相比于CMOS电路由于省去PP（P掺杂）这一层光罩及工序，对于提高良率以及降低成本都大有裨益，所以开发稳定的NMOS电路具有现实的产业需求。NMOS TFT载流子为电子，迁移率较高，器件相对与PMOS（载流子为空穴）较容易损伤，表现在面板上就是产品的高温信赖性不足，容易出现GOA失效，出现分屏现象，尤其是IN cell Touch（ITP）面板，在触控暂停级更容易出现分屏现象。

发明概述

技术问题

[0004] 如图1所示，现有技术的GOA电路。该电路主要包括以下几部分：1）薄膜晶体管（NT1~NT10）、两个电容构成基本电路工作架构；2）薄膜晶体管（NT11和NT12）构成在全部栅极开（All gate On）模块；3）薄膜晶体管（NT14）构成All Gate Off模块；4）具有正反扫功能，当控制信号（U2D）为高电平，控制信号（D2U）为低电平，则由上向下逐行扫描，反之，当U2D为低电平，D2U为高电平

时，则由下向上逐行扫描。

[0005] 如图2以及图3所示，在时钟信号驱动模式（CK1~CK4）下，最小重复单元如图2所示，以2个基本单元为一个循环；此电路的信号时序示意图，如图3所示；其他信号（如GAS1）在正常工作情况下为低电平，信号GAS2在触控期（TP Term）由非正常显示（Normal Display）的低电平跳变为高电平。当前触控面板通常需要在在一帧画面显示内插入若干个TP Term，用于实现触控功能，但是N型金属-氧化物-半导体（NMOS）GOA通过节点Q点的电容维持级传所需要的高电位，但是薄膜晶体管（TFT）并不是理想器件，即使在关态的情况下，依然会存在一定的漏电流；TP Term持续时间较长，触控的暂停级需要维持高电位的时间就会很长，这降低了GOA的级传稳定性。

[0006] 因此，急需提供一种GOA电路及显示面板，用以提高GOA电路的稳定性。

问题的解决方案

技术解决方案

[0007] 本发明的目的是，提供一种GOA电路，用以提高GOA电路的稳定性。

[0008] 本发明提供一种GOA电路，包括级联的多个GOA电路单元，其中第n级GOA电路单元包括：上拉控制电路单元（101）、上拉电路单元（102）、第一下拉控制电路单元（103）、第二下拉控制电路单元（104）、下拉电路单元（105）、栅极打开单元（106）、第一电容（C1）以及第二电容（C2）；其中，所述上拉控制电路单元（101）、所述上拉电路单元（102）、所述第一下拉控制电路单元（103）、所述第二下拉控制电路单元（104）、所述下拉电路单元（105）以及所述栅极打开单元（106）均电连接至第一节点（Q）以及第二节点（P）；所述上拉控制电路单元（101）分别接入第一控制信号（U2D）以及第二控制信号（D2U），所述上拉控制电路单元（101）用以将电路中第一节点（Q）充电到高电位；所述上拉电路单元（102）接入时钟信号（CK（n）），用以将第n级GOA电路单元的输出信号（Gn）拉高到所述时钟信号（CK（n））的高电位；所述第一下拉控制电路单元（103）分别接入上一级的时钟信号（CK（n-1））以及下一级的时钟信号（CK（n+1）），所述第一下拉控制电路单元（103）连接所述上拉控制电路单元（101），所述第一下拉控制电路单元（103）用以控制第n级的GO

A单元的正向以及反向扫描；所述第二下拉控制电路单元（104）接入第三控制信号（GAS2），在显示面板显示期间，所述第二下拉控制电路单元（104）用以使所述第二节点（P）下拉所述第一节点（Q）至低电位；在所述显示面板被触摸期间，所述第二下拉控制电路单元（104）用以防止非级传级的Q点被异常拉高；所述下拉电路单元（105）接入低电压信号（VGL），用以拉低所述第一节点（Q）预充电以及所述第n级的扫描驱动信号G（n）的电位至低电位；所述栅极打开单元（106）接入第四控制信号（GAS1），在异常断电发生时，所述栅极打开单元（106）用以使显示区的所有的栅极打开，释放像素内的电荷；所述第一电容（C1）一端连接所述第一节点（Q），所述第一电容（C1）的另一端连接低电压信号（VGL），所述第一电容（C1）用以提供并维持所述第一节点（Q）预充电的电；所述第二电容（C2）一端连接所述第二节点（P），所述第二电容（C2）的另一端连接低电压信号（VGL），所述第二电容（C2）用以提供并维持所述第二节点（P）的低电位。

[0009] 进一步地，所述上拉控制电路单元（101）包括：第一薄膜晶体管（NT1），所述第一薄膜晶体管（NT1）的栅极连接第n-2级GOA 电路单元的扫描驱动信号G（n-2），所述第一薄膜晶体管（NT1）的源极连接所述第一控制信号（U2D），所述第一薄膜晶体管（NT1）的漏极连接第一节点（Q）；第二薄膜晶体管（NT2），所述第二薄膜晶体管（NT2）的栅极连接第n+2级GOA 电路单元的扫描驱动信号G（n+2），所述第二薄膜晶体管（NT2）的源极连接所述第一节点（Q），所述第二薄膜晶体管（NT2）的漏极连接第二控制信号（D2U）；以及第五薄膜晶体管（NT5），所述第五薄膜晶体管（NT5）的栅极分别连接所述第一节点（Q）以及所述第二薄膜晶体管（NT2）的源极，所述第五薄膜晶体管（NT5）的漏极连接所述第二节点（P），所述第五薄膜晶体管（NT5）的源极连接低电压信号（VGL）。

[0010] 进一步地，所述第一下拉控制电路单元（103）包括：第三薄膜晶体管（NT3），所述第三薄膜晶体管（NT3）的栅极连接所述第一控制信号（U2D），所述第三薄膜晶体管（NT3）的源极连接所述下一级的时钟信号（CK（n+1））；第四薄膜晶体管（NT4），所述第四薄膜晶体管（NT4）的栅极连接所述第二控制信号（D2U），所述第四薄膜晶体管（NT4）的漏极连接所述上一级的时钟信号（CK（n-1））；

以及第六薄膜晶体管(NT6)，所述第六薄膜晶体管(NT6)的栅极分别连接所述第四薄膜晶体管(NT4)的源极以及所述第三薄膜晶体管(NT3)的漏极，所述第六薄膜晶体管(NT6)的源极连接高电压信号(VGH)，所述第六薄膜晶体管(NT6)漏级连接所述第二节点(P)。

[0011] 进一步地，所述第二下拉控制电路单元(104)包括：第七薄膜晶体管(NT7)，所述第七薄膜晶体管(NT7)的栅极连接所述下拉电路单元，所述第七薄膜晶体管(NT7)的漏级连接所述第三控制信号(GAS2)；以及第八薄膜晶体管(NT8)，所述第八薄膜晶体管(NT8)的栅极连接所述上拉电路单元，所述第八薄膜晶体管(NT8)的源极连接所述第一节点(Q)，所述第八薄膜晶体管(NT8)的漏极连接所述第七薄膜晶体管(NT7)的源极。

[0012] 进一步地，所述上拉电路单元(102)包括：第九薄膜晶体管(T9)，所述第九薄膜晶体管(T9)的栅极连接所述高电压信号(VGH)，所述第九薄膜晶体管(T9)的源极连接所述第一节点(Q)；以及第十薄膜晶体管(T10)，所述第十薄膜晶体管(T10)的栅极连接所述第九薄膜晶体管(T9)的漏级，所述第十薄膜晶体管(T10)的源极分别连接所述下拉电路单元(105)、所述栅极打开单元(106)以及所述第n级GOA 电路单元的扫描驱动信号G(n)。

[0013] 进一步地，所述下拉电路单元(105)包括：第十一薄膜晶体管(T11)，所述第十一薄膜晶体管(T11)的栅极连接所述第二节点(P)，所述第十一薄膜晶体管(T11)的漏极连接所述第n级GOA 电路单元的扫描驱动信号G(n)，所述第十一薄膜晶体管(T11)的源极连接所述低电压信号(VGL)。

[0014] 进一步地，所述栅极打开单元(106)包括：第十二薄膜晶体管(T12)，所述第十二薄膜晶体管(T12)的栅极连接所述第二节点(P)，所述第十二薄膜晶体管(T12)的漏极连接所述第二节点(P)，所述第十二薄膜晶体管(T12)的源极连接所述第n级GOA 电路单元的扫描驱动信号G(n)；以及第十三薄膜晶体管(T13)，所述第十三薄膜晶体管(T13)的栅极连接所述第十二薄膜晶体管(T12)的栅极，所述第十三薄膜晶体管(T13)的漏极连接所述低电压信号(VGL)，所述第十三薄膜晶体管(T13)的源极连接所述第二节点(P)。

[0015] 进一步地，所述GOA电路包括NMOS电路，PMOS电路以及CMOS电路。

[0016] 本发明还提供一种显示面板，包括所述的GOA电路。

[0017] 进一步地，所述GOA电路的驱动架构包括单驱动或双驱动。

发明的有益效果

有益效果

[0018] 本申请的有益效果为：本发明提供一种GOA电路及显示面板，所述GOA电路设置了第二下拉控制电路单元（104），结合时序图，在触控中停期间，对于极传级第一节点（Q），搭配第三控制信号（GAS2）和第二控制信号（D2U），其由低电平信号变更为高电平信号，这样第一节点（Q）的两个漏电路径均消失，触控期间Q点不存在漏电路径，进而保持Q点的稳定性。

对附图的简要说明

附图说明

[0019] 下面结合附图，通过对本申请的具体实施方式详细描述，将使本申请的技术方案及其它有益效果显而易见。

[0020] 图1为现有技术提供的GOA电路的电路图；

[0021] 图2为现有技术提供的GOA电路重复单元的电路图；

[0022] 图3为现有技术提供的GOA电路的时序控制及信号输出波形图；

[0023] 图4为本发明提供的GOA电路的电路图；

[0024] 图5为本发明提供的GOA电路的时序控制及信号输出波形图；

[0025] 图6为本发明提供的显示面板GOA电路单侧驱动的示意图；

[0026] 图7为本发明提供的显示面板GOA电路双侧驱动的示意图。

发明实施例

本发明的实施方式

[0027] 这里所公开的具体结构和功能细节仅仅是代表性的，并且是用于描述本申请的示例性实施例的目的。但是本申请可以通过许多替换形式来具体实现，并且不应当被解释成仅仅受限于这里所阐述的实施例。

[0028] 在本申请的描述中，需要理解的是，术语“中心”、“横向”、“上”、“下”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外

”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本申请和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中，除非另有说明，“多个”的含义是两个或两个以上。另外，术语“包括”及其任何变形，意图在于覆盖不排他的包含。

[0029] 如图4以及图5所示，本发明提供一种GOA电路，包括级联的多个GOA电路单元，其中第n级GOA电路单元包括：上拉控制电路单元（101）、上拉电路单元（102）、第一下拉控制电路单元（103）、第二下拉控制电路单元（104）、下拉电路单元（105）、栅极打开单元（106）、第一电容（C1）以及第二电容（C2）。

[0030] 其中，所述上拉控制电路单元（101）、所述上拉电路单元（102）、所述第一下拉控制电路单元（103）、所述第二下拉控制电路单元（104）、所述下拉电路单元（105）以及所述栅极打开单元（105）均电连接至第一节点（Q）以及第二节点（P）。

[0031] 所述上拉控制电路单元（101）分别接入第一控制信号（U2D）以及第二控制信号（D2U），所述上拉控制电路单元（101）用以将电路中第一节点（Q）充电到高电位。

[0032] 所述上拉控制电路单元（101）包括：第一薄膜晶体管（NT1）、第二薄膜晶体管（NT2）以及第五薄膜晶体管（NT5）。

[0033] 所述第一薄膜晶体管（NT1）的栅极连接第n-2级GOA 电路单元的扫描驱动信号G（n-2），所述第一薄膜晶体管（NT1）的源极连接所述第一控制信号（U2D），所述第一薄膜晶体管（T11）的漏极连接第一节点（Q）。

[0034] 所述第二薄膜晶体管（NT2）的栅极连接第n+2级GOA 电路单元的扫描驱动信号G（n+2），所述第二薄膜晶体管（NT2）的源极连接所述第一节点（Q），所述第二薄膜晶体管（NT2）的漏极连接第二控制信号（D2U）。

- [0035] 所述第五薄膜晶体管(NT5)的栅极分别连接所述第一节点(Q)以及所述第二薄膜晶体管(NT2)的源极,所述第五薄膜晶体管(NT5)的漏极连接所述第二节点(P),所述第五薄膜晶体管(NT5)的源极连接低电压信号(VGL)。
- [0036] 所述上拉电路单元(102)接入时钟信号(CK(n)),用以将第n级GOA电路单元的输出信号(Gn)拉高到所述时钟信号(CK(n))的高电位。
- [0037] 所述上拉电路单元(102)包括:第九薄膜晶体管(T9)以及第十薄膜晶体管(T10)。
- [0038] 所述第九薄膜晶体管(T9)的栅极连接所述高电压信号(VGH),所述九薄膜晶体管(T9)的源极连接所述第一节点(Q);以及
- [0039] 所述第十薄膜晶体管(T10)的栅极连接所述第九薄膜晶体管(T9)的漏级,所述第十薄膜晶体管(T10)的源极分别连接所述下拉电路单元(105)、所述栅极打开单元(106)以及所述第n级GOA电路单元的扫描驱动信号G(n)。
- [0040] 所述第一下拉控制电路单元(103)分别接入上一级的时钟信号(CK(n-1))以及下一级的时钟信号(CK(n+1)),所述第一下拉控制电路单元(103)连接所述上拉控制电路单元(101),所述第一下拉控制电路单元(103)用以控制第n级的GOA单元的正向以及反向扫描。
- [0041] 所述第一下拉控制电路单元(103)包括:第三薄膜晶体管(NT3)、第四薄膜晶体管(NT4)以及第六薄膜晶体管(NT6)。
- [0042] 正扫时,U2D(Up to Down)为High,NT3接入NT5栅极;反扫时,D2U(Down to Up)为High,NT4接入NT5栅极。
- [0043] 所述第三薄膜晶体管(NT3)的栅极连接所述第一控制信号(U2D),所述第三薄膜晶体管(NT3)的源极连接所述下一级的时钟信号(CK(n+1))。
- [0044] 所述第四薄膜晶体管(NT4)的栅极连接所述第二控制信号(D2U),所述第四薄膜晶体管(NT4)的漏极连接所述上一级的时钟信号(CK(n-1))。
- [0045] 所述第六薄膜晶体管(NT6)的栅极分别连接所述第四薄膜晶体管(NT4)的源极以及所述第三薄膜晶体管(NT3)的漏极,所述第六薄膜晶体管(NT6)的源极连接高电压信号(VGH),所述第六薄膜晶体管(NT6)漏级连接所述第二节点(P)。
- [0046] 所述第二下拉控制电路单元(104)接入第三控制信号(GAS2),在显示面板

显示期间，所述第二下拉控制电路单元（104）用以使所述第二节点（P）下拉所述第一节点（Q）至低电位；在所述显示面板被触摸期间，所述第二下拉控制电路单元（104）用以防止非级传级的Q点被异常拉高。

[0047] 所述第二下拉控制电路单元（104）包括：第七薄膜晶体管（NT7）以及第八薄膜晶体管（NT8）。

[0048] NT8：在显示期间，非级传级的P点下拉Q点，保持Q点为低电平信号。

[0049] NT7：触控期间，GAS2为高电平，防止非级传级的Q点被异常拉高。

[0050] 所述第七薄膜晶体管（NT7）的栅极连接所述下拉电路单元，所述第七薄膜晶体管（NT7）的漏极连接所述第三控制信号（GAS2）。

[0051] 所述第八薄膜晶体管（NT8）的栅极连接所述上拉电路单元，所述第八薄膜晶体管（NT8）的源极连接所述第一节点（Q），所述第八薄膜晶体管（NT8）的漏极连接所述第七薄膜晶体管（NT7）的源极。

[0052] 所述下拉电路单元（105）接入低电压信号（VGL），用以拉低所述第一节点（Q）预充电以及所述第n级的扫描驱动信号G（n）的电位至低电位。

[0053] 所述下拉电路单元（105）包括：第十一薄膜晶体管（T11）。

[0054] 所述第十一薄膜晶体管（T11）的栅极连接所述第二节点（P），所述第十一薄膜晶体管（T11）的漏极连接所述第n级GOA 电路单元的扫描驱动信号G（n），所述第十一薄膜晶体管（T11）的源极连接所述低电压信号（VGL）。

[0055] 所述栅极打开单元（106）接入第四控制信号（GAS1），在异常断电发生时，所述栅极打开单元（106）用以使显示区的所有的栅极打开，释放像素内的电荷。

[0056] 所述栅极打开单元（106）包括：第十二薄膜晶体管（T12）以及第十三薄膜晶体管（T13）。在异常断电发生时，通过GAS1给高电平，使得显示区所有的Gate打开，释放像素内的电荷，防止电荷残留造成残影。

[0057] 所述第十二薄膜晶体管（T12）的栅极连接所述第二节点（P），所述第十二薄膜晶体管（T12）的漏极连接所述第二节点（P），所述第十二薄膜晶体管（T12）的源极连接所述第n级GOA 电路单元的扫描驱动信号G（n）。

[0058] 所述第十三薄膜晶体管（T13）的栅极连接所述第十二薄膜晶体管（T12）的栅极，

所述第十三薄膜晶体管(T13)的漏极连接所述低电压信号(VGL)，所述第十三薄膜晶体管(T13)的源极连接所述第二节点(P)。

[0059] 所述第一电容(C1)一端连接所述第一节点(Q)，所述第一电容(C1)的另一端连接低电压信号(VGL)，所述第一电容(C1)用以提供并维持所述第一节点(Q)预充电的电；所述第二电容(C2)一端连接所述第二节点(P)，所述第二电容(C2)的另一端连接低电压信号(VGL)，所述第二电容(C2)用以提供并维持所述第二节点(P)的低电位。

[0060] 在一实施例中，所述GOA电路包括NMOS电路，PMOS电路以及CMOS电路。

[0061] 本发明提供一种显示面板，包括所述的GOA电路。

[0062] 所述GOA电路设置了第二下拉控制电路单元(104)，结合时序图，在触控中停期间，对于极级第一节点(Q)，搭配第三控制信号(GAS2)和第二控制信号(D2U)，其由低电平信号变更为高电平信号，这样第一节点(Q)的两个漏电路径均消失，触控期间Q点不存在漏电路径，进而保持Q点的稳定性。

[0063] 对于非级级Q点，D2U相对应的NT2栅极为低电平，NT7的栅极为非级级Q为低电平，所以非级级Q点被异常拉高的风险较低。

[0064] 所述GOA电路的驱动架构包括单驱动或双驱动。

[0065] 如图6所示，左右两侧的GOA电路驱动方向为单向驱动，而图7所示中的GOA电路驱动方向为左右两侧同时驱动。

[0066] 所述GOA电路的时钟信号数可以使用如图2所示的4CK，也可以是6 CK或8CK。

[0067] 综上所述，虽然本申请已以优选实施例揭露如上，但上述优选实施例并非用以限制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1]

一种GOA电路，其中，包括级联的多个GOA电路单元，其中第n级GOA电路单元包括：上拉控制电路单元（101）、上拉电路单元（102）、第一下拉控制电路单元（103）、第二下拉控制电路单元（104）、下拉电路单元（105）、栅极打开单元（106）、第一电容（C1）以及第二电容（C2）；

其中，所述上拉控制电路单元（101）、所述上拉电路单元（102）、所述第一下拉控制电路单元（103）、所述第二下拉控制电路单元（104）、所述下拉电路单元（105）以及所述栅极打开单元（106）均电连接至第一节点（Q）以及第二节点（P）；

所述上拉控制电路单元（101）分别接入第一控制信号（U2D）以及第二控制信号（D2U），所述上拉控制电路单元（101）用以将电路中第一节点（Q）充电到高电位；

所述上拉电路单元（102）接入时钟信号（CK（n）），用以将第n级GOA电路单元的输出信号（Gn）拉高到所述时钟信号（CK（n））的高电位；

所述第一下拉控制电路单元（103）分别接入上一级的时钟信号（CK（n-1））以及下一级的时钟信号（CK（n+1）），所述第一下拉控制电路单元（103）连接所述上拉控制电路单元（101），所述第一下拉控制电路单元（103）用以控制第n级的GOA单元的正向以及反向扫描；

所述第二下拉控制电路单元（104）接入第三控制信号（GAS2），在显示面板显示期间，所述第二下拉控制电路单元（104）用以使所述第二节点（P）下拉所述第一节点（Q）至低电位；

所述下拉电路单元（105）接入低电压信号（VGL），用以拉低所述第一节点（Q）预充电以及所述第n级的扫描驱动信号G（n）的电位至低电位；

所述栅极打开单元（106）接入第四控制信号（GAS1），在异常断电

发生时，所述栅极打开单元（106）用以使显示区的所有的栅极打开，释放像素内的电荷；

所述第一电容（C1）一端连接所述第一节点（Q），所述第一电容（C1）的另一端连接低电压信号（VGL），所述第一电容（C1）用以提供并维持所述第一节点（Q）的预充电；所述第二电容（C2）一端连接所述第二节点（P），所述第二电容（C2）的另一端连接低电压信号（VGL），所述第二电容（C2）用以提供并维持所述第二节点（P）的低电位。

[权利要求 2]

根据权利要求1所述的GOA电路，其中，

所述上拉控制电路单元（101）包括：

第一薄膜晶体管（NT1），所述第一薄膜晶体管（NT1）的栅极连接第n-2级GOA

电路单元的扫描驱动信号G（n-2），所述第一薄膜晶体管（NT1）的源极连接所述第一控制信号（U2D），所述第一薄膜晶体管（NT1）的漏极连接第一节点（Q）；

第二薄膜晶体管（NT2），所述第二薄膜晶体管（NT2）的栅极连接第n+2级GOA电路单元的扫描驱动信号G（n+2），所述第二薄膜晶体管（NT2）的源极连接所述第一节点（Q），所述第二薄膜晶体管（NT2）的漏极连接第二控制信号（D2U）；以及

第五薄膜晶体管（NT5），所述第五薄膜晶体管（NT5）的栅极分别连接所述第一节点（Q）以及所述第二薄膜晶体管（NT2）的源极，所述第五薄膜晶体管（NT5）的漏极连接所述第二节点（P），所述第五薄膜晶体管（NT5）的源极连接低电压信号（VGL）。

[权利要求 3]

根据权利要求1所述的GOA电路，其中，

所述第一下拉控制电路单元（103）包括：

第三薄膜晶体管（NT3），所述第三薄膜晶体管（NT3）的栅极连接所述第一控制信号（U2D），所述第三薄膜晶体管（NT3）的源极连接所述下一级的时钟信号（CK（n+1））；

第四薄膜晶体管(NT4)，所述第四薄膜晶体管(NT4)的栅极连接所述第二控制信号(D2U)，所述第四薄膜晶体管(NT4)的漏极连接所述上一级的时钟信号(CK(n-1))；以及

第六薄膜晶体管(NT6)，所述第六薄膜晶体管(NT6)的栅极分别连接所述第四薄膜晶体管(NT4)的源极以及所述第三薄膜晶体管(NT3)的漏极，所述第六薄膜晶体管(NT6)的源极连接高电压信号(VGH)，所述第六薄膜晶体管(NT6)漏级连接所述第二节点(P)。

[权利要求 4]

根据权利要求1所述的GOA电路，其中，

所述第二下拉控制电路单元(104)包括：

第七薄膜晶体管(NT7)，所述第七薄膜晶体管(NT7)的栅极连接所述下拉电路单元，所述第七薄膜晶体管(NT7)的漏级连接所述第三控制信号(GAS2)；以及

第八薄膜晶体管(NT8)，所述第八薄膜晶体管(NT8)的栅极连接所述上拉电路单元，所述第八薄膜晶体管(NT8)的源极连接所述第一节点(Q)，所述第八薄膜晶体管(NT8)的漏极连接所述第七薄膜晶体管(NT7)的源极。

[权利要求 5]

根据权利要求1所述的GOA电路，其中，

所述上拉电路单元(102)包括：

第九薄膜晶体管(T9)，所述第九薄膜晶体管(T9)的栅极连接所述高电压信号(VGH)，所述九薄膜晶体管(T9)的源极连接所述第一节点(Q)；以及

第十薄膜晶体管(T10)，所述第十薄膜晶体管(T10)的栅极连接所述第九薄膜晶体管(T9)的漏级，所述第十薄膜晶体管(T10)的源极分别连接所述下拉电路单元(105)、所述栅极打开单元(106)以及所述第n级GOA 电路单元的扫描驱动信号G(n)。

[权利要求 6]

根据权利要求1所述的GOA电路，其中，

所述下拉电路单元(105)包括：

第十一薄膜晶体管(T11)，所述第十一薄膜晶体管(T11)的栅极连接所

述第二节点 (P)，所述第十一薄膜晶体管 (T11) 的漏极连接所述第n级GOA

电路单元的扫描驱动信号G (n)，所述第十一薄膜晶体管 (T11) 的源极连接所述低电压信号 (VGL)。

[权利要求 7]

根据权利要求1所述的GOA电路，其中，

所述栅极打开单元 (106) 包括：

第十二薄膜晶体管 (T12)，所述第十二薄膜晶体管 (T12) 的栅极连接所述第二节点 (P)，所述第十二薄膜晶体管 (T12) 的漏极连接所述第二节点 (P)，所述第十二薄膜晶体管 (T12) 的源极连接所述第n级GOA电路单元的扫描驱动信号G (n)；以及

第十三薄膜晶体管 (T13)，所述第十三薄膜晶体管 (T13) 的栅极连接所述第十二薄膜晶体管 (T12) 的栅极，所述第十三薄膜晶体管 (T13) 的漏极连接所述低电压信号 (VGL)，所述第十三薄膜晶体管 (T13) 的源极连接所述第二节点 (P)。

[权利要求 8]

根据权利要求1所述的GOA电路，其中，

所述GOA电路包括NMOS电路，PMOS电路以及CMOS电路。

[权利要求 9]

一种显示面板，其中，包括一GOA电路；

其中，所述GOA电路包括级联的多个GOA电路单元，其中第n级GOA电路单元包括：上拉控制电路单元 (101)、上拉电路单元 (102)、第一下拉控制电路单元 (103)、第二下拉控制电路单元 (104)、下拉电路单元 (105)、栅极打开单元 (106)、第一电容 (C1) 以及第二电容 (C2)；

其中，所述上拉控制电路单元 (101)、所述上拉电路单元 (102)、所述第一下拉控制电路单元 (103)、所述第二下拉控制电路单元 (104)、所述下拉电路单元 (105) 以及所述栅极打开单元 (105) 均电连接至第一节点 (Q) 以及第二节点 (P)；

所述上拉控制电路单元 (101) 分别接入第一控制信号 (U2D) 以及第二控制信号 (D2U)，所述上拉控制电路单元 (101) 用以将电路中第

一节点(Q)充电到高电位；

所述上拉电路单元(102)接入时钟信号(CK(n))，用以将第n级GOA电路单元的输出信号(Gn)拉高到所述时钟信号(CK(n))的高电位；

所述第一下拉控制电路单元(103)分别接入上一级的时钟信号(CK(n-1))以及下一级的时钟信号(CK(n+1))，所述第一下拉控制电路单元(103)连接所述上拉控制电路单元(101)，所述第一下拉控制电路单元(103)用以控制第n级的GOA单元的正向以及反向扫描；

所述第二下拉控制电路单元(104)接入第三控制信号(GAS2)，在显示面板显示期间，所述第二下拉控制电路单元(104)用以使所述第二节点(P)下拉所述第一节点(Q)至低电位；

所述下拉电路单元(105)接入低电压信号(VGL)，用以拉低所述第一节点(Q)预充电以及所述第n级的扫描驱动信号G(n)的电位至低电位；

所述栅极打开单元(106)接入第四控制信号(GAS1)，在异常断电发生时，所述栅极打开单元(106)用以使显示区的所有的栅极打开，释放像素内的电荷；

所述第一电容(C1)一端连接所述第一节点(Q)，所述第一电容(C1)的另一端连接低电压信号(VGL)，所述第一电容(C1)用以提供并维持所述第一节点(Q)的预充电；所述第二电容(C2)一端连接所述第二节点(P)，所述第二电容(C2)的另一端连接低电压信号(VGL)，所述第二电容(C2)用以提供并维持所述第二节点(P)的低电位。

[权利要求 10] 根据权利要求9所述的显示面板，其中，

所述上拉控制电路单元(101)包括：

第一薄膜晶体管(NT1)，所述第一薄膜晶体管(NT1)的栅极连接第n-2级GOA

电路单元的扫描驱动信号 $G(n-2)$ ，所述第一薄膜晶体管(NT1)的源极连接所述第一控制信号(U2D)，所述第一薄膜晶体管(T11)的漏极连接第一节点(Q)；

第二薄膜晶体管(NT2)，所述第二薄膜晶体管(NT2)的栅极连接第 $n+2$ 级GOA电路单元的扫描驱动信号 $G(n+2)$ ，所述第二薄膜晶体管(NT2)的源极连接所述第一节点(Q)，所述第二薄膜晶体管(NT2)的漏极连接第二控制信号(D2U)；以及

第五薄膜晶体管(NT5)，所述第五薄膜晶体管(NT5)的栅极分别连接所述第一节点(Q)以及所述第二薄膜晶体管(NT2)的源极，所述第五薄膜晶体管(NT5)的漏极连接所述第二节点(P)，所述第五薄膜晶体管(NT5)的源极连接低电压信号(VGL)。

[权利要求 11]

根据权利要求9所述的显示面板，其中，

所述第一下拉控制电路单元(103)包括：

第三薄膜晶体管(NT3)，所述第三薄膜晶体管(NT3)的栅极连接所述第一控制信号(U2D)，所述第三薄膜晶体管(NT3)的源极连接所述下一级的时钟信号($CK(n+1)$)；

第四薄膜晶体管(NT4)，所述第四薄膜晶体管(NT4)的栅极连接所述第二控制信号(D2U)，所述第四薄膜晶体管(NT4)的漏极连接所述上一级的时钟信号($CK(n-1)$)；以及

第六薄膜晶体管(NT6)，所述第六薄膜晶体管(NT6)的栅极分别连接所述第四薄膜晶体管(NT4)的源极以及所述第三薄膜晶体管(NT3)的漏极，所述第六薄膜晶体管(NT6)的源极连接高电压信号(VGH)，所述第六薄膜晶体管(NT6)漏级连接所述第二节点(P)。

[权利要求 12]

根据权利要求9所述的显示面板，其中，

所述第二下拉控制电路单元(104)包括：

第七薄膜晶体管(NT7)，所述第七薄膜晶体管(NT7)的栅极连接所述下拉电路单元，所述第七薄膜晶体管(NT7)的漏级连接所述第三控制信号(GAS2)；以及

第八薄膜晶体管(NT8)，所述第八薄膜晶体管(NT8)的栅极连接所述上拉电路单元，所述第八薄膜晶体管(NT8)的源极连接所述第一节点(Q)，所述第八薄膜晶体管(NT8)的漏极连接所述第七薄膜晶体管(NT7)的源极。

[权利要求 13] 根据权利要求9所述的显示面板，其中，
所述上拉电路单元(102)包括：
第九薄膜晶体管(T9)，所述第九薄膜晶体管(T9)的栅极连接所述高电压信号(VGH)，所述九薄膜晶体管(T9)的源极连接所述第一节点(Q)；以及
第十薄膜晶体管(T10)，所述第十薄膜晶体管(T10)的栅极连接所述第九薄膜晶体管(T9)的漏级，所述第十薄膜晶体管(T10)的源极分别连接所述下拉电路单元(105)、所述栅极打开单元(106)以及所述第n级GOA 电路单元的扫描驱动信号G(n)。

[权利要求 14] 根据权利要求9所述的显示面板，其中，
所述下拉电路单元(105)包括：
第十一薄膜晶体管(T11)，所述第十一薄膜晶体管(T11)的栅极连接所述第二节点(P)，所述第十一薄膜晶体管(T11)的漏极连接所述第n级GOA
电路单元的扫描驱动信号G(n)，所述第十一薄膜晶体管(T11)的源极连接所述低电压信号(VGL)。

[权利要求 15] 根据权利要求9所述的显示面板，其中，
所述栅极打开单元(106)包括：
第十二薄膜晶体管(T12)，所述第十二薄膜晶体管(T12)的栅极连接所述第二节点(P)，所述第十二薄膜晶体管(T12)的漏极连接所述第二节点(P)，所述第十二薄膜晶体管(T12)的源极连接所述第n级GOA 电路单元的扫描驱动信号G(n)；以及
第十三薄膜晶体管(T13)，所述第十三薄膜晶体管(T13)的栅极连接所述第十二薄膜晶体管(T12)的栅极，所述第十三薄膜晶体管(T13)的漏

极连接所述低电压信号（VGL），所述第十三薄膜晶体管（T13）的源极连接所述第二节点（P）。

[权利要求 16] 根据权利要求9所述的显示面板，其中，
所述GOA电路的驱动架构包括单驱动或双驱动。



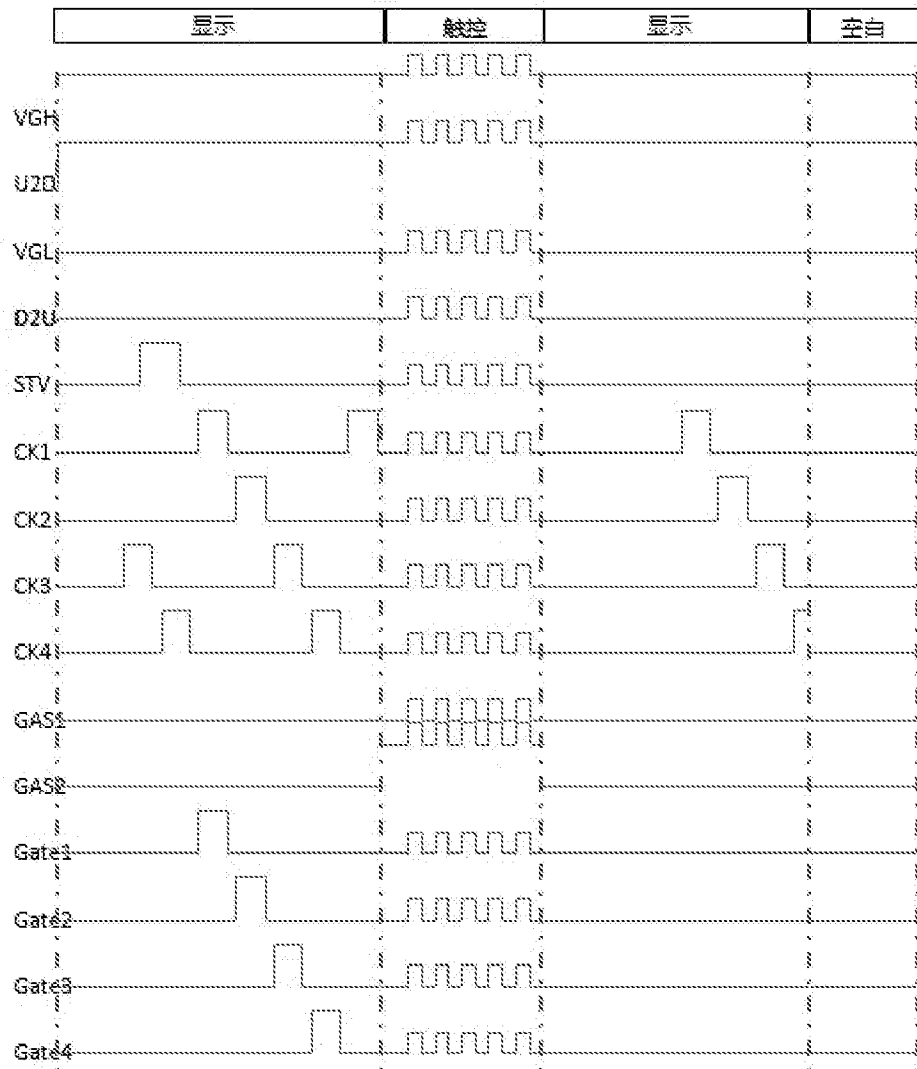


图 3

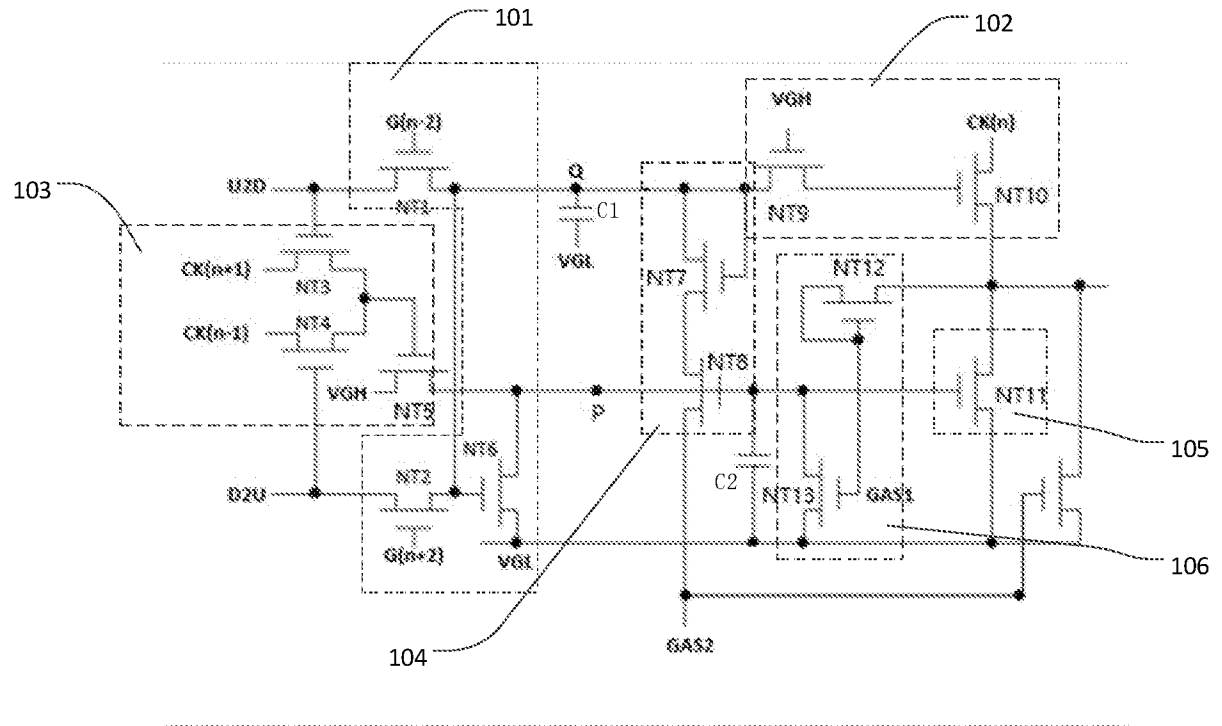


图 4

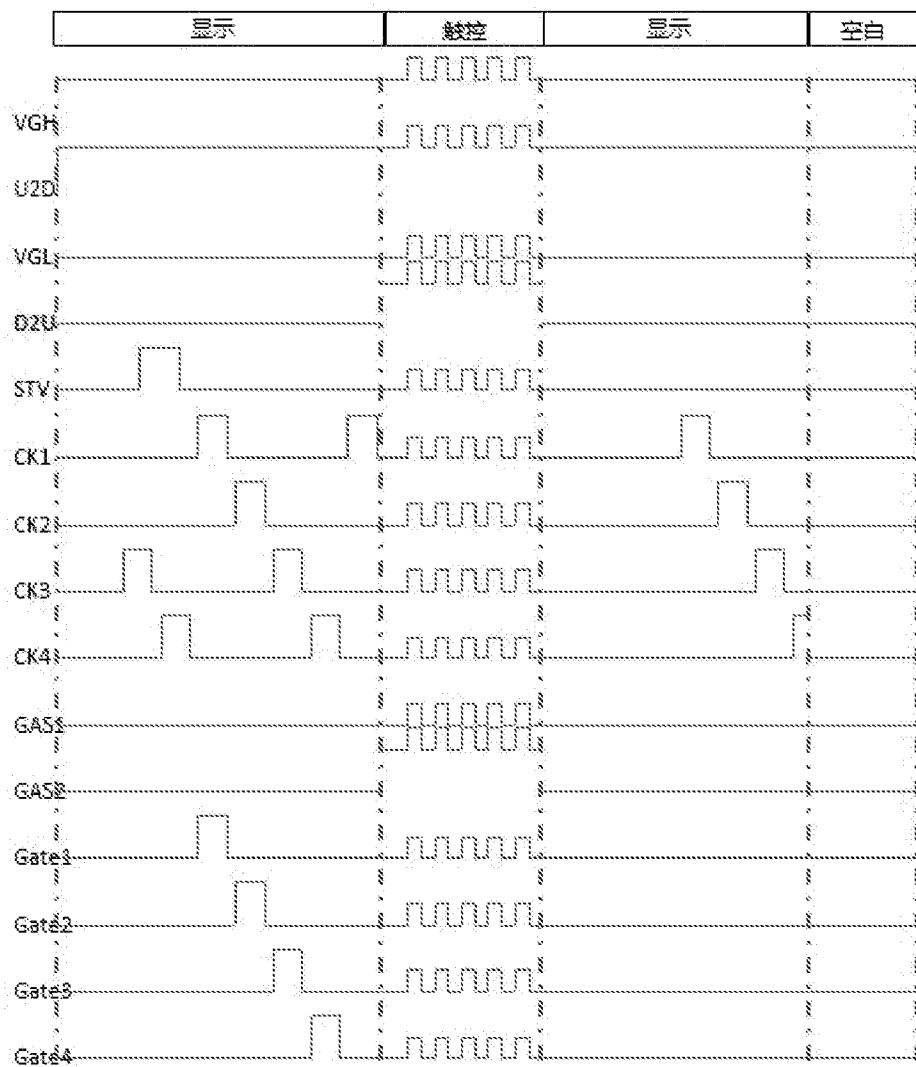


图 5

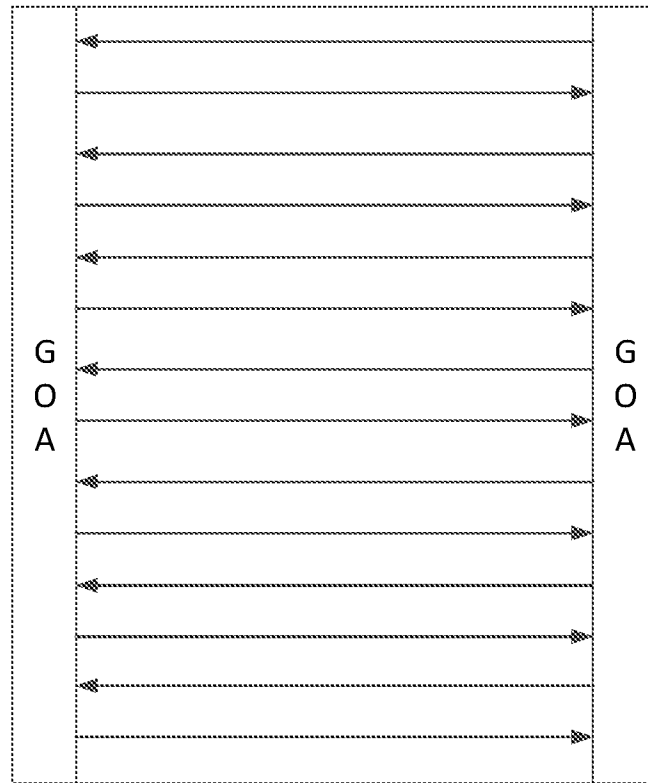


图 6

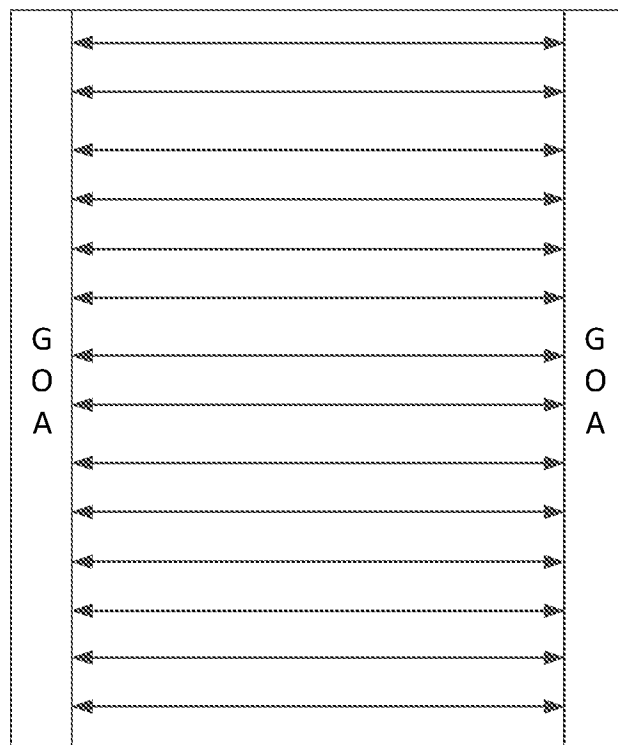


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/140525

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; EPTXT; WOTXT: 移位寄存, 上拉, 下拉, 时钟, 电容, 漏电, 触控, 显示, 稳定, 节点, GOA, shift, register, pull down, stabiliz+, transistor, clock

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 108630167 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 09 October 2018 (2018-10-09) description paragraphs [0003], [0039]-[0042], figures 1-4	1-3, 5-11, 13-16
A	CN 111681625 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 18 September 2020 (2020-09-18) entire document	1-16
A	CN 108962168 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 07 December 2018 (2018-12-07) entire document	1-16
A	CN 111640389 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 08 September 2020 (2020-09-08) entire document	1-16
A	US 2016335974 A1 (CHUNGHWA PICTURE TUBES, LTD.) 17 November 2016 (2016-11-17) entire document	1-16



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

01 July 2021

Date of mailing of the international search report

29 July 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/140525

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108630167	A	09 October 2018	WO	2020019381	A1	30 January 2020
CN	111681625	A	18 September 2020	None			
CN	108962168	A	07 December 2018	US	10685593	B2	16 June 2020
				WO	2020019422	A1	30 January 2020
				US	2020082746	A1	12 March 2020
CN	111640389	A	08 September 2020	None			
US	2016335974	A1	17 November 2016	US	10019958	B2	10 July 2018

国际检索报告

国际申请号

PCT/CN2020/140525

A. 主题的分类 G09G 3/36 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																				
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS; CNTXT; CNKI; VEN; USTXT; EPTXT; WOTXT; 移位寄存, 上拉, 下拉, 时钟, 电容, 漏电, 触控, 显示, 稳定, 节点, GOA, shift, register, pull down, stabiliz+, transistor, clock																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 108630167 A (武汉华星光电技术有限公司) 2018年 10月 9日 (2018 - 10 - 09) 说明书第[0003]、[0039]-[0042]段, 图1-4</td> <td>1-3, 5-11, 13-16</td> </tr> <tr> <td>A</td> <td>CN 111681625 A (武汉华星光电技术有限公司) 2020年 9月 18日 (2020 - 09 - 18) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 108962168 A (武汉华星光电技术有限公司) 2018年 12月 7日 (2018 - 12 - 07) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 111640389 A (武汉华星光电技术有限公司) 2020年 9月 8日 (2020 - 09 - 08) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>US 2016335974 A1 (CHUNGHWA PICTURE TUBES LTD) 2016年 11月 17日 (2016 - 11 - 17) 全文</td> <td>1-16</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 108630167 A (武汉华星光电技术有限公司) 2018年 10月 9日 (2018 - 10 - 09) 说明书第[0003]、[0039]-[0042]段, 图1-4	1-3, 5-11, 13-16	A	CN 111681625 A (武汉华星光电技术有限公司) 2020年 9月 18日 (2020 - 09 - 18) 全文	1-16	A	CN 108962168 A (武汉华星光电技术有限公司) 2018年 12月 7日 (2018 - 12 - 07) 全文	1-16	A	CN 111640389 A (武汉华星光电技术有限公司) 2020年 9月 8日 (2020 - 09 - 08) 全文	1-16	A	US 2016335974 A1 (CHUNGHWA PICTURE TUBES LTD) 2016年 11月 17日 (2016 - 11 - 17) 全文	1-16
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 108630167 A (武汉华星光电技术有限公司) 2018年 10月 9日 (2018 - 10 - 09) 说明书第[0003]、[0039]-[0042]段, 图1-4	1-3, 5-11, 13-16																		
A	CN 111681625 A (武汉华星光电技术有限公司) 2020年 9月 18日 (2020 - 09 - 18) 全文	1-16																		
A	CN 108962168 A (武汉华星光电技术有限公司) 2018年 12月 7日 (2018 - 12 - 07) 全文	1-16																		
A	CN 111640389 A (武汉华星光电技术有限公司) 2020年 9月 8日 (2020 - 09 - 08) 全文	1-16																		
A	US 2016335974 A1 (CHUNGHWA PICTURE TUBES LTD) 2016年 11月 17日 (2016 - 11 - 17) 全文	1-16																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
国际检索实际完成的日期 2021年 7月 1日		国际检索报告邮寄日期 2021年 7月 29日																		
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 李玮 电话号码 (86-512)88997313																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/140525

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108630167	A	2018年 10月 9日	WO	2020019381	A1	2020年 1月 30日
CN	111681625	A	2020年 9月 18日	无			
CN	108962168	A	2018年 12月 7日	US	10685593	B2	2020年 6月 16日
				WO	2020019422	A1	2020年 1月 30日
				US	2020082746	A1	2020年 3月 12日
CN	111640389	A	2020年 9月 8日	无			
US	2016335974	A1	2016年 11月 17日	US	10019958	B2	2018年 7月 10日