

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成19年5月10日(2007.5.10)

【公開番号】特開2004-336027(P2004-336027A)

【公開日】平成16年11月25日(2004.11.25)

【年通号数】公開・登録公報2004-046

【出願番号】特願2004-121505(P2004-121505)

【国際特許分類】

H 01 L 33/00 (2006.01)

【F I】

H 01 L	33/00	E
H 01 L	33/00	A

【手続補正書】

【提出日】平成19年3月19日(2007.3.19)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

また、白金(Pt)と、仕事関数を4.5eV以下とする元素との合金は、p形リン化硼素半導体層の表面と接触するp形オーミック電極の底面部を構成するに好都合である。仕事関数が4.5eVを超えると、p形リン化硼素半導体層との障壁が急激に大となり、p形オーミック電極を形成するに不利である。小さな仕事関数に加えて、例えば、500~600を超える融点の高い元素との合金は、耐熱性に優れるp形オーミック電極を構成するに好適となる。特に、白金と珪素(Si:仕事関数=4.3eV、融点=1414)との合金(組成式:PtSi)膜からは良好なp形オーミック電極を構成できる。珪素(Si)の含有量は質量百分率(質量%)にして、1%以上で50%未満であるのが適する。その他、白金と銀(Ag:仕事関数=4.3eV、融点=961)との合金(組成式:AgPt)からも構成できる。また、白金とニッケル(Ni:仕事関数=4.3eV、融点=1453)との合金(NiPt)膜から構成できる。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

白金(Pt)またはその合金膜は例えば、真空蒸着法、電子ビーム蒸着法や高周波スパッタリング法等の手段に依り形成できる。周知のフォトリソグラフィー技術を利用して合金膜をパターニング加工を施せば、平面形状を円形、方形等とする所望の形状の底面部を形成できる。底面部をなす白金または白金合金膜は、p形リン化硼素半導体層との接触を良好とするため、細孔の無い連続膜から構成するのが適する。このため、膜厚は成膜手段に依らずに10nm以上とするのが適する。10nm未満の薄膜では、細孔の無い連続膜を安定して得るに至らず不都合である。より好適なのは100nm以上で300nm以下である。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

p形リン化硼素半導体層を気相成長させるにあって、形成温度、V/III比率に加えて、形成速度を精密に制御すれば、禁止帯幅の大きなp形リン化硼素半導体層を形成できる。特に、室温での禁止帯幅を2.8eV以上で5.4eV以下とするp形リン化硼素半導体層は好ましく利用できる。更に好ましくは2.8eV~3.2eVとする広禁止帯幅(wide band gap)のp形リン化硼素半導体層は、化合物半導体発光素子にあって、例えば、p形クラッド(clad)層等のバリア(barrier)作用を有する障壁層として利用できる。特に、窒化ガリウム・インジウム(組成式 $Ga_xIn_{1-x}N:0$  X 1)や窒化リン化ガリウム(組成式 $GaN_{1-y}P_y:0$  Y 1)からなる発光層よりも室温で禁止帯幅を0.2eV以上とするp形リン化硼素半導体層はヘテロ接合の発光部を構成する障壁層として好適に利用できる。禁止帯幅が5.4eVを超えると、発光層との障壁差が大となり、順方向電圧或いは閾値電圧の低い化合物半導体発光素子を得るに不利となる。