СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1107111 A

3 (51) G 05 F 1/12

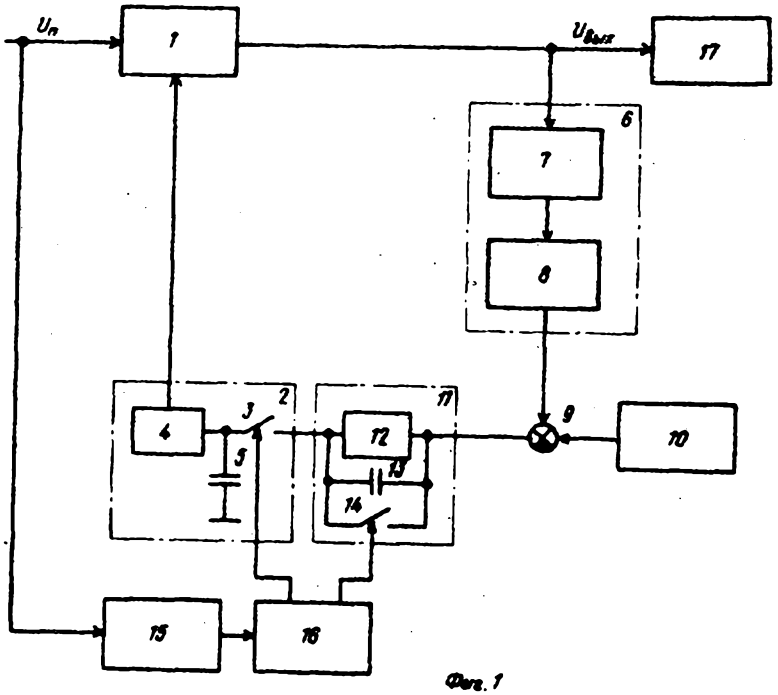
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3523990/24-07
(22) 20.12.82
(46) 07.08.84. Бюл. № 29
(72) Ю.М.Лебедев, В.С.Мишуров, В.Л.Семенов и Ю.М.Шпак
(71) Научно-исследовательский институт автоматики и электромеханики при Томском институте автоматизированных систем управления и радиоэлектроники
(53) 621.316.722(088.8)
(56) 1. Авторское свидетельство СССР № 480062, кл. G 05 F 1/26, 1973.
2. Авторское свидетельство СССР № 935892, кл. G 05 F 1/12, 1980.

(54)(57) СТАБИЛИЗАТОР ПЕРЕМЕННОГО НАПРЯЖЕНИЯ, содержащий включенный в силовую цепь регулирующий орган, управляющий вход которого подключен к выходу блока памяти, а выход – к входу измерительного выпрямителя, блок сравнения, один из входов которого соединен с выходом блока опорного напряжения, интегратор, синхронизатор, вход которого подключен к общему входу устройства, а выход через формирователь импульсов – к коммутирующим входам блока памяти и интегратора, о т л и ч а ю щ и й с я тем, что, с целью повышения качества стабилизации при одновременном упрощении конструкции, другой вход блока сравнения соединен непосредственно с выходом измерительного выпрямителя, а интегратор включен между выходом блока сравнения и сигнальным входом блока памяти.



Фиг. 1

(19) SU (11) 1107111 A

Изобретение относится к электротехнике и предназначено для использования при реализации вторичного электроснабжения потребителей переменного тока в условиях сильно выраженного влияния внешних возмущающих факторов, например изменений величины питающего напряжения и его частоты, тока нагрузки, температуры окружающей среды и т.д.

Известен стабилизатор переменного напряжения, содержащий включенный в его силовую цепь регулирующий орган, управляющий вход которого подключен к выходу блока управления, а выход - к входу измерительного выпрямителя, блок сравнения, один из входов которого соединен с выходом блока опорного напряжения, выполненного в виде источника постоянного эталонного напряжения, другой вход через фильтр - с выходом измерительного выпрямителя, а выход - с входом блока управления [1].

Недостатки известного устройства заключаются в низком качестве стабилизации, обусловленном влиянием возможных изменений параметров фильтра, а также в значительной продолжительности отработки отклонений выходного напряжения, определяемой инерционностью цепи обратной связи.

Наиболее близким техническим решением к изобретению является стабилизатор переменного напряжения, содержащий включенный в силовую цепь регулирующий орган, управляющий вход которого подключен к выходу блока памяти, а выход - к входу измерительного выпрямителя, блок сравнения, один из входов которого соединен с выходом блока опорного напряжения, выполненного в виде последовательно включенных источника постоянного эталонного напряжения и первого интегратора, другой вход через второй интегратор - с выходом измерительного выпрямителя, а выход - с сигнальным входом блока памяти, синхронизатор, вход которого подключен к общему входу устройства, а выход через формирователь импульсов - к коммутирующим входам блока памяти и интеграторов [2].

Недостатки указанного устройства связаны с невысоким качеством стабилизации из-за влияния возможных изменений параметров интегратора, кроме того, со сложностью конструктивного построения блока опорного напряжения, в котором предусмотрено формирование пилообразного напряжения.

Целью изобретения является повышение качества стабилизации при одновременном упрощении конструкции устройства.

Поставленная цель достигается тем, что в стабилизаторе переменного напряжения, содержащем включенный в силовую цепь регулирующий орган, управляющий вход которого подключен к выходу блока памяти, а выход - к входу измерительного выпрямителя, блок сравнения, один из входов которого соединен с выходом блока опорного напряжения, интегратор, синхронизатор, вход которого подключен к общему входу устройства, а выход через формирователь импульсов - к коммутирующим входам блока памяти и интегратора, другой вход блока сравнения соединен непосредственно с выходом измерительного выпрямителя, а интегратор включен между выходом блока сравнения и сигнальным входом блока памяти.

На фиг. 1 представлена функциональная схема стабилизатора переменного напряжения; на фиг. 2 - временные диаграммы сигналов, поясняющие его работу.

Устройство содержит включенный в силовую цепь регулирующий орган 1 (фиг. 1), управляющий вход которого подключен к выходу блока 2 памяти с последовательным ключем 3, буферным усилителем 4 и шунтирующим его вход конденсатором 5, а выход - к входу измерительного выпрямителя 6 с согласующим трансформатором 7 и собственно выпрямителем 8. В состав устройства входят также блок 9 сравнения, один из входов которого соединен с выходом блока 10 опорного напряжения, выполненного в виде источника постоянного эталонного напряжения, а другой вход - с выходом измерительного выпрямителя 6 (выпрямителя 8), интегратор 11, включенный между выходом блока 9 сравнения и входом блока 2 памяти и состоящий из усилителя 12 с конденсатором 13 в цепи обратной связи, зашунтированным ключом 14, синхронизатор 15, вход которого подключен к общему входу устройства, а выход через формирователь 16 импульсов - к коммутирующим входам блока 2 памяти и интегратора 11, т.е. к управляю-

щим входам ключей 3, 14. Позицией 17 на схеме обозначена нагрузка стабилизатора.

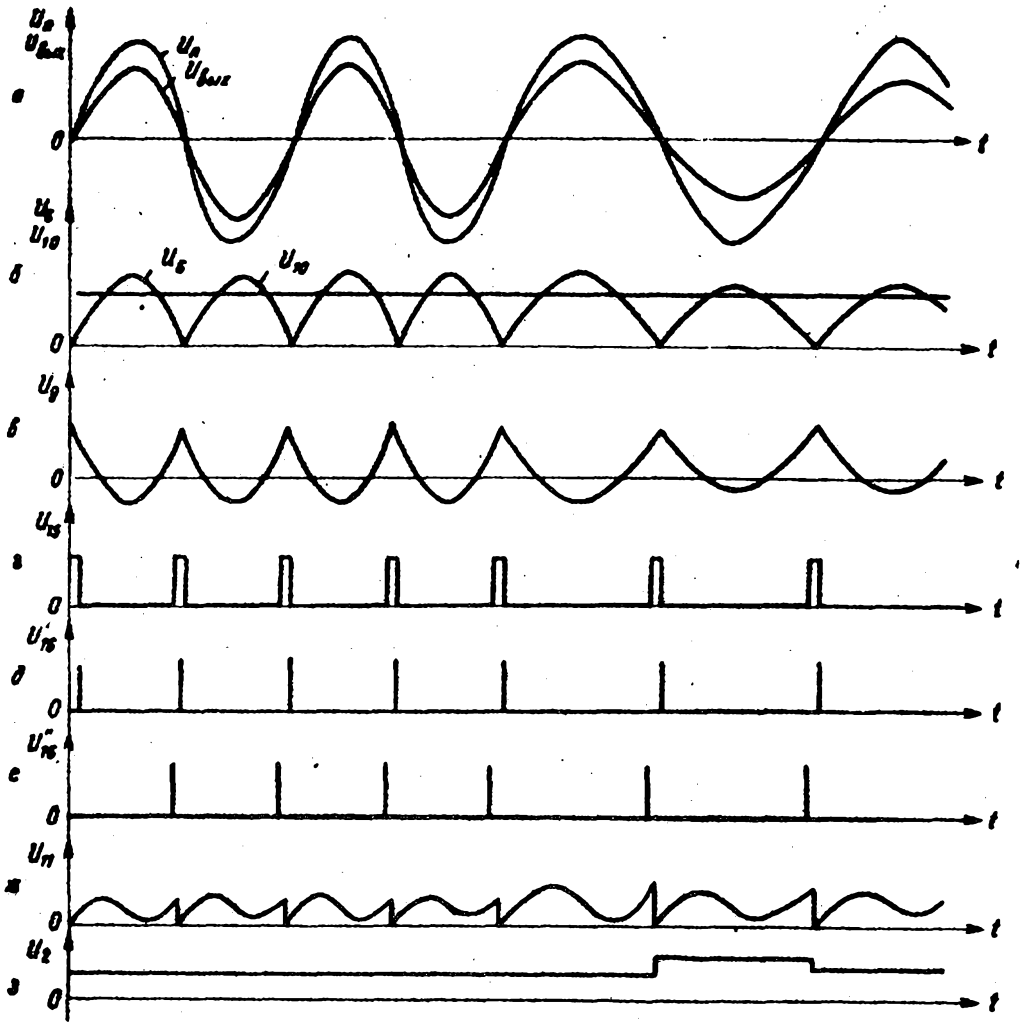
Устройство работает следующим образом.

Напряжение $U_п$ (фиг. 2,а) поступает на питающий вход регулирующего органа 1, преобразуясь на его выходе в выходное напряжение $U_{вых}$ стабилизатора. Согласующий трансформатор 7 воспринимает напряжение $U_{вых}$, а выпрямитель 8 его выпрямляет. В итоге на выходе измерительного выпрямителя 6 формируется пульсирующее напряжение U_6 (фиг. 2, б) которое направляется к блоку 9 сравнения вместе с постоянным напряжением U_{10} с выхода блока 10 опорного напряжения. В результате сравнения (вычитания) двух сигналов на выходе блока 9 сравнения образуется напряжение U_9 (фиг. 2,в). Это напряжение подводится к интегратору 11. Функционирование интегратора 11 и блока 2 памяти координируется с помощью синхронизатора 15 и формирователя 16 импульсов. В моменты перехода питающего напряжения $U_п$ через нуль на выходе синхронизатора 15 формируются импульсы U_{15} (фиг. 2,г), которые путем дифференцирования по переднему и заднему фронтам преобразуются формирователем 16 в кратковременные импульсные сигналы U'_{16}, U''_{16} (фиг. 2, д, с). Сформированными импульсами осуществляется коммутация блока 2 памяти и интегратора 11. При этом импульсами U'_{16} замыкается ключ 14 и производится обнуление интегратора 11, а импульсами U''_{16} посредством замыкания ключа 3 обеспечивается увеличение (уменьшение) напряжения на выходе блока 2 памяти.

Диаграммы выходных напряжений U_{11} интегратора 11 и U_2 блока 2 памяти изображены соответственно на фиг. 2, ж, з. Постоянное напряжение U_2 ошибки используется для управления регулирующим органом 1.

При изменении частоты питающего напряжения $U_п$ происходит изменение временного интервала интегрирования напряжения U_9, что, в свою очередь, вызывает изменение напряжения U_2 ошибки. Это изменение и его отработка происходят в данном случае лишь с полупериодным запаздыванием.

Применение предложенного устройства даже значительное изменение коэффициента передачи преобразователя среднего значения (совокупности блоков 2, 7-11, 15, 16) вследствие изменения температуры окружающей среды, старения элементов и других возмущающих факторов не вызывает существенного изменения статической ошибки $\Delta U_{вых}$, т.е. не снижает качество стабилизации выходного напряжения.



Фиг. 2

Составитель Л.Морозов
Редактор С.Патрушева Техред М. Надь Корректор И.Шулла

Заказ 5759/34 Тираж 842 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб.,д.4/5

Филиал ППП "Патент", г.Ужгород,ул.Проектная,4