

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5573686号
(P5573686)

(45) 発行日 平成26年8月20日 (2014. 8. 20)

(24) 登録日 平成26年7月11日 (2014. 7. 11)

(51) Int. Cl.	F I	
H05B 33/12 (2006.01)	H05B 33/12	E
G09G 3/30 (2006.01)	G09G 3/30	J
G09G 3/20 (2006.01)	G09G 3/20	642P
H01L 51/50 (2006.01)	G09G 3/20	660V
H05B 33/08 (2006.01)	G09G 3/20	642A
請求項の数 10 (全 25 頁) 最終頁に続く		

(21) 出願番号	特願2011-940 (P2011-940)	(73) 特許権者	000002185
(22) 出願日	平成23年1月6日 (2011. 1. 6)		ソニー株式会社
(65) 公開番号	特開2012-142238 (P2012-142238A)		東京都港区港南1丁目7番1号
(43) 公開日	平成24年7月26日 (2012. 7. 26)	(74) 代理人	100094363
審査請求日	平成25年11月14日 (2013. 11. 14)		弁理士 山本 孝久
		(74) 代理人	100118290
			弁理士 吉井 正明
		(74) 代理人	100120640
			弁理士 森 幸一
		(72) 発明者	尾本 啓介
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		審査官	大竹 秀紀
			最終頁に続く

(54) 【発明の名称】 有機EL表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

画素回路が形成された基板の裏面側から、有機EL素子が発する光を取り出すボトムエミッション構造を採り、

前記画素回路の上に設けられたカラーフィルタと、

前記カラーフィルタの周辺を囲むように形成された金属配線と

を有し、

前記金属配線は、前記有機EL素子のアノード電位に設定されている

有機EL表示装置。

【請求項2】

前記金属配線は、前記カラーフィルタの周縁部に沿って形成されている

請求項1に記載の有機EL表示装置。

【請求項3】

前記金属配線は、前記カラーフィルタの周縁部とオーバーラップして形成されている

請求項2に記載の有機EL表示装置。

【請求項4】

前記金属配線は、前記カラーフィルタの周縁部に対して当該カラーフィルタの膜厚以上にオーバーラップしている

請求項3に記載の有機EL表示装置。

【請求項5】

前記画素回路は、
信号電圧を画素内に書き込む書込みトランジスタと、
前記書込みトランジスタによって書き込まれた信号電圧を保持する保持容量と、
前記有機 E L 素子のアノード電極に対して一方のソース/ドレイン電極が接続され、前記保持容量の保持電圧に応じて前記有機 E L 素子を駆動する駆動トランジスタとを有する
請求項 1 から請求項 4 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 6】

前記金属配線は、前記駆動トランジスタの前記一方のソース/ドレイン電極の電位と同電位に設定されている

請求項 5 に記載の有機 E L 表示装置。

10

【請求項 7】

前記金属配線は、前記駆動トランジスタの前記一方のソース/ドレイン電極の配線である

請求項 6 に記載の有機 E L 表示装置。

【請求項 8】

前記駆動トランジスタの他方のソース/ドレイン電極は、第 1 電源電位と当該第 1 電源電位よりも低い第 2 電源電位とを選択的に供給する電源供給線に接続されており、

前記第 1 電源電位は、前記有機 E L 素子を発光駆動する駆動電流を前記駆動トランジスタに供給するための電源電位であり、

前記第 2 電源電位は、前記有機 E L 素子に対して逆バイアスを掛けるための電源電位である

20

請求項 7 に記載の有機 E L 表示装置。

【請求項 9】

前記カラーフィルタは、オンチップカラーフィルタである

請求項 1 から請求項 8 のいずれか 1 項に記載の有機 E L 表示装置。

【請求項 10】

画素回路が形成された基板の裏面側から、有機 E L 素子が発する光を取り出すボトムエミッション構造を採り、

前記画素回路の上に設けられたカラーフィルタと、

前記カラーフィルタの周辺を囲むように形成された金属配線と

30

を有し、

前記金属配線は、前記有機 E L 素子のアノード電位に設定されている

有機 E L 表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 E L 表示装置及び電子機器に関し、特に、有機 E L 素子が発する光の取り出し方式としてボトムエミッション方式を用いた有機 E L 表示装置、及び、当該有機 E L 表示装置を有する電子機器に関する。

【背景技術】

40

【0002】

平面型（フラットパネル型）の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化する、所謂、電流駆動型の電気光学素子を画素の発光部（発光素子）として用いた表示装置がある。電流駆動型の電気光学素子としては、有機材料のエレクトロルミネッセンス（E L ; Electroluminescence）を利用し、有機薄膜に電界をかけると発光する現象を用いた有機 E L 素子が知られている。

【0003】

画素の発光部として有機 E L 素子を用いた有機 E L 表示装置は次のような特長を持っている。すなわち、有機 E L 素子は、10 V 以下の印加電圧で駆動できるために低消費電力である。有機 E L 素子は自発光素子であるために、液晶表示装置に比べて、画像の視認性

50

が高く、しかも、バックライト等の照明部材を必要としないために軽量化及び薄型化が容易である。更に、有機EL素子は、応答速度が数 μ s程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置において、有機EL素子が発する光の取り出し方式として、薄膜トランジスタ(TFT; Thin Film Transistor)や容量素子等を含む画素回路が形成された基板の裏面側から取り出すボトムエミッション方式が知られている(例えば、特許文献1参照)。このボトムエミッション方式の有機EL表示装置において、カラーフィルタを搭載する場合、例えば、基板に形成された画素回路の上にカラーフィルタを形成する構造が採られる。

10

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2008-218427号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

ボトムエミッション方式(構造)の有機EL表示装置において、有機EL素子が発する光がカラーフィルタを通過する際に、カラーフィルタの材料によっては、自画素の発光を受けることによってカラーフィルタの内部抵抗が変化する場合がある。そして、ボトムエミッション方式の有機EL表示装置にあっては、カラーフィルタの下に画素回路が形成されているために、カラーフィルタの内部抵抗が変化することにより、当該内部抵抗の変化が画素回路の回路動作に対して悪影響を及ぼす。

20

【0007】

そこで、本発明は、ボトムエミッション方式を採るに当って、画素回路の回路動作に対するカラーフィルタの内部抵抗の変化に伴う悪影響を抑えることが可能な有機EL表示装置、及び、当該有機EL表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記の目的を達成するために、本発明は、
画素回路が形成された基板の裏面側から、有機EL素子が発する光を取り出すボトムエミッション構造を採るとともに、前記画素回路の上にカラーフィルタが設けられて成る有機EL表示装置において、

30

前記カラーフィルタの周辺を囲むように金属配線を形成し、
前記金属配線を前記有機EL素子のアノード電位に設定する構成を採っている。

【0009】

上記構成の有機EL表示装置において、カラーフィルタは、容量成分とインピーダンス成分とが並列に接続されて成る並列回路として等価的に表わすことができる。そして、アノード電位に設定された金属配線でカラーフィルタの周辺を囲むことによって、カラーフィルタの等価回路の両端は電氣的に同電位になる。従って、自画素の発光を受けることによってカラーフィルタの内部抵抗が変化したとしても、等価回路の両端が同電位のため、カラーフィルタの内部抵抗の変化が画素回路の回路動作に対して悪影響を及ぼすことはない。

40

【発明の効果】

【0010】

本発明によれば、ボトムエミッション方式を採る有機EL表示装置において、自画素の発光を受けることによってカラーフィルタの内部抵抗が変化したとしても、当該内部抵抗の変化が画素回路の回路動作に対して及ぼす悪影響を抑えることができる。

【図面の簡単な説明】

50

【 0 0 1 1 】

【図 1】本発明が適用されるアクティブマトリクス型有機 E L 表示装置の構成の概略を示すシステム構成図である。

【図 2】画素（画素回路）の具体的な回路構成の一例を示す回路図である。

【図 3】本発明が適用される有機 E L 表示装置の基本的な回路動作の説明に供するタイミング波形図である。

【図 4】本発明が適用される有機 E L 表示装置の基本的な回路動作の動作説明図（その 1）である。

【図 5】本発明が適用される有機 E L 表示装置の基本的な回路動作の動作説明図（その 2）である。

【図 6】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明（A）、及び、駆動トランジスタの移動度 μ のばらつきに起因する課題の説明（B）に供する特性図である。

【図 7】ボトムエミッション構造の一例を示す断面図である。

【図 8】カラーフィルタの等価回路を示す回路図である。

【図 9】カラーフィルタの内部抵抗の変化に伴う不具合についての説明に供するタイミング波形図である。

【図 10】実施形態に係る有機 E L 表示装置における画素構造の一例を示す平面図である。

【図 11】図 10 の A - A 線に沿った矢視断面図である。

【図 12】図 10 の B - B 線に沿った矢視断面図である。

【図 13】実施形態の作用、効果の説明に供するカラーフィルタの等価回路を示す回路図である。

【図 14】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 15】本発明が適用されるデジタルカメラの外観を示す斜視図であり、（A）は表側から見た斜視図、（B）は裏側から見た斜視図である。

【図 16】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 17】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 18】本発明が適用される携帯電話機を示す外観図であり、（A）は開いた状態での正面図、（B）はその側面図、（C）は閉じた状態での正面図、（D）は左側面図、（E）は右側面図、（F）は上面図、（G）は下面図である。

【発明を実施するための形態】

【 0 0 1 2 】

以下、発明を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。なお、説明は以下の順序で行う。

- 1．本発明が適用される有機 E L 表示装置
 - 1 - 1．システム構成
 - 1 - 2．基本的な回路動作
 - 1 - 3．ボトムエミッション構造
 - 1 - 4．カラーフィルタの内部抵抗の変化に伴う不具合
- 2．実施形態の説明
 - 2 - 1．実施形態に係る画素構造
 - 2 - 2．実施形態の作用、効果
- 3．適用例
- 4．電子機器

【 0 0 1 3 】

< 1．本発明が適用される有機 E L 表示装置 >

[1 - 1．システム構成]

図 1 は、本発明が適用されるアクティブマトリクス型有機 E L 表示装置の構成の概略を

10

20

30

40

50

示すシステム構成図である。

【0014】

アクティブマトリクス型有機EL表示装置は、電流駆動型の電気光学素子である有機EL素子に流れる電流を、当該有機EL素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタにより制御する表示装置である。絶縁ゲート型電界効果トランジスタとしては、典型的には、TFT（薄膜トランジスタ）が用いられる。

【0015】

図1に示すように、本適用例に係る有機EL表示装置10は、有機EL素子を含む複数の画素20と、当該画素20が行列状に2次元配置されてなる画素アレイ部30と、当該画素アレイ部30の周辺に配置される駆動回路部とを有する構成となっている。駆動回路部は、書込み走査回路40、電源供給走査回路50及び信号出力回路60等からなり、画素アレイ部30の各画素20を駆動する。

10

【0016】

ここで、有機EL表示装置10がカラー表示対応の場合は、カラー画像を形成する単位となる1つの画素（単位画素）は複数の副画素（サブピクセル）から構成され、この副画素の各々が図1の画素20に相当することになる。より具体的には、カラー表示対応の表示装置では、1つの画素は、例えば、赤色（Red；R）光を発光する副画素、緑色（Green；G）光を発光する副画素、青色（Blue；B）光を発光する副画素の3つの副画素から構成される。

【0017】

20

但し、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではなく、3原色の副画素に更に1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色（White；W）光を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

【0018】

画素アレイ部30には、m行n列の画素20の配列に対して、行方向（画素行の画素の配列方向）に沿って走査線 $31_1 \sim 31_m$ と電源供給線 $32_1 \sim 32_m$ とが画素行毎に配線されている。更に、m行n列の画素20の配列に対して、列方向（画素列の画素の配列方向）に沿って信号線 $33_1 \sim 33_n$ が画素列毎に配線されている。

30

【0019】

走査線 $31_1 \sim 31_m$ は、書込み走査回路40の対応する行の出力端にそれぞれ接続されている。電源供給線 $32_1 \sim 32_m$ は、電源供給走査回路50の対応する行の出力端にそれぞれ接続されている。信号線 $33_1 \sim 33_n$ は、信号出力回路60の対応する列の出力端にそれぞれ接続されている。

【0020】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機EL表示装置10は、平面型（フラット型）のパネル構造となっている。画素アレイ部30の各画素20の駆動回路は、アモルファスシリコンTFTまたは低温ポリシリコンTFTを用いて形成することができる。低温ポリシリコンTFTを用いる場合には、図1に示すように、書込み走査回路40、電源供給走査回路50、及び、信号出力回路60についても、画素アレイ部30を形成する表示パネル（基板）70上に実装することができる。

40

【0021】

書込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト（転送）するシフトレジスタ回路等によって構成されている。この書込み走査回路40は、画素アレイ部30の各画素20への映像信号の信号電圧書込みに際して、走査線 $31_1 \sim 31_m$ に対して書込み走査信号WS（ $WS_1 \sim WS_m$ ）を順次供給することによって画素アレイ部30の各画素20を行単位で順番に走査（線順次走査）する。

50

【 0 0 2 2 】

電源供給走査回路 5 0 は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ回路等によって構成されている。この電源供給走査回路 5 0 は、書込み走査回路 4 0 による線順次走査に同期して、第 1 電源電位 V_{ccp} と当該第 1 電源電位 V_{ccp} よりも低い第 2 電源電位 V_{ini} とで切り替わることが可能な電源電位 DS ($DS_1 \sim DS_m$) を電源供給線 3 2 ($3 2_1 \sim 3 2_m$) に供給する。後述するように、電源電位 DS の V_{ccp} / V_{ini} の切替えにより、画素 2 0 の発光 / 非発光の制御が行なわれる。

【 0 0 2 3 】

信号出力回路 6 0 は、信号供給源 (図示せず) から供給される輝度情報に応じた映像信号の信号電圧 (以下、単に「信号電圧」と記述する場合もある) V_{sig} と基準電圧 V_{ofs} とを選択的に出力する。ここで、基準電圧 V_{ofs} は、映像信号の信号電圧 V_{sig} の基準となる電位 (例えば、映像信号の黒レベルに相当する電位) であり、後述する閾値補正処理の際に用いられる。

10

【 0 0 2 4 】

信号出力回路 6 0 から出力される信号電圧 V_{sig} / 基準電圧 V_{ofs} は、信号線 3 3 ($3 3_1 \sim 3 3_n$) を介して画素アレイ部 3 0 の各画素 2 0 に対して、書込み走査回路 4 0 による走査によって選択された画素行の単位で書き込まれる。すなわち、信号出力回路 6 0 は、信号電圧 V_{sig} を行 (ライン) 単位で書き込む線順次書込みの駆動形態を採っている。

【 0 0 2 5 】

(画素回路)

図 2 は、画素 (画素回路) 2 0 の具体的な回路構成の一例を示す回路図である。画素 2 0 の発光部は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子である有機 EL 素子 2 1 から成る。

20

【 0 0 2 6 】

図 2 に示すように、画素 2 0 は、有機 EL 素子 2 1 と、有機 EL 素子 2 1 に電流を流すことによって当該有機 EL 素子 2 1 を駆動する駆動回路とによって構成されている。有機 EL 素子 2 1 は、全ての画素 2 0 に対して共通に配線 (所謂、ベタ配線) された共通電源供給線 3 4 にカソード電極が接続されている。

【 0 0 2 7 】

有機 EL 素子 2 1 を駆動する駆動回路は、駆動トランジスタ 2 2、書込みトランジスタ 2 3、及び、保持容量 2 4 を有する構成となっている。駆動トランジスタ 2 2 及び書込みトランジスタ 2 3 として N チャネル型の TFT を用いることができる。但し、ここで示した、駆動トランジスタ 2 2 及び書込みトランジスタ 2 3 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

30

【 0 0 2 8 】

駆動トランジスタ 2 2 は、一方の電極 (ソース / ドレイン電極) が有機 EL 素子 2 1 のアノード電極に接続され、他方の電極 (ドレイン / ソース電極) が電源供給線 3 2 ($3 2_1 \sim 3 2_m$) に接続されている。

【 0 0 2 9 】

書込みトランジスタ 2 3 は、一方の電極 (ソース / ドレイン電極) が信号線 3 3 ($3 3_1 \sim 3 3_n$) に接続され、他方の電極 (ドレイン / ソース電極) が駆動トランジスタ 2 2 のゲート電極に接続されている。また、書込みトランジスタ 2 3 のゲート電極は、走査線 3 1 ($3 1_1 \sim 3 1_m$) に接続されている。

40

【 0 0 3 0 】

駆動トランジスタ 2 2 及び書込みトランジスタ 2 3 において、一方の電極とは、ソース / ドレイン領域に電氣的に接続された金属配線を言い、他方の電極とは、ドレイン / ソース領域に電氣的に接続された金属配線を言う。また、一方の電極と他方の電極との電位関係によって一方の電極がソース電極ともなればドレイン電極ともなり、他方の電極がドレイン電極ともなればソース電極ともなる。

【 0 0 3 1 】

50

保持容量 24 は、一方の電極が駆動トランジスタ 22 のゲート電極に接続され、他方の電極が駆動トランジスタ 22 の他方の電極、及び、有機 EL 素子 21 のアノード電極に接続されている。

【 0032 】

尚、有機 EL 素子 21 の駆動回路としては、駆動トランジスタ 22 及び書込みトランジスタ 23 の 2 つのトランジスタと保持容量 24 の 1 つの容量素子とからなる回路構成のものに限られるものではない。すなわち、一例として、一方の電極が有機 EL 素子 21 のアノード電極に、他方の電極が固定電位にそれぞれ接続されることで、有機 EL 素子 21 の容量不足分を補う補助容量を必要に応じて設けた回路構成を採ることも可能である。

【 0033 】

上記構成の画素 20 において、書込みトランジスタ 23 は、書込み走査回路 40 から走査線 31 を通してゲート電極に印加される High アクティブの書込み走査信号 WS に応答して導通状態となる。これにより、書込みトランジスタ 23 は、信号線 33 を通して信号出力回路 60 から供給される、輝度情報に応じた映像信号の信号電圧 V_{sig} または基準電圧 V_{ofs} をサンプリングして画素 20 内に書き込む。この書き込まれた信号電圧 V_{sig} または基準電圧 V_{ofs} は、駆動トランジスタ 22 のゲート電極に印加されるとともに保持容量 24 に保持される。

【 0034 】

駆動トランジスタ 22 は、電源供給線 32 ($32_1 \sim 32_m$) の電源電位 DS が第 1 電源電位 V_{ccp} にあるときには、一方の電極がドレイン電極、他方の電極がソース電極となっ

10

20

【 0035 】

て飽和領域で動作する。これにより、駆動トランジスタ 22 は、電源供給線 32 から電流の供給を受けて有機 EL 素子 21 を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ 22 は、飽和領域で動作することにより、保持容量 24 に保持された信号電圧 V_{sig} の電圧値に応じた電流値の駆動電流を有機 EL 素子 21 に供給し、当該有機 EL 素子 21 を電流駆動することによって発光させる。

【 0036 】

駆動トランジスタ 22 は更に、電源電位 DS が第 1 電源電位 V_{ccp} から第 2 電源電位 V_{ini} に切り替わったときには、一方の電極がソース電極、他方の電極がドレイン電極となってスイッチングトランジスタとして動作する。これにより、駆動トランジスタ 22 は、有機 EL 素子 21 への駆動電流の供給を停止し、有機 EL 素子 21 を非発光状態にする。すなわち、駆動トランジスタ 22 は、有機 EL 素子 21 の発光 / 非発光を制御するトランジスタとしての機能をも併せ持っている。

30

【 0037 】

この駆動トランジスタ 22 のスイッチング動作により、有機 EL 素子 21 が非発光状態となる期間（非発光期間）を設け、有機 EL 素子 21 の発光期間と非発光期間の割合（デューティ）を制御することができる。このデューティ制御により、1 表示フレーム期間に亘って画素が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとすることができる。

【 0038 】

[1 - 2 . 基本的な回路動作]

続いて、上記構成の有機 EL 表示装置 10 の基本的な回路動作について、図 3 のタイミング波形図を基に図 4 及び図 5 の動作説明図を用いて説明する。尚、図 4 及び図 5 の動作

40

50

説明図では、図面の簡略化のために、書込みトランジスタ 23 をスイッチのシンボルで図示している。また、有機 EL 素子 21 の等価容量 25 についても図示している。

【0039】

図3のタイミング波形図には、走査線 31 の電位（書込み走査信号）WS、電源供給線 32 の電位（電源電位）DS、信号線 33 の電位（ V_{sig}/V_{ofs} ）、駆動トランジスタ 22 のゲート電位 V_g 及びソース電位 V_s のそれぞれの変化を示している。

【0040】

（前表示フレームの発光期間）

図3のタイミング波形図において、時刻 t_{11} 以前は、前の表示フレームにおける有機 EL 素子 21 の発光期間となる。この前表示フレームの発光期間では、電源供給線 32 の電位 DS が第1電源電位（以下、「高電位」と記述する） V_{ccp} にあり、また、書込みトランジスタ 23 が非導通状態にある。

【0041】

このとき、駆動トランジスタ 22 は飽和領域で動作するように設計されている。これにより、図4（A）に示すように、駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} に応じた駆動電流（ドレイン-ソース間電流） I_{ds} が、電源供給線 32 から駆動トランジスタ 22 を通して有機 EL 素子 21 に供給される。従って、有機 EL 素子 21 が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

【0042】

（閾値補正準備期間）

時刻 t_{11} になると、線順次走査の新しい表示フレーム（現表示フレーム）に入る。そして、図4（B）に示すように、電源供給線 32 の電位 DS が高電位 V_{ccp} から、信号線 33 の基準電圧 V_{ofs} に対して $V_{ofs} - V_{th}$ よりも十分に低い第2電源電位（以下、「低電位」と記述する） V_{ini} に切り替わる。

【0043】

ここで、有機 EL 素子 21 の閾値電圧を V_{thel} 、共通電源供給線 34 の電位（カソード電位）を V_{cath} とする。このとき、低電位 V_{ini} を $V_{ini} < V_{thel} + V_{cath}$ とすると、駆動トランジスタ 22 のソース電位 V_s が低電位 V_{ini} にほぼ等しくなるために、有機 EL 素子 21 は逆バイアス状態となって消光する。

【0044】

次に、時刻 t_{12} で走査線 31 の電位 WS が低電位側から高電位側に遷移することで、図4（C）に示すように、書込みトランジスタ 23 が導通状態となる。このとき信号出力回路 60 から信号線 33 に対して基準電圧 V_{ofs} が供給された状態にあるために、駆動トランジスタ 22 のゲート電位 V_g が基準電圧 V_{ofs} になる。また、駆動トランジスタ 22 のソース電位 V_s は、基準電圧 V_{ofs} よりも十分に低い電位、即ち、低電位 V_{ini} にある。

【0045】

このとき、駆動トランジスタ 22 のゲート-ソース間電圧 V_{gs} は $V_{ofs} - V_{ini}$ となる。ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ 22 の閾値電圧 V_{th} よりも大きくないと、後述する閾値補正処理を行うことができないために、 $V_{ofs} - V_{ini} > V_{th}$ なる電位関係に設定する必要がある。

【0046】

このように、駆動トランジスタ 22 のゲート電位 V_g を基準電圧 V_{ofs} に固定し、かつ、ソース電位 V_s を低電位 V_{ini} に固定して（確定させて）初期化する処理が、後述する閾値補正処理（閾値補正動作）を行う前の準備（閾値補正準備）の処理である。従って、基準電圧 V_{ofs} 及び低電位 V_{ini} が、駆動トランジスタ 22 のゲート電位 V_g 及びソース電位 V_s の各初期化電位となる。

【0047】

（閾値補正期間）

次に、時刻 t_{13} で、図4（D）に示すように、電源供給線 32 の電位 DS が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ 22 のゲート電位 V_g が基準電圧 V_{ofs} になる。

10

20

30

40

50

f_s に保たれた状態で閾値補正処理が開始される。すなわち、ゲート電位 V_g から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けて駆動トランジスタ22のソース電位 V_s が上昇を開始する。

【0048】

ここでは、便宜上、駆動トランジスタ22のゲート電位 V_g の初期化電位 V_{ofs} を基準とし、当該初期化電位 V_{ofs} から駆動トランジスタ22の閾値電圧 V_{th} を減じた電位に向けてソース電位 V_s を変化させる処理を閾値補正処理と呼んでいる。この閾値補正処理が進むと、やがて、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は保持容量24に保持される。

10

【0049】

尚、閾値補正処理を行う期間（閾値補正期間）において、電流が専ら保持容量24側に流れ、有機EL素子21側には流れないようにするために、有機EL素子21がカットオフ状態となるように共通電源供給線34の電位 V_{cath} を設定しておくこととする。

【0050】

次に、時刻 t_{14} で、走査線31の電位 WS が低電位側に遷移することで、図5(A)に示すように、書込みトランジスタ23が非導通状態となる。このとき、駆動トランジスタ22のゲート電極が信号線33から電氣的に切り離されることによってフローティング状態になる。しかし、ゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ22はカットオフ状態にある。従って、駆動トランジスタ22にドレイン-ソース間電流 I_{ds} は流れない。

20

【0051】

（信号書込み&移動度補正期間）

次に、時刻 t_{15} で、図5(B)に示すように、信号線33の電位が基準電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_{16} で、走査線31の電位 WS が高電位側に遷移することで、図5(C)に示すように、書込みトランジスタ23が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素20内に書き込む。

【0052】

この書込みトランジスタ23による信号電圧 V_{sig} の書込みにより、駆動トランジスタ22のゲート電位 V_g が信号電圧 V_{sig} になる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が保持容量24に保持された閾値電圧 V_{th} に相当する電圧と相殺される。この閾値キャンセルの原理の詳細については後述する。

30

【0053】

このとき、有機EL素子21は、カットオフ状態（ハイインピーダンス状態）にある。従って、映像信号の信号電圧 V_{sig} に応じて電源供給線32から駆動トランジスタ22に流れる電流（ドレイン-ソース間電流 I_{ds} ）は、有機EL素子21の等価容量25に流れ込む。これにより、有機EL素子21の等価容量25の充電が開始される。

【0054】

有機EL素子21の等価容量25が充電されることにより、駆動トランジスタ22のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ22の閾値電圧 V_{th} の画素毎のばらつきがキャンセルされており、駆動トランジスタ22のドレイン-ソース間電流 I_{ds} は当該駆動トランジスタ22の移動度 μ に依存したものとなる。尚、駆動トランジスタ22の移動度 μ は、当該駆動トランジスタ22のチャネルを構成する半導体薄膜の移動度である。

40

【0055】

ここで、映像信号の信号電圧 V_{sig} に対する保持容量24の保持電圧 V_{gs} の比率、即ち、書込みゲイン G が1（理想値）であると仮定する。すると、駆動トランジスタ22のソース電位 V_s が $V_{ofs} - V_{th} + V$ の電位まで上昇することで、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - V$ となる。

50

【 0 0 5 6 】

すなわち、駆動トランジスタ 2 2 のソース電位 V_s の上昇分 V は、保持容量 2 4 に保持された電圧 ($V_{sig} - V_{ofs} + V_{th}$) から差し引かれるように、換言すれば、保持容量 2 4 の充電電荷を放電するように作用する。換言すれば、ソース電位 V_s の上昇分 V は、保持容量 2 4 に対して負帰還がかけられたことになる。従って、ソース電位 V_s の上昇分 V は負帰還の帰還量となる。

【 0 0 5 7 】

このように、駆動トランジスタ 2 2 に流れるドレイン - ソース間電流 I_{ds} に応じた帰還量 V でゲート - ソース間電圧 V_{gs} に負帰還をかけることで、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。この打ち消す処理が、駆動トランジスタ 2 2 の移動度 μ の画素毎のばらつきを補正する移動度補正処理である。

10

【 0 0 5 8 】

より具体的には、駆動トランジスタ 2 2 のゲート電極に書き込まれる映像信号の信号振幅 V_{in} ($= V_{sig} - V_{ofs}$) が高い程ドレイン - ソース間電流 I_{ds} が大きくなるため、負帰還の帰還量 V の絶対値も大きくなる。従って、発光輝度レベルに応じた移動度補正処理が行われる。

【 0 0 5 9 】

また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ 2 2 の移動度 μ が大きいほど負帰還の帰還量 V の絶対値も大きくなるため、画素毎の移動度 μ のばらつきを取り除くことができる。従って、負帰還の帰還量 V は、移動度補正処理の補正量とも言える。移動度補正の原理の詳細については後述する。

20

【 0 0 6 0 】

(発光期間)

次に、時刻 t_{17} で、走査線 3 1 の電位 W_s が低電位側に遷移することで、図 5 (D) に示すように、書込みトランジスタ 2 3 が非導通状態となる。これにより、駆動トランジスタ 2 2 のゲート電極は、信号線 3 3 から電氣的に切り離されるためにフローティング状態になる。

【 0 0 6 1 】

ここで、駆動トランジスタ 2 2 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 2 2 のゲート - ソース間に保持容量 2 4 が接続されていることにより、駆動トランジスタ 2 2 のソース電位 V_s の変動に連動してゲート電位 V_g も変動する。このように、駆動トランジスタ 2 2 のゲート電位 V_g がソース電位 V_s の変動に連動して変動する動作が、保持容量 2 4 によるブートストラップ動作である。

30

【 0 0 6 2 】

駆動トランジスタ 2 2 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 2 1 に流れ始めることにより、当該電流 I_{ds} に応じて有機 EL 素子 2 1 のアノード電位が上昇する。

【 0 0 6 3 】

そして、有機 EL 素子 2 1 のアノード電位が $V_{thel} + V_{cath}$ を越えると、有機 EL 素子 2 1 に駆動電流が流れ始めるため有機 EL 素子 2 1 が発光を開始する。また、有機 EL 素子 2 1 のアノード電位の上昇は、即ち、駆動トランジスタ 2 2 のソース電位 V_s の上昇に他ならない。そして、駆動トランジスタ 2 2 のソース電位 V_s が上昇すると、保持容量 2 4 のブートストラップ動作により、駆動トランジスタ 2 2 のゲート電位 V_g も連動して上昇する。

40

【 0 0 6 4 】

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} は、 $V_{sig} - V_{ofs} + V_{th} - V$ で一定に保持される。そして、時刻 t_{18} で信号線 3 3 の電位が映像信号の信号電圧 V_{sig} から基準電圧 V_{ofs} に切

50

り替わる。

【 0 0 6 5 】

以上説明した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 V_{sig} の書込み（信号書込み）、及び、移動度補正の各処理動作は、1 水平走査期間（1 H）において実行される。また、信号書込み及び移動度補正の各処理動作は、時刻 $t_{16} - t_{17}$ の期間において並行して実行される。

【 0 0 6 6 】

〔分割閾値補正〕

尚、ここでは、閾値補正処理を 1 回だけ実行する駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではない。例えば、閾値補正処理を移動度補正及び信号書込み処理と共に行う 1 H 期間に加えて、当該 1 H 期間に先行する複数の水平走査期間に亘って分割して閾値補正処理を複数回実行する、所謂、分割閾値補正を行う駆動法を採ることも可能である。

【 0 0 6 7 】

この分割閾値補正の駆動法によれば、高精細化に伴う多画素化によって 1 水平走査期間として割り当てられる時間が短くなったとしても、閾値補正期間として複数の水平走査期間に亘って十分な時間を確保することができる。従って、1 水平走査期間として割り当てられる時間が短くなっても、閾値補正期間として十分な時間を確保できるため、閾値補正処理を確実に実行できることになる。

【 0 0 6 8 】

〔閾値キャンセルの原理〕

ここで、駆動トランジスタ 2 2 の閾値キャンセル（即ち、閾値補正）の原理について説明する。駆動トランジスタ 2 2 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 2 1 には駆動トランジスタ 2 2 から、次式（1）で与えられる一定のドレイン - ソース間電流（駆動電流） I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 W は駆動トランジスタ 2 2 のチャンネル幅、 L はチャンネル長、 C_{ox} は単位面積当たりのゲート容量である。

【 0 0 6 9 】

図 6 (A) に、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。図 6 (A) の特性図に示すように、駆動トランジスタ 2 2 の閾値電圧 V_{th} の画素毎のばらつきに対するキャンセル処理（補正処理）を行わないと、閾値電圧 V_{th} が V_{th1} のときに、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になる。

【 0 0 7 0 】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 2 2 の閾値電圧 V_{th} が変動すると、ゲート - ソース間電圧 V_{gs} が一定であってもドレイン - ソース間電流 I_{ds} が変動する。

【 0 0 7 1 】

一方、上記構成の画素（画素回路）2 0 では、先述したように、発光時の駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - V$ である。従って、これを式（1）に代入すると、ドレイン - ソース間電流 I_{ds} は、次式（2）で表される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - V)^2 \quad \dots \dots (2)$$

【 0 0 7 2 】

すなわち、駆動トランジスタ 2 2 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 2 2 から有機 EL 素子 2 1 に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ 2 2 の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ 2 2 の製造プロセスのばらつきや経時変化等により、駆動トランジスタ 2 2 の閾値電圧 V_{th} が画素毎に変動したとしても、ドレイン - ソース間電流 I_{ds} が変動しないために、有機 EL 素子 2

10

20

30

40

50

1の発光輝度を一定に保つことができる。

【0073】

〔移動度補正の原理〕

次に、駆動トランジスタ22の移動度補正の原理について説明する。図6(B)に、駆動トランジスタ22の移動度 μ が相対的に大きい画素Aと、駆動トランジスタ22の移動度 μ が相対的に小さい画素Bとを比較した状態で特性カーブを示す。駆動トランジスタ22をポリシリコン薄膜トランジスタなどで構成した場合、画素Aや画素Bのように、画素間で移動度 μ がばらつくことは避けられない。

【0074】

画素Aと画素Bで移動度 μ にばらつきがある状態で、駆動トランジスタ22のゲート電極に対して、例えば両画素A、Bに同レベルの信号振幅 $V_{in}(=V_{sig}-V_{ofs})$ を書き込んだ場合を考える。この場合、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素Aに流れるドレイン-ソース間電流 I_{ds1} と移動度 μ の小さい画素Bに流れるドレイン-ソース間電流 I_{ds2} の間には大きな差が生じてしまう。このように、移動度 μ の画素毎のばらつきに起因してドレイン-ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームティ(一様性)が損なわれる。

【0075】

ここで、先述した式(1)のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン-ソース間電流 I_{ds} が大きくなる。従って、負帰還における帰還量 V は移動度 μ が大きくなるほど大きくなる。図6(B)に示すように、移動度 μ の大きな画素Aの帰還量 V_1 は、移動度の小さな画素Bの帰還量 V_2 に比べて大きい。

【0076】

そこで、移動度補正処理によって駆動トランジスタ22のドレイン-ソース間電流 I_{ds} に応じた帰還量 V でゲート-ソース間電圧 V_{gs} に負帰還をかけることにより、移動度 μ が大きいほど負帰還が大きくなることになる。その結果、移動度 μ の画素毎のばらつきを抑制することができる。

【0077】

具体的には、移動度 μ の大きな画素Aで帰還量 V_1 の補正をかけると、ドレイン-ソース間電流 I_{ds} は I_{ds1} から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素Bの帰還量 V_2 は小さいために、ドレイン-ソース間電流 I_{ds} は I_{ds2} から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレイン-ソース間電流 I_{ds1} と画素Bのドレイン-ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素毎のばらつきが補正される。

【0078】

以上をまとめると、移動度 μ の異なる画素Aと画素Bがあった場合、移動度 μ の大きい画素Aの帰還量 V_1 は移動度 μ の小さい画素Bの帰還量 V_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 V が大きく、ドレイン-ソース間電流 I_{ds} の減少量が大きくなる。

【0079】

従って、駆動トランジスタ22のドレイン-ソース間電流 I_{ds} に応じた帰還量 V で、ゲート-ソース間電圧 V_{gs} に負帰還をかけることで、移動度 μ の異なる画素のドレイン-ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素毎のばらつきを補正することができる。すなわち、駆動トランジスタ22に流れる電流(ドレイン-ソース間電流 I_{ds})に応じた帰還量(補正量) V で、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} に対して、即ち、保持容量24に対して負帰還をかける処理が移動度補正処理となる。

【0080】

〔1-3.ボトムエミッション構造〕

ところで、上記構成の有機EL表示装置10は、有機EL素子21が発する光の取り出し方式として、TFTや容量素子等を含む画素回路が形成された透明絶縁基板(例えば、

10

20

30

40

50

ガラス基板)の裏面側から取り出すボトムエミッション構造(方式)を採るものとする。ここで、ボトムエミッション構造の一例について説明する。

【0081】

図7は、ボトムエミッション構造の一例を示す断面図であり、図中、図2と同等部位には同一符号を付して示している。図7には、駆動トランジスタ22及び保持容量24を含む領域の断面構造を示している。

【0082】

図7に示すように、透明絶縁基板、例えばガラス基板71上には、駆動トランジスタ22及び保持容量24を含む画素回路(有機EL素子21の駆動回路)20が形成されている。より具体的には、ガラス基板71の上には、駆動トランジスタ22のゲート電極221、保持容量24の一方の電極241、及び、信号線33の下層配線331が形成されている。画素回路20が形成されたガラス基板71は、一般的に、TFT基板と呼称されている。

【0083】

駆動トランジスタ22のゲート電極221及び保持容量24の一方の電極241の上には、駆動トランジスタ22のチャンネル領域及びソース/ドレイン領域を形成する半導体層222と、保持容量24の他方の電極242とが、絶縁膜72を介して形成されている。これら画素回路20の上には、絶縁平坦化膜73を介してカラーフィルタ74が直接、即ち、オンチップにて形成されている。すなわち、カラーフィルタ74は、オンチップカラーフィルタである。

【0084】

絶縁平坦化膜73上には、信号線33の上層配線332が形成されて下層配線331とコンタクトがとられている。また、カラーフィルタ74の上には層間絶縁膜75が積層され、当該層間絶縁膜75の上には有機EL素子21のアノード電極211が画素単位で形成されている。層間絶縁膜75上に積層されたウインド絶縁膜76の凹部76Aには、有機EL素子21が設けられている。そして、有機EL素子21のカソード電極212が全画素共通に形成されている。

【0085】

ここで、本適用例に係る有機EL表示装置10においては、有機EL素子21として白色を発光する白色有機EL素子を用い、オンチップカラーフィルタ74によって例えばRGBの各副画素の発光色を得るようにしている。白色有機EL素子としては、例えば、RGBの各有機EL素子を多段化した、より具体的には、RGBの各発光層を、接続層を介して積層したタンデム構造の有機EL素子を用いることができる。

【0086】

上述したように、ボトムエミッション構造は、有機EL素子21が発する光を、画素回路20が形成されたガラス基板71の裏面側から取り出す構造となっている。このボトムエミッション構造は、回路構成素子や配線等がガラス基板71上に存在することによって光取り出し領域が限られるため、基板表面側から光を取り出すタイプのトップエミッション構造に比べて、有機EL素子21の発光の光利用率が落ちるのが一般的である。

【0087】

ところが、本適用例に係る有機EL表示装置10は、画素回路20が2つのトランジスタ(22, 23)及び1つの容量素子(24)からなる回路構成となっている。従って、TFT基板(ガラス基板71)上に形成されるトランジスタ数や配線数が少なく済むために、ボトムエミッション構造を採ったとしても、3つ以上のトランジスタ等を有する画素回路の場合に比べて、有機EL素子21の発光の光利用率を向上できる利点がある。

【0088】

[1-4. カラーフィルタの内部抵抗の変化に伴う不具合]

上述したボトムエミッション構造の有機EL表示装置10では、有機EL素子21が発する光がカラーフィルタ74を通過する際に、カラーフィルタ74の材料によっては、自画素の発光を受けることによってカラーフィルタ74の内部抵抗が変化する場合がある。

10

20

30

40

50

そして、ボトムエミッション方式の有機EL表示装置10にあっては、カラーフィルタ74の下に画素回路20が形成されていることから、カラーフィルタ74の内部抵抗が変化することによって、当該内部抵抗の変化が画素回路20の回路動作に対して悪影響を及ぼす。

【0089】

このカラーフィルタ74の内部抵抗の変化に伴う不具合について、図8に示すカラーフィルタ74の等価回路を用いてより具体的に説明する。

【0090】

図8に示すように、カラーフィルタ74は、容量成分 C_{cf} とインピーダンス成分 R_{cf} との並列回路として等価的に表わすことができる。図8には、簡単のため、カラーフィルタ74の等価回路に加えて、書込みトランジスタ23及び保持容量24の回路構成素子を抜き出して図示している。

10

【0091】

図8において、 C_a はカラーフィルタ74と有機EL素子21のアノード電極211との間に寄生する容量成分(図7を参照)を表わし、 C_s は保持容量24を表わしている。また、 V_s は駆動トランジスタ22のソース電位を表わしている。

【0092】

ここでは、理解を容易にするために、先述した実際の駆動とは異なり、信号書込み期間と発光期間とを分けて、図9に示すタイミング波形図を用いて説明する。

【0093】

図9に示すように、信号書込み期間では、走査線31の電位(書込み走査信号)WSが高電位側に遷移し、これにตอบสนองして書込みトランジスタ23が導通状態になることで、映像信号の信号電圧 V_{sig} がノードBに書き込まれる。ここで、ノードBは、図2に示す画素回路において、駆動トランジスタ22のゲート電極と保持容量24の一方の電極とが共通に接続されたノードである。

20

【0094】

ノードBに信号電圧 V_{sig} が書き込まれたとき、ノードAの電位 V_A は、

$$V_A = V_{11} = (V_{sig} - V_s) C_{cf} / (C_{cf} + C_a) \dots\dots (3)$$

になる式で与えられる電位になる。

【0095】

非発光時、即ち、自画素の発光を受けていないときのカラーフィルタ74のインピーダンスは非常に大きいので、ノードA、Bの各電位 V_A 、 V_B は変化しない。しかし、有機EL素子21が発光し、カラーフィルタ74に光が当たると、即ち、自画素の発光を受けると、カラーフィルタ74のインピーダンス(内部抵抗)が低下するため、カラーフィルタ74の内部でリーク電流が流れる。これにより、ノードAの電位 V_A は上昇し、逆に、ノードBの電位 V_B は下降する。

30

【0096】

そして、図9のタイミング波形図に示すように、ノードA、Bの各電位 V_A 、 V_B は、最終的には同電位になるように変化する。ノードA、Bの各電位 V_A 、 V_B の最終的な電位 V_{12} は、次式(4)で与えられる。

40

$$V_{12} = V_s + \{(V_{sig} - V_s)(C_{cf} C_s + C_s C_a + C_a C_{cf}) / (C_s + C_a)(C_{cf} + C_a) \dots\dots (4)$$

【0097】

このように、自画素の発光を受けることによってカラーフィルタ74の内部抵抗が変化し、その影響を受けて保持容量24に保持されている電荷がリークすることにより、ノードBの電位 V_B 、即ち、駆動トランジスタ22のゲート電位 V_g が低下する。そして、駆動トランジスタ22のゲート電位 V_g が低下すると、駆動トランジスタ22が有機EL素子21に対して供給する駆動電流が、カラーフィルタ74の内部抵抗が変化しない場合に比べて減少するため、画素20の発光輝度が大きく低下する。

【0098】

50

< 2 . 実施形態の説明 >

そこで、本実施形態では、ボトムエミッション構造（方式）を採る有機 E L 表示装置 10 において、画素回路 20 の回路動作に対するカラーフィルタ 74 の内部抵抗の変化に伴う悪影響を抑えるために、以下の構成を採るようにする。

【 0 0 9 9 】

すなわち、ボトムエミッション構造を採るとともに、画素回路 20 の上にカラーフィルタ 74 が設けられて成る有機 E L 表示装置 10 において、カラーフィルタ 74 の周辺を囲むように金属配線を形成する。そして、この金属配線を有機 E L 素子 21 のアノード電位に設定する構成を採るようにする。

【 0 1 0 0 】

カラーフィルタ 74 は、先述したように、容量成分 C_{cf} とインピーダンス成分 R_{cf} との並列回路として等価的に表わすことができる。そして、アノード電位に設定された金属配線でカラーフィルタ 74 の周辺を囲むことによって、カラーフィルタ 74 の等価回路の両端は電氣的に同電位になる。従って、自画素の発光を受けることによってカラーフィルタ 74 の内部抵抗が変化したとしても、等価回路の両端が同電位のため、カラーフィルタ 74 の内部抵抗の変化が画素回路の回路動作に対して悪影響を及ぼすことはない。

【 0 1 0 1 】

[2 - 1 . 実施形態に係る画素構造]

以下に、実施形態に係る有機 E L 表示装置の画素構造について、図 10 乃至図 12 を用いてより具体的に説明する。

【 0 1 0 2 】

図 10 は、実施形態に係る有機 E L 表示装置における画素構造の一例を示す平面図である。また、図 11 は、図 10 の A - A 線に沿った矢視断面図であり、図 12 は、図 10 の B - B 線に沿った矢視断面図である。図 10 乃至図 12 において、図 2 及び図 7 と同等部位には同一符号を付して示している。

【 0 1 0 3 】

実施形態に係る有機 E L 表示装置は、先述した適用例に係る有機 E L 表示装置 10 の場合と同様に、画素 20 がボトムエミッション構造を採っている。そして、画素 20 のボトムエミッション構造は、基本的な構造については、図 7 に示したボトムエミッション構造と同様である。

【 0 1 0 4 】

具体的には、図 11 及び図 12 に示すように、T F T 基板と称される例えばガラス基板 71 の上には、駆動トランジスタ 22 のゲート電極 221、保持容量 24 の一方の電極（以下、「下部電極」と記す）241、及び、信号線 33 の下層配線 331 が形成されている。駆動トランジスタ 22 のゲート電極 221、保持容量 24 の一方の電極 241、及び、信号線 33 の下層配線 331 の材料としては、例えばモリブデン（Mo）等を用いることができる。

【 0 1 0 5 】

駆動トランジスタ 22 のゲート電極 221 及び保持容量 24 の一方の電極 241 の上には、駆動トランジスタ 22 のチャンネル領域及びソース/ドレイン領域を形成する半導体層 222 と、保持容量 24 の他方の電極（以下、「上部電極」と記す）242 とが、絶縁膜 72 を介して形成されている。そして、駆動トランジスタ 22 と保持容量 24 を含む画素回路 20 の上には、絶縁平坦化膜 73 を介してカラーフィルタ 74 が直接、即ち、オンチップカラーフィルタとして形成されている。

【 0 1 0 6 】

絶縁平坦化膜 73 の上には、信号線 33 の上層配線 332 や、駆動トランジスタ 22 の コンタクト部 223 が形成されている。信号線 33 の上層配線 332 及び駆動トランジスタ 22 の コンタクト部 223 の材料としては、例えばアルミニウム（Al）等を用いることができる。

【 0 1 0 7 】

10

20

30

40

50

また、カラーフィルタ74の上には層間絶縁膜75が積層され、当該層間絶縁膜75の上には有機EL素子21のアノード電極211が画素単位で形成されている。層間絶縁膜75上に積層されたウインド絶縁膜76の凹部76_Aには、有機EL素子21が設けられている。有機EL素子21は、例えば白色有機EL素子であり、そのカソード電極212が全画素共通に形成されている。

【0108】

特に図10から明らかなように、下層配線331及び上層配線332から成る信号線33は、画素(画素回路)20内の左端部側に、画素20の長手方向に沿って配線されている。下層配線331と上層配線332とは、画素20内の2箇所において、コンタクト部333, 334によって電氣的にコンタクトがとられている。

10

【0109】

画素20内の上端部側には、画素20の短手方向に沿って電源供給線32が配線されている。この電源供給線32の近傍には駆動トランジスタ22が形成されている。駆動トランジスタ22は、先述したように、ガラス基板71上に形成されたゲート電極221と、当該ゲート電極221の上方に絶縁膜72を介して形成された、チャンネル領域及びソース/ドレイン領域となる半導体層222とを有する。

【0110】

駆動トランジスタ22において、ゲート電極221は、保持容量24の下部電極241と一体的に形成されている。半導体層222の一方のソース/ドレイン領域は、保持容量24の上部電極242に対してコンタクト部224によって電氣的にコンタクトがとられている。また、半導体層222の他方のソース/ドレイン領域は、電源供給線32に対してコンタクト部223によって電氣的にコンタクトがとられている。

20

【0111】

絶縁膜72を誘電体とし、当該絶縁膜72を下部電極241と上部電極242とで挟んで成る保持容量24は、画素20内の右端部側に、画素20の長手方向の大部分の領域に亘って形成されている。この保持容量24において、下部電極241と上部電極242とが対向する領域の面積、両電極241, 242間の距離、及び、絶縁膜72の誘電率によって容量値が決まる。

【0112】

画素20内の下端部側には、画素20の短手方向に沿って走査線31が配線されている。この走査線31の近傍には書込みトランジスタ23が形成されている。書込みトランジスタ23は、ガラス基板71上に形成されたゲート電極231と、当該ゲート電極231の上方に絶縁膜72を介して形成された、チャンネル領域及びソース/ドレイン領域となる半導体層232とを有する。

30

【0113】

書込みトランジスタ23において、ゲート電極は走査線31に対してコンタクト部233によって電氣的にコンタクトがとられている。半導体層232の一方のソース/ドレイン領域は、信号線33に対してコンタクト部234によって電氣的にコンタクトがとられている。半導体層232の他方のソース/ドレイン領域は、保持容量24の下部電極241に対して、コンタクト部235、金属配線236、及び、コンタクト部237を介して電氣的にコンタクトがとられている。

40

【0114】

保持容量24の下部電極241は、先述したように、駆動トランジスタ22のゲート電極221と一体的に形成されている。従って、書込みトランジスタ23の他方のソース/ドレイン領域が、保持容量24の下部電極241に対してコンタクトがとられることで、書込みトランジスタ23の他方のソース/ドレイン領域は、駆動トランジスタ22のゲート電極221と電氣的に接続されたことになる。

【0115】

画素20内において、有機EL素子21は、左側の信号線33、右側の保持容量24、上側の電源供給線32、及び、下側の走査線31に囲まれた中央部、即ち、ウインド絶縁

50

膜76の凹部76_Aに、駆動トランジスタ22を避けた形で形成されている。有機EL素子21のアノード電極211は、駆動トランジスタ22の他方のソース/ドレイン領域及び保持容量24の上部電極242に対してコンタクト部224によって電氣的にコンタクトがとられている。

【0116】

カラーフィルタ74は、有機EL素子21の下に、ウインド絶縁膜76の凹部76_Aの開口に沿って、駆動トランジスタ22を避けた形で形成されている。図10においては、他の構成部品と差別化するために、カラーフィルタ74を一点鎖線で図示している。そして、絶縁平坦化膜73の上には、カラーフィルタ74の周辺を囲むように金属配線77が形成されている。図10においては、金属配線77についてハッチングを付して示している。

10

【0117】

金属配線77を形成するに当たっては、カラーフィルタ74の周縁部に沿って形成するのがよい。金属配線77をカラーフィルタ74の周縁部に沿って形成することで、画素間を遮光する遮光層としての機能を金属配線77に持たせることができる。また、好ましくは、金属配線77をカラーフィルタ74の周縁部とオーバーラップするように形成するのがよい。

【0118】

何故なら、カラーフィルタ74を形成する際に、周縁部にテーパ状に段差ができるため、オーバーラップさせることで、テーパ状段差の影響を抑えることができるからである。このとき、金属配線77がカラーフィルタ74の周縁部に対して当該カラーフィルタ74の膜厚以上にオーバーラップさせることにより、テーパ状段差の影響をより確実に抑えることができる。

20

【0119】

金属配線77は、有機EL素子21のアノード電位に設定される。本実施形態にあっては、金属配線77は、駆動トランジスタ22の一方のソース/ドレイン領域に対してコンタクト部224によって電氣的にコンタクトがとられている。従って、金属配線77は、駆動トランジスタ22の一方のソース/ドレイン電極の配線とも言える。

【0120】

そして、先述したように、有機EL素子21のアノード電極211と駆動トランジスタ22の一方のソース/ドレイン領域とはコンタクト部224によってコンタクトがとられているために、金属配線77は、コンタクト部224を介して有機EL素子21のアノード電位に設定されることになる。

30

【0121】

[2-2. 実施形態の作用、効果]

上述したように、ボトムエミッション構造の有機EL表示装置10において、カラーフィルタ74の周辺を囲むように金属配線77を形成する。そして、金属配線77を有機EL素子21のアノード電位に設定してカラーフィルタ74をシールドすることで、次のような作用、効果を得ることができる。

【0122】

すなわち、有機EL素子21のアノード電位に設定された金属配線77によってカラーフィルタ74の周辺を囲み、当該カラーフィルタ74をシールドすることで、カラーフィルタ74の等価回路の両端は電氣的に同電位になる。尚、有機EL素子21のアノード電位に設定された金属配線77については、シールド配線と呼ぶこともできる。前にも述べたように、カラーフィルタ74は、容量成分 C_{cf} とインピーダンス成分 R_{cf} との並列回路として等価的に表わすことができる。

40

【0123】

そして、カラーフィルタ74の周辺を囲んだ金属配線77の電位が有機EL素子21のアノード電位であることで、回路的には図13に示すように、カラーフィルタ74の等価回路の両端は共に有機EL素子21のアノード電極に接続されたことになる。従って、自

50

画素の光がカラーフィルタ74にあたって当該カラーフィルタ74の内部抵抗が変化したとしても、等価回路の両端が同電位のため、カラーフィルタ74の下方に位置する保持容量24との間で電荷のやり取りは行われない。

【0124】

すなわち、カラーフィルタ74の内部抵抗が変化したとしても、その影響を受けて保持容量24に保持されている電荷がリークすることはない。従って、カラーフィルタ74の内部抵抗の変化に起因して、駆動トランジスタ22のゲート電位 V_g が低下することもない。その結果、カラーフィルタ74の内部抵抗が変化した際の発光輝度の低下を抑制できるために、良好な表示画像を得ることができる。

【0125】

< 3 . 適用例 >

上記実施形態では、有機EL素子21の駆動回路が、基本的に、駆動トランジスタ22および書込みトランジスタ23の2つのトランジスタを有する回路構成の場合を例に挙げて説明したが、本発明はこの回路構成のものに限られるものではない。

【0126】

例えば、電源供給線32の電位を固定とした上で、駆動トランジスタ22に対して直列接続された発光制御トランジスタを有し、当該トランジスタによって有機EL素子21の発光/非発光の制御を行なう回路構成など、種々の回路構成の画素構造に対して適用可能である。

【0127】

但し、前にも述べたように、ボトムエミッション構造を採る有機EL表示装置にあっては、有機EL素子21の発光の光利用率の観点からすれば、画素トランジスタとして2つのトランジスタを用いる回路構成の方が、回路構成素子数が少なく済むため好ましいと言える。

【0128】

また、上記実施形態においては、有機EL素子21として白色有機EL素子を用いる場合を例に挙げて説明したが、これに限られるものではない。すなわち、有機EL素子21としてRGBの各発光色の有機EL素子を用いる有機EL表示装置であっても、例えば、色純度を高める目的でカラーフィルタを用いる場合がある。従って、本発明は、ボトムエミッション構造を採り、カラーフィルタを用いる有機EL表示装置全般に対して適用可能である。

【0129】

< 4 . 電子機器 >

以上説明した本発明による有機EL表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示部(表示装置)に適用できる。一例として、図14~図18に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなどの表示部に適用することが可能である。

【0130】

このように、あらゆる分野の電子機器の表示部として本発明による有機EL表示装置を用いることにより、各種の電子機器の表示品位を高めることができる。すなわち、先述した実施形態の説明から明らかなように、本発明による有機EL表示装置は、カラーフィルタの内部抵抗が変化した際の発光輝度の低下を抑制できる。従って、各種の電子機器において、品位の高い、良好な表示画像をすることができる。

【0131】

本発明による有機EL表示装置は、封止された構成のモジュール形状のものをも含む。一例として、画素アレイ部に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。尚、表示モジュールには、外部から画素アレイ部への信号等を入力するための回路部やFPC(フレキシブルプリントサーキット)等が設けられていてもよい。

10

20

30

40

50

【 0 1 3 2 】

以下に、本発明が適用される電子機器の具体例について説明する。

【 0 1 3 3 】

図 1 4 は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル 1 0 2 やフィルターガラス 1 0 3 等から構成される映像表示画面部 1 0 1 を含み、その映像表示画面部 1 0 1 として本発明による有機 E L 表示装置を用いることにより作製される。

【 0 1 3 4 】

図 1 5 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 1 1 1、表示部 1 1 2、メニュースイッチ 1 1 3、シャッターボタン 1 1 4 等を含み、その表示部 1 1 2 として本発明による有機 E L 表示装置を用いることにより作製される。

10

【 0 1 3 5 】

図 1 6 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による有機 E L 表示装置を用いることにより作製される。

【 0 1 3 6 】

図 1 7 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による有機 E L 表示装置を用いることにより作製される。

20

【 0 1 3 7 】

図 1 8 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含んでいる。そして、ディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による有機 E L 表示装置を用いることにより、本適用例に係る携帯電話機が作製される。

30

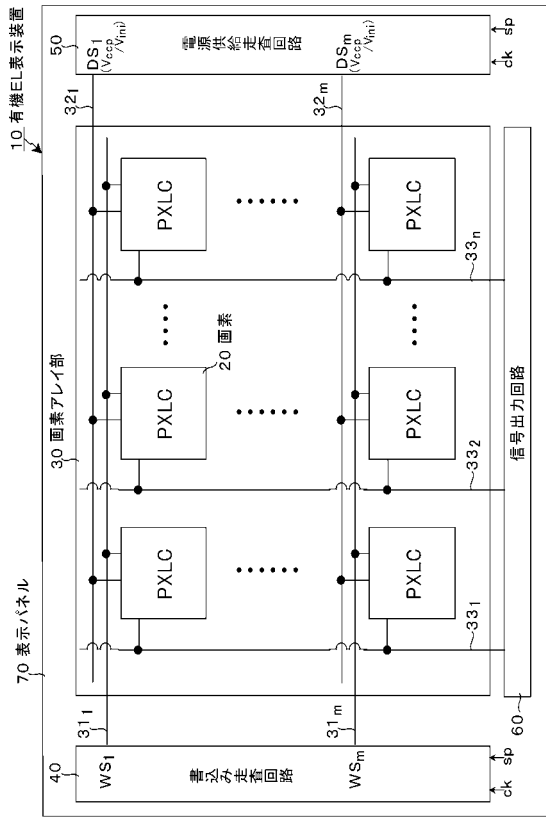
【 符号の説明 】

【 0 1 3 8 】

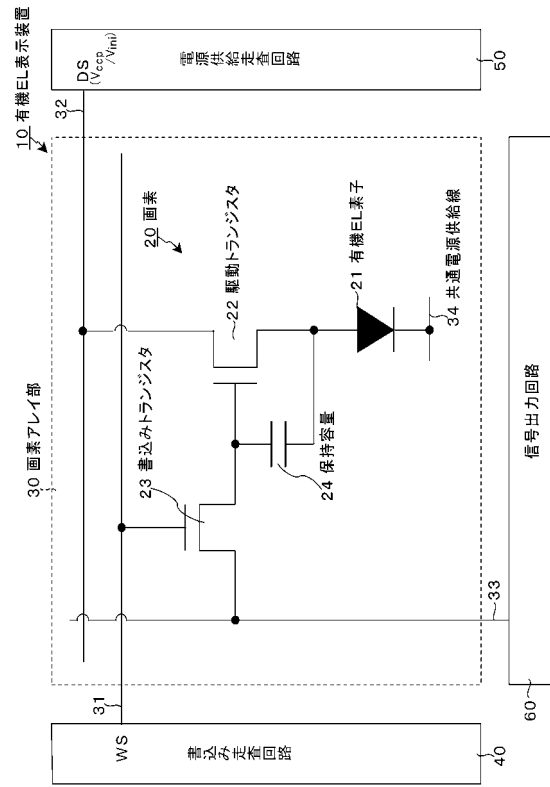
1 0 ... 有機 E L 表示装置、2 0 ... 画素(画素回路)、2 1 ... 有機 E L 素子、2 2 ... 駆動トランジスタ、2 3 ... 書込みトランジスタ、2 4 ... 保持容量、3 0 ... 画素アレイ部、3 1 (3 1₁ ~ 3 1_m) ... 走査線、3 2 (3 2₁ ~ 3 2_m) ... 電源供給線、3 3 (3 3₁ ~ 3 3_n) ... 信号線、3 4 ... 共通電源供給線、4 0 ... 書込み走査回路、5 0 ... 電源供給走査回路、6 0 ... 信号出力回路、7 0 ... 表示パネル、7 4 ... カラーフィルタ(オンチップカラーフィルタ)、7 6 ... ウインド絶縁膜、7 7 ... 金属配線

40

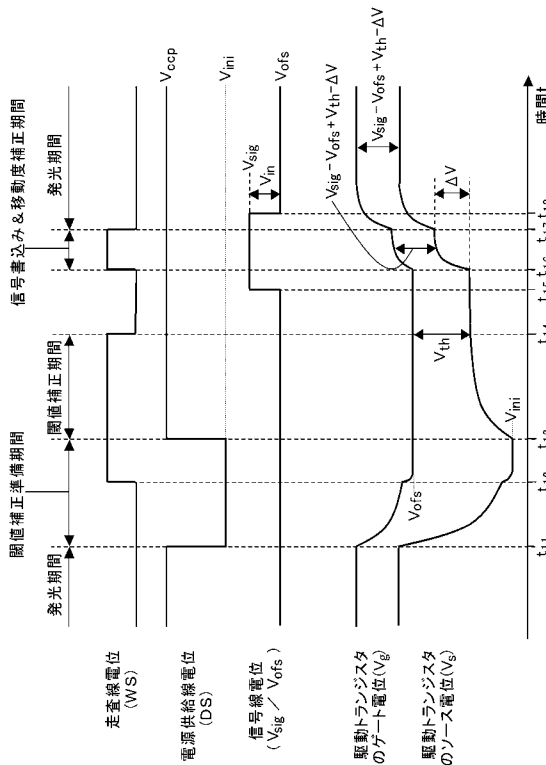
【図1】



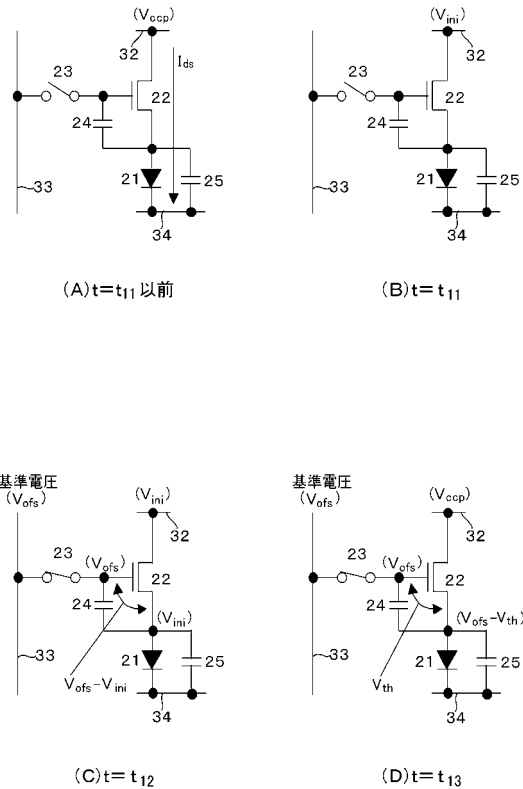
【図2】



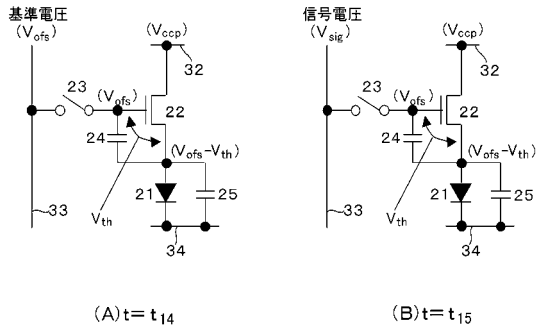
【図3】



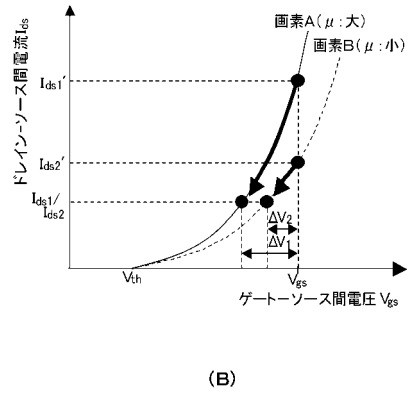
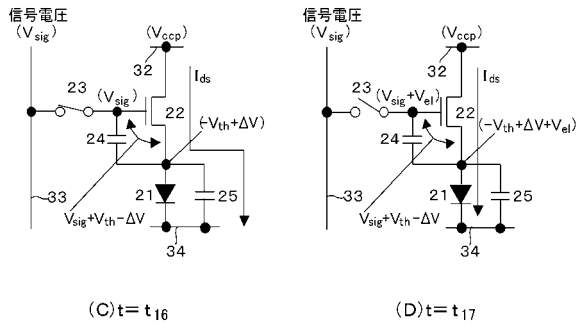
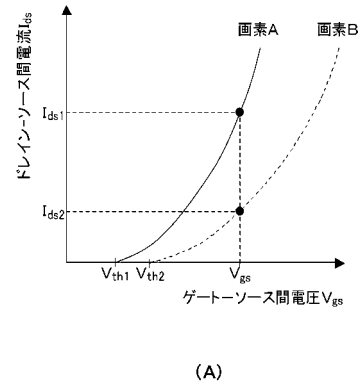
【図4】



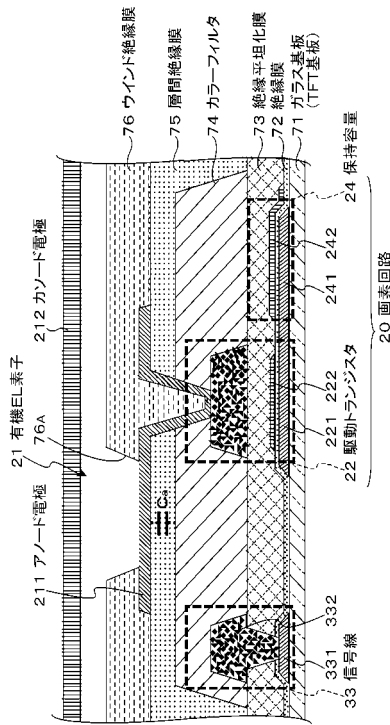
【図5】



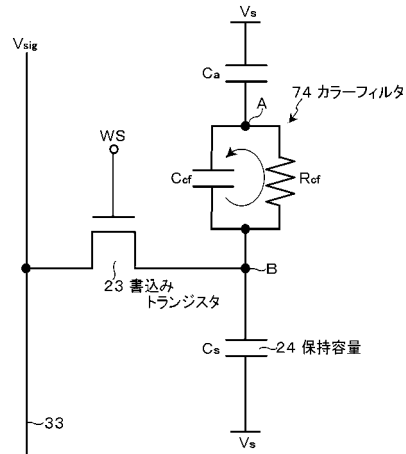
【図6】



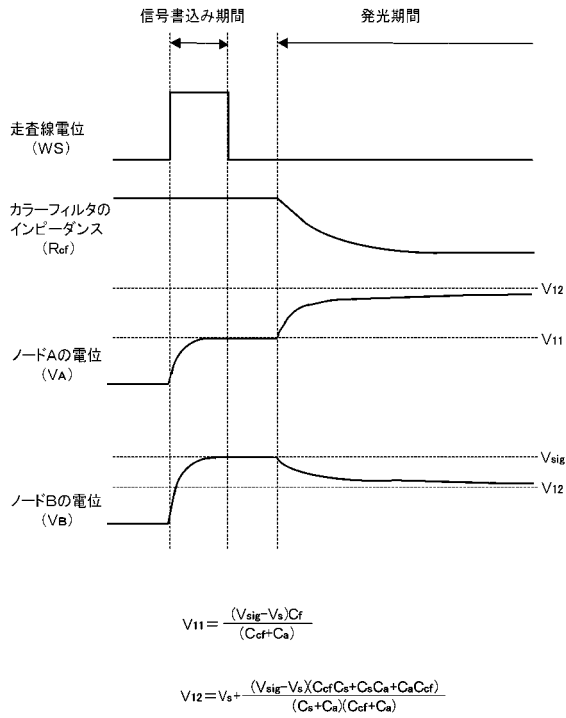
【図7】



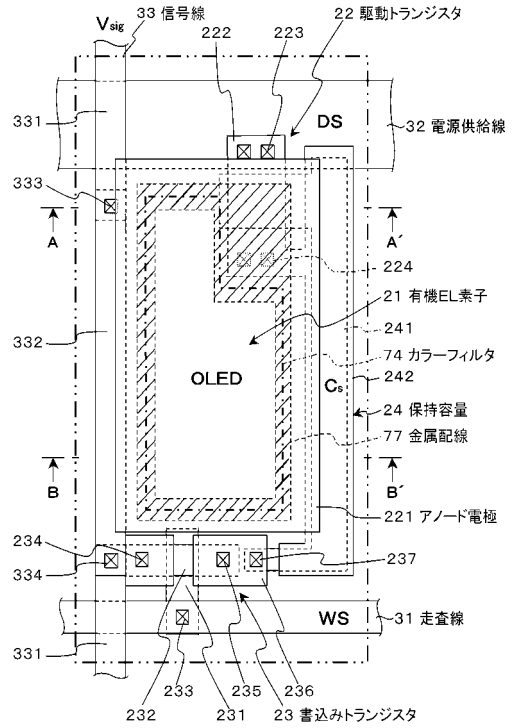
【図8】



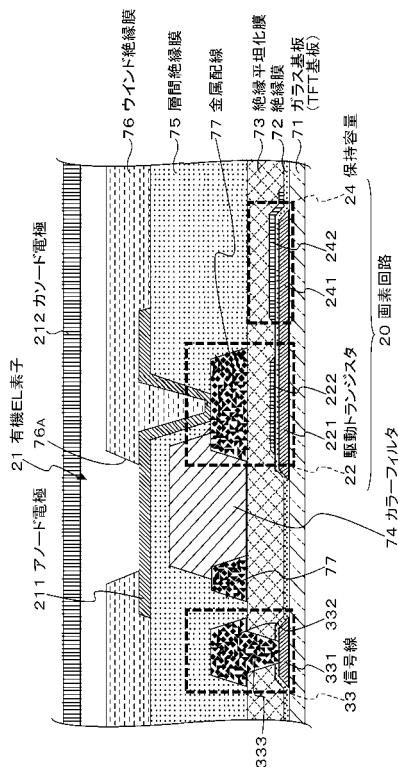
【図9】



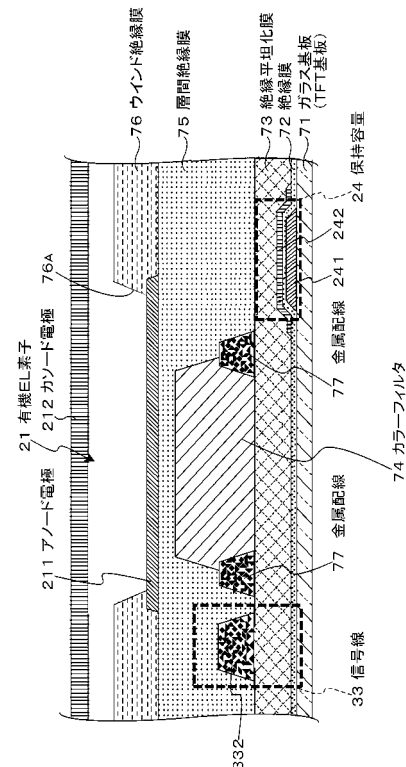
【図10】



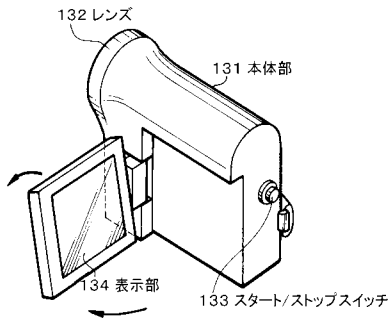
【図11】



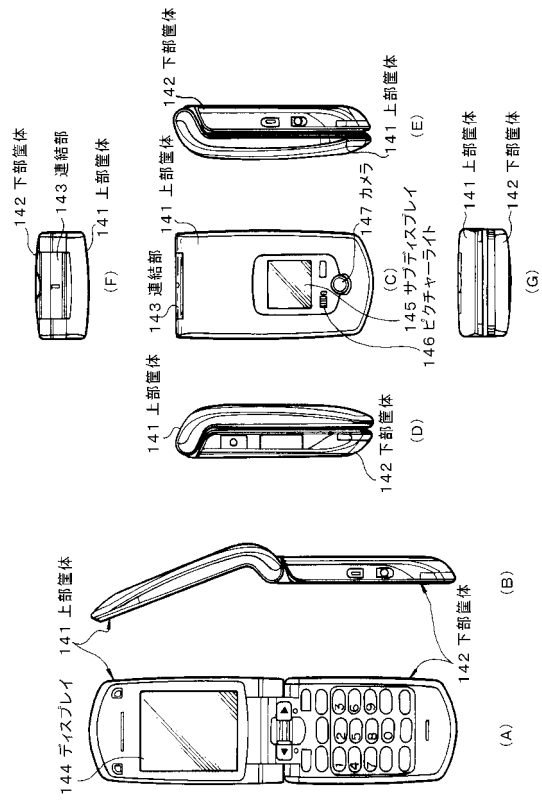
【図12】



【図17】



【図18】



フロントページの続き

(51)Int.Cl.			F I		
<i>H 0 5 B</i>	<i>33/06</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 4 1 R</i>
<i>H 0 1 L</i>	<i>27/32</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 4 1 D</i>
<i>G 0 9 F</i>	<i>9/30</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 2 4 B</i>
			<i>G 0 9 G</i>	<i>3/20</i>	<i>6 2 1 M</i>
			<i>G 0 9 G</i>	<i>3/20</i>	<i>6 8 0 G</i>
			<i>H 0 5 B</i>	<i>33/14</i>	<i>A</i>
			<i>H 0 5 B</i>	<i>33/08</i>	
			<i>H 0 5 B</i>	<i>33/06</i>	
			<i>G 0 9 F</i>	<i>9/30</i>	<i>3 6 5</i>

- (56)参考文献 特開2010-145894(JP,A)
 特開2010-157722(JP,A)
 特開2005-093397(JP,A)
 特開2005-093399(JP,A)
 国際公開第02/31544(WO,A1)
 国際公開第01/67824(WO,A1)

- (58)調査した分野(Int.Cl., DB名)
H 0 5 B *3 3 / 0 6*
H 0 5 B *3 3 / 0 8*
H 0 5 B *3 3 / 1 2*
H 0 1 L *5 1 / 5 0*