

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年8月23日(23.08.2018)



(10) 国際公開番号
WO 2018/150902 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H04N 9/07 (2006.01)
H01L 31/0232 (2014.01)
- (21) 国際出願番号: PCT/JP2018/003505
- (22) 国際出願日: 2018年2月2日(02.02.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-027533 2017年2月17日(17.02.2017) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番4号 Kanagawa (JP).
- (72) 発明者: 野村 宏利 (NOMURA Hirotoshi); 〒2430014 神奈川県厚木市旭町四丁目1番4号

番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

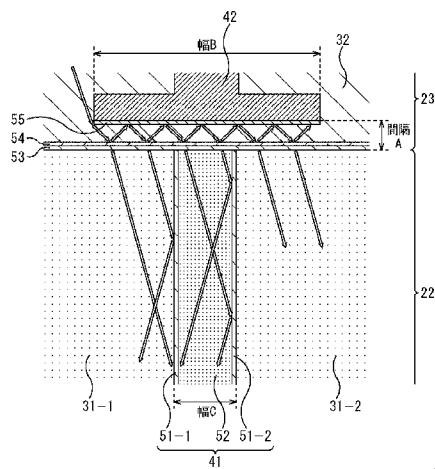
(74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1600023 東京都新宿区西新宿7丁目5番25号 西新宿プライムスクエア9階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: IMAGE-CAPTURE ELEMENT AND ELECTRONIC DEVICE

(54) 発明の名称: 撮像素子および電子機器

FIG. 2



A Interval
B, C Width

(57) Abstract: The present disclosure relates to an image-capture element and an electronic device for making it possible to capture a higher-quality image. The image-capture element is provided with: a photoelectric conversion portion which is provided on a semiconductor substrate for each pixel and which performs photoelectric conversion of light entering via a filter layer that transmits a predetermined wavelength range of light; an element separating portion for separating the photoelectric conversion portions of adjacent pixels on the semiconductor substrate; and a pixel-to-pixel light blocking portion which is disposed between pixels in a layer provided between the semiconductor substrate and the filter layer, at a predetermined interval from a light receiving surface of the semiconductor substrate. An interval between the light receiving surface of the semiconductor substrate and a tip surface of the pixel-to-pixel light blocking portion is set narrower than a width of the tip surface of the pixel-to-pixel light blocking portion. The present technology may be applied in a backside illuminated CMOS image sensor, for example.



WO 2018/150902 A1

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: 本開示は、より高画質な画像を撮像することができるようにする撮像素子および電子機器に関する。撮像素子は、画素ごとに半導体基板に設けられ、所定の波長域の光を透過するフィルタ層を介して入射する光を光電変換する光電変換部と、半導体基板において、隣接する画素どうしの光電変換部の間を分離する素子分離部と、半導体基板およびフィルタ層の間に設けられる層における画素どうしの間に、半導体基板の受光面から所定の間隔を隔てて配置される画素間遮光部とを備える。そして、半導体基板の受光面と画素間遮光部の先端面との間隔が、画素間遮光部の先端面の幅よりも狭く設定される。本技術は、例えば、裏面照射型のCMOSイメージセンサに適用できる。

明 細 書

発明の名称：撮像素子および電子機器

技術分野

[0001] 本開示は、撮像素子および電子機器に関し、特に、より高画質な画像を撮像することができるようにした撮像素子および電子機器に関する。

背景技術

[0002] 従来、CCD (Charge Coupled Device) やCMOS (Complementary Metal Oxide Semiconductor) イメージセンサなどの固体撮像素子では、入射光を適正量に絞ると同時に、異色の画素間における混色の発生を抑制することが重要となっている。

[0003] 例えば、特許文献1には、半導体基板とカラーフィルタ層との間にて、互いに隣接する画素間の境界部分に設けられる画素間遮光部が、異色画素の組み合わせにおける境界部分に偏在する固体撮像装置が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2012-204449号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、上述の特許文献1に開示されている固体撮像装置の構成では、画素間遮光部よりも下側で発生する回折光や反射光などによる混色の発生を抑制することは困難であった。そのため、従来よりも混色の発生を抑制する効果を向上させて、より高画質な画像の撮像を可能とすることが求められている。

[0006] 本開示は、このような状況に鑑みてなされたものであり、より高画質な画像を撮像することができるようにするものである。

課題を解決するための手段

[0007] 本開示の一側面の撮像素子は、画素ごとに半導体基板に設けられ、所定の

波長域の光を透過するフィルタ層を介して入射する光を光電変換する光電変換部と、前記半導体基板において、隣接する前記画素どうしの前記光電変換部の間を分離する素子分離部と、前記半導体基板および前記フィルタ層の間に設けられる層における前記画素どうしの間、前記半導体基板の受光面から所定の間隔を隔てて配置される画素間遮光部とを備え、前記半導体基板の受光面と前記画素間遮光部の先端面との間隔が、前記画素間遮光部の先端面の幅よりも狭く設定される。

[0008] 本開示の一側面の電子機器は、画素ごとに半導体基板に設けられ、所定の波長域の光を透過するフィルタ層を介して入射する光を光電変換する光電変換部と、前記半導体基板において、隣接する前記画素どうしの前記光電変換部の間を分離する素子分離部と、前記半導体基板および前記フィルタ層の間に設けられる層における前記画素どうしの間、前記半導体基板の受光面から所定の間隔を隔てて配置される画素間遮光部とを有し、前記半導体基板の受光面と前記画素間遮光部の先端面との間隔が、前記画素間遮光部の先端面の幅よりも狭く設定される撮像素子を備える。

[0009] 本開示の一側面においては、画素ごとに半導体基板に設けられる光電変換部により、所定の波長域の光を透過するフィルタ層を介して入射する光が光電変換され、半導体基板において、隣接する画素どうしの光電変換部の間、素子分離部により分離される。また、半導体基板およびフィルタ層の間に設けられる層における画素どうしの間、半導体基板の受光面から所定の間隔を隔てて画素間遮光部が配置される。そして、半導体基板の受光面と画素間遮光部の先端面との間隔が、画素間遮光部の先端面の幅よりも狭く設定されている。

発明の効果

[0010] 本開示の一側面によれば、より高画質な画像を撮像することができる。

図面の簡単な説明

[0011] [図1]本技術を適用した撮像素子の第1の実施の形態の構成例を示す図である。

。

[図2]半導体基板の受光面と画素間遮光部の先端面との間の構造を説明する図である。

[図3]画素間遮光部の先端面の幅が狭く設定された構造を示す図である。

[図4]素子分離部に入射した光について説明する図である。

[図5]混色想定値について説明する図である。

[図6]素子分離部が半導体基板を貫通していない構成を示す図である。

[図7]素子分離部による光路長を増した構成における効果を説明する図である。

[図8]素子分離部を通過した光による混色について説明する図である。

[図9]撮像素子の第2の実施の形態の構成例を示す図である。

[図10]図9の撮像素子の変形例を示す図である。

[図11]撮像素子の第3の実施の形態の構成例を示す図である。

[図12]図11の撮像素子の変形例を示す図である。

[図13]撮像素子の第4の実施の形態の構成例を示す図である。

[図14]半導体基板と画素間遮光部との間の構造の変形例を示す図である。

[図15]撮像素子の第5の実施の形態の構成例を示す図である。

[図16]撮像素子の第6の実施の形態の構成例を示す図である。

[図17]撮像装置の構成例を示すブロック図である。

[図18]イメージセンサを使用する使用例を示す図である。

[図19]車両制御システムの概略的な構成の一例を示すブロック図である。

[図20]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0012] 以下、本技術を適用した具体的な実施の形態について、図面を参照しながら詳細に説明する。

[0013] <撮像素子の第1の構成例>

図1を参照して、本技術を適用した撮像素子の第1の実施の形態について説明する。

[0014] 図1には、撮像素子11の受光面にアレイ状に配置される複数の画素12

のうち、2つの画素12-1および12-2の断面的な構成の一例が示されている。なお、以下適宜、画素12-1および12-2それぞれを区別する必要がない場合には、単に、画素12と称し、画素12を構成する各部も同様に称する。

[0015] 図1に示すように、撮像素子11は、下側から順に、配線層21、半導体基板22、平坦化膜23、フィルタ層24、およびオンチップレンズ層25が積層されて構成される。例えば、撮像素子11は、半導体基板22の表面に対して反対側となる裏面に光が照射される裏面照射型のCMOSイメージセンサである。また、撮像素子11では、画素12ごとに、光電変換部31、インナーレンズ33、カラーフィルタ34、およびマイクロレンズ35が設けられている。

[0016] 配線層21は、画素12から電荷を読み出すための配線や、画素12を駆動するトランジスタに供給される信号を伝送する配線などが、層間絶縁膜中に形成されて構成される。

[0017] 半導体基板22は、例えば、単結晶のシリコンを薄くスライスしたウェハにより構成され、フィルタ層24を介して入射する光を電荷に変換する光電変換部31が画素12ごとに設けられる。また、半導体基板22では、隣接する画素12どうしの光電変換部31の間に素子分離部41が設けられており、それぞれの光電変換部31は素子分離部41により電氣的に分離されている。なお、光電変換部31として用いられる材料、即ち、光を電荷に変換する材料には、シリコン(Si)や、ゲルマニウム(Ge)、CIGS(Copper Indium Gallium Selenide)、InGaAs(Indium Gallium Arsenide)などを用いることができる。

[0018] 平坦化膜23は、半導体基板22の光電変換部31が光を受光する側の表面である受光面を平坦化するための透明な樹脂層32の内部に、インナーレンズ33および画素間遮光部42が形成されて構成される。なお、透明な樹脂層32に替えて、透明な絶縁膜を使用したり、透明な絶縁膜および樹脂層の組み合わせを使用したりすることができる。インナーレンズ33は、画素

1 2 ごとに設けられており、フィルタ層 2 4 を透過した光を、光電変換部 3 1 の中央に集光する。画素間遮光部 4 2 は、素子分離部 4 1 と同様に、隣接する画素 1 2 どうしの上に設けられており、フィルタ層 2 4 を透過した斜め方向の光を遮光し、その光が隣接する他の画素 1 2 へ混入することを防止する。例えば、素子分離部 4 1 には、20~30deg以上の入射光をカットすることが可能な遮光性を備えた金属膜を使用することができる。

[0019] フィルタ層 2 4 は、それぞれの画素 1 2 が受光する色に対応する波長域の光を透過するカラーフィルタ 3 4 が、画素 1 2 ごとに平面的に配置されて構成される。

[0020] オンチップレンズ層 2 5 は、撮像素子 1 1 に照射される光を画素 1 2 ごとに集光するマイクロレンズ 3 5 が、画素 1 2 ごとに平面的に配置されて構成される。

[0021] このように構成される撮像素子 1 1 では、半導体基板 2 2 およびフィルタ層 2 4 の間に設けられる平坦化膜 2 3 において、画素間遮光部 4 2 が、半導体基板 2 2 の受光面から所定の間隔を隔てて配置される構造となっている。そして、撮像素子 1 1 は、後述するように、この間隔などを適切に設定することにより、画素間遮光部 4 2 よりも下側における回折光や反射光などに起因する混色の発生を抑制する効果を向上させることができる。これにより、撮像素子 1 1 は、混色の発生していない高画質な画像を撮像することができる。

[0022] 図 2 には、図 1 の破線の丸で囲われている箇所、即ち、半導体基板 2 2 の受光面と画素間遮光部 4 2 の先端面との間の構造が拡大して示されている。

[0023] 図 2 に示すように、素子分離部 4 1 は、半導体基板 2 2 において、光電変換部 3 1 - 1 および 3 1 - 2 の間を分離するように設けられており、低屈折率絶縁膜 5 1 - 1 および 5 1 - 2 により高屈折率光吸収部 5 2 が挟み込まれた構造となっている。

[0024] 例えば、撮像素子 1 1 の製造工程において、半導体基板 2 2 の表面（図 1 の下側を向く面）側から、画素 1 2 ごとに半導体基板 2 2 を分割するように

トレンチを掘り込み、低屈折率絶縁膜 5 1 となる絶縁性を備えた材料（例えば、SiO₂：二酸化ケイ素）を成膜する。これにより、光電変換部 3 1 - 1 側の側面に低屈折率絶縁膜 5 1 - 1 が形成され、光電変換部 3 1 - 2 側の側面に低屈折率絶縁膜 5 1 - 2 が形成される。そして、そのトレンチに高屈折率光吸収部 5 2 となる光吸収性を備えた材料（例えば、Poly-Si：ポリシリコン）を埋め込むことによって、素子分離部 4 1 が形成される。

[0025] なお、高屈折率光吸収部 5 2 として用いられる材料、即ち、光を吸収する材料には、ポリシリコンの他、例えば、シリコンや、ゲルマニウム、CIGS、InGaAsの他、顔料（色素）を用いることができる。また、低屈折率絶縁膜 5 1 - 1 および 5 1 - 2 には、光電変換部 3 1 および高屈折率光吸収部 5 2 のどちらに対しても屈折率が大きく異なる材料を用いることが好ましく、二酸化ケイ素の他、例えば、窒化ケイ素（SiN）や、酸化ハフニウム（HfO）、酸化アルミニウム（AlO）などを用いることができる。

[0026] また、半導体基板 2 2 の受光面（図 2 において上側を向く面）対し、低屈折率絶縁膜 5 1 と同様に絶縁性を備えた絶縁膜 5 3 が成膜されており、絶縁膜 5 3 に対してハフニウムなどの高誘電率絶縁膜（High-K膜） 5 4 が成膜されている。さらに、画素間遮光部 4 2 の先端面（図 2 において下側を向く面）対し、画素間遮光部 4 2 を構成する金属が拡散すること防止するためのバリアメタル 5 5 が成膜されている。

[0027] 図 2 に示すように、撮像素子 1 1 では、半導体基板 2 2 の受光面と画素間遮光部 4 2 の先端面との間が間隔 A となるように設定されており、それらの間には透明な樹脂層 3 2 が配されている。そして、半導体基板 2 2 の受光面と画素間遮光部 4 2 の先端面との間隔 A は、画素間遮光部 4 2 の先端面における幅 B よりも十分に狭くなるように設定されている。ここで、画素間遮光部 4 2 の先端部分は、画素 1 2 どちらの間の方向（図 2 の左右方向）に亘って間隔 A よりも十分に広い幅 B となるように、図示するような断面視において T 字型を逆さにしたような形状に形成される。

[0028] このように、半導体基板 2 2 の受光面と画素間遮光部 4 2 の先端面との間

隔A、および、画素間遮光部42の先端面の幅Bを設定することで、撮像素子11は、画素間遮光部42よりも下側における回折光や反射光などに起因する混色の発生を抑制する効果を向上させることができる。

[0029] 例えば、白抜きの矢印で図示するように、画素12に対して斜めに入射した光は、画素間遮光部42の先端部分の端部において回折し、半導体基板22の受光面と画素間遮光部42の先端面との隙間に入り込むことがある。そして、その光は、半導体基板22の受光面と画素間遮光部42の先端面との間で反射を繰り返し、隣接する他の画素12まで到達することが想定される。

[0030] そこで、撮像素子11では、間隔Aが幅Bよりも十分に狭くなるように設定することで、半導体基板22の受光面と画素間遮光部42の先端面との間における光の反射回数を増加させることができ、これにより光を十分に減衰させることができる。従って、撮像素子11では、半導体基板22の受光面と画素間遮光部42の先端面との間を通過して隣接する他の画素12に光が漏れ出すことが抑制される結果、回折光や反射光などに起因する混色の発生を抑制することができる。

[0031] また、撮像素子11では、半導体基板22の受光面と画素間遮光部42の先端面との隙間に入り込んだ光の一部は、光電変換部31-1に入射して低屈折率絶縁膜51-1によって内側に向かって反射されて光電変換される。

[0032] さらに、半導体基板22の受光面と画素間遮光部42の先端面との隙間に入り込んだ光の一部は、素子分離部41に入射し、低屈折率絶縁膜51-1および51-2によって反射を繰り返して、高屈折率光吸収部52に吸収されることになる。即ち、画素12-1および12-2を分離するように素子分離部41を設けることによって、半導体基板22の受光面と画素間遮光部42の先端面との隙間に入り込んだ光が、画素12-2に漏れ出すことが抑制される。これにより、撮像素子11は、混色の発生を抑制することができる。

[0033] ここで、図2に示すように、撮像素子11では、素子分離部41の幅Cが

、画素間遮光部42の先端面の幅Bよりも狭くなるように設定されている。このように、素子分離部41の幅Cおよび画素間遮光部42の先端面の幅Bを設定することにより、素子分離部41に対して直接的に光が入り込むことが回避され、素子分離部41を通り抜けて隣接する他の画素12に混入することを防止することができる。

[0034] 即ち、逆に、素子分離部41の幅Cが、画素間遮光部42の先端面の幅Bよりも広い構造では、直接的に入り込む光が素子分離部41を通り抜けて隣接する他の画素12に混入する恐れがあり、混色の発生を抑制する効果が低下することが想定される。

[0035] 例えば、図3に示すように、素子分離部41の幅Cよりも画素間遮光部42'の先端部分の幅B'が狭い構造では、白抜きの矢印で図示するように、素子分離部41に直接的に入り込む光が生じてしまう。この場合、素子分離部41に入り込む光の絶対量が増加することになり、その入射光に対する界面は2つしかないため、素子分離部41を通り抜けた光が光電変換部31-2に混入する可能性が高くなる。また、素子分離部41の幅Cを広く設定した構成では、光電変換部31の有効面積が削減されてしまうため、素子分離部41の幅Cは、より狭く設定することが好ましい。

[0036] 従って、素子分離部41に直接的に入射する光が生じることを回避するために、撮像素子11は、図2に示したように、素子分離部41の幅Cが、画素間遮光部42の先端面の幅Bよりも狭く構成される。これにより、図3を参照して説明したように素子分離部41を通り抜けて光電変換部31-2に光が混入することを回避することができる結果、撮像素子11は、混色の発生を効果的に抑制することができ、より高画質な画像を撮像することが可能となる。

[0037] また、上述したように、撮像素子11は、半導体基板22の受光面と画素間遮光部42の先端面との隙間に入り込んだ光が素子分離部41に入射するように構成されている。そして、素子分離部41に入射した光は、図4に示すように、素子分離部41の内部で反射を繰り返すことによって減衰して、

隣接する他の画素 1 2 に漏れ出ることが抑制される。

- [0038] ここで、図 5 を参照して、隣接する画素 1 2 に光が漏れ出て、混色が発生することが想定される確率を示す混色想定値について説明する。
- [0039] 図 5 において、縦軸は、素子分離部 4 1 に入射した光を 1 としたときに、その光が、隣接する他の画素 1 2 の光電変換部 3 1 に到達する到達光の割合を示しており、この到達光の割合が混色想定値となる。また、横軸は、素子分離部 4 1 の内部で光が反射する回数である反射回数を示している。
- [0040] 例えば、図 5 に示す混色想定値は、入射光の波長を 650 nm とし、素子分離部 4 1 における光電変換は行われぬものとして、シミュレーションを行った結果を示している。図示するように、反射回数が増加するのに伴って到達光の割合が減少しており、素子分離部 4 1 に入射した光が、隣接する他の画素 1 2 の光電変換部 3 1 に到達することにより混色が発生する確率が低減すると認められる。
- [0041] このように、撮像素子 1 1 は、混色想定値がほぼ 0 となるような反射回数となるように、素子分離部 4 1 に入射した光の光路長を確保することが好ましい。具体的には、撮像素子 1 1 は、素子分離部 4 1 が半導体基板 2 2 を貫通する長さとなるように構成することで、素子分離部 4 1 に入射した光を十分に減衰させ、その光により混色が発生する確率を低減することができる。
- [0042] 一方、例えば、図 6 に示すように、素子分離部 4 1 が半導体基板 2 2 を貫通していない構造の場合には、素子分離部 4 1 に入射した光が十分に減衰しない状態で他の光電変換部 3 1 に入り込んでしまい、混色が発生することが想定される。
- [0043] また、素子分離部 4 1 が半導体基板 2 2 を貫通するような構成とした場合、半導体基板 2 2 の膜厚を、より厚くする方が、混色の発生を抑制する効果を向上させることができる。即ち、図 7 に示すように、膜厚を厚くした半導体基板 2 2 を貫通するように素子分離部 4 1 を形成することで、素子分離部 4 1 に入射した光の光路長をより長く確保することができ、より光を減衰させることができる。例えば、半導体基板 2 2 の膜厚を 2.55 μm 以上に設定す

ることで、素子分離部 4 1 に入射した光を減衰させるのに十分な光路長を確保することができる。

[0044] これにより、素子分離部 4 1 に入射した光が再度、他の光電変換部 3 1 に入り込むことにより混色が発生する確率を、さらに低減させることができる。

[0045] このように、撮像素子 1 1 は、素子分離部 4 1 が半導体基板 2 2 を貫通するような構成とし、半導体基板 2 2 の膜厚をより厚くすることによって、混色が発生する確率を低減させることができる結果、より高画質な画像を撮像することができる。

[0046] ところで、図 8 に示すように、半導体基板 2 2 を貫通するように素子分離部 4 1 が形成されていても、一点鎖線の矢印で図示するように、素子分離部 4 1 を通過した光が、配線で反射して、隣接する他の画素 1 2 に入り込んで混色が発生することも想定される。

[0047] 例えば、素子分離部 4 1 に入射する光の光量に対して、その光が素子分離部 4 1 を貫通する光路長が短い場合、素子分離部 4 1 の内部で吸収することができなかった光は、素子分離部 4 1 を伝わって配線層 2 1 側の端面まで到達する可能性がある。この場合、素子分離部 4 1 から配線層 2 1 に漏れ出た光は、配線層 2 1 に設けられている配線で反射し、隣接する他の画素 1 2 に入り込み、混色が発生してしまう。

[0048] このように発生する混色に対して、図 9 乃至図 1 3 を参照して後述するような対策を施すことができる。なお、以下の図 9 乃至図 1 3 において、上述した図 1 に示す撮像素子 1 1 と共通する構成については、同一の符号を付し、その詳細な説明は省略する。

[0049] <撮像素子の第 2 の構成例>

図 9 は、撮像素子の第 2 の実施の形態の構成例を示す図である。

[0050] 図 9 に示す撮像素子 1 1 A は、素子分離部 4 1 の先端側となる配線層 2 1 中であって、他の配線よりも素子分離部 4 1 に対して近傍となる箇所に反射部材 6 1 が配置されて構成される。例えば、反射部材 6 1 は、半導体基板 2

2を貫通する素子分離部41の先端面に接するように配置することができる。

[0051] 従って、撮像素子11Aでは、素子分離部41において吸収されなかった光は、図9において一点鎖線の矢印で示すように、反射部材61により反射されて素子分離部41に戻されることになる。これにより、撮像素子11Aは、図8を参照して上述したような混色の発生を回避することができる。

[0052] さらに、反射部材61は、図9において二点鎖線の矢印で示すように、光電変換部31-1を貫通して配線層21まで到達した光を、光電変換部31-1側に反射することができる。これにより、そのような光が光電変換部31-2に混入することを防止することができる結果、撮像素子11Aは、混色の発生を抑制する効果を向上させることができる。

[0053] なお、図10に示す撮像素子11A'のように、反射部材61'は、少なくとも素子分離部41と略同一の幅で形成されていればよく、半導体基板22を貫通する素子分離部41の先端面に接するように配置される。例えば、反射部材61'は、半導体基板22の表面（図10の下側を向く面）側からトレンチを掘り込み、そのトレンチの内部に設けられる素子分離部41の真上に、反射部材61'の少なくとも一部が素子分離部41と接するように形成することができる。また、図示するように、反射部材61'は、配線層21に形成される1層目の配線に接続するように形成してもよく、例えば、その1層目の配線および反射部材61'が、T字型を逆さにしたような形状に形成される。なお、この1層目の配線は、配線として用いられるのではなく、遮光膜として遮光に用いられる専用のものであってもよい。

[0054] このような形状の反射部材61'が設けられる撮像素子11A'は、図8を参照して上述したような混色の発生を回避できるとともに、素子分離部41と1層目の配線との間を通過して隣接する他の画素12に光が漏れ出すことを防止することができる。

[0055] <撮像素子の第3の構成例>

図11は、撮像素子の第3の実施の形態の構成例を示す図である。

- [0056] 図11に示す撮像素子11Bは、素子分離部41の先端側となる配線層21中であって、他の配線よりも素子分離部41に対して近傍となる箇所に凸形状の反射部材62が配置されて構成される。そして、反射部材62は、半導体基板22側の中央の一部が、光電変換部31-1および31-2の間に形成されるトレンチ内部に埋め込まれるように、T字型を逆さにしたような形状に形成される。
- [0057] 従って、撮像素子11Bは、図9の撮像素子11Aと同様に、素子分離部41において吸収されなかった光を素子分離部41に反射することができるとともに、光電変換部31-1を貫通した光を光電変換部31-1側に反射することができる。
- [0058] さらに、撮像素子11Bは、反射部材62の一部がトレンチ内部に埋め込まれる構造となっており、その一部分は、画素12-1が備えるトランジスタのSTI (Shallow Trench Isolation) よりも深く、図11では上側に突出するように形成される。従って、撮像素子11Bでは、図11において破線の矢印で示すように、画素12-1が備えるトランジスタのSTIにおいて反射して光電変換部31-2に向かうような光を、反射部材62によって反射することができる。これにより、そのような光が光電変換部31-2に混入することを防止することができる結果、撮像素子11Bは、混色の発生を抑制する効果を向上させることができる。
- [0059] なお、図12に示す撮像素子11B'のように、素子分離部41を形成するために半導体基板22に形成されたトレンチ内部に埋め込まれる反射部材62'の一部分を、図11の反射部材62の一部分よりも短くなるように形成してもよい。即ち、上述したように図11の反射部材62では、トレンチ内部に埋め込まれる凸部分が、STIよりも深くなるように上側に突出するように形成されていたのに対し、反射部材62'では、トレンチ内部に埋め込まれる凸部分が、STIよりも浅く形成されている。
- [0060] このよう形状の反射部材62'が設けられる撮像素子11B'は、素子分離部41において吸収されなかった光を素子分離部41に反射して、配線層

2 1 側へ漏れ出ることを防止することができ、混色の発生を抑制することができる。

[0061] <撮像素子の第4の構成例>

図13は、撮像素子の第4の実施の形態の構成例を示す図である。

[0062] 図13に示す撮像素子11Cは、素子分離部41の先端側であって、その側方となる配線層21中であって、他の配線よりも素子分離部41に対して近傍となる箇所に反射部材63が配置されて構成される。例えば、反射部材63は、半導体基板22を貫通する素子分離部41の先端面の側方において、1層目の配線と半導体基板22との間を覆うように配置することができる。

[0063] 従って、撮像素子11Cでは、図13において二点鎖線の矢印で示すように、光電変換部31-1を貫通して配線層21まで到達した光は、反射部材63によって反射されて、1層目の配線と半導体基板22の間から光電変換部31-2に混入することが防止される。もちろん、素子分離部41において吸収されなかった光も、反射部材63により光電変換部31-2に混入することが防止される。そして、反射部材63によって反射された光は、例えば、素子分離部41に入射することで吸収される。これにより、撮像素子11Cは、混色の発生を抑制する効果を向上させることができる。

[0064] なお、画素12-1が受光する光の波長域が、画素12-2が受光する光の波長域よりも長波長である場合、画素12-1が受光する光は、光電変換部31-1を貫通しやすくなると想定される。従って、この場合、撮像素子11Cは、図示するように、素子分離部41の画素12-2側の側方に反射部材63を配置することが好ましい。

[0065] <撮像素子の変形例>

[0066] 図14は、半導体基板22と画素間遮光部42との間の構造の変形例を示す図である。

[0067] 上述したように、撮像素子11は、混色の発生を十分に抑制することができる構造となっているが、このような構造であっても抑制することができな

い程の強い光が入射する場合には、やはり混色が発生することが懸念される。例えば、白色（透明）やシアンなどのカラーフィルタ 34 が配置された画素 12 では、カラーフィルタ 34 における光の吸収が少なく、より強い光が画素 12 内に入射することが想定される。

[0068] そこで、撮像素子 11 では、混色の発生を抑制する効果を向上させることを目的として、素子分離部 41 の受光面側に埋め込み遮光膜 71 を形成することができる。

[0069] 即ち、図 14 に示すように、素子分離部 41 の幅 C よりも広く、かつ、画素間遮光部 42 の先端部分の幅 B よりも狭い幅となる埋め込み遮光膜 71 が、素子分離部 41 の受光面側に埋め込まれた構造とする。例えば、半導体基板 22 の裏面側を埋め込み遮光膜 71 の形状に応じて掘り込み、絶縁膜 53 および高誘電率絶縁膜 54 を成膜した後に、その掘り込んだ箇所に遮光性を備える材料を埋め込むことによって埋め込み遮光膜 71 が形成される。

[0070] 一般的に、暗時特性の視点から、素子分離部 41 を設けるために半導体基板 22 に形成されたトレンチ中のみに遮光膜を形成することが望ましい。しかしながら、撮像素子 11 を製造する製造工程においてシリコンウェハに反りが発生する結果、半導体基板 22 が歪んでしまい、シリコンウェハの全域で均一に加工を行うことは困難である。特に、素子分離部 41 を設けるために半導体基板 22 に形成するトレンチは、幅細に形成することが好ましく、そのトレンチに対して埋め込み遮光膜 71 を形成するための掘り込みを行うことは、加工難易度が高くなることが想定される。

[0071] そこで、撮像素子 11 では、図 14 に示すように、素子分離部 41 を設けるために半導体基板 22 に形成されるトレンチの幅よりも、少し大きな幅で埋め込み遮光膜 71 を形成することが好ましい。これにより、撮像素子 11 の製造上のマージンを拡大できた状態で、混色の発生を抑制する効果の向上を図ることができる。

[0072] <撮像素子の第 5 および第 6 の構成例>

図 15 および図 16 は、撮像素子の第 5 および第 6 の実施の形態の構成例

を示す図である。

- [0073] 例えば、画素12-1が、撮像素子11の撮像面における位相差を検出するための像面位相差画素などのように特殊な画素である場合、局所的に、混色が悪化することが懸念される。
- [0074] 即ち、図15および図16に示すように、画素12-1が像面位相差画素である場合、画素12-1の平坦化膜23には、光電変換部31-1の略半分を遮光して位相差を検出するための位相差遮光膜81が形成されている。ここで、図15および図16における説明では、位相差遮光膜81が形成されている画素12-1を、像面位相差画素12-1とも称し、位相差遮光膜81が形成されていない画素12-2を、通常画素12-2とも称する。
- [0075] そして、像面位相差画素12-1に入射した光が位相差遮光膜81の側面で反射すると、その反射光が、白抜きの矢印で図示するように、通常画素12-2に向かことがある。このような反射光は、像面位相差画素12-1および通常画素12-2の間に設けられた素子分離部41だけで確実に遮光することは困難であり、通常画素12-2の光電変換部31-2に入り込んだ反射光によって混色が悪化することになる。
- [0076] そこで、図15に示す撮像素子11Dは、像面位相差画素12-1の光電変換部31-1の外周を囲うように、例えば、半導体基板22の受光面を掘り込んで、遮光性を備えた金属材料を埋め込むことにより形成された埋め込み遮光膜82を備えて構成される。
- [0077] ここで、半導体基板22の受光面を掘り込んで遮光金属を埋め込む構成では、ダメージ発生や、金属のコンタミネーションなどにより、暗電子の湧き出し源となってしまい、通常画素12-2の暗時特性を悪化させる要因となる恐れがある。
- [0078] これに対し、撮像素子11Dは、素子分離部41よりも像面位相差画素12-1側にのみ埋め込み遮光膜82を設ける構造となっている。これにより、埋め込み遮光膜82を設けるために受光面を掘り込んでも、その掘り込んだ箇所が発生した暗電子が通常画素12-2に漏れることが防止される。従

って、撮像素子 11D は、暗電子によって暗時特性が悪化することを回避しつつ、位相差遮光膜 81 の側面における光の反射による混色の発生を抑制することができる。

[0079] なお、例えば、撮像素子 11D において、位相差遮光膜 81 および埋め込み遮光膜 82 が一体となって形成される構造を採用してもよい。

[0080] また、図 16 に示す撮像素子 11E は、素子分離部 41 を設けるために半導体基板 22 に形成されるトレンチの所定の深さまで、半導体基板 22 の受光面側から、遮光性を備えた金属材料を埋め込むことにより形成された埋め込み遮光膜 83 を備えて構成される。

[0081] このように構成される撮像素子 11E は、図 15 の撮像素子 11D と同様に、埋め込み遮光膜 83 によって、位相差遮光膜 81 の側面における光の反射による混色の発生を抑制することができる。さらに、撮像素子 11E は、図 15 の撮像素子 11D とは異なり、半導体基板 22 の受光面を掘り込む必要がないため、暗時特性の悪化させるリスクを回避することができる。

[0082] <撮像装置の構成例>

なお、上述したような撮像素子 11 は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像システム、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0083] 図 17 は、電子機器に搭載される撮像装置の構成例を示すブロック図である。

[0084] 図 17 に示すように、撮像装置 101 は、光学系 102、撮像素子 103、信号処理回路 104、モニタ 105、およびメモリ 106 を備えて構成され、静止画像および動画を撮像可能である。

[0085] 光学系 102 は、1 枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を撮像素子 103 に導き、撮像素子 103 の受光面（センサ部）に結像させる。

[0086] 撮像素子 103 としては、上述した撮像素子 11 が適用される。撮像素子

103には、光学系102を介して受光面に結像される像に応じて、一定期間、電子が蓄積される。そして、撮像素子103に蓄積された電子に応じた信号が信号処理回路104に供給される。

[0087] 信号処理回路104は、撮像素子103から出力された画素信号に対して各種の信号処理を施す。信号処理回路104が信号処理を施すことにより得られた画像（画像データ）は、モニタ105に供給されて表示されたり、メモリ106に供給されて記憶（記録）されたりする。

[0088] このように構成されている撮像装置101では、上述した撮像素子11を適用することで、例えば、より高画質な画像を撮像することができる。

[0089] <イメージセンサの使用例>

[0090] 図18は、上述のイメージセンサを使用する使用例を示す図である。

[0091] 上述したイメージセンサは、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングする様々なケースに使用することができる。

[0092] ・デジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアコンディショナ等の家電に供される装置

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置

・肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープ等の、美容の用に供される装置

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、ス

パーツの用に供される装置

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置

[0093] <移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0094] 図19は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0095] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図19に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（interface）12053が図示されている。

[0096] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0097] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウ

インカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0098] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0099] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0100] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0101] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例

例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0102] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0103] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0104] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図19の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0105] 図20は、撮像部12031の設置位置の例を示す図である。

[0106] 図20では、車両12100は、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0107] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、

バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102, 12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0108] なお、図20には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0109] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0110] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的变化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保

すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0111] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0112] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0113] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部12031などに適用され得る。具体的には、例えば、図1の撮像素子11を撮像部12031に適用することができる。撮像部12031に本開示に係る技術を適用することにより、例えば、車外的情報を、より高画質に取得することができ、自動運転の安全性の向上等を実現することができる。

[0114] <構成の組み合わせ例>

[0115] なお、本技術は以下のような構成も取ることができる。

(1)

画素ごとに半導体基板に設けられ、所定の波長域の光を透過するフィルタ層を介して入射する光を光電変換する光電変換部と、

前記半導体基板において、隣接する前記画素どうしの前記光電変換部の間を分離する素子分離部と、

前記半導体基板および前記フィルタ層の間に設けられる層における前記画素どうしの間、前記半導体基板の受光面から所定の間隔を隔てて配置される画素間遮光部と

を備え、

前記半導体基板の受光面と前記画素間遮光部の先端面との間隔が、前記画素間遮光部の先端面の幅よりも狭く設定される

撮像素子。

(2)

前記素子分離部の幅が、前記画素間遮光部の先端面の幅よりも狭く設定される

上記(1)に記載の撮像素子。

(3)

前記素子分離部は、前記半導体基板を貫通して設けられる

上記(1)または(2)に記載の撮像素子。

(4)

前記半導体基板の受光面に対して反対側の面に積層される配線層における前記素子分離部の先端側となる箇所であって、前記配線層に形成される配線よりも前記素子分離部に対して近傍となる箇所に、光を反射する反射部材が配置される

上記（１）から（３）までのいずれかに記載の撮像素子。

（５）

前記反射部材は、前記半導体基板に形成されるトレンチ内に設けられる前記素子分離部と接するように配置される

上記（４）に記載の撮像素子。

（６）

前記反射部材は、その一部分が、前記素子分離部を形成するために前記半導体基板に形成されたトレンチの内部に埋め込まれた形状とされる

上記（４）に記載の撮像素子。

（７）

前記反射部材の前記トレンチの内部に埋め込まれた一部分は、前記画素が備えるトランジスタのSTI（Shallow Trench Isolation）よりも深く形成される

上記（６）に記載の撮像素子。

（８）

前記半導体基板の受光面に対して反対側の面に積層される配線層における前記素子分離部の先端に対して側方となる箇所であって、前記配線層に形成される配線よりも前記素子分離部に対して近傍となる箇所に、光を反射する反射部材が配置される

上記（１）から（３）までのいずれかに記載の撮像素子。

（９）

前記画素は、前記撮像素子の像面における位相差を検出するための位相差遮光膜を有した像面位相差画素であり、その像面位相差画素の前記光電変換部を囲うように受光面側から埋め込まれた埋め込み遮光膜が設けられる

上記（１）から（８）までのいずれかに記載の撮像素子。

（１０）

画素ごとに半導体基板に設けられ、所定の波長域の光を透過するフィルタ層を介して入射する光を光電変換する光電変換部と、

前記半導体基板において、隣接する前記画素どうしの前記光電変換部の間を分離する素子分離部と、

前記半導体基板および前記フィルタ層の間に設けられる層における前記画素どうしの間、前記半導体基板の受光面から所定の間隔を隔てて配置される画素間遮光部と

を有し、

前記半導体基板の受光面と前記画素間遮光部の先端面との間隔が、前記画素間遮光部の先端面の幅よりも狭く設定される

撮像素子を備える電子機器。

[0116] なお、本実施の形態は、上述した実施の形態に限定されるものではなく、本開示の要旨を逸脱しない範囲において種々の変更が可能である。

符号の説明

[0117] 11 撮像素子, 12 画素, 21 配線層, 22 半導体基板,
23 平坦化膜, 24 フィルタ層, 25 オンチップレンズ層,
31 光電変換部, 32 樹脂層, 33 インナーレンズ, 34 カラーフィルタ,
35 マイクロレンズ, 41 素子分離部, 42 画素間遮光部,
51 低屈折率絶縁膜, 52 高屈折率光吸収部, 53 絶縁膜,
54 高誘電率絶縁膜, 55 バリアメタル, 61乃至63 反射部材,
71 埋め込み遮光膜, 81 位相差遮光膜, 82および83 埋め込み遮光膜

請求の範囲

- [請求項1] 画素ごとに半導体基板に設けられ、所定の波長域の光を透過するフィルタ層を介して入射する光を光電変換する光電変換部と、
前記半導体基板において、隣接する前記画素どうしの前記光電変換部の間を分離する素子分離部と、
前記半導体基板および前記フィルタ層の間に設けられる層における前記画素どうしの間、前記半導体基板の受光面から所定の間隔を隔てて配置される画素間遮光部と
を備え、
前記半導体基板の受光面と前記画素間遮光部の先端面との間隔が、前記画素間遮光部の先端面の幅よりも狭く設定される
撮像素子。
- [請求項2] 前記素子分離部の幅が、前記画素間遮光部の先端面の幅よりも狭く設定される
請求項1に記載の撮像素子。
- [請求項3] 前記素子分離部は、前記半導体基板を貫通して設けられる
請求項1に記載の撮像素子。
- [請求項4] 前記半導体基板の受光面に対して反対側の面に積層される配線層における前記素子分離部の先端側となる箇所であって、前記配線層に形成される配線よりも前記素子分離部に対して近傍となる箇所に、光を反射する反射部材が配置される
請求項3に記載の撮像素子。
- [請求項5] 前記反射部材は、前記半導体基板に形成されるトレンチ内に設けられる前記素子分離部と接するように配置される
請求項4に記載の撮像素子。
- [請求項6] 前記反射部材は、その一部分が、前記素子分離部を形成するために前記半導体基板に形成されたトレンチの内部に埋め込まれた形状とされる

請求項4に記載の撮像素子。

[請求項7] 前記反射部材の前記トレンチの内部に埋め込まれた一部分は、前記画素が備えるトランジスタのSTI (Shallow Trench Isolation) よりも深く形成される

請求項6に記載の撮像素子。

[請求項8] 前記半導体基板の受光面に対して反対側の面に積層される配線層における前記素子分離部の先端に対して側方となる箇所であって、前記配線層に形成される配線よりも前記素子分離部に対して近傍となる箇所に、光を反射する反射部材が配置される

請求項3に記載の撮像素子。

[請求項9] 前記画素は、前記撮像素子の像面における位相差を検出するための位相差遮光膜を有した像面位相差画素であり、その像面位相差画素の前記光電変換部を囲うように受光面側から埋め込まれた埋め込み遮光膜が設けられる

請求項1に記載の撮像素子。

[請求項10] 画素ごとに半導体基板に設けられ、所定の波長域の光を透過するフィルタ層を介して入射する光を光電変換する光電変換部と、

前記半導体基板において、隣接する前記画素どうしの前記光電変換部の間を分離する素子分離部と、

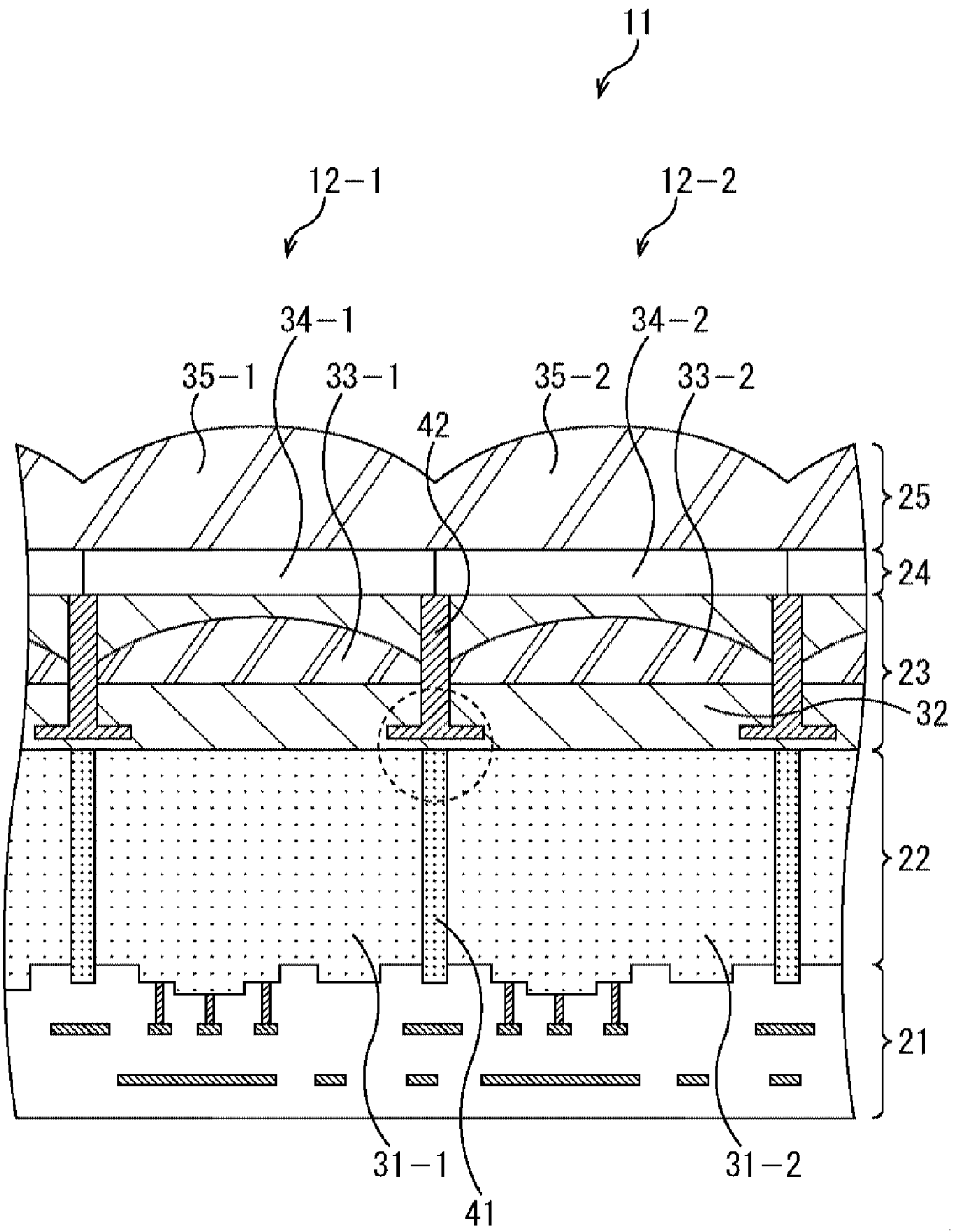
前記半導体基板および前記フィルタ層の間に設けられる層における前記画素どうしの上に、前記半導体基板の受光面から所定の間隔を隔てて配置される画素間遮光部と

を有し、

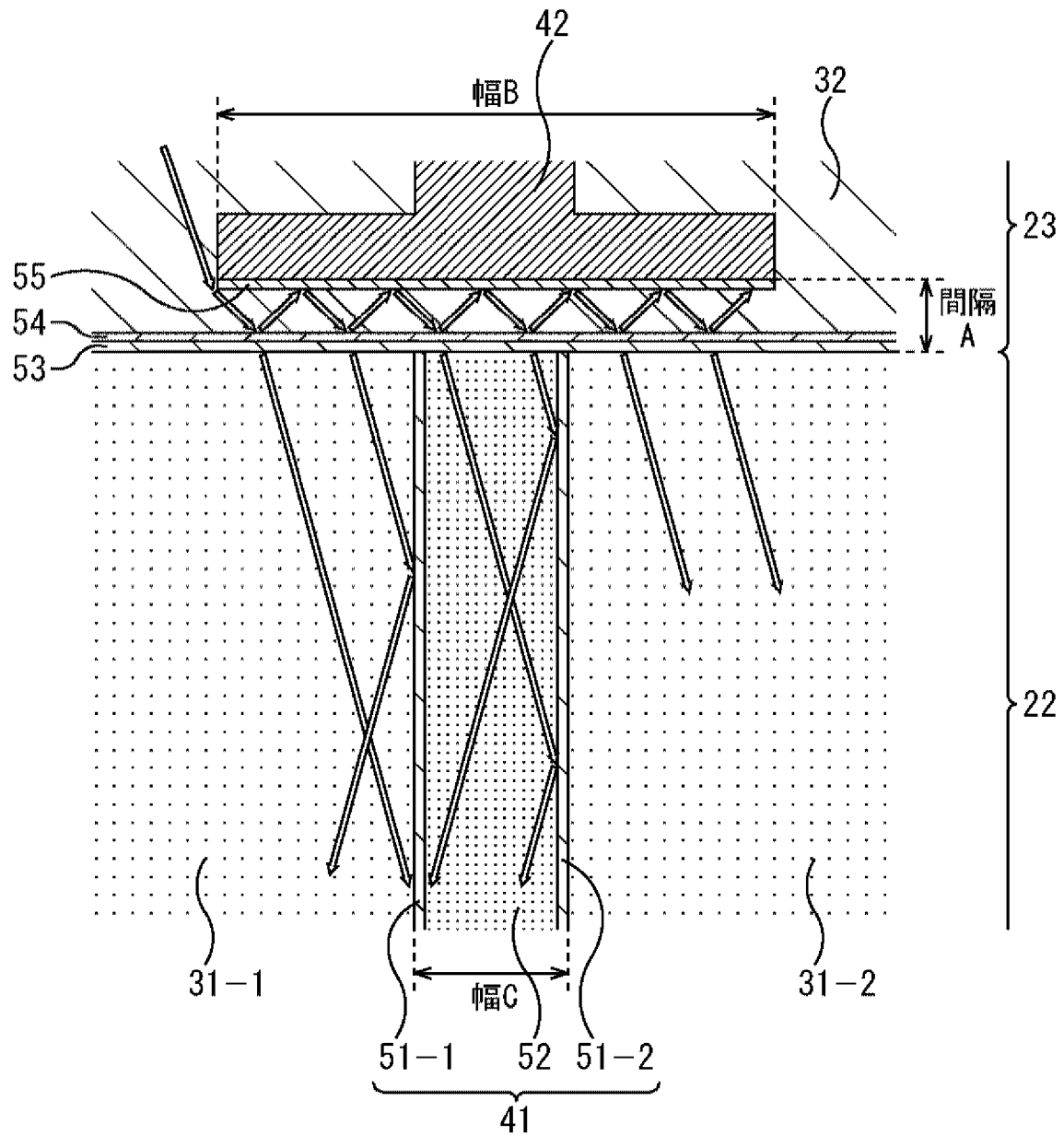
前記半導体基板の受光面と前記画素間遮光部の先端面との間隔が、前記画素間遮光部の先端面の幅よりも狭く設定される

撮像素子を備える電子機器。

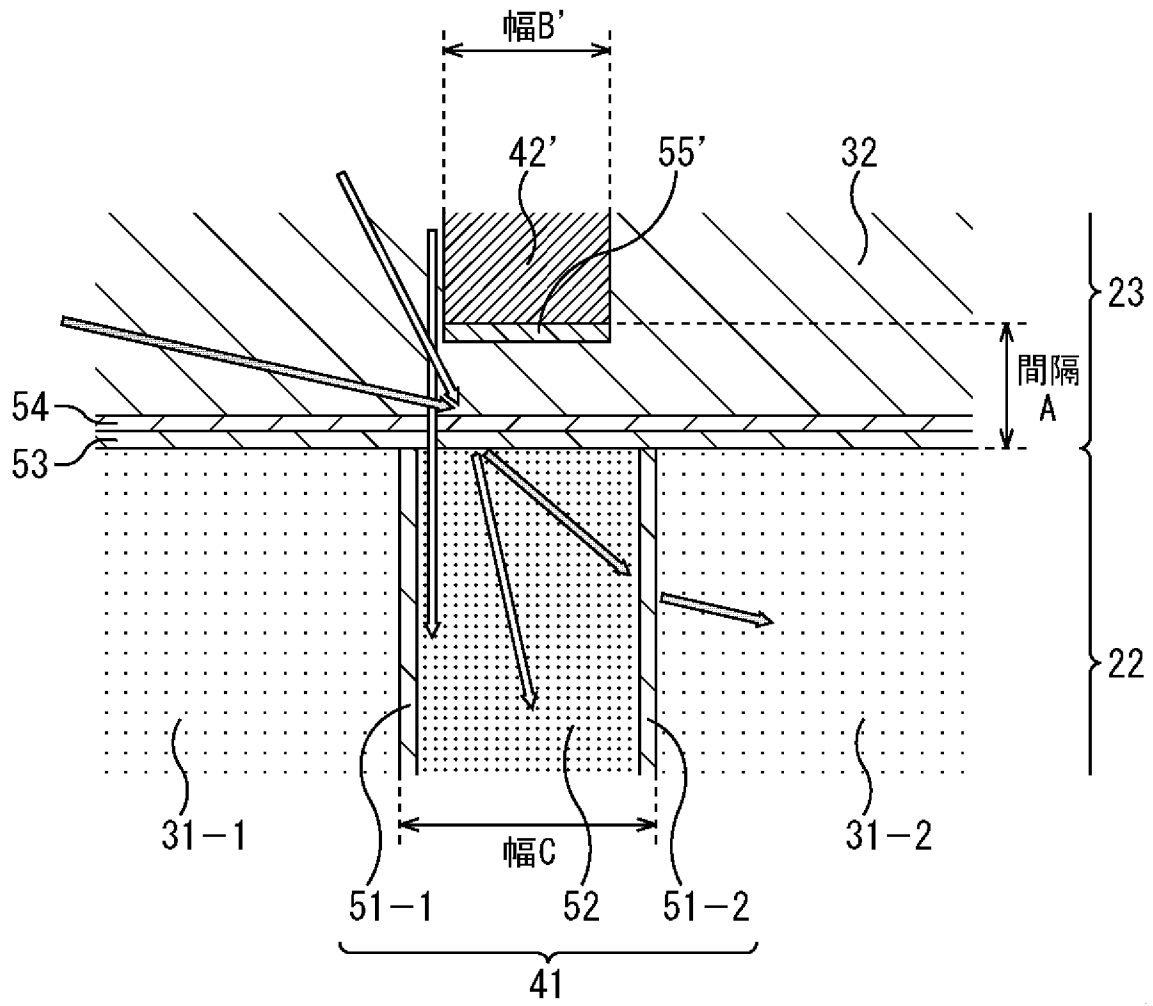
[図1]
FIG. 1

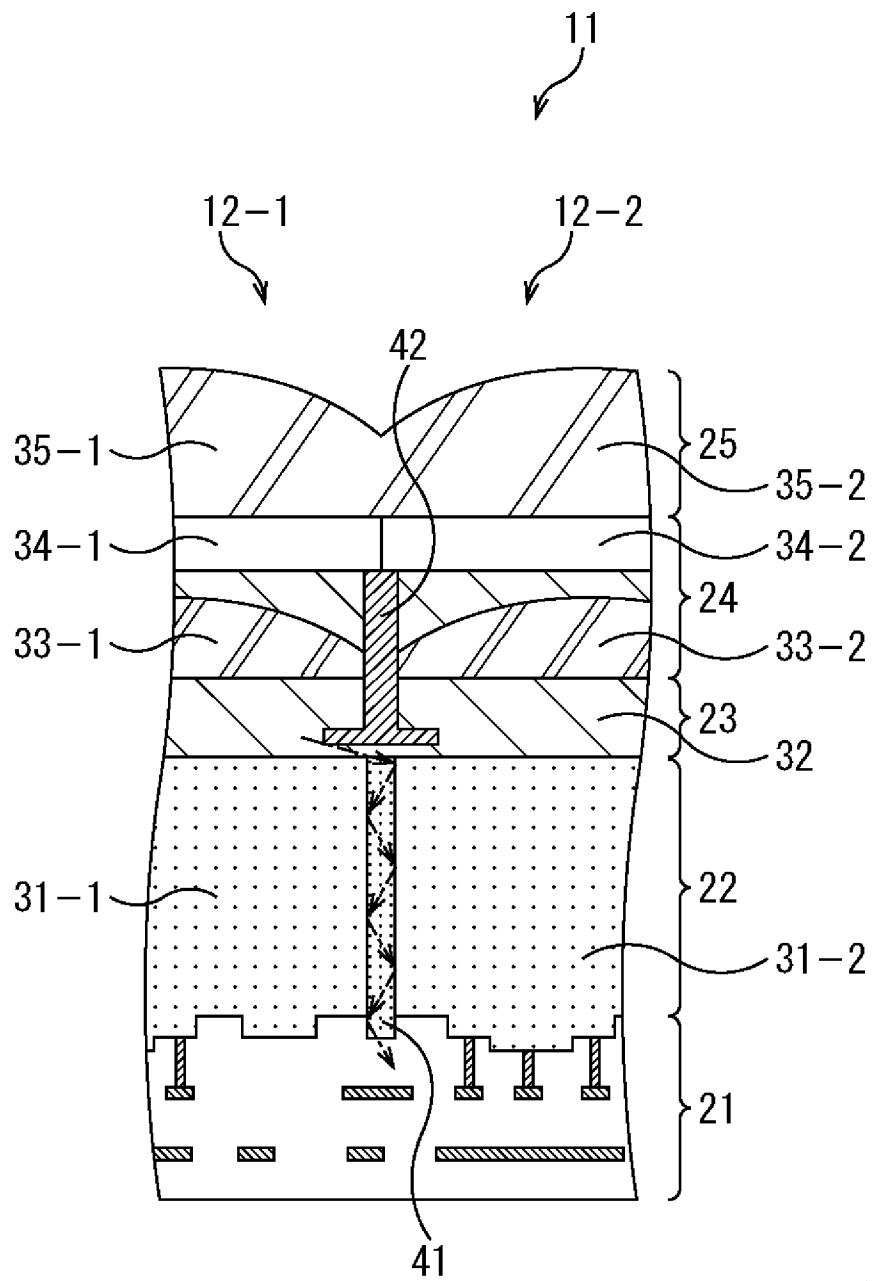


[図2]
FIG. 2

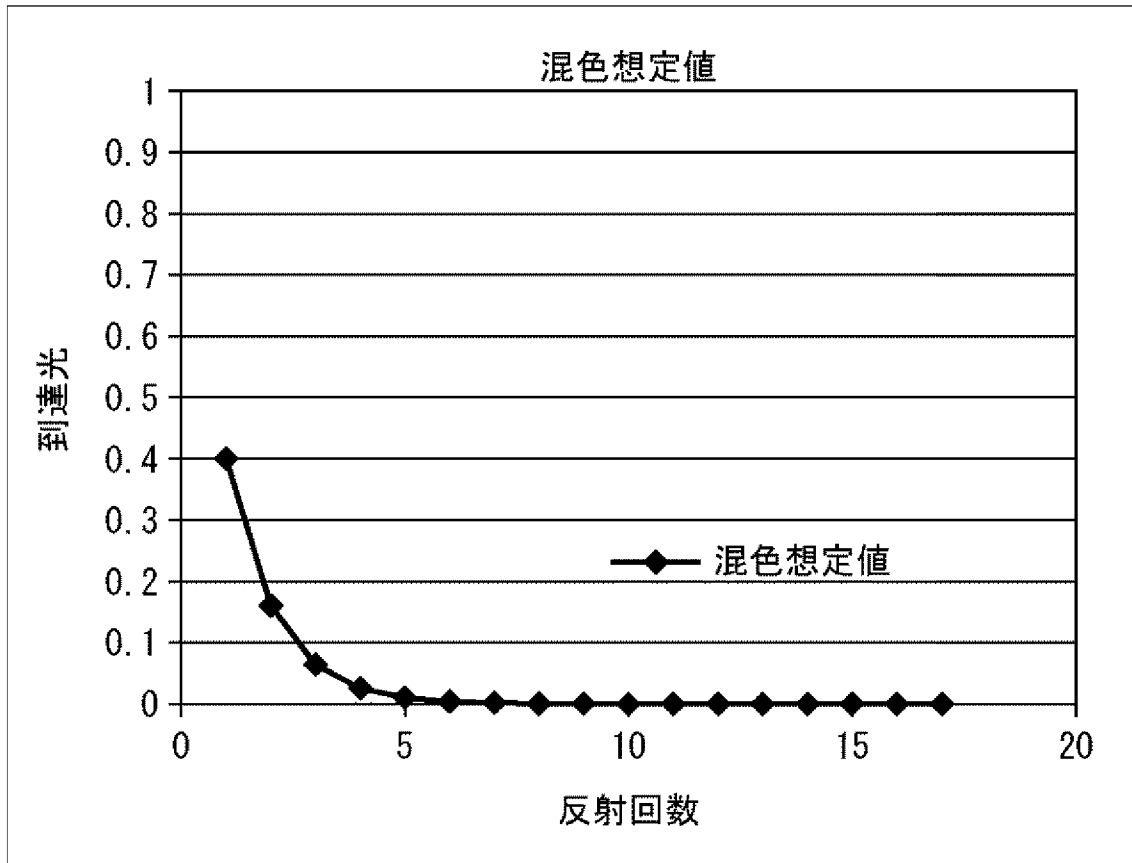


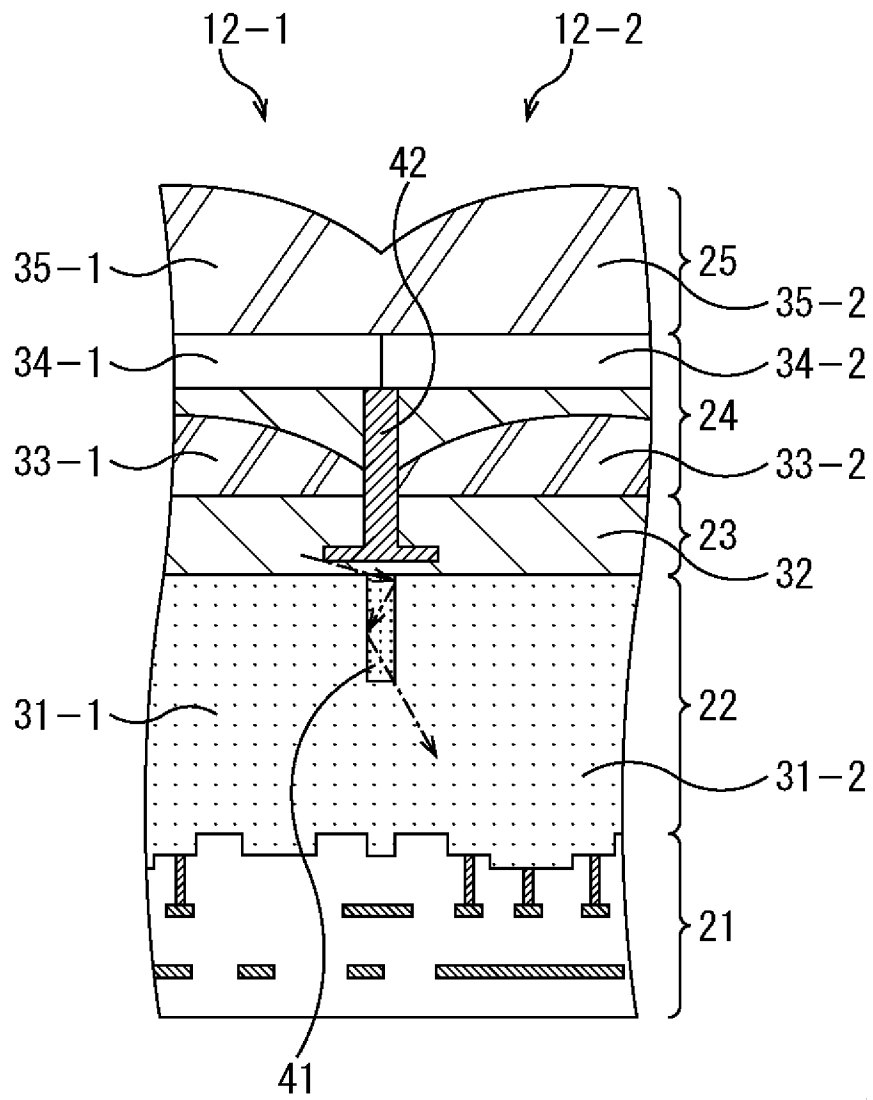
[図3]
FIG. 3

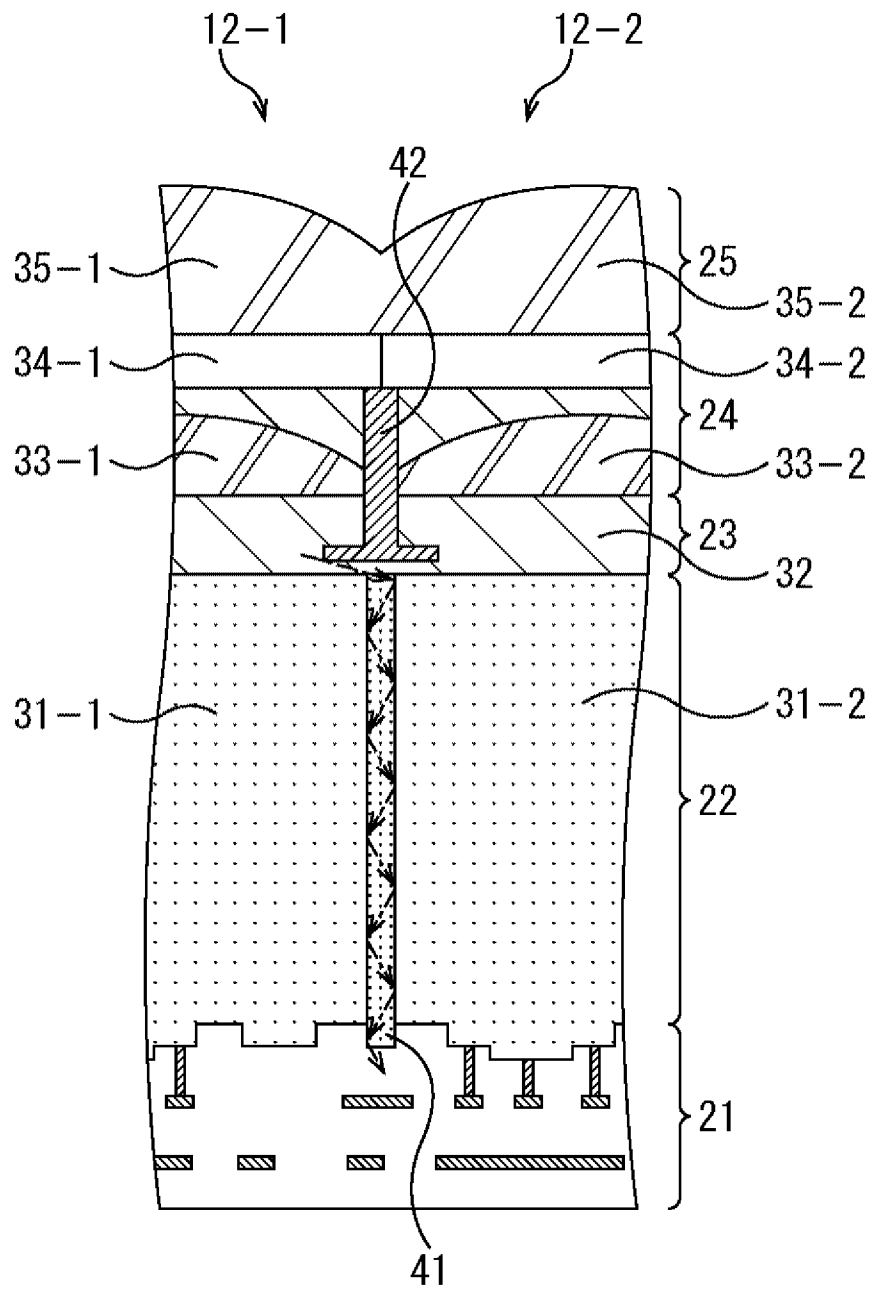


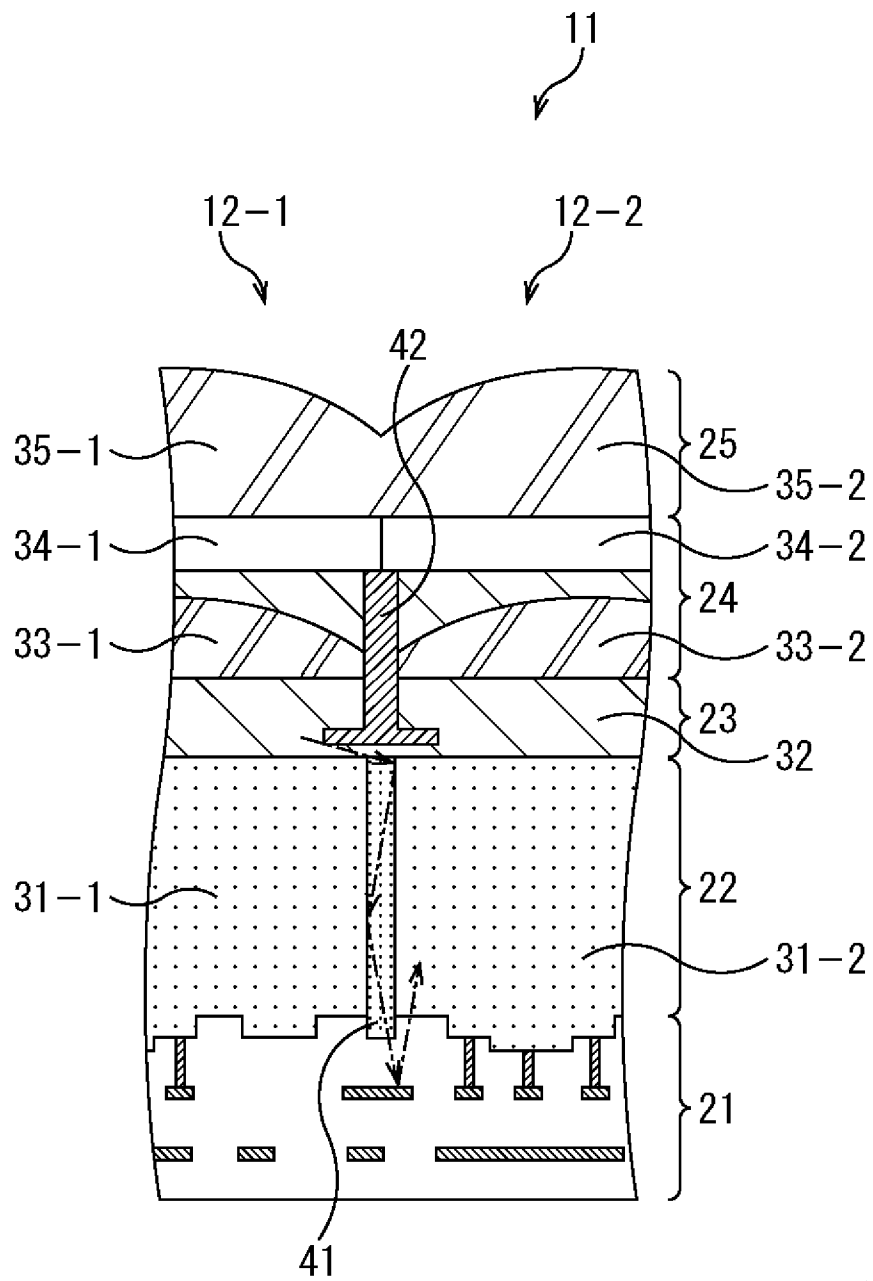
[図4]
FIG. 4

[図5]
FIG. 5

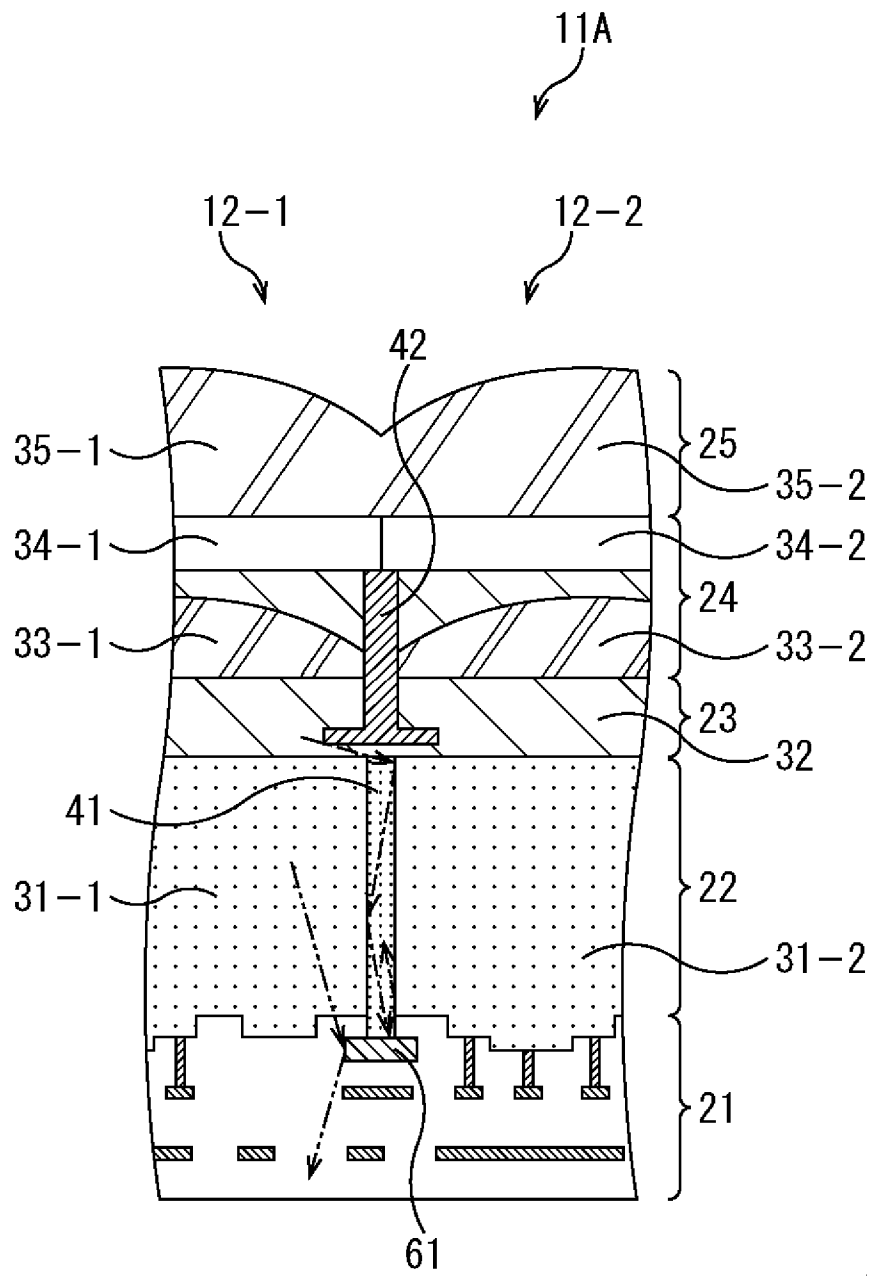


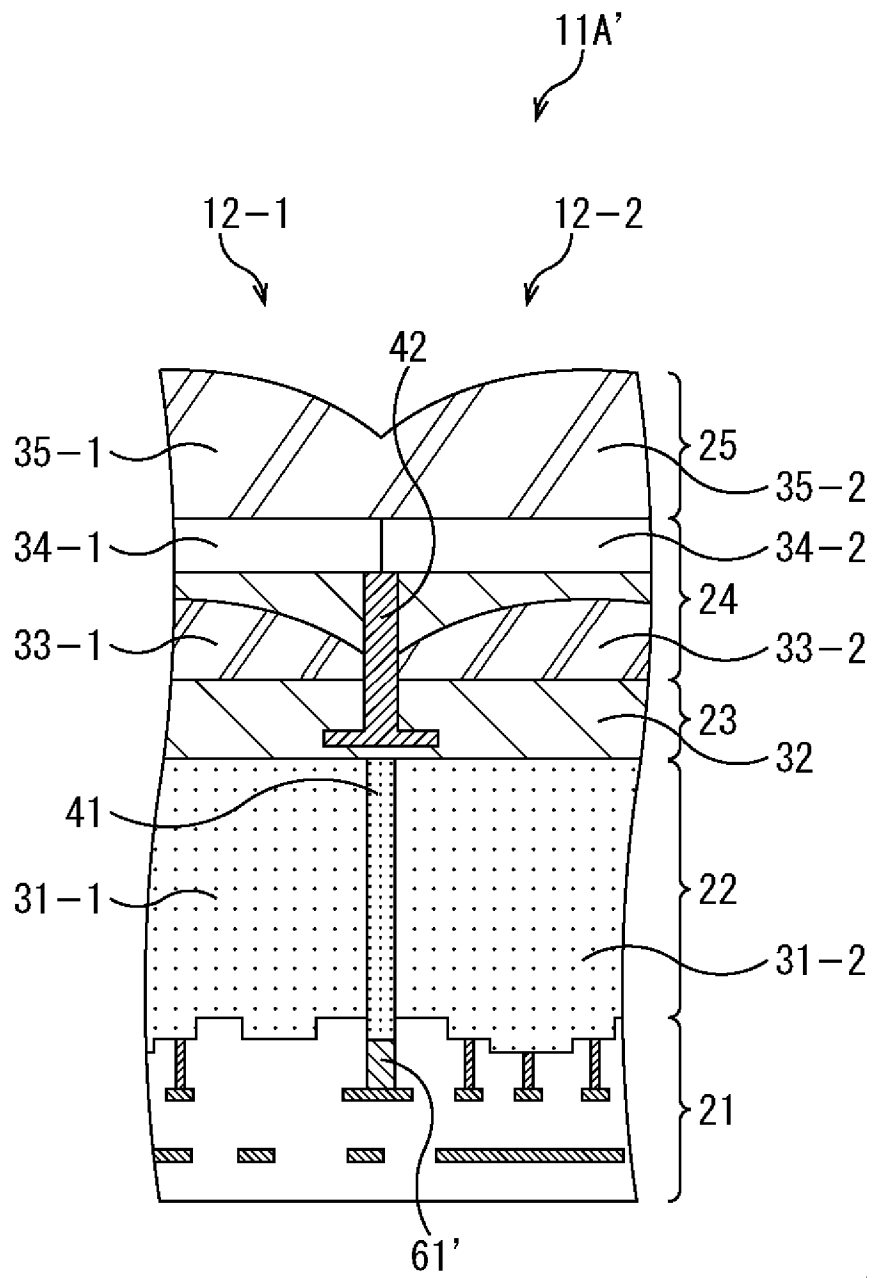
[図6]
FIG. 6

[図7]
FIG. 7

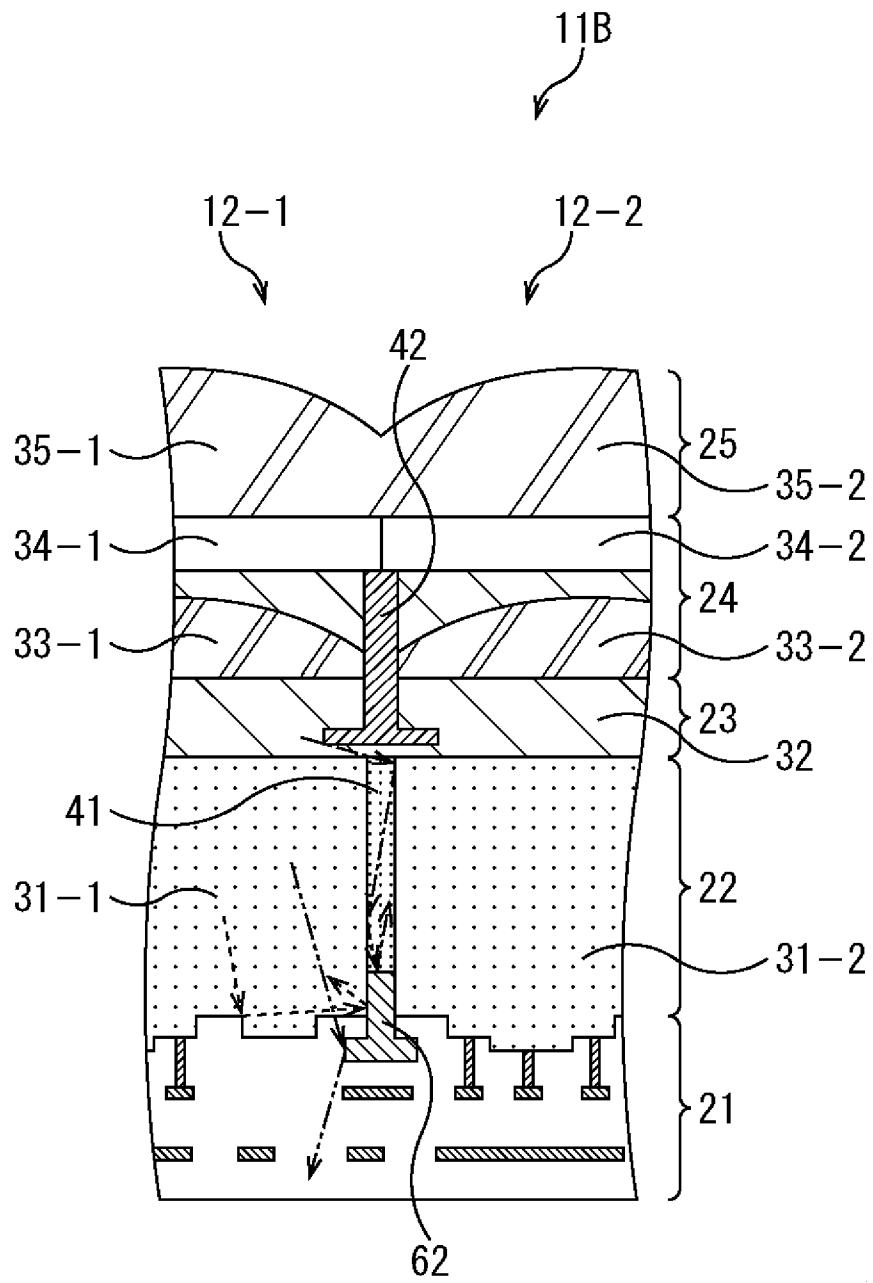
[図8]
FIG. 8

[図9]
FIG. 9

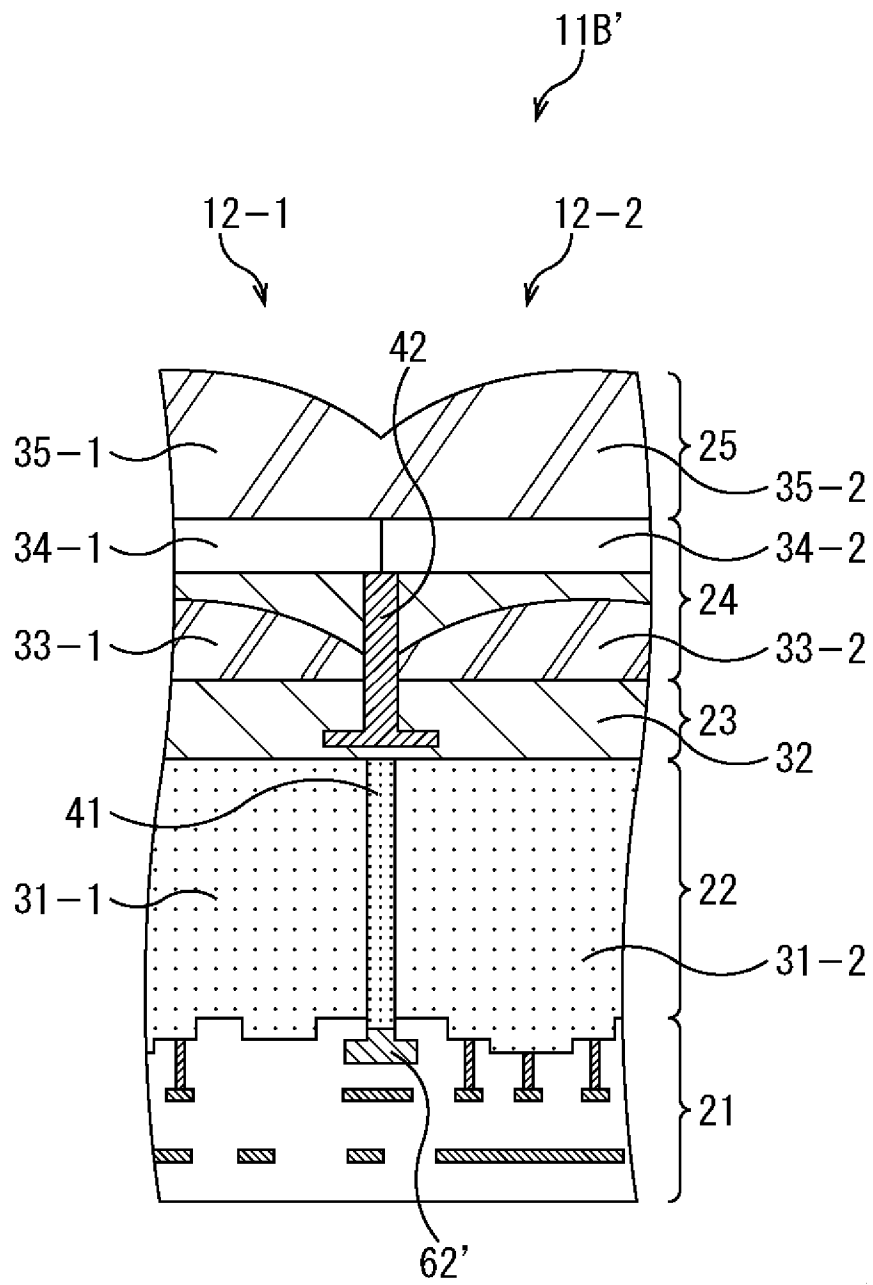


[図10]
FIG. 10

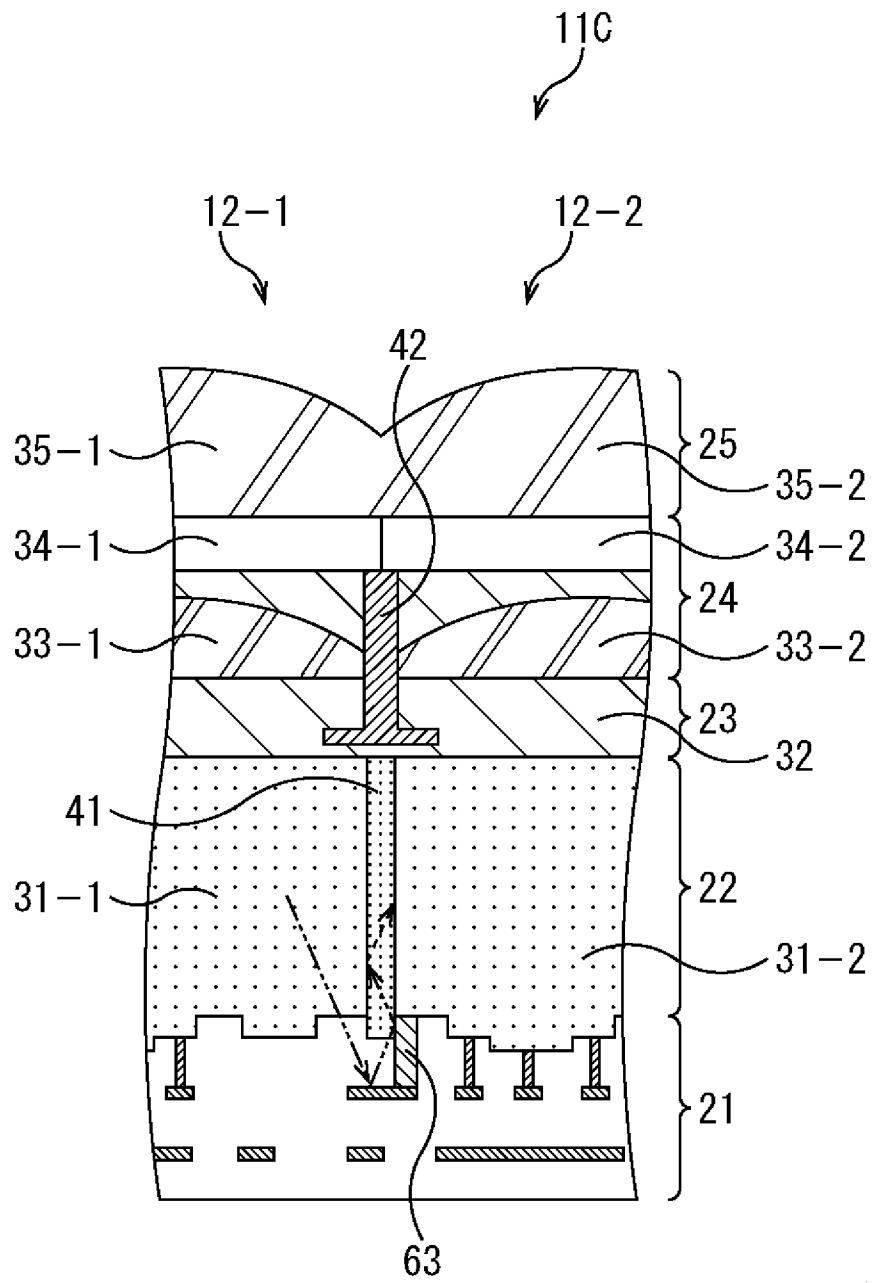
[図11]
FIG. 11



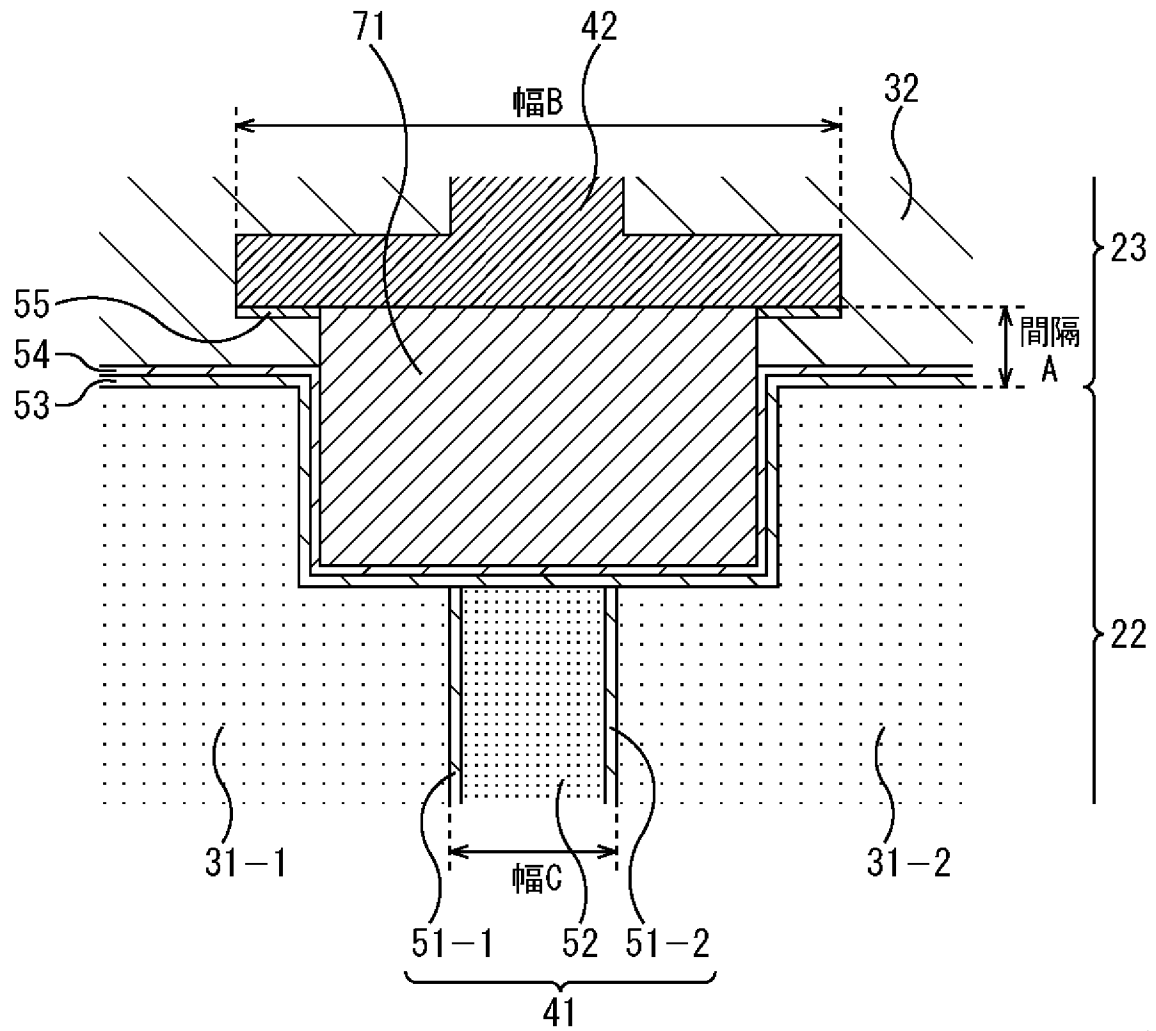
[図12]
FIG. 12



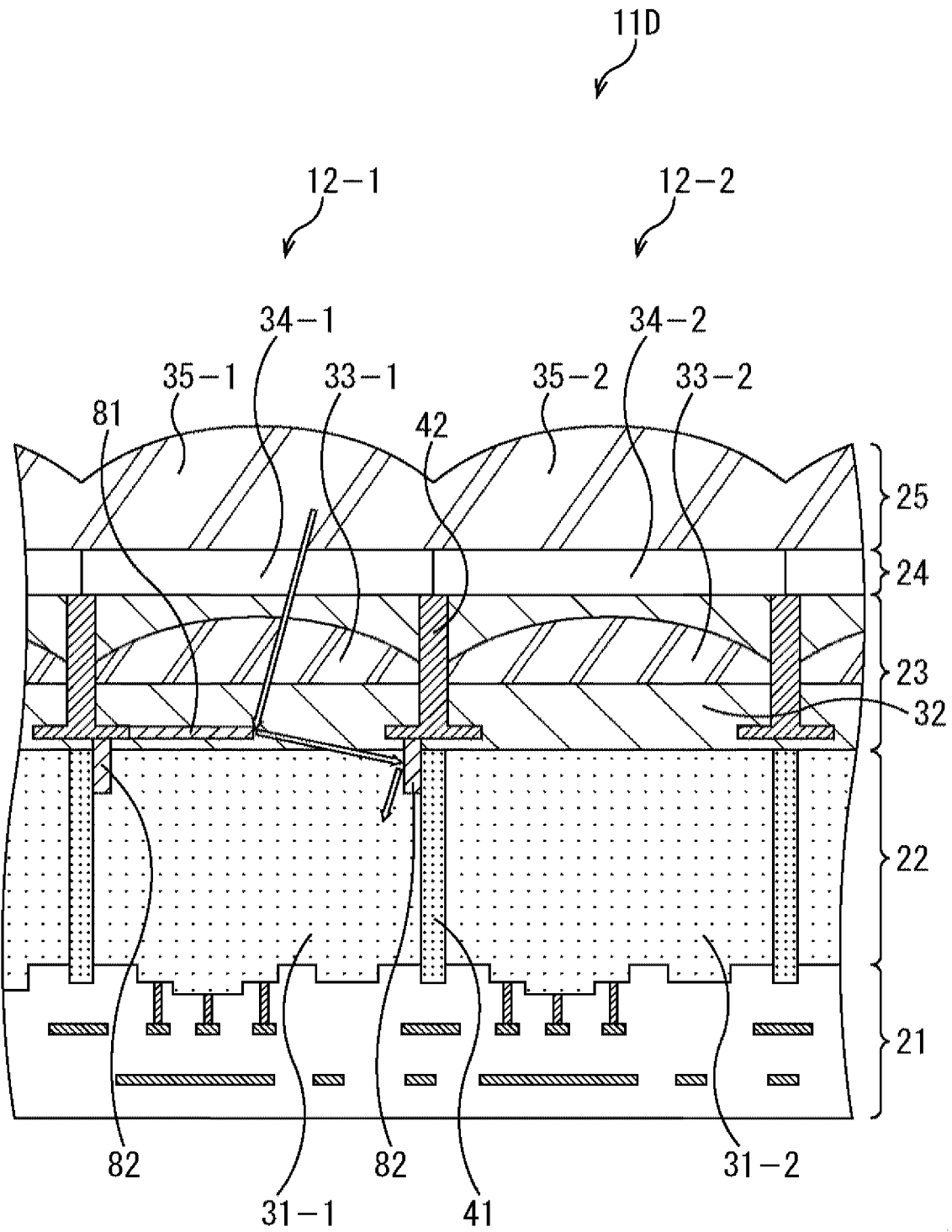
[図13]
FIG. 13



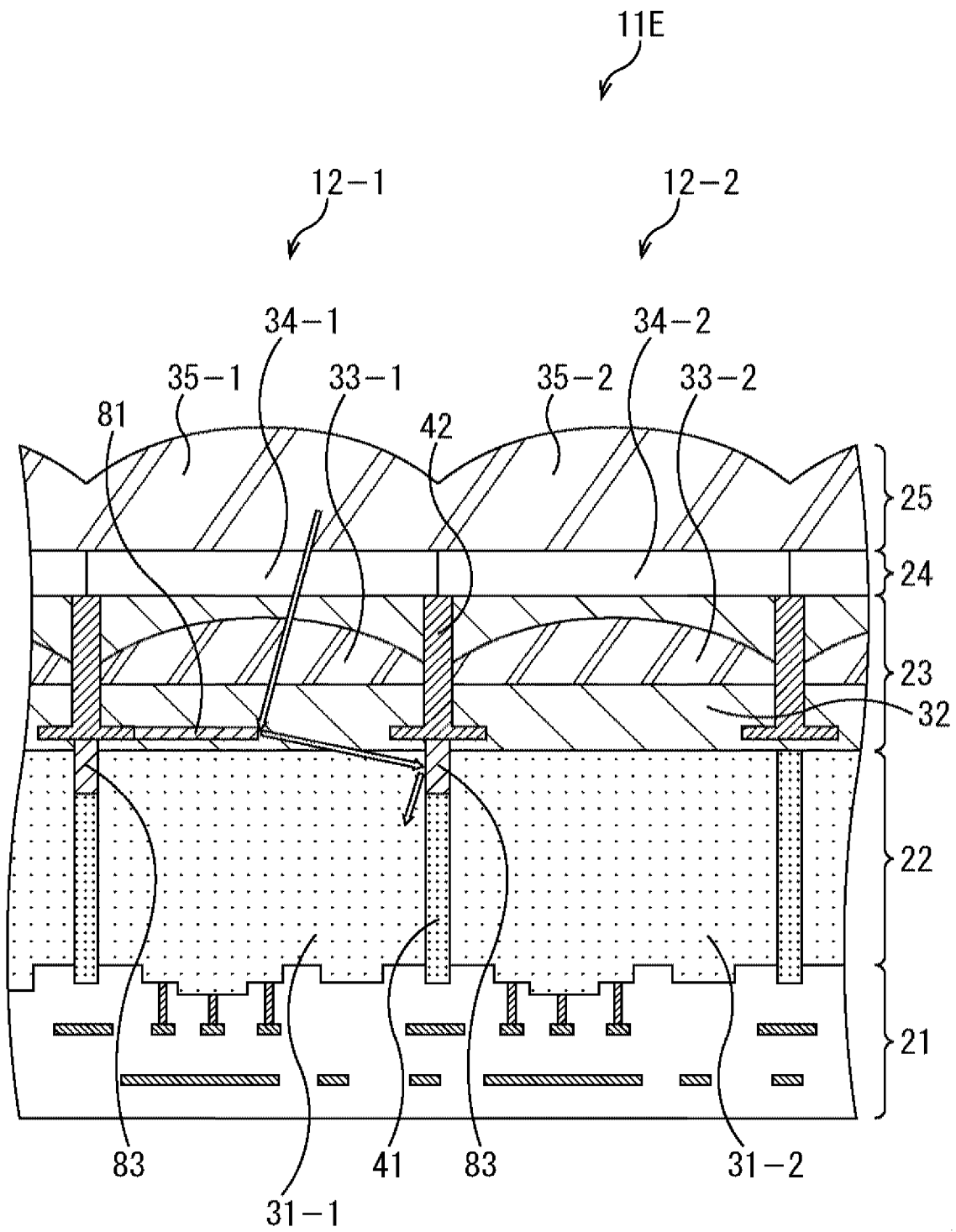
[図14]
FIG. 14



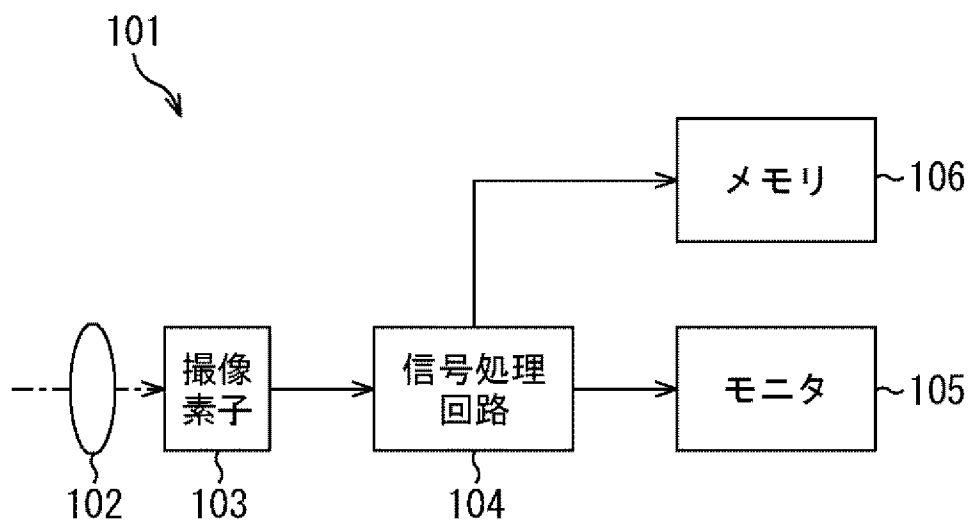
[図15]
FIG. 15



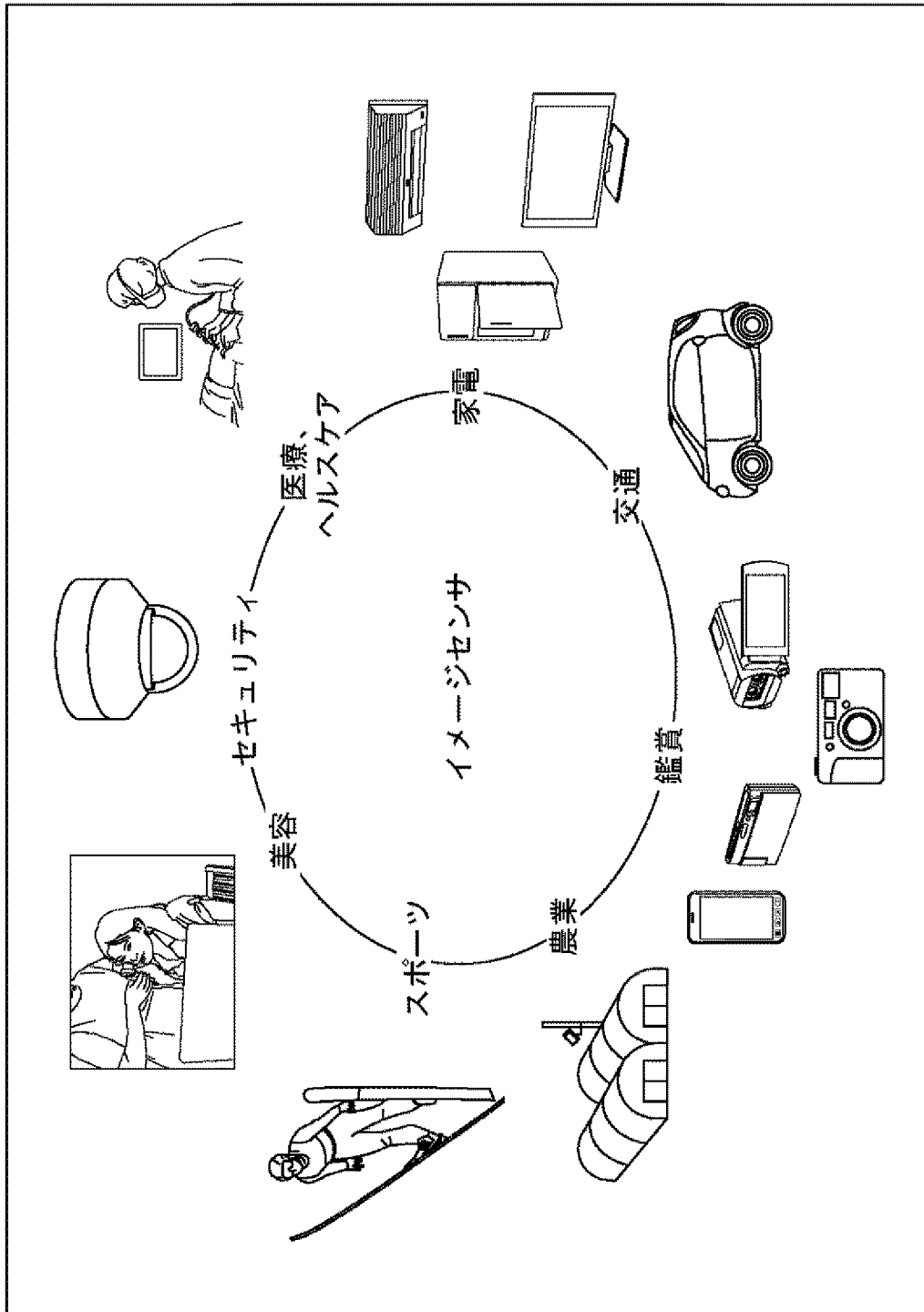
[図16]
FIG. 16



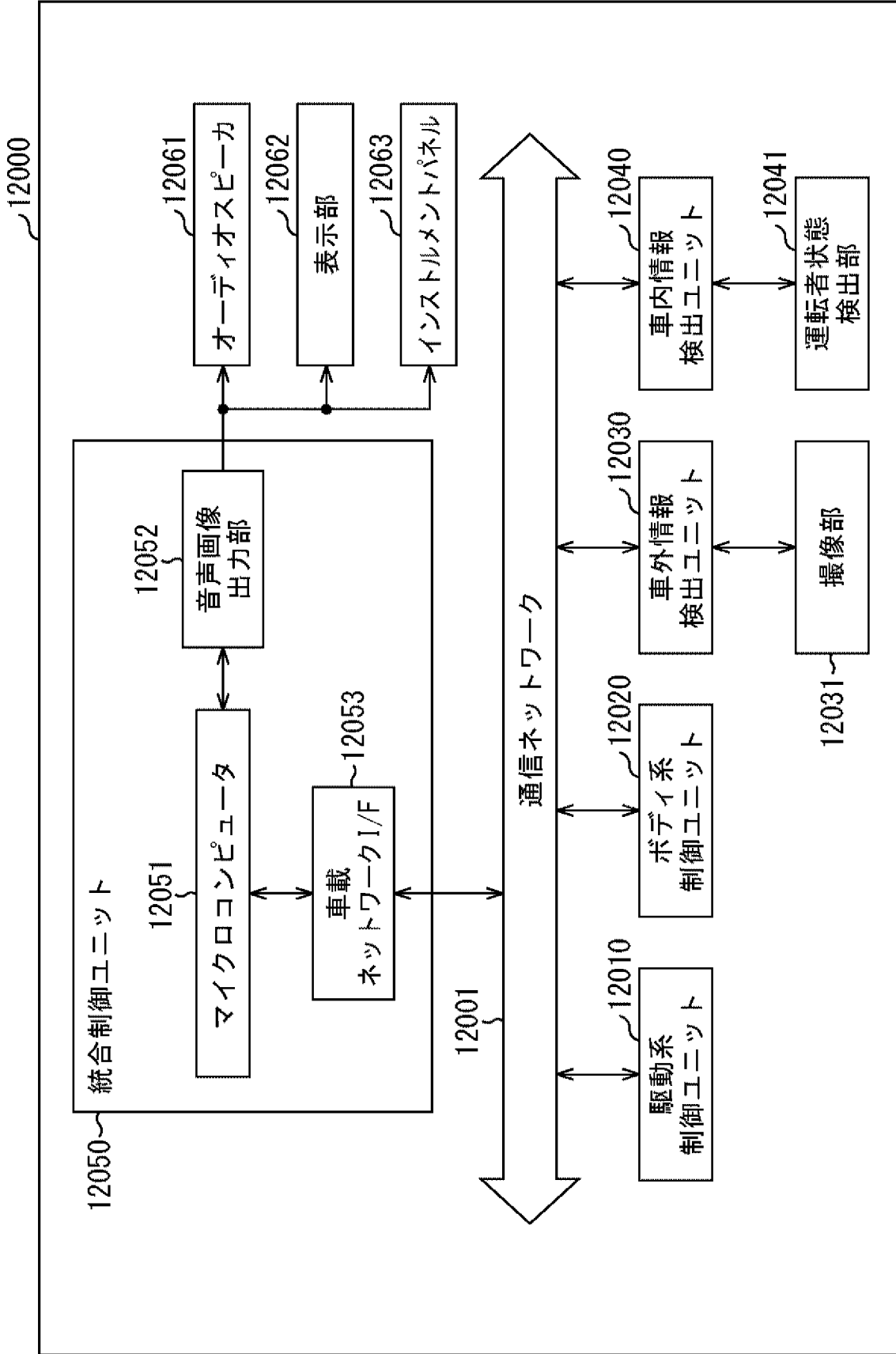
[図17]



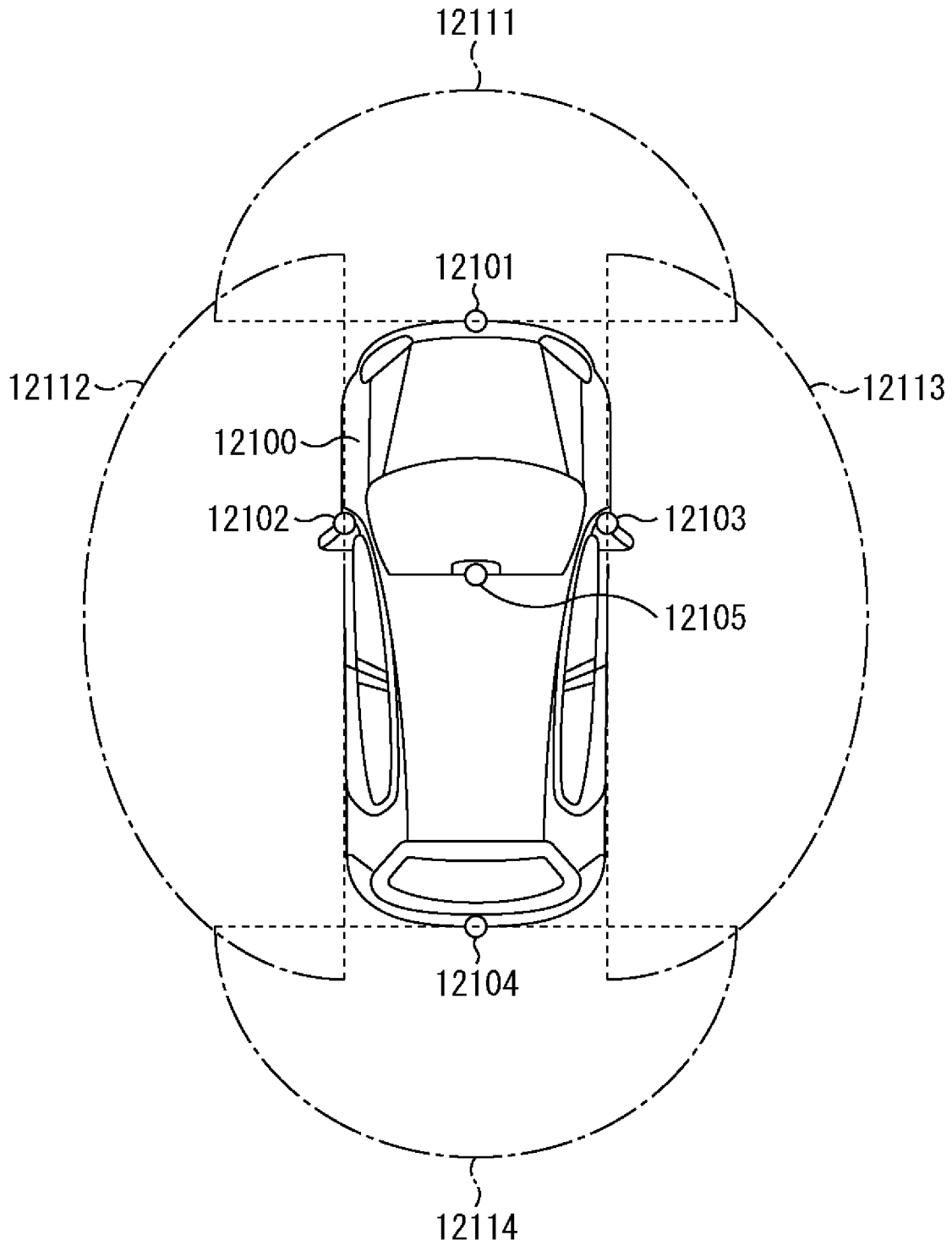
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/003505

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L27/146 (2006.01) i, H01L31/0232 (2014.01) i, H04N9/07 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L27/146, H01L31/0232, H04N9/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2015-60855 A (SONY CORPORATION) 30 March 2015, paragraphs [0040]-[0103], [0141]-[0148], fig. 1-14, 25 & US 2015/0076643 A1, paragraphs [0065]-[0146], [0197]-[0203], fig. 1-14, 25 & CN 104465681 A	1-2, 10 3-9
Y	JP 2015-164210 A (SONY CORPORATION) 10 September 2015, paragraphs [0023]-[0063], fig. 2-13 (Family: none)	3-8

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 12.03.2018	Date of mailing of the international search report 27.03.2018
-------------------------------------------------------------------------	------------------------------------------------------------------

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--------------------------------------------------------------------------------------------------------------------------	-----------------------------------------

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/003505

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2015-228510 A (SONY CORPORATION) 17 December 2015, paragraphs [0044]-[0081], fig. 5-19 (Family: none)	4-8
Y	WO 2014/157579 A1 (SONY CORPORATION) 02 October 2014, paragraphs [0035]-[0081], fig. 1-10 & US 2016/0049439 A1, paragraphs [0069]-[0119], fig. 1-10 & CN 105074928 A & KR 10-2015-0135229 A & TW 201445713 A	9
A	JP 2016-100347 A (SONY CORPORATION) 30 May 2016, paragraphs [0032]-[0134], fig. 1-15 & WO 2016/080205 A1 & CN 107155375 A	1-10

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H01L27/146(2006.01)i, H01L31/0232(2014.01)i, H04N9/07(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H01L27/146, H01L31/0232, H04N9/07

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2015-60855 A (ソニー株式会社) 2015.03.30, 段落[0040]-[0103], [0141]-[0148], 図 1-14, 25 & US 2015/0076643 A1, 段落[0065]-[0146], [0197]-[0203], 図 1-14, 25 & CN 104465681 A	1-2, 10 3-9
Y	JP 2015-164210 A (ソニー株式会社) 2015.09.10, 段落[0023]-[0063], 図 2-13 (ファミリーなし)	3-8

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 12.03.2018	国際調査報告の発送日 27.03.2018
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 鈴木 肇 電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2015-228510 A (ソニー株式会社) 2015. 12. 17, 段落[0044]-[0081], 図 5-19 (ファミリーなし)	4-8
Y	WO 2014/157579 A1 (ソニー株式会社) 2014. 10. 02, 段落[0035]-[0081], 図 1-10 & US 2016/0049439 A1, 段落[0069]-[0119], 図 1-10 & CN 105074928 A & KR 10-2015-0135229 A & TW 201445713 A	9
A	JP 2016-100347 A (ソニー株式会社) 2016. 05. 30, 段落[0032]-[0134], 図 1-15 & WO 2016/080205 A1 & CN 107155375 A	1-10