

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4981712号
(P4981712)

(45) 発行日 平成24年7月25日(2012.7.25)

(24) 登録日 平成24年4月27日(2012.4.27)

(51) Int.Cl. F I
H O 1 L 23/12 (2006.01) H O 1 L 23/12 N

請求項の数 12 (全 38 頁)

(21) 出願番号	特願2008-50910 (P2008-50910)	(73) 特許権者	000190688 新光電気工業株式会社
(22) 出願日	平成20年2月29日 (2008. 2. 29)		長野県長野市小島田町80番地
(65) 公開番号	特開2009-212140 (P2009-212140A)	(74) 代理人	100070150 弁理士 伊東 忠彦
(43) 公開日	平成21年9月17日 (2009. 9. 17)	(72) 発明者	村山 啓 長野県長野市小島田町80番地 新光電気 工業株式会社内
審査請求日	平成22年11月24日 (2010. 11. 24)	(72) 発明者	東 光敏 長野県長野市小島田町80番地 新光電気 工業株式会社内
		(72) 発明者	春原 昌宏 長野県長野市小島田町80番地 新光電気 工業株式会社内

最終頁に続く

(54) 【発明の名称】 配線基板の製造方法及び半導体パッケージの製造方法

(57) 【特許請求の範囲】

【請求項1】

支持基板上に配線層及び絶縁層を積層する工程と、前記支持基板を除去する工程とを含む工程により製造される、半導体チップが実装される半導体チップ実装面を有する配線基板の製造方法であって、

前記半導体チップを構成する半導体基板と同等の熱膨張率を有する材料からなる支持基板の上面に凹部を形成する工程、前記凹部が形成された前記支持基板の上面に金属層を形成する工程、及び前記金属層上に剥離層を形成する工程を含む剥離層形成工程と、

前記剥離層上に第1絶縁層を形成する第1絶縁層形成工程と、

前記凹部に対応する位置の前記金属層が露出するように、前記剥離層及び前記第1絶縁層を貫通する貫通穴を形成する貫通穴形成工程と、

前記金属層をシード層として、前記貫通穴内に露出した前記金属層上に第1配線層を形成する第1配線層形成工程と、

前記第1配線層及び前記第1絶縁層上に更に配線層及び絶縁層を積層する積層工程と

前記剥離層に所定の処理を施すことにより、前記支持基板を除去する支持基板除去工程とを有することを特徴とする配線基板の製造方法。

【請求項2】

前記貫通穴は、前記貫通穴に対応する凸形状が形成された面を有するスタンパーを用いて、前記凸形状を転写することにより形成されることを特徴とする請求項1記載の配線基板の製造方法。

10

20

【請求項 3】

前記第 1 配線層は、前記半導体チップの対応する電極と電氣的に接続される電極パッドとして機能することを特徴とする請求項 1 又は 2 記載の配線基板の製造方法。

【請求項 4】

前記剥離層は、熱エネルギーを付与すると粘着力が低下する部材を貼り付けることにより形成され、前記所定の処理は、前記熱エネルギーを付与する処理であることを特徴とする請求項 1 乃至 3 の何れか一項記載の配線基板の製造方法。

【請求項 5】

前記剥離層は、光エネルギーを付与すると粘着力が低下する部材を貼り付けることにより形成され、前記所定の処理は、前記光エネルギーを付与する処理であることを特徴とする請求項 1 乃至 3 の何れか一項記載の配線基板の製造方法。

10

【請求項 6】

前記剥離層は、溶剤に溶解すると粘着力が低下する部材を貼り付けることにより形成され、前記所定の処理は、前記溶剤に溶解する処理であることを特徴とする請求項 1 乃至 3 の何れか一項記載の配線基板の製造方法。

【請求項 7】

前記剥離層は、 SiO_2 から構成され、前記所定の処理は、前記 SiO_2 をエッチングにより除去する処理であることを特徴とする請求項 1 乃至 3 の何れか一項記載の配線基板の製造方法。

【請求項 8】

更に、前記支持基板除去工程よりも前に、前記半導体チップ実装面の反対側の面に補助基板を配設する補助基板配設工程を有することを特徴とする請求項 1 乃至 7 の何れか一項記載の配線基板の製造方法。

20

【請求項 9】

更に、前記半導体チップ実装面の前記半導体チップが実装される領域の外縁部に補強枠を配設する補強枠配設工程を有することを特徴とする請求項 1 乃至 8 の何れか一項記載の配線基板の製造方法。

【請求項 10】

前記支持基板の、少なくとも前記半導体チップ実装面の前記半導体チップが実装される領域に対応する領域は、シリコンから構成されていることを特徴とする請求項 1 乃至 9 の何れか一項記載の配線基板の製造方法。

30

【請求項 11】

前記支持基板の、少なくとも前記半導体チップ実装面の前記半導体チップが実装される領域に対応する領域は、硼珪酸ガラスから構成されていることを特徴とする請求項 1 乃至 9 の何れか一項記載の配線基板の製造方法。

【請求項 12】

請求項 1 乃至 11 の何れか一項記載の製造方法で製造された配線基板の、前記半導体チップ実装面に前記半導体チップを実装する半導体チップ実装工程と、

前記半導体チップ実装面と前記半導体チップとの間に樹脂を充填する樹脂充填工程とを有することを特徴とする半導体パッケージの製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線基板の製造方法及び半導体パッケージの製造方法に関し、特に、支持基板上に配線層及び絶縁層を積層する工程と、前記支持基板を除去する工程とを含む工程により製造される、半導体チップが実装される半導体チップ実装面を有する配線基板の製造方法、及び、前記配線基板に半導体チップを実装した半導体パッケージの製造方法に関する。

【背景技術】

【0002】

50

例えば、半導体チップが実装される半導体チップ実装面を有する配線基板の製造方法として、Cuからなる支持基板上に所定の配線層を順次積層してビルドアップ配線層を形成した後、支持基板を除去して配線基板を得る方法が提案されている。

【0003】

この種の配線基板の製造方法では、ビルドアップ配線層の形成時には支持基板が存在するため、ビルドアップ配線層を確実に精度よく形成することができる。又、ビルドアップ配線層が形成された後は、支持基板が除去されるため、製造される配線基板の薄型化及び電気的特性の向上を図ることができる。

【0004】

図1は、従来のビルドアップ配線層を有する配線基板100を例示する断面図である。図1(a)はビルドアップ配線層が支持基板111に支持されていない状態、図1(b)はビルドアップ配線層が支持基板111に支持されている状態を示している。図1(b)に示すように、ビルドアップ配線層は、支持基板111上に形成され、図1(a)に示すように、最終的には支持基板111が除去されて配線基板100が得られる。

10

【0005】

図1を参照するに、配線基板100は、第1絶縁層160と、第2絶縁層210と、第3絶縁層240と、第1配線層170と、第2配線層200と、第3配線層230と、第4配線層260と、ソルダーレジスト270とからなるビルドアップ配線層を有する配線基板である。

【0006】

第1配線層170上には第1絶縁層160が形成され、第1絶縁層160上には第2配線層200が形成されている。更に、第2配線層200を覆うように第2絶縁層210が形成され、第2絶縁層210上には第3配線層230が形成されている。更に、第3配線層230を覆うように第3絶縁層240が形成され、第3絶縁層240上には第4配線層260が形成されている。

20

【0007】

第1配線層170は、第1絶縁層160から露出するように構成されており、第1配線層170が第1絶縁層160から露出している面は、半導体チップが実装される半導体チップ実装面となる。第1配線層170は、電極パッドとして機能し、半導体チップの対応する電極と電氣的に接続される。P1は、第1配線層170のピッチを示している。

30

【0008】

第1配線層170と第2配線層200とは、第1絶縁層160に形成された第1ビアホール160xを介して電氣的に接続されている。又、第2配線層200と第3配線層230とは、第2絶縁層210に形成された第2ビアホール210xを介して電氣的に接続されている。又、第3配線層230と第4配線層260とは、第3絶縁層240に形成された第3ビアホール240xを介して電氣的に接続されている。

【0009】

第4配線層260上には、ソルダーレジスト270が形成されている。ソルダーレジスト270は、第4配線層260上に開口部270xを有する。第4配線層260の開口部270xに対応する部分は、例えばマザーボード等と電氣的に接続される電極パッドとして機能する。

40

【0010】

図2は、配線基板100に半導体チップ810を実装した半導体パッケージ800を例示する断面図である。図2を参照するに、半導体パッケージ800は、配線基板100と、はんだバンプ290と、半導体チップ810と、アンダーフィル樹脂830とを有する。半導体チップ810は、薄板化された半導体基板(図示せず)上に半導体集積回路(図示せず)や電極パッド(図示せず)が形成されたものであり、電極パッド(図示せず)上には電極となるボール状端子820が形成されている。P2は、ボール状端子820のピッチを示している。

【0011】

50

配線基板100の第1配線層170上には、はんだバンプ290（接合金属）が形成されている。半導体チップ810のボール状端子820は、配線基板100のはんだバンプ290と電氣的に接続されている。半導体チップ810と第1絶縁層160との間にはアンダーフィル樹脂830が充填されている（例えば、特許文献1参照）。

【特許文献1】特開2000-323613号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

図1に示すように、配線基板100は、配線層と絶縁層とが積層された構造を有するが、配線基板100の製造工程では、Cuからなる支持基板上に配線層と絶縁層とが積層され、支持基板は最終的に除去される。ここで、Cuからなる支持基板の熱膨張率は18ppm/程度である。又、例えば、各配線層にCuを用いた場合、その熱膨張率は18ppm/程度であり、各絶縁層にエポキシ系樹脂を用いた場合、その熱膨張率は55ppm/程度である。

10

【0013】

配線基板100の製造工程において、Cuからなる支持基板上に配線層と絶縁層とが積層される工程は190程度の高温下で行われる。又、配線層と絶縁層とが積層される工程が終了すると、その後の工程は常温下で行われ、最終工程でCuからなる支持基板はウェットエッチングにより除去される。

【0014】

20

このように、配線基板100が製造される過程において加熱冷却を繰り返す結果、配線層と絶縁層との熱膨張率の違いから熱応力（ストレス）に起因する反りや歪みが生じるが、配線層と絶縁層とを支持する支持基板の熱膨張率も配線層の熱膨張率と同等であるから、前記反りや歪みの発生を抑えることはできない。その結果、配線基板100の完成時には、半導体チップの対応する電極と電氣的に接続される電極パッドである第1配線層170のピッチP1は、所望のピッチからずれる場合がある。

【0015】

一方、図2に示す半導体パッケージ800における半導体チップ810は、薄板化された半導体基板（図示せず）上に半導体集積回路（図示せず）や電極パッド（図示せず）が形成され、電極パッド（図示せず）上には電極となるボール状端子820が形成されたものであるが、例えば、半導体基板にシリコンを用いた場合、その熱膨張率は3~4ppm/程度と小さく、電極となるボール状端子820のピッチP2は、所望のピッチから大きくずれることはない。

30

【0016】

従って、配線基板100の第1配線層170に、はんだバンプ290を形成し、配線基板100のはんだバンプ290と半導体チップ810のボール状端子820とを電氣的に接続する際に、はんだバンプ290とボール状端子820との間にピッチのずれが生じる場合がある。

【0017】

このようなピッチのずれは、C4バンプピッチに代表されるように、ピッチP1及びP2が、100 μ m~200 μ m程度と比較的広がった従来の配線基板100と半導体チップ810とを電氣的に接続する場合には大きな問題とはならなかったが、ピッチが100 μ mを下回るような狭ピッチとなり、それに対応すべくはんだバンプやボール状端子も小型化された配線基板と半導体チップとを電氣的に接続する際には、所望の部分どうしを接続することが困難であるという問題があった。

40

【0018】

本発明は、上記に鑑みてなされたもので、半導体チップと電氣的に接続される電極パッドのピッチの、所望のピッチからのずれを小さくすることができる配線基板の製造方法、及び、前記電極パッドのピッチと前記電極パッドと電氣的に接続される半導体チップの電極のピッチとのずれを小さくすることができる半導体パッケージの製造方法を提供するこ

50

とを目的とする。

【課題を解決するための手段】

【0019】

上記目的を達成するため、第1の発明は、支持基板上に配線層及び絶縁層を積層する工程と、前記支持基板を除去する工程とを含む工程により製造される、半導体チップが実装される半導体チップ実装面を有する配線基板の製造方法であって、前記半導体チップを構成する半導体基板と同等の熱膨張率を有する材料からなる支持基板の上面に凹部を形成し、前記凹部が形成された前記支持基板の上面に金属層を形成し、更に前記金属層上に剥離層を形成する剥離層形成工程と、前記剥離層上に第1絶縁層を形成する第1絶縁層形成工程と、前記凹部に対応する位置の前記金属層が露出するように、前記剥離層及び前記第1絶縁層を貫通する貫通穴を形成する貫通穴形成工程と、前記金属層をシード層として、前記貫通穴内に露出した前記金属層上に第1配線層を形成する第1配線層形成工程と、前記第1配線層及び前記第1絶縁層上に更に配線層及び絶縁層を積層する積層工程と前記剥離層に所定の処理を施すことにより、前記支持基板を除去する支持基板除去工程とを有することを特徴とする。

10

【0020】

第2の発明は、請求項1乃至11の何れか一項記載の製造方法で製造された配線基板の、前記半導体チップ実装面に前記半導体チップを実装する半導体チップ実装工程と、前記半導体チップ実装面と前記半導体チップとの間に樹脂を充填する樹脂充填工程とを有することを特徴とする。

20

【発明の効果】

【0021】

本発明によれば、半導体チップと電氣的に接続される電極パッドのピッチの、所望のピッチからのずれを小さくすることができる配線基板の製造方法、及び、前記電極パッドのピッチと前記電極パッドと電氣的に接続される半導体チップの電極のピッチとのずれを小さくすることができる半導体パッケージの製造方法を提供することができる。

【発明を実施するための最良の形態】

【0022】

以下、図面を参照して、本発明を実施するための最良の形態の説明を行う。

【0023】

第1の実施の形態

図3は、本発明の第1の実施の形態に係るビルドアップ配線層を有する集合配線基板10を例示する平面図である。図4は、本発明の第1の実施の形態に係るビルドアップ配線層を有する集合配線基板10を例示する断面図である。

30

【0024】

図3を参照するに、集合配線基板10は、複数のビルドアップ配線層形成領域Aを有する配線基板である。なお、複数のビルドアップ配線層形成領域Aを有する配線基板を便宜上集合配線基板と呼ぶ。Bはダイシングブレード等が集合配線基板10を切断する位置(以下、「切断位置B」とする)を示している。

【0025】

集合配線基板10は、切断位置Bにおいて切断されることにより個片化され、配線基板10aとなる。集合配線基板10の外形寸法は、例えば、W400mm×D300mm×H2mmとすることができる。図3は、1枚の集合配線基板10を個片化することにより4枚の配線基板10aが製造される集合配線基板の例であるが、集合化の枚数はこれに限定されるものではない。

40

【0026】

図4を参照するに、集合配線基板10は、第1絶縁層16と、第2絶縁層21と、第3絶縁層24と、第1配線層17と、第2配線層20と、第3配線層23と、第4配線層26と、第2金属層18と、第3金属層22、第4金属層25と、ソルダーレジスト27と、補助基板28とからなるビルドアップ配線層を有する配線基板である。但し、集合配線

50

基板 10 において、補助基板 28 は除去しておいても構わない。

【0027】

第1絶縁層16上には第2金属層18及び第2配線層20が積層形成されている。更に、第2配線層20を覆うように第2絶縁層21が形成され、第2絶縁層21上には第3金属層22及び第3配線層23が積層形成されている。更に、第3配線層23を覆うように第3絶縁層24が形成され、第3絶縁層24上には第4金属層25及び第4配線層26が積層形成されている。

【0028】

第1配線層17は、第1絶縁層16から露出しており、第1配線層17が第1絶縁層16から露出している面は、半導体チップが実装される半導体チップ実装面となる。第1配線層17は電極パッドとして機能し、半導体チップの対応する電極と電氣的に接続される。P3は、第1配線層17のピッチを示している。

10

【0029】

第1配線層17と第2金属層18及び第2配線層20とは、第1絶縁層16に形成された第1ビアホール16xを介して電氣的に接続されている。又、第2配線層20と第3金属層22及び第3配線層23とは、第2絶縁層21に形成された第2ビアホール21xを介して電氣的に接続されている。又、第3配線層23と第4金属層25及び第4配線層26とは、第3絶縁層24に形成された第3ビアホール24xを介して電氣的に接続されている。

【0030】

20

第4配線層26を覆うように、開口部27xを有するソルダーレジスト27が形成されている。ソルダーレジスト27上には、補助基板28が配設されている。補助基板28は、集合配線基板10の機械的強度を高めること等を目的として設けられ、例えば、集合配線基板10に半導体チップが実装される工程の後等に除去される。補助基板28が除去された後、第4配線層26の開口部27xに対応する部分は、例えばマザーボード等と電氣的に接続される電極パッドとして機能する。

【0031】

続いて、集合配線基板10及び配線基板10aの製造方法について説明する。図5～図24は、本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図である。図5～図24において、図3及び図4と同一部品については、同一符号を付し、その説明は省略する場合がある。

30

【0032】

始めに、図5に示す工程では、支持基板11を用意する。支持基板11としては、例えば、シリコン(熱膨張率: 3~4ppm/程度)、又は、シリコンと同等の熱膨張率を有する材料を用いることができる。支持基板11として用いることができる材料の熱膨張率の範囲(半導体基板を構成するシリコンと同等の熱膨張率の範囲)は、0~6ppm/であるが、好適な熱膨張率の範囲としては、3~4ppm/である。

【0033】

又、ビルドアップ配線層形成領域Aの一部である半導体チップが実装される半導体チップ実装領域C(後述する図36参照)に対応する領域はシリコン又はシリコンと同等の熱膨張率を有する材料から構成し、その他の領域は他の材料から構成してもよい。

40

【0034】

又、ビルドアップ配線層形成領域Aの一部である半導体チップが実装される半導体チップ実装領域C(後述する図36参照)に対応する領域はシリコンから構成し、その他の領域はシリコンと同等の熱膨張率を有する材料から構成してもよい。

【0035】

シリコンと同等の熱膨張率を有する材料としては、例えば、硼珪酸ガラス等を用いることができる。硼珪酸ガラスは、硼酸(B_2O_3)と珪酸(SiO_2)を主成分として含むガラスであり、熱膨張率は3ppm/程度である。支持基板11の厚さは、例えば、200 μm ~2000 μm とすることができる。

50

【0036】

支持基板11として、シリコン、又は、シリコンと同等の熱膨張率を有する材料を用いる理由は、集合配線基板10又は配線基板10aの完成後に実装される半導体チップを構成する半導体基板がシリコンからなるためである。すなわち、支持基板11として、半導体チップを構成する半導体基板と同等の熱膨張率を有する材料を用い、支持基板11上にビルドアップ配線層を形成することにより、集合配線基板10及び配線基板10aが製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板11に支持されたビルドアップ配線層には、熱応力(ストレス)に起因する反りや歪みが生じ難くなる。

【0037】

その結果、集合配線基板10及び配線基板10aの完成時に、半導体チップの対応する電極と電氣的に接続される電極パッドである第1配線層17のピッチP3が、所望のピッチから大きくずれることなく、シリコンからなる半導体基板の電極パッド上に形成された電極のピッチの所望のピッチからのずれと同程度に抑えられるからである。

【0038】

次いで、図6に示す工程では、支持基板11の上面に、レジスト膜12を形成する。レジスト膜12としては、例えば、ドライフィルム等を用いることができる。次いで、図7に示す工程では、レジスト膜12に対して露光等のパターニング処理を行い、凹部13の形成位置(後述する図8参照)に対応する部分に開口部12xを形成する。なお、ドライフィルム状のレジスト膜12に対して予め開口部12xを形成しておき、開口部12xが

【0039】

形成されたレジスト膜12を支持基板11上に配設してもよい。

次いで、図8に示す工程では、異方性ドライエッチング又は異方性ウェットエッチングにより、支持基板11の上面の開口部12xに対応する位置に凹部13を形成する。凹部13の深さとしては、例えば、 $0.5\mu\text{m} \sim 20\mu\text{m}$ とすることができる。又、凹部13は、平面視略円形形状であり、その直径としては、例えば、 $1\mu\text{m} \sim 50\mu\text{m}$ 、そのピッチとしては、例えば、 $2\mu\text{m} \sim 100\mu\text{m}$ とすることができる。なお、凹部13は、後述する図15に示す工程において、第1配線層17を形成するための窪みである。

【0040】

次いで、図9に示す工程では、図8に示すレジスト膜12を除去する。次いで、図10に示す工程では、無電解めっき法又はスパッタ法により、支持基板11の上面に第1金属層14を形成する。第1金属層14は、電解めっき法により第1配線層17を形成する際に、めっき給電層(シード層)となる層である(後述する図15参照)。

【0041】

第1金属層14の材料としては、例えば、TiやTi/Cu(Ti層上にCu層を積層した構造)を用いることができる。第1金属層14の厚さは、Tiの場合には、例えば、 $0.5\mu\text{m} \sim 1.0\mu\text{m}$ とすることができる。Ti/Cu(Ti層上にCu層を積層した構造)の場合には、例えば、Tiの厚さは $0.1\mu\text{m} \sim 1.0\mu\text{m}$ 、Cuの厚さは $0.1\mu\text{m} \sim 1.0\mu\text{m}$ とすることができる。又、第1金属層14の材料として、Pt、Au、Cr、Cr/Au(Cr層上にAu層を積層した構造)、Ti/Au(Ti層上にAu層を積層した構造)等を用いても構わない。

【0042】

なお、第1金属層14として、第1配線層17との密着性の低い金属を選定することにより、支持基板11を除去する際に、第1金属層14から第1配線層17を剥離することが容易であり好適である。

【0043】

次いで、図11に示す工程では、第1金属層14上に剥離層15を形成する。剥離層15は、支持基板11を除去するために用いる層である(後述する図23参照)。剥離層15は、例えば、常温では粘着力があり、加熱する(熱エネルギーを付与する)と粘着力が低下し簡単に剥離する熱発泡タイプの両面粘着テープを貼り付けることにより形成するこ

10

20

30

40

50

とができる。

【0044】

又、自然光下では粘着力があり、紫外線を照射する(特定の波長の光エネルギーを付与する)と粘着力が低下し簡単に剥離するUV(紫外線)発泡タイプの両面粘着テープや溶剤に溶解すると粘着力が低下し簡単に剥離する溶剤溶解タイプの両面粘着テープ等を貼り付けることにより形成してもよい。又、フッ素樹脂等をコーティングすることにより形成してもよい。剥離層15の厚さは、例えば、 $0.5\mu\text{m} \sim 100\mu\text{m}$ とすることができる。

【0045】

次いで、図12に示す工程では、剥離層15上に第1絶縁層16を形成する。第1絶縁層16の材料としては、エポキシ系樹脂、ポリイミド系樹脂などの樹脂材を用いることができる。第1絶縁層16の形成方法の一例としては、剥離層15上に樹脂フィルムをラミネートした後に、樹脂フィルムをプレス(押圧)し、その後、190程度の温度で熱処理して硬化させることにより第1絶縁層16を得ることができる。

10

【0046】

次いで、図13に示す工程では、凹部13に対応する位置の第1金属層14が露出するように、レーザ加工法等を用いて剥離層15及び第1絶縁層16を貫通する貫通穴である第1ビアホール16xを形成する。レーザとしては、例えば、CO₂レーザやYAGレーザ等を使用することができる。

【0047】

20

なお、第1ビアホール16xは、図14に示すように、第1ビアホール16xに対応する凸形状29aが形成された面を有するスタンプ29を用いてインプリントし、凸形状29aを転写する方法を用いて形成してもよい。インプリントは、例えば、被転写体を120程度に加熱し、スタンプ29を押圧することで被転写体に所定の形状を転写する熱インプリントを用いることができる。

【0048】

図14では、一つのビルドアップ配線層形成領域Aに対応する凸形状29aが設けられた一つのスタンプ29を用いて、一つのビルドアップ配線層形成領域Aに第1ビアホール16xを形成する例を示したが、複数のビルドアップ配線層形成領域Aに対応する凸形状が設けられた一つのスタンプを用いて、複数のビルドアップ配線層形成領域Aに第1ビアホール16xを形成してもよい。

30

【0049】

次いで、図15に示す工程では、第1ビアホール16xにより開口された第1金属層14上に、第1金属層14をめっき給電層(シード層)に利用した電解めっき法により、はんだから構成される第1配線層17を形成する。第1配線層17は、溶融したはんだをインクジェット法により供給することにより形成しても構わない。又、第1金属層14をめっき給電層(シード層)に利用した電解めっき法や無電解めっき法等により、表面めっき層と第1配線層本体とから構成される第1配線層17を形成してもよい。

【0050】

表面めっき層は、集合配線基板10及び配線基板10aが完成した際に、外部に露出する層がAuからなる構造となり、例えば、第1金属層14上にAu膜のみを形成した構造、Au膜、Ni膜を順次積層した構造、Au膜、Pd膜、Ni膜を順次積層した構造等とすることができる。表面めっき層を構成するAu膜の厚さは、例えば、 $0.01\mu\text{m} \sim 1\mu\text{m}$ とすることができる。続いて、表面めっき層上にCu等からなる第1配線層本体をめっき等により形成することができる。第1配線層17は、半導体チップの対応する電極と電氣的に接続される電極パッドとして機能する。

40

【0051】

次いで、図16に示す工程では、第1絶縁層16及び第1配線層17上に、無電解めっき法等を用いて第2金属層18を形成する。第2金属層18は、電解めっき法により第2配線層20を形成する際に、めっき給電層(シード層)となる層である(後述する図19

50

参照)。第2金属層18の材料としては、例えば、Cu等を用いることができる。第2金属層18の厚さは、例えば、0.5 μm ~ 1.0 μmとすることができる。

【0052】

次いで、図17に示す工程では、第2金属層18上にレジスト膜19を形成する。レジスト膜19としては、例えば、ドライフィルム等を用いることができる。次いで、図18に示す工程では、レジスト膜19に対して露光等のパターンニング処理を行い、第2配線層20の形成位置(後述する図19参照)に対応する部分に開口部19xを形成する。なお、ドライフィルム状のレジスト膜19に対して予め開口部19xを形成しておき、開口部19xが形成されたレジスト膜19を第2金属層18上に配設してもよい。

【0053】

次いで、図19に示す工程では、第2金属層18をめっき給電層(シード層)に利用した電解めっき法により、第2金属層18のレジスト膜19の開口部19xに対応する部分に第2配線層20を形成する。第2金属層18及び第2配線層20は、第1ビアホール16xを介して第1配線層17と電気的に接続される。第2配線層20の材料としては、例えば、Cu等を用いることができる。次いで、図20に示す工程では、図19に示すレジスト膜19を除去し、更に、第2金属層18の第2配線層20が形成されていない部分を除去する。

【0054】

次いで、図21に示す工程では、上記と同様な工程を繰り返すことにより、第2絶縁層21、第3金属層22、第3配線層23、第3絶縁層24、第4金属層25、第4配線層26を順次積層する。すなわち、第2配線層20を被覆する第2絶縁層21を形成した後に、第2絶縁層21の第2配線層20上の部分に第2ビアホール21xを形成する。

【0055】

更に、第2絶縁層21上に、第3金属層22及び第2ビアホール21xを介して第2配線層20と電気的に接続される第3配線層23を形成する。第3金属層22及び第3配線層23の材料としては、例えば、Cu等を用いることができる。

【0056】

更に、第3配線層23を被覆する第3絶縁層24を形成した後に、第3絶縁層24の第3配線層23上の部分に第3ビアホール24xを形成する。更に、第3絶縁層24上に、第4金属層25及び第3ビアホール24xを介して第3配線層23と電気的に接続される第4配線層26を形成する。第4金属層25及び第4配線層26の材料としては、例えば、Cu等を用いることができる。

【0057】

続いて、第4配線層26上に、開口部27xが設けられたソルダーレジスト27が形成される。これにより、第4配線層26は、ソルダーレジスト27の開口部27x内に露出し、マザーボード等と接続される電極パッドとして機能する。なお、必要に応じてソルダーレジスト27の開口部27x内の第4配線層26上にNiめっき層とAuめっき層をこの順に積層したNi/Auめっき層等のコンタクト層を形成してもよい。

【0058】

このようにして、支持基板11上に所定のビルドアップ配線層が形成される。本実施例では、4層のビルドアップ配線層(第1配線層~第4配線層)を形成したが、n層(nは1以上の整数)のビルドアップ配線層を形成してもよい。

【0059】

次いで、図22に示す工程では、図21に示す構造体の半導体チップが実装される面の反対側の面に形成されているソルダーレジスト27上に、補助基板28を配設する。補助基板28は、例えば、両面粘着テープを用いて貼り付けることで配設できる。この際、剥離層15と同様に熱発泡タイプの両面粘着テープやUV(紫外線)発泡タイプの両面粘着テープを用いても構わない。

【0060】

補助基板28は、集合配線基板10の機械的強度を高めること等を目的として設けられ

10

20

30

40

50

、例えば、集合配線基板 10 に半導体チップが実装される工程の後等に除去される。補助基板 28 の材料としては、支持基板 11 と同様にシリコンや珪酸ガラス等を用いることができる。補助基板 28 の厚さは、例えば、2 mm とすることができる。

【0061】

次いで、図 23 に示す工程では、図 22 に示す剥離層 15 に所定の処理を施すことにより、支持基板 11、第 1 金属層 14 及び剥離層 15 を除去し、集合配線基板 10 が完成する。所定の処理とは、例えば、図 11 に示す工程において剥離層 15 として熱発泡タイプの両面粘着テープを貼り付けた場合には、所定の温度に加熱する（熱エネルギーを付与する）処理である。

【0062】

又、例えば、図 11 に示す工程において剥離層 15 として UV（紫外線）発泡タイプの両面粘着テープを貼り付けた場合には、紫外線を照射する（特定の波長の光エネルギーを付与する）処理である。所定の処理を施すことにより、剥離層 15 の粘着力が低下するため、支持基板 11、第 1 金属層 14 及び剥離層 15 を容易に除去することができる。

【0063】

次いで、図 24 に示す工程では、図 23 に示す集合配線基板 10 をダイシングブレード等を用いて切断位置 B で切断することにより、集合配線基板 10 は個片化される。次いで、個片化後に補助基板 28 を除去することにより、複数の配線基板 10 a が完成する。なお、図 23 に示す集合配線基板 10 から補助基板 28 を除去した後に、ダイシングブレード等を用いて切断位置 B で切断することにより集合配線基板 10 を個片化し、複数の配線基板 10 a を作製しても構わない。このようにして、本発明の第 1 の実施の形態に係る集合配線基板 10 及び配線基板 10 a が製造される。

【0064】

本発明の第 1 の実施の形態に係る集合配線基板 10 及び配線基板 10 a によれば、熱膨張率の小さいシリコン等からなる支持基板 11 の上面に凹部 13 を形成し、凹部 13 に半導体チップの対応する電極と電気的に接続される電極パッドとなる第 1 配線層 17 を形成し、更に、ビルドアップ配線層を形成する。これにより、集合配線基板 10 及び配線基板 10 a が製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板 11 に支持されたビルドアップ配線層には、熱応力（ストレス）に起因する反りや歪みが生じ難くなるため、集合配線基板 10 及び配線基板 10 a の完成時に、第 1 配線層 17 のピッチ P3 が、所望のピッチから大きくずれることを防止することができる。

【0065】

又、従来の配線基板 100 の製造工程で使用される Cu からなる支持基板は、最終工程でウェットエッチングにより除去されるため、一度しか使用できないが、本発明に係るシリコン等からなる支持基板 11 は、剥離層 15 を設けたことにより、ウェットエッチングを行わなくても容易に除去することが可能となるため、集合配線基板 10 をダイシングブレード等を用いて個片化する前に支持基板 11 を除去する場合には、支持基板 11 を繰り返し使用することができ、集合配線基板 10 及び配線基板 10 a の製造コストを低減することができる。

【0066】

第 1 の実施の形態の変形例

本発明の第 1 の実施の形態の変形例では、ビルドアップ配線層を有する集合配線基板 10 及び配線基板 10 a の、本発明の第 1 の実施の形態とは異なる製造方法について例示する。本発明の第 1 の実施の形態の変形例では、支持基板 11 の上面に凹部 13 を形成せず、平坦な支持基板 11 の上面に第 1 配線層 17 を形成する。なお、支持基板 11、剥離層 15 等の材料や厚さ等は、本発明の第 1 の実施の形態の場合と同様であるため、その説明は省略する。

【0067】

図 25 ~ 図 27 は、本発明の第 1 の実施の形態の変形例に係る集合配線基板 10 及び配

10

20

30

40

50

線基板 10 a の製造工程を例示する図である。図 25 ~ 図 27 において、図 5 ~ 図 24 と同一部品については、同一符号を付し、その説明は省略する場合がある。始めに、図 25 に示す工程では、支持基板 11 を用意し、支持基板 11 の上面に第 1 金属層 14、剥離層 15 を順次形成する。

【0068】

次いで、剥離層 15 上に第 1 絶縁層 16 を形成し、第 1 配線層 17 の形成位置（後述する図 26 参照）に対応する位置の第 1 金属層 14 が露出するように、レーザ加工法等を用いて剥離層 15 及び第 1 絶縁層 16 を貫通する貫通穴である第 1 ピアホール 16 x を形成する。なお、第 1 ピアホール 16 x は、図 14 に示すように、第 1 ピアホール 16 x に対応する凸形状 29 a が形成された面を有するスタンパー 29 を用いてインプリントし、凸形状 29 a を転写する方法を用いて形成してもよい。

10

【0069】

次いで、本発明の第 1 の実施の形態における図 4 ~ 図 21 と同様な工程により、図 26 に示すように、第 1 ピアホール 16 x に露出した第 1 金属層 14 上に、例えば、第 1 金属層 14 をめっき給電層（シード層）に利用した電解めっき法により、表面めっき層と第 1 配線層本体とから構成される第 1 配線層 17 を形成し、更に、第 1 配線層 17 上にビルドアップ配線層を形成する。本実施例では、4 層のビルドアップ配線層（第 1 配線層 ~ 第 4 配線層）を形成したが、n 層（n は 1 以上の整数）のビルドアップ配線層を形成してもよい。

【0070】

20

第 1 配線層 17 において、表面めっき層は、集合配線基板 10 及び配線基板 10 a が完成した際に、外部に露出する層が Au からなる構造となり、例えば、第 1 金属層 14 上に Au 膜のみを形成した構造、Au 膜、Ni 膜を順次積層した構造、Au 膜、Pd 膜、Ni 膜を順次積層した構造等とすることができる。表面めっき層を構成する Au 膜の厚さは、例えば、0.01 μm ~ 1 μm とすることができる。続いて、表面めっき層上に Cu 等からなる第 1 配線層本体をめっき等により形成することができる。第 1 配線層 17 は、半導体チップの対応する電極と電気的に接続される電極パッドとして機能する。

【0071】

次いで、本発明の第 1 の実施の形態における図 22 ~ 図 24 と同様な工程により、図 27 に示すように、本発明の第 1 の実施の形態の変形例に係る集合配線基板 10 及び配線基板 10 a が製造される。

30

【0072】

本発明の第 1 の実施の形態の変形例に係る集合配線基板 10 及び配線基板 10 a によれば、熱膨張率の小さいシリコン等からなる支持基板 11 の上面に第 1 配線層 17 を形成し、更に、ビルドアップ配線層を形成する。これにより、集合配線基板 10 及び配線基板 10 a が製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板 11 に支持されたビルドアップ配線層には、熱応力（ストレス）に起因する反りや歪みが生じ難くなるため、集合配線基板 10 及び配線基板 10 a の完成時に、第 1 配線層 17 のピッチ P3 が、所望のピッチから大きくずれることを防止することができる。

40

【0073】

又、従来の配線基板 100 の製造工程で使用される Cu からなる支持基板は、最終工程でウェットエッチングにより除去されるため、一度しか使用できないが、本発明に係るシリコン等からなる支持基板 11 は、剥離層 15 を設けたことにより、ウェットエッチングを行わなくても容易に除去することが可能となるため、集合配線基板 10 をダイシングブレード等を用いて個片化する前に支持基板 11 を除去する場合には、支持基板 11 を繰り返し使用することができ、集合配線基板 10 及び配線基板 10 a の製造コストを低減することができる。

【0074】

第 2 の実施の形態

50

本発明の第2の実施の形態では、ビルドアップ配線層を有する集合配線基板10及び配線基板10aの、本発明の第1の実施の形態とは異なる製造方法について例示する。本発明の第2の実施の形態に係る方法で製造された集合配線基板及び配線基板を、便宜上、集合配線基板30及び配線基板30aとする。集合配線基板10及び配線基板10aと集合配線基板30及び配線基板30aは製造方法が異なるが、物としては同一である。

【0075】

図28～図32は、本発明の第2の実施の形態に係る集合配線基板30及び配線基板30aの製造工程を例示する図である。図28～図32において、図5～図24と同一部品については、同一符号を付し、その説明は省略する場合がある。始めに、本発明の第1の実施の形態における図5～図9と同様な工程により、図9に示す構造体を作製する。次いで、図28に示す工程では、CVD法又は熱酸化等により、支持基板11の上面に剥離層35を形成する。剥離層35の材料としては、例えば、 SiO_2 等を用いることができる。剥離層35の厚さは、例えば、 $0.5\mu\text{m}\sim 1.0\mu\text{m}$ とすることができる。

10

【0076】

次いで、図29に示す工程では、無電解めっき法又はスパッタ法により、剥離層35上に第1金属層34を形成する。第1金属層34の材料としては、例えば、TiやTi/Cu(Ti層上にCu層を積層した構造)を用いることができる。第1金属層34の厚さは、Tiの場合には、例えば、 $0.5\mu\text{m}\sim 1.0\mu\text{m}$ とすることができる。Ti/Cu(Ti層上にCu層を積層した構造)の場合には、例えば、Tiの厚さは $0.1\mu\text{m}\sim 1.0\mu\text{m}$ 、Cuの厚さは $0.1\mu\text{m}\sim 1.0\mu\text{m}$ とすることができる。又、第1金属層34の材料として、Pt、Au、Cr、Cr/Au(Cr層上にAu層を積層した構造)、Ti/Au(Ti層上にAu層を積層した構造)等を用いても構わない。

20

【0077】

次いで、本発明の第1の実施の形態における図12～図21と同様な工程により、支持基板11上にビルドアップ配線層を形成する。本実施例では、4層のビルドアップ配線層(第1配線層～第4配線層)を形成したが、n層(nは1以上の整数)のビルドアップ配線層を形成してもよい。

【0078】

次いで、図30に示す工程では、半導体チップが実装される面の反対側の面であるソルダーレジスト27上に、補助基板28を配設する。補助基板28は、例えば、両面粘着テープを用いて貼り付けることで配設できる。両面粘着テープとしては、熱発泡タイプの両面粘着テープやUV(紫外線)発泡タイプの両面粘着テープを用いても構わない。

30

【0079】

次いで、図31に示す工程では、図30に示す第1金属層34及び剥離層35に所定の処理を施すことにより、第1金属層34及び剥離層35を除去する。所定の処理とは、第1金属層34及び剥離層35をフッ酸蒸気を用いてエッチングする処理である。なお、フッ酸蒸気を用いてエッチングすることにより、 SiO_2 から構成されている剥離層35とともに第1金属層34が除去されるのは、第1金属層34がTiから構成されている場合である。

【0080】

例えば、第1金属層34がTi/Cu(Ti層上にCu層を積層した構造)等から構成されている場合のようにTi以外の材料を含む場合には、フッ酸蒸気を用いてエッチングすることにより除去されるのは、第1金属層34を構成するTi及び剥離層35を構成する SiO_2 のみである。この場合には、別途第1金属層34を構成するCuを除去する工程が必要になる。

40

【0081】

次いで、図32に示す工程では、図31に示す支持基板11を除去することにより、集合配線基板30が完成する。次いで、本発明の第1の実施の形態における図24と同様な工程により、図32に示す集合配線基板30をダイシングブレード等を用いて切断位置Bで切断することにより、集合配線基板30は個片化される。次いで、個片化後に補助基板

50

28を除去することにより、複数の配線基板30aが完成する。なお、図32に示す集合配線基板30から補助基板28を除去した後に、ダイシングブレード等を用いて切断位置Bで切断することにより集合配線基板30を個片化し、複数の配線基板30aを作製しても構わない。

【0082】

このようにして、本発明の第2の実施の形態に係る集合配線基板30及び配線基板30aが製造される。なお、本発明の第2の実施の形態では、支持基板11の上面に凹部13を形成し、凹部13に半導体チップの対応する電極と電氣的に接続される電極パッドとなる第1配線層17を形成する例を示したが、本発明の第1の実施の形態の変形例と同様に、支持基板11の上面に凹部13を形成せず、平坦な支持基板11の上面に第1配線層17を形成しても構わない。

10

【0083】

本発明の第2の実施の形態に係る集合配線基板30及び配線基板30aによれば、本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aと同様に、熱膨張率の小さいシリコン等からなる支持基板11の上面に凹部13を形成し、凹部13に半導体チップの対応する電極と電氣的に接続される電極パッドとなる第1配線層17を形成し、更に、ビルドアップ配線層を形成する。これにより、集合配線基板30及び配線基板30aが製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板11に支持されたビルドアップ配線層には、熱応力(ストレス)に起因する反りや歪みが生じ難くなるため、集合配線基板30及び配線基板30aの完成時に、第1配線層17のピッチP3が、所望のピッチから大きくずれることを防止することができる。

20

【0084】

又、従来の配線基板100の製造工程で使用されるCuからなる支持基板は、最終工程でウェットエッチングにより除去されるため、一度しか使用できないが、本発明に係るシリコン等からなる支持基板11は、剥離層35を設けたことにより、ウェットエッチングを行わなくても容易に除去することが可能となるため、集合配線基板30をダイシングブレード等を用いて個片化する前に支持基板11を除去する場合には、支持基板11を繰り返し使用することができ、集合配線基板30及び配線基板30aの製造コストを低減することができる。

【0085】

第3の実施の形態

本発明の第3の実施の形態では、ビルドアップ配線層を有する集合配線基板10及び配線基板10aの、本発明の第1の実施の形態とは異なる製造方法について例示する。本発明の第3の実施の形態に係る方法で製造された集合配線基板及び配線基板を、便宜上、集合配線基板40及び配線基板40aとする。集合配線基板10及び配線基板10aと集合配線基板40及び配線基板40aは製造方法が異なるが、物としては同一である。

30

【0086】

図33～図35は、本発明の第3の実施の形態に係る集合配線基板40及び配線基板40aの製造工程を例示する図である。図33～図35において、図5～図24と同一部分については、同一符号を付し、その説明は省略する場合がある。始めに、図33に示す工程では、貫通電極41aを有する支持基板41を用意する。貫通電極41aは、支持基板41の上面から下面に貫通する電極である。

40

【0087】

支持基板41としては、例えば、シリコン(熱膨張率:3~4ppm/程度)、又は、シリコンと同等の熱膨張率を有する材料を用いることができる。支持基板41として用いることができる材料の熱膨張率の範囲(半導体基板を構成するシリコンと同等の熱膨張率の範囲)は、0~6ppm/であるが、好適な熱膨張率の範囲としては、3~4ppm/である。

【0088】

又、ビルドアップ配線層形成領域Aの一部である半導体チップが実装される半導体チッ

50

ブ実装領域C（後述する図36参照）に対応する領域はシリコン又はシリコンと同等の熱膨張率を有する材料から構成し、その他の領域は他の材料から構成してもよい。

【0089】

又、ビルドアップ配線層形成領域Aの一部である半導体チップが実装される半導体チップ実装領域C（後述する図36参照）に対応する領域はシリコンから構成し、その他の領域はシリコンと同等の熱膨張率を有する材料から構成してもよい。

【0090】

シリコンと同等の熱膨張率を有する材料としては、例えば、硼珪酸ガラス等を用いることができる。硼珪酸ガラスは、硼酸（ B_2O_3 ）と珪酸（ SiO_2 ）を主成分として含むガラスであり、熱膨張率は 3 ppm/ 程度である。支持基板41の厚さは、例えば、 $200\text{ }\mu\text{m} \sim 2000\text{ }\mu\text{m}$ とすることができる。貫通電極41aは、例えば、Cu等で構成されている。

10

【0091】

次いで、本発明の第1の実施の形態における図6及び図7と同様な工程により、支持基板41の上面にレジスト膜を形成し、レジスト膜に対して露光等のパターンニング処理を行い、第1配線層17の形成位置に対応する部分である貫通電極41a上に開口部を形成する。次いで、図34に示す工程では、異方性ドライエッチング又は異方性ウェットエッチングにより、支持基板41の上面の開口部に対応する位置に凹部13を形成し、レジスト膜を除去する。凹部13の深さとしては、例えば、 $0.5\text{ }\mu\text{m} \sim 20\text{ }\mu\text{m}$ とすることができる。又、凹部13は、平面視略円形形状であり、その直径としては、例えば、 $1\text{ }\mu\text{m} \sim 50\text{ }\mu\text{m}$ 、そのピッチとしては、例えば、 $2\text{ }\mu\text{m} \sim 100\text{ }\mu\text{m}$ とすることができる。なお、凹部13は、第1配線層17を形成するための窪みである。

20

【0092】

次いで、本発明の第1の実施の形態における図11～図21と同様な工程により、支持基板41上に図35に示すビルドアップ配線層を形成する。本実施例では、4層のビルドアップ配線層（第1配線層～第4配線層）を形成したが、 n 層（ n は1以上の整数）のビルドアップ配線層を形成してもよい。なお、支持基板41は貫通電極41aを有するため、貫通電極41aをめっき給電層（シード層）に利用した電解めっき法により、第1配線層17を形成することができる。従って、図10に示す第1金属層14を形成する工程は不要となる。

30

【0093】

図35に示す構造体において、支持基板41は貫通電極41aを有するため、例えば、所定の貫通電極41a及び所定の貫通電極41aと電氣的に接続されている第4配線層26に、図35の矢印のようにプローブを接触させることにより、導通検査を行うことができる。

【0094】

導通検査で良品と判定された物のみをその後の工程に進めることが可能になるため、集合配線基板40及び配線基板40aの生産性を向上させることができる。次いで、本発明の第1の実施の形態における図22～図24と同様な工程により、本発明の第3の実施の形態に係る集合配線基板40及び配線基板40aが製造される。

40

【0095】

なお、本発明の第3の実施の形態では、支持基板41の上面に凹部13を形成し、凹部13に半導体チップの対応する電極と電氣的に接続される電極パッドとなる第1配線層17を形成する例を示したが、本発明の第1の実施の形態の変形例と同様に、支持基板41の上面に凹部13を形成せず、平坦な支持基板41の上面に第1配線層17を形成しても構わない。

【0096】

本発明の第3の実施の形態に係る集合配線基板40及び配線基板40aによれば、本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aと同様に、熱膨張率の小さいシリコン等からなる支持基板41の上面に凹部13を形成し、凹部13に半導体チ

50

ップの対応する電極と電氣的に接続される電極パッドとなる第1配線層17を形成し、更に、ビルドアップ配線層を形成する。これにより、集合配線基板40及び配線基板40aが製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板41に支持されたビルドアップ配線層には、熱応力(ストレス)に起因する反りや歪みが生じ難くなるため、集合配線基板40及び配線基板40aの完成時に、第1配線層17のピッチP3が、所望のピッチから大きくずれることを防止することができる。

【0097】

又、従来の配線基板100の製造工程で使用されるCuからなる支持基板は、最終工程でウェットエッチングにより除去されるため、一度しか使用できないが、本発明に係るシリコン等からなる支持基板41は、剥離層15を設けたことにより、ウェットエッチングを行わなくても容易に除去することが可能となるため、集合配線基板40をダイシングブレード等を用いて個片化する前に支持基板41を除去する場合には、支持基板41を繰り返し使用することができ、集合配線基板40及び配線基板40aの製造コストを低減することができる。

【0098】

又、貫通電極41aを有する支持基板41を用いることにより、貫通電極41aをめっき給電層(シード層)に利用した電解めっき法により、第1配線層17を形成することができるため、図10に示す第1金属層14を形成する工程が不要となり、集合配線基板40及び配線基板40aの生産性を向上させることができる。

【0099】

又、貫通電極41aを有する支持基板41を用いることにより、ビルドアップ配線層形成時点で貫通電極41aを通して導通検査を行うことが可能となり、導通検査で良品と判定された物のみをその後の工程に進めることが可能になるため、集合配線基板40及び配線基板40aの生産性を向上させることができる。

【0100】

第4の実施の形態

図36は、本発明の第4の実施の形態に係るビルドアップ配線層を有する集合配線基板50を例示する底面図である。図37は、本発明の第4の実施の形態に係るビルドアップ配線層を有する集合配線基板50を例示する断面図である。図36及び図37において、図3及び図4と同一部品については、同一符号を付し、その説明は省略する場合がある。図36及び図37において、59は補強枠、Cは半導体チップが実装される領域(以下、「半導体チップ実装領域C」とする)を示している。

【0101】

図36及び図37を参照するに、集合配線基板50は、半導体チップ実装領域Cの外縁部に補強枠59を設けた以外は、本発明の第1の実施の形態に係るビルドアップ配線層を有する集合配線基板10と同様に構成される。補強枠59は、集合配線基板50及び集合配線基板50を個片化した配線基板50aの機械的強度を高め、変形等を防止するために設ける。

【0102】

又、集合配線基板50又は集合配線基板50を個片化した配線基板50aに半導体チップが実装された後に、半導体チップで発生する熱の放熱を補助するために設ける。補強枠59の材料としては、シリコン、Cu、SUS等を用いることができる。補強枠59の高さH1は、特に制限はないが、十分な効果を発揮するためには半導体チップ実装領域Cよりも高くすることが好ましい。

【0103】

続いて、集合配線基板50及び配線基板50aの製造方法について説明をする。始めに、本発明の第1の実施の形態における図5~図23と同様な工程により、図23に示す構造体を作製する。次いで、図37に示すように、図23に示す構造体の半導体チップ実装領域Cの外縁部に補強枠59を設けることにより、集合配線基板50が完成する。補強枠59は、例えば、エポキシ系の熱硬化性接着剤、プリプレグ等を用いて第1絶縁層16に

固定することができる。なお、プリプレグとは、接着剤に相当する樹脂をあらかじめガラス繊維や炭素繊維に含浸させた中間素材である。

【0104】

次いで、本発明の第1の実施の形態における図24と同様な工程により、図37に示す集合配線基板50をダイシングブレード等を用いて切断位置Bで切断することにより、集合配線基板50は個片化される。次いで、個片化後に補助基板28を除去することにより、複数の配線基板50aが完成する。なお、図37に示す集合配線基板50から補助基板28を除去した後に、ダイシングブレード等を用いて切断位置Bで切断することにより集合配線基板50を個片化し、複数の配線基板50aを作製しても構わない。このようにして、本発明の第4の実施の形態に係る集合配線基板50及び配線基板50aが製造される。

10

【0105】

なお、本発明の第4の実施の形態では、支持基板11の上面に凹部13を形成し、凹部13に半導体チップの対応する電極と電気的に接続される電極パッドとなる第1配線層17を形成する例を示したが、本発明の第1の実施の形態の変形例と同様に、支持基板11の上面に凹部13を形成せず、平坦な支持基板11の上面に第1配線層17を形成しても構わない。

【0106】

本発明の第4の実施の形態に係る集合配線基板50及び配線基板50aによれば、本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aと同様に、熱膨張率の小さいシリコン等からなる支持基板11の上面に凹部13を形成し、凹部13に半導体チップの対応する電極と電気的に接続される電極パッドとなる第1配線層17を形成し、更に、ビルドアップ配線層を形成する。これにより、集合配線基板50及び配線基板50aが製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板11に支持されたビルドアップ配線層には、熱応力(ストレス)に起因する反りや歪みが生じ難くなるため、集合配線基板50及び配線基板50aの完成時に、第1配線層17のピッチP3が、所望のピッチから大きくずれることを防止することができる。

20

【0107】

又、従来の配線基板100の製造工程で使用されるCuからなる支持基板は、最終工程でウェットエッチングにより除去されるため、一度しか使用できないが、本発明に係るシリコン等からなる支持基板11は、剥離層15を設けたことにより、ウェットエッチングを行わなくても容易に除去することが可能となるため、集合配線基板50をダイシングブレード等を用いて個片化する前に支持基板11を除去する場合には、支持基板11を繰り返し使用することができ、集合配線基板50及び配線基板50aの製造コストを低減することができる。

30

【0108】

又、半導体チップ実装領域Cの外縁部に補強枠59を設けたことにより、集合配線基板50及び配線基板50aの機械的強度を高くすることが可能となり、集合配線基板50及び配線基板50aの変形等を防止することができる。補強枠59を設けたことにより、補助基板28を除去した後においても、高い機械的強度を維持することができる。又、半導体チップ実装領域Cの外縁部に補強枠59を設けたことにより、集合配線基板50又は配線基板50aに半導体チップが実装された後に、半導体チップで発生する熱の放熱性を向上することができる。

40

【0109】

第5の実施の形態

図38は、本発明の第5の実施の形態に係るビルドアップ配線層を有する集合配線基板60を例示する断面図である。なお、本発明の第5の実施の形態に係るビルドアップ配線層を有する集合配線基板60を例示する平面図は、図3と同一であるため、図示及び説明は省略する。但し、集合配線基板60において、支持基板11、第1金属層64及び剥離層65は除去しておいても構わない。

50

【0110】

図38を参照するに、集合配線基板60は、支持基板11と、第1金属層64と、剥離層65と、第1絶縁層66と、第2絶縁層71と、第3絶縁層74と、第1配線層67と、第2配線層70と、第3配線層73と、第4配線層76と、第2金属層68と、第3金属層72、第4金属層75と、ソルダーレジスト77と、第5金属層78とからなるビルドアップ配線層を有する配線基板である。なお、第1金属層64、剥離層65、第1絶縁層66等の材料や厚さ等は、本発明の第1の実施の形態の第1金属層14、剥離層15、第1絶縁層16等の材料や厚さ等と同様であるため、その説明は省略する。

【0111】

支持基板11の上面上には第1金属層64、剥離層65、第1絶縁層66が積層されている。第1絶縁層66には、剥離層65及び第1絶縁層66を貫通し、第1金属層64を露出する第1ビアホール66xが形成されている。第1ビアホール66xの第1金属層64上には、第1配線層67が形成されている。

10

【0112】

第1絶縁層66上には第2金属層68及び第2配線層70が積層形成されている。更に、第2配線層70を覆うように第2絶縁層71が形成され、第2絶縁層71上には第3金属層72及び第3配線層73が積層形成されている。更に、第3配線層73を覆うように第3絶縁層74が形成され、第3絶縁層74上には第4金属層75及び第4配線層76が積層形成されている。

【0113】

集合配線基板60が個片化された配線基板60aが、マザーボード等に接続される際には、支持基板11、第1金属層64及び剥離層65は除去され、第1配線層67は、第1絶縁層66から露出する。第1配線層67は、例えばマザーボード等と電氣的に接続される電極パッドとして機能する。

20

【0114】

第1配線層67と第2金属層68及び第2配線層70とは、第1絶縁層66に形成された第1ビアホール66xを介して電氣的に接続されている。又、第2配線層70と第3金属層72及び第3配線層73とは、第2絶縁層71に形成された第2ビアホール71xを介して電氣的に接続されている。又、第3配線層73と第4金属層75及び第4配線層76とは、第3絶縁層74に形成された第3ビアホール74xを介して電氣的に接続されている。

30

【0115】

第4配線層76を覆うように、開口部77xを有するソルダーレジスト77が形成されている。第4配線層76上の開口部77xに対応する部分には、第5金属層78が形成されている。第5金属層78が形成されている面は、半導体チップが実装される半導体チップ実装面となる。ソルダーレジスト77の開口部77x内に露出する第5金属層78は、電極パッドとして機能し、半導体チップの対応する電極と電氣的に接続される。P4は、第5金属層78のピッチを示している。集合配線基板60は、切断位置Bにおいて切断されることにより個片化され、配線基板60aとなる。

【0116】

続いて、集合配線基板60及び配線基板60aの製造方法について説明する。図39～図43は、本発明の第5の実施の形態に係る集合配線基板60及び配線基板60aの製造工程を例示する図である。図39～図43において、図38と同一部品については、同一符号を付し、その説明は省略する場合がある。

40

【0117】

始めに、本発明の第1の実施の形態における図5及び図6と同様な工程により、支持基板11の上面上にレジスト膜62を形成する。次いで、図39に示す工程では、レジスト膜62に対して露光等のパターンニング処理を行い、第1配線層67の形成位置(後述する図41参照)に対応する部分に開口部62xを形成する。なお、ドライフィルム状のレジスト膜62に対して予め開口部62xを形成しておき、開口部62xが形成されたレジスト

50

膜 6 2 を支持基板 1 1 上に配設してもよい。

【 0 1 1 8 】

第 1 配線層 6 7 は半導体チップには接続されずマザーボード等と接続される電極パッドであるため、第 1 配線層 6 7 の形成位置に対応する開口部 6 2 x のピッチは、図 7 に示す本発明の第 1 の実施の形態における第 1 配線層 1 7 の形成位置に対応する開口部 1 2 x のピッチよりも広がっている。

【 0 1 1 9 】

次いで、図 4 0 に示す工程では、異方性ドライエッチング又は異方性ウェットエッチングにより、支持基板 1 1 の上面の開口部 6 2 x に対応する位置に凹部 6 3 を形成し、図 3 9 に示すレジスト膜 6 2 を除去する。凹部 6 3 の深さとしては、例えば、0 . 5 μm ~ 2 0 μm とすることができる。又、凹部 6 3 は、平面視略円形形状であり、その直径としては、例えば、1 0 0 μm ~ 2 0 0 μm 、そのピッチとしては、例えば、2 0 0 μm ~ 4 0 0 μm とすることができる。

10

【 0 1 2 0 】

次いで、図 4 1 に示す工程では、本発明の第 1 の実施の形態における図 1 0 ~ 図 2 1 と同様な工程により、支持基板 1 1 上にビルドアップ配線層を形成する。本実施例では、4 層のビルドアップ配線層（第 1 配線層 ~ 第 4 配線層）を形成したが、n 層（n は 1 以上の整数）のビルドアップ配線層を形成してもよい。

【 0 1 2 1 】

次いで、図 4 2 に示す工程では、第 4 配線層 7 6 上の開口部 7 7 x に対応する部分に、第 5 金属層 7 8 を形成することにより、集合配線基板 6 0 が完成する。第 5 金属層 7 8 は、例えば、電解めっき法、無電解めっき法等により、第 4 配線層 7 6 上に直接 Au 膜を形成したものである。又、例えば、Ni 膜、Au 膜を第 4 配線層 7 6 上に順次積層した構造としても構わない。又、Ni 膜、Pd 膜、Au 膜を第 4 配線層 7 6 上に順次積層した構造としても構わない。第 5 金属層 7 8 を構成する Au 膜の厚さは、例えば、0 . 0 1 μm ~ 1 μm とすることができる。

20

【 0 1 2 2 】

第 5 金属層 7 8 が形成されている面は、半導体チップが実装される半導体チップ実装面となる。ソルダーレジスト 7 7 の開口部 7 7 x 内に露出する第 5 金属層 7 8 は、電極パッドとして機能し、半導体チップの対応する電極と電氣的に接続される。

30

【 0 1 2 3 】

なお、図 4 2 に示す構造体において、第 5 金属層 7 8 が形成されている半導体チップ実装面は、支持基板 1 1 に接している面と反対側の面であるため、支持基板 1 1 を除去することなく半導体チップを実装することができる。従って、図 4 2 に示す構造体に補助基板 2 8 を設ける工程は不要となる。

【 0 1 2 4 】

次いで、図 4 3 に示す工程では、図 4 2 に示す集合配線基板 6 0 をダイシングブレード等を用いて切断位置 B で切断することにより、集合配線基板 6 0 は個片化される。次いで、個片化後に剥離層 6 5 に所定の処理を施し、支持基板 1 1、第 1 金属層 6 4 及び剥離層 6 5 を除去することにより、複数の配線基板 6 0 a が完成する。

40

【 0 1 2 5 】

なお、図 4 2 に示す集合配線基板 6 0 から支持基板 1 1、第 1 金属層 6 4 及び剥離層 6 5 を除去した後に、ダイシングブレード等を用いて切断位置 B で切断することにより集合配線基板 6 0 を個片化し、複数の配線基板 6 0 a を作製しても構わない。

【 0 1 2 6 】

所定の処理とは、例えば、剥離層 6 5 として熱発泡タイプの両面粘着テープを貼り付けた場合には、所定の温度に加熱する（熱エネルギーを付与する）処理である。又、例えば、剥離層 6 5 として UV（紫外線）発泡タイプの両面粘着テープを貼り付けた場合には、紫外線を照射する（特定の波長の光エネルギーを付与する）処理である。所定の処理を施すことにより、剥離層 6 5 の粘着力が低下するため、支持基板 1 1、第 1 金属層 6 4 及び

50

剥離層 65 を容易に除去することができる。

【0127】

支持基板 11、第 1 金属層 64 及び剥離層 65 を除去することにより、第 1 配線層 67 は第 1 絶縁層 16 から露出する。第 1 配線層 67 は、例えばマザーボード等と電氣的に接続される電極パッドとして機能する。このようにして、本発明の第 5 の実施の形態に係る集合配線基板 60 及び配線基板 60a が製造される。

【0128】

なお、本発明の第 5 の実施の形態では、支持基板 11 の上面に凹部 63 を形成し、凹部 63 にマザーボード等と電氣的に接続される電極パッドとなる第 1 配線層 67 を形成する例を示したが、本発明の第 1 の実施の形態の変形例と同様に、支持基板 11 の上面に凹部 63 を形成せず、平坦な支持基板 11 の上面に第 1 配線層 67 を形成しても構わない。

10

【0129】

本発明の第 5 の実施の形態に係る集合配線基板 60 及び配線基板 60a によれば、本発明の第 1 の実施の形態に係る集合配線基板 10 及び配線基板 10a と同様に、熱膨張率の小さいシリコン等からなる支持基板 11 の上面に凹部 63 を形成し、凹部 63 にマザーボード等と電氣的に接続される電極パッドとなる第 1 配線層 67 を形成し、更に、ビルドアップ配線層を形成する。本発明の第 1 の実施の形態に係る集合配線基板 10 及び配線基板 10a の場合と異なり、半導体チップの対応する電極と電氣的に接続される第 5 金属層 78 は、支持基板 11 の上面に形成された凹部 63 には形成されないが、支持基板 11 に支持された状態で形成されるため、集合配線基板 60 及び配線基板 60a が製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板 11 に支持されたビルドアップ配線層には、熱応力（ストレス）に起因する反りや歪みが生じ難くなるため、集合配線基板 60 及び配線基板 60a の完成時に、第 5 金属層 78 のピッチ P4 が、所望のピッチから大きくずれることを防止することができる。

20

【0130】

又、従来配線基板 100 の製造工程で使用される Cu からなる支持基板は、最終工程でウェットエッチングにより除去されるため、一度しか使用できないが、本発明に係るシリコン等からなる支持基板 11 は、剥離層 65 を設けたことにより、ウェットエッチングを行わなくても容易に除去することが可能となるため、集合配線基板 60 をダイシングブレード等を用いて個片化する前に支持基板 11 を除去する場合には、支持基板 11 を繰り返し使用することができ、集合配線基板 60 及び配線基板 60a の製造コストを低減することができる。

30

【0131】

又、集合配線基板 60 及び配線基板 60a において、半導体チップが実装される面は、支持基板 11 に接している面と反対側の面であるため、支持基板 11 を除去することなく半導体チップを実装することができるため、補助基板 28 を設ける工程が不要となり、集合配線基板 60 及び配線基板 60a の生産性を向上させることができる。

【0132】

第 6 の実施の形態

本発明の第 6 の実施の形態では、本発明に係る配線基板に半導体チップを実装した半導体パッケージの形態、及び、本発明に係る半導体パッケージの製造方法について例示する。

40

【0133】

図 44 は、本発明に係る半導体パッケージ 80 を例示する断面図である。図 44 において、図 24 と同一部品については、同一符号を付し、その説明は省略する場合がある。図 44 を参照するに、半導体パッケージ 80 は、図 24 に示す配線基板 10a と、半導体チップ 81 と、アンダーフィル樹脂 83 とを有する。なお、配線基板 10a は、本発明の第 1 の実施の形態に示す製造方法で製造されたものでも、本発明の第 1 の実施の形態の変形例に示す製造方法で製造されたものでも、いずれでも構わない。

【0134】

50

半導体チップ81は、シリコン等からなる薄板化された半導体基板（図示せず）上に半導体集積回路（図示せず）や電極パッド（図示せず）が形成され、電極パッド（図示せず）上には電極となるボール状端子82が形成されたものである。半導体チップ81のボール状端子82は、配線基板10aの第1配線層17と電氣的に接続されている。半導体チップ81と第1絶縁層16との間にはアンダーフィル樹脂83が充填されている。

【0135】

なお、半導体チップ81のボール状端子82及び配線基板10aの第1配線層17のいずれもが、はんだから構成されている場合には、半導体チップ81の実装時に、ボール状端子82及び第1配線層17は溶融し合金となり、一つのバンプが形成される。

【0136】

図44に示す半導体パッケージ80において、配線基板10aは、本発明の第1の実施の形態で示したように、シリコン（熱膨張率：3～4ppm/程度）等からなる支持基板11の上面に凹部13を形成し、凹部13に半導体チップの対応する電極と電氣的に接続される電極パッドとなる第1配線層17を形成し、更に、ビルドアップ配線層を形成することにより製造される。

【0137】

その結果、配線基板10aが製造される過程において加熱冷却を繰り返しても、熱膨張率の小さいシリコン等からなる支持基板11に支持されたビルドアップ配線層には、熱応力（ストレス）に起因する反りや歪みが生じ難くなるため、配線基板10aの完成時に、第1配線層17のピッチは、所望のピッチから大きくずれることはない。

【0138】

一方、図44に示す半導体パッケージ80における半導体チップ81を構成する半導体基板にシリコンを用いた場合、その熱膨張率は3～4ppm/程度と小さく、電極となるボール状端子82のピッチは、所望のピッチから大きくずれることはない。

【0139】

従って、例えば、第1配線層17のピッチ（＝ボール状端子82のピッチ）が100μmを下回るような狭ピッチとなり、それに対応すべく第1配線層17やボール状端子82が小型化されている場合においても、配線基板10aの第1配線層17と半導体チップ81のボール状端子82とをピッチずれを生じさせることなく電氣的に接続することができる。

【0140】

図45は、本発明に係る半導体パッケージ90を例示する断面図である。図45において、図37及び図44と同一部品については、同一符号を付し、その説明は省略する場合がある。図45を参照するに、半導体パッケージ90は、配線基板50aと、半導体チップ81と、アンダーフィル樹脂83とを有する。配線基板50aは、図37に示す集合配線基板50を個片化した後に補助基板28を除去した配線基板である。ただし、図37に示す集合配線基板50から補助基板28を除去した後に個片化しても構わない。

【0141】

半導体パッケージ80の場合と同様な理由により、半導体パッケージ90において、例えば、第1配線層17のピッチ（＝ボール状端子82のピッチ）が100μmを下回るような狭ピッチとなり、それに対応すべく第1配線層17やボール状端子82が小型化されている場合においても、配線基板50aの第1配線層17と半導体チップ81のボール状端子82とをピッチずれを生じさせることなく電氣的に接続することができる。又、半導体チップ81が実装されている領域の外縁部に補強枠59を設けたことにより、半導体パッケージ90の機械的強度を高めることができる。

【0142】

図46は、本発明に係る半導体パッケージ110を例示する断面図である。図46において、図43及び図44と同一部品については、同一符号を付し、その説明は省略する場合がある。図46を参照するに、半導体パッケージ110は、図43に示す配線基板60aと、半導体チップ81と、アンダーフィル樹脂83とを有する。第5配線層78上には

10

20

30

40

50

、はんだペースト塗布等によりプレソルダ（図示せず）が形成されている。

【0143】

半導体パッケージ80の場合と同様な理由により、半導体パッケージ110において、例えば、第5配線層78のピッチ（＝ボール状端子82のピッチ）が100 μ mを下回るような狭ピッチとなり、それに対応すべく第5配線層78やボール状端子82が小型化されている場合においても、配線基板60aの第5配線層78と半導体チップ81のボール状端子82とをピッチずれを生じさせることなく電氣的に接続することができる。

【0144】

以上、半導体パッケージ80、90及び110の形態について説明したが、この中から半導体パッケージ80を例にとり、その製造方法について説明する。図47～図50は、本発明に係る半導体パッケージ80の製造工程を例示する図である。図47～図50において、図44と同一部品については、同一符号を付し、その説明は省略する場合がある。

【0145】

なお、図47～図50に示す工程は、図23に示す集合配線基板10を用意し、集合配線基板10に半導体チップ81を実装し、その後個片化してから補助基板28を除去する例を示すが、集合配線基板10が個片化され補助基板28が除去されている図24に示す配線基板10aを用意し、配線基板10aに半導体チップ81を実装しても構わない。

【0146】

始めに、図47に示す工程では、図23に示す集合配線基板10を用意し、半導体チップ81のボール状端子82と集合配線基板10の第1配線層17とを電氣的に接続する。なお、半導体チップ81のボール状端子82及び集合配線基板10の第1配線層17のいずれもが、はんだから構成されている場合には、半導体チップ81の実装時に、ボール状端子82及び第1配線層17は熔融し合金となり、一つのバンプが形成される。

【0147】

第1配線層17がはんだではなく、例えば、Au等からなる表面めっき層とCu等からなる第1配線層本体から構成されている場合には、第1配線層17上に、はんだバンプ（接合金属）を形成する。はんだバンプは、第1配線層17に、はんだペーストを塗布しリフロー処理することにより得られる。又、第1配線層17に、はんだボールを実装しても構わない。

【0148】

半導体チップ81のボール状端子82と集合配線基板10の第1配線層17との電氣的な接続は、例えば、230 $^{\circ}$ Cに加熱して、はんだを融解させることにより行う。次いで、図48に示す工程では、半導体チップ81と第1絶縁層16との間にアンダーフィル樹脂83を充填する。次いで、図49に示す工程では、図48に示す集合配線基板10をダイシングブレード等を用いて切断位置Bで切断することにより、集合配線基板10は個片化され、複数の配線基板10aとなる。

【0149】

次いで、図50に示す工程では、図49に示す補助基板28を除去することにより、半導体パッケージ80が完成する。なお、図48に示す集合配線基板10から補助基板28を除去した後に、ダイシングブレード等を用いて切断位置Bで切断することにより集合配線基板10を個片化し、半導体パッケージ80を作製しても構わない。

【0150】

このようにして、半導体パッケージ80が製造される。なお、半導体パッケージ90及び110も半導体パッケージ80と概略同様の工程により製造される。ただし、図46に示す半導体パッケージ110は、図38に示す集合配線基板60に半導体チップ81を実装した後、剥離層65に所定の処理を施し、支持基板11、第1金属層64及び剥離層65を除去し、その後、集合配線基板60をダイシングブレード等を用いて切断位置Bで切断することにより製造しても構わない。

【0151】

本発明の第6の実施の形態によれば、半導体チップの対応する電極と電氣的に接続され

10

20

30

40

50

る電極パッドとなる第1配線層17又は第5配線層78が所望のピッチから大きくずれることなく形成されている本発明に係る集合配線基板10、50、60、又は、配線基板10a、50a、60aを用いることにより、例えば、第1配線層17又は第5配線層78のピッチ(=ボール状端子82のピッチ)が100 μ mを下回るような狭ピッチとなり、それに対応すべく第1配線層17又は第5配線層78やボール状端子82が小型化されている場合においても、集合配線基板10、50、60、又は、配線基板10a、50a、60aの第1配線層17又は第5配線層78と半導体チップ81ボール状端子82とをピッチずれを生じさせることなく電氣的に接続することができる。

【0152】

以上、本発明の好ましい実施の形態について詳説したが、本発明は、上述した実施の形態に制限されることはなく、本発明の範囲を逸脱することなく、上述した実施の形態に種々の変形及び置換を加えることができる。

10

【0153】

例えば、上述した実施の形態においては、配線層をセミアディティブ法で形成する例を示したが、配線層は、セミアディティブ法の他にサブトラクティブ法等の各種の方法を用いて形成することができる。

【図面の簡単な説明】

【0154】

【図1】従来のビルドアップ配線層を有する配線基板100を例示する断面図である。

【図2】配線基板100に半導体チップ810を実装した半導体パッケージ800を例示する断面図である。

20

【図3】本発明の第1の実施の形態に係るビルドアップ配線層を有する集合配線基板10を例示する平面図である。

【図4】本発明の第1の実施の形態に係るビルドアップ配線層を有する集合配線基板10を例示する断面図である。

【図5】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その1)である。

【図6】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その2)である。

【図7】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その3)である。

30

【図8】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その4)である。

【図9】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その5)である。

【図10】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その6)である。

【図11】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その7)である。

【図12】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その8)である。

40

【図13】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その9)である。

【図14】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その10)である。

【図15】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その11)である。

【図16】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造工程を例示する図(その12)である。

【図17】本発明の第1の実施の形態に係る集合配線基板10及び配線基板10aの製造

50

工程を例示する図（その１３）である。

【図１８】本発明の第１の実施の形態に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その１４）である。

【図１９】本発明の第１の実施の形態に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その１５）である。

【図２０】本発明の第１の実施の形態に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その１６）である。

【図２１】本発明の第１の実施の形態に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その１７）である。

【図２２】本発明の第１の実施の形態に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その１８）である。 10

【図２３】本発明の第１の実施の形態に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その１９）である。

【図２４】本発明の第１の実施の形態に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その２０）である。

【図２５】本発明の第１の実施の形態の変形例に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その１）である。

【図２６】本発明の第１の実施の形態の変形例に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その２）である。

【図２７】本発明の第１の実施の形態の変形例に係る集合配線基板１０及び配線基板１０aの製造工程を例示する図（その３）である。 20

【図２８】本発明の第２の実施の形態に係る集合配線基板３０及び配線基板３０aの製造工程を例示する図（その１）である。

【図２９】本発明の第２の実施の形態に係る集合配線基板３０及び配線基板３０aの製造工程を例示する図（その２）である。

【図３０】本発明の第２の実施の形態に係る集合配線基板３０及び配線基板３０aの製造工程を例示する図（その３）である。

【図３１】本発明の第２の実施の形態に係る集合配線基板３０及び配線基板３０aの製造工程を例示する図（その４）である。

【図３２】本発明の第２の実施の形態に係る集合配線基板３０及び配線基板３０aの製造工程を例示する図（その５）である。 30

【図３３】本発明の第３の実施の形態に係る集合配線基板４０及び配線基板４０aの製造工程を例示する図（その１）である。

【図３４】本発明の第３の実施の形態に係る集合配線基板４０及び配線基板４０aの製造工程を例示する図（その２）である。

【図３５】本発明の第３の実施の形態に係る集合配線基板４０及び配線基板４０aの製造工程を例示する図（その３）である。

【図３６】本発明の第４の実施の形態に係るビルドアップ配線層を有する集合配線基板５０を例示する底面図である。

【図３７】本発明の第４の実施の形態に係るビルドアップ配線層を有する集合配線基板５０を例示する断面図である。 40

【図３８】本発明の第５の実施の形態に係るビルドアップ配線層を有する集合配線基板６０を例示する断面図である

【図３９】本発明の第５の実施の形態に係る集合配線基板６０及び配線基板６０aの製造工程を例示する図（その１）である。

【図４０】本発明の第５の実施の形態に係る集合配線基板６０及び配線基板６０aの製造工程を例示する図（その２）である。

【図４１】本発明の第５の実施の形態に係る集合配線基板６０及び配線基板６０aの製造工程を例示する図（その３）である。

【図４２】本発明の第５の実施の形態に係る集合配線基板６０及び配線基板６０aの製造 50

工程を例示する図（その４）である。

【図４３】本発明の第５の実施の形態に係る集合配線基板６０及び配線基板６０aの製造工程を例示する図（その５）である。

【図４４】本発明に係る半導体パッケージ８０を例示する断面図である。

【図４５】本発明に係る半導体パッケージ９０を例示する断面図である。

【図４６】本発明に係る半導体パッケージ１１０を例示する断面図である。

【図４７】本発明に係る半導体パッケージ８０の製造工程を例示する図（その１）である

。

【図４８】本発明に係る半導体パッケージ８０の製造工程を例示する図（その２）である

。

【図４９】本発明に係る半導体パッケージ８０の製造工程を例示する図（その３）である

。

【図５０】本発明に係る半導体パッケージ８０の製造工程を例示する図（その４）である

。

【符号の説明】

【０１５５】

１０，３０，５０，６０ 集合配線基板

１０a，６０a，１００ 配線基板

１１，４１，１１１ 支持基板

１２，６２，１９ レジスト膜

１２x，１９x，２７x，６２x，７７x，２７０x 開口部

１３，６３ 凹部

１４，３４，６４ 第１金属層

１５，３５，６５ 剥離層

１６，６６，１６０ 第１絶縁層

１６x，６６x，１６０x 第１ビアホール

１７，６７，１７０ 第１配線層

１８，６８ 第２金属層

２０，７０，２００ 第２配線層

２１，７１，２１０ 第２絶縁層

２１x，７１x，２１０x 第２ビアホール

２２，７２ 第３金属層

２３，７３，２３０ 第３配線層

２４，７４，２４０ 第３絶縁層

２４x，７４x，２４０x 第３ビアホール

２５，７５ 第４金属層

２６，７６，２６０ 第４配線層

２７，７７，２７０ ソルダーレジスト

２８ 補助基板

２９ スタンプ

２９a 凸形状

４１a 貫通電極

５９ 補強枠

７８ 第５金属層

８０，９０，１１０，８００ 半導体パッケージ

８１，８１０ 半導体チップ

８２，８２０ ボール状端子

８３，８３０ アンダーフィル樹脂

２９０ はんだバンプ

A ビルドアップ配線層形成領域

10

20

30

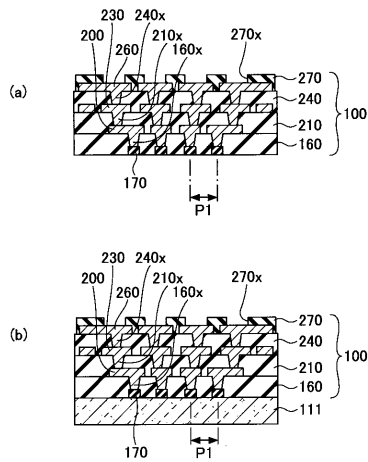
40

50

- B 切断位置
- C 半導体チップ実装領域
- H 1 高さ
- P 1 第1配線層170のピッチ
- P 2 ボール状端子820のピッチ
- P 3 第1配線層17のピッチ
- P 4 第5金属層78のピッチ

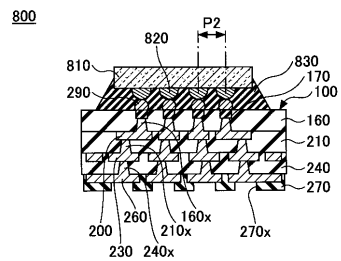
【図1】

従来のビルドアップ配線層を有する配線基板100を例示する断面図



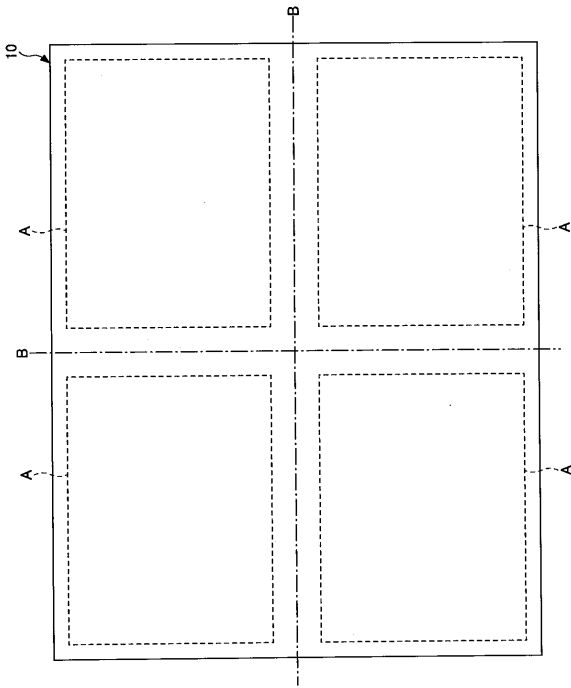
【図2】

配線基板100に半導体チップ810を搭載した半導体パッケージ800を例示する断面図



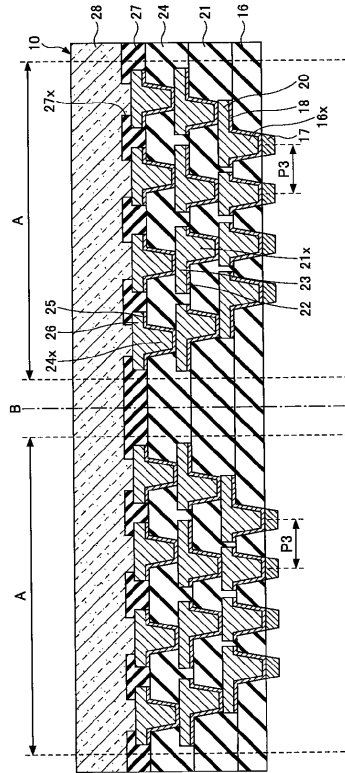
【図3】

本発明の第1の実施の形態に係る
ビルドアップ配線層を有する集合配線基板10を例示する平面図



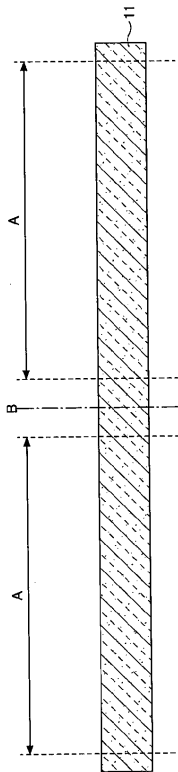
【図4】

本発明の第1の実施の形態に係る
ビルドアップ配線層を有する集合配線基板10を例示する断面図



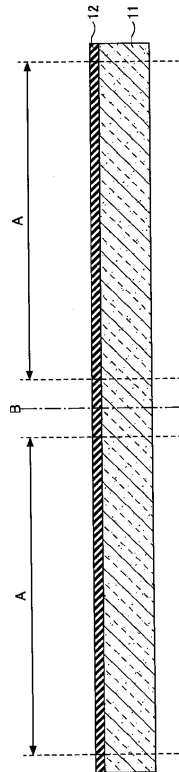
【図5】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その1)



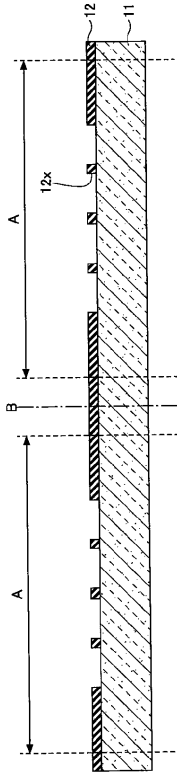
【図6】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その2)



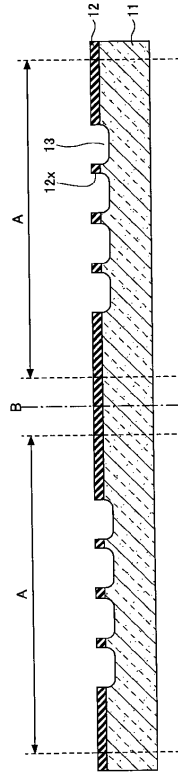
【図7】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その3)



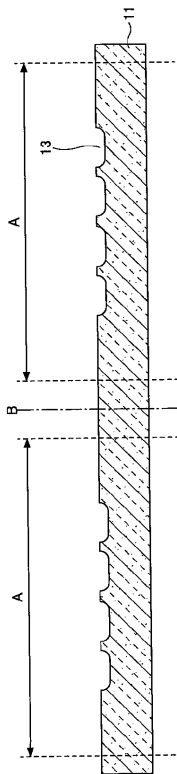
【図8】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その4)



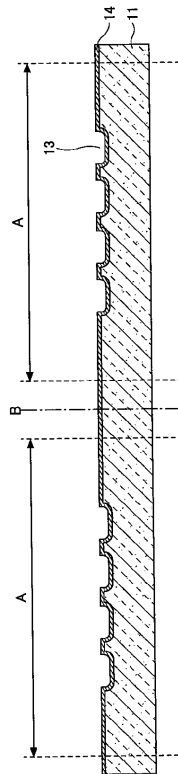
【図9】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その5)



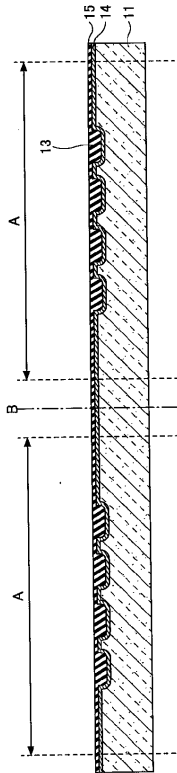
【図10】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その6)



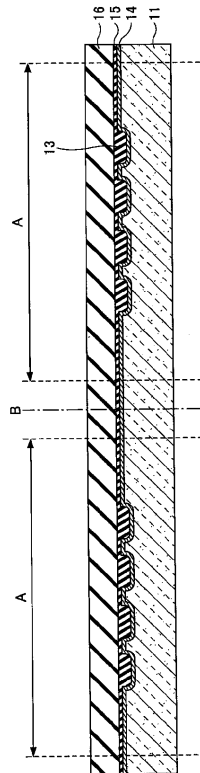
【図11】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その7)



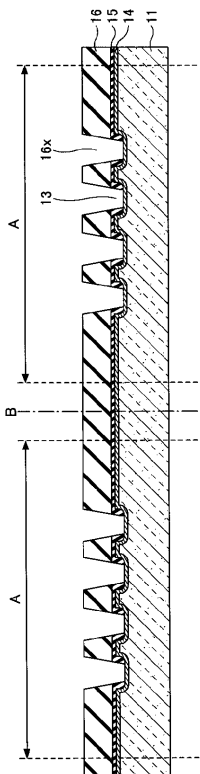
【図12】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その8)



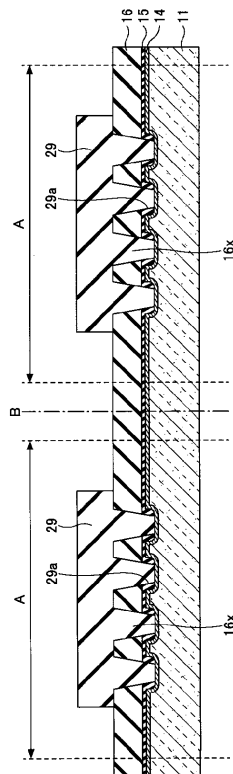
【図13】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その9)



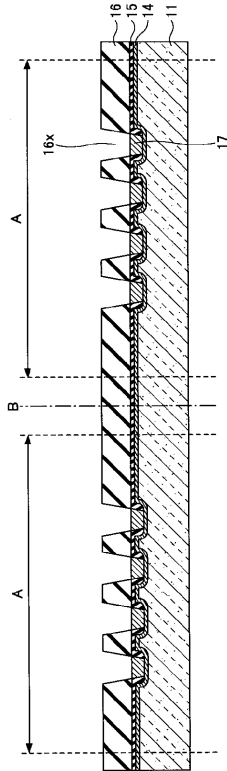
【図14】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その10)



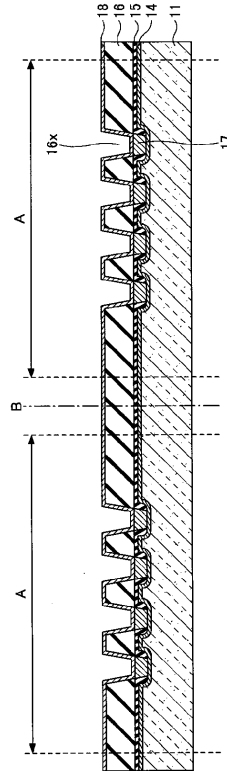
【図15】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その11)



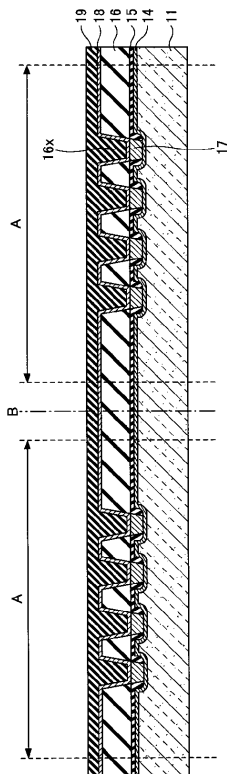
【図16】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その12)



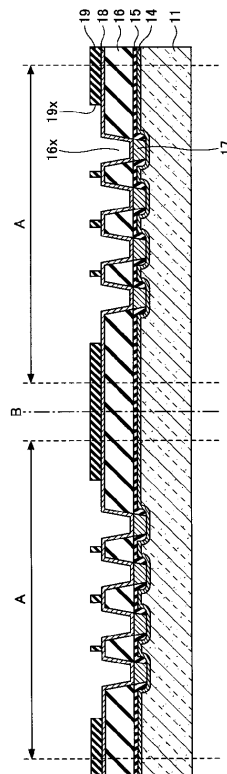
【図17】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その13)



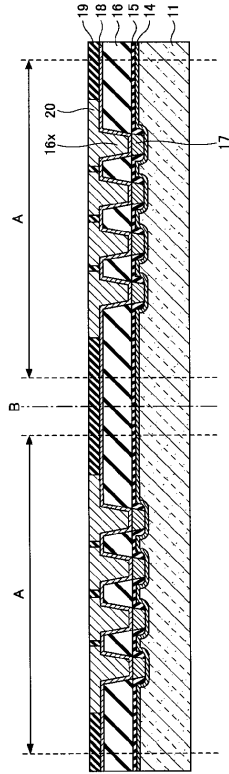
【図18】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その14)



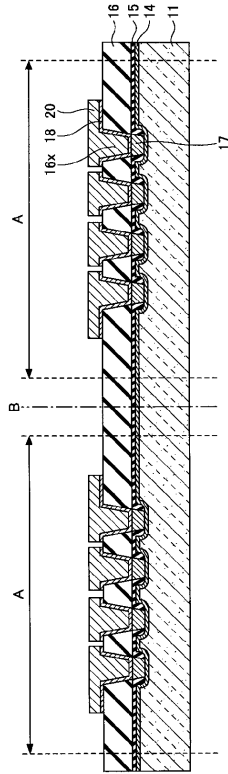
【図19】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その15)



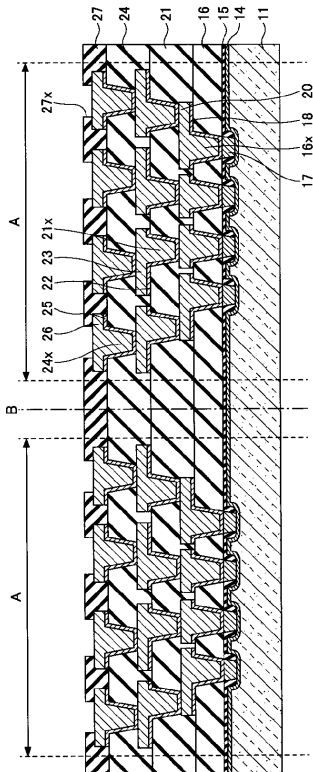
【図20】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その16)



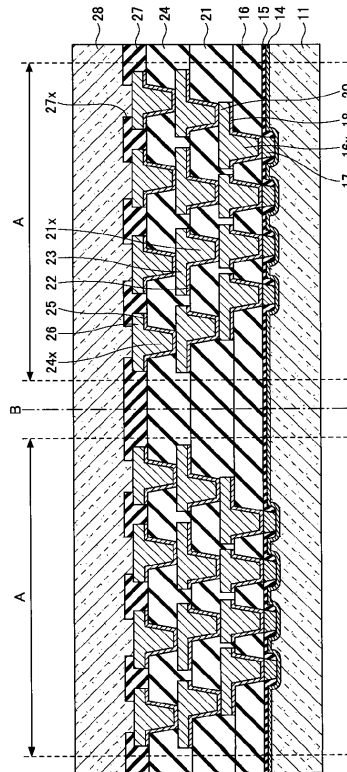
【図21】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その17)



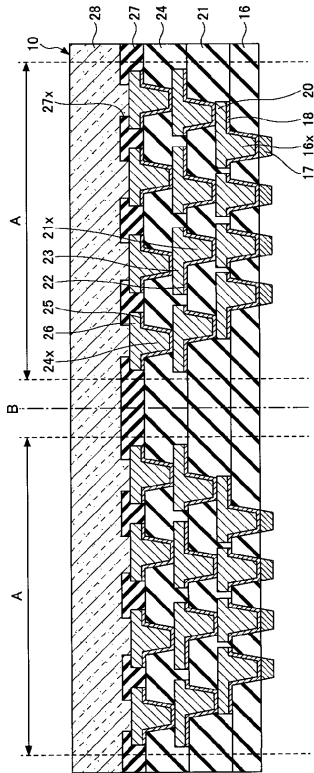
【図22】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その18)



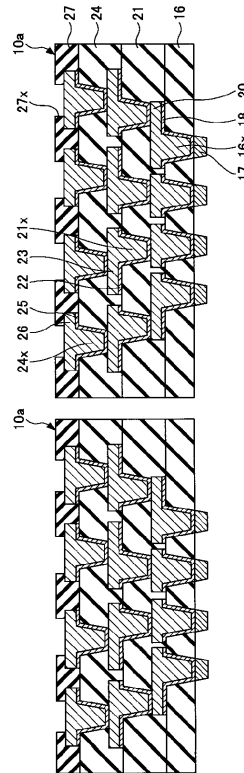
【図23】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その19)



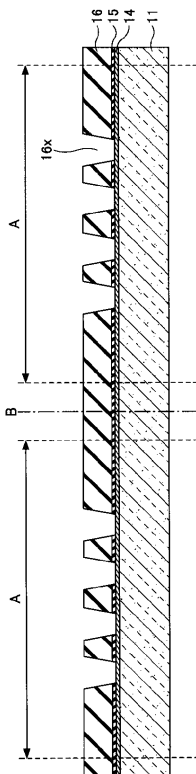
【図24】

本発明の第1の実施の形態に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その20)



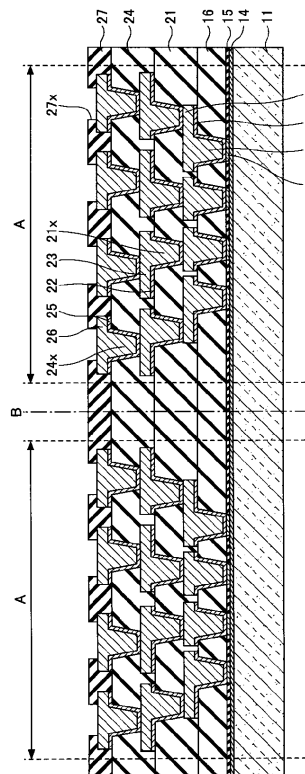
【図25】

本発明の第1の実施の形態の変形例に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その1)



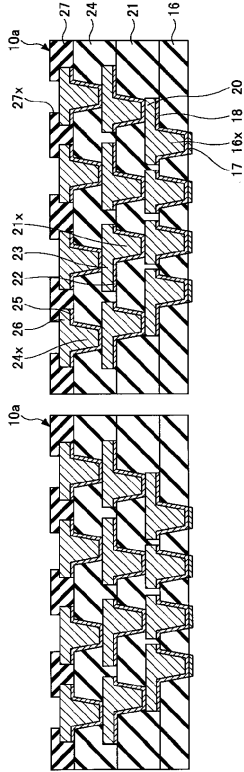
【図26】

本発明の第1の実施の形態の変形例に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その2)



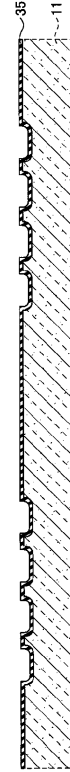
【図27】

本発明の第1の実施の形態の変形例に係る
集合配線基板10及び配線基板10aの製造工程を例示する図(その3)



【図28】

本発明の第2の実施の形態に係る
集合配線基板30及び配線基板30aの製造工程を例示する図(その1)



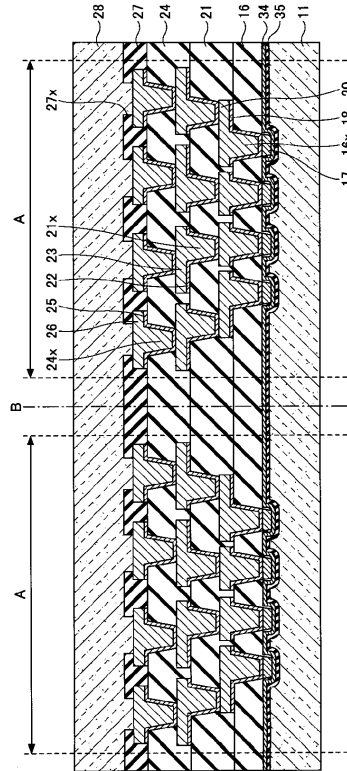
【図29】

本発明の第2の実施の形態に係る
集合配線基板30及び配線基板30aの製造工程を例示する図(その2)



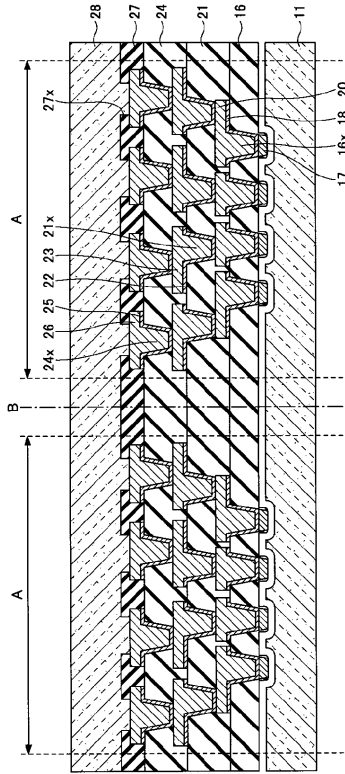
【図30】

本発明の第2の実施の形態に係る
集合配線基板30及び配線基板30aの製造工程を例示する図(その3)



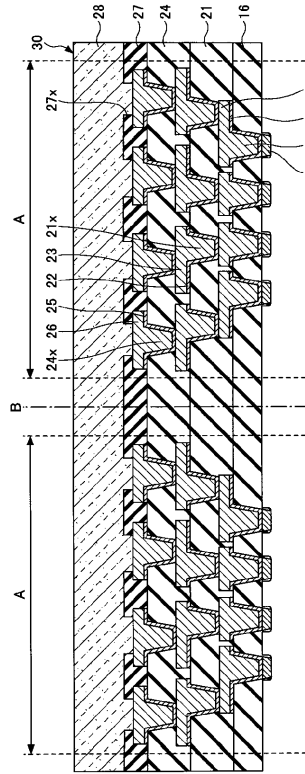
【図31】

本発明の第2の実施の形態に係る
集合配線基板30及び配線基板30aの製造工程を例示する図(その4)



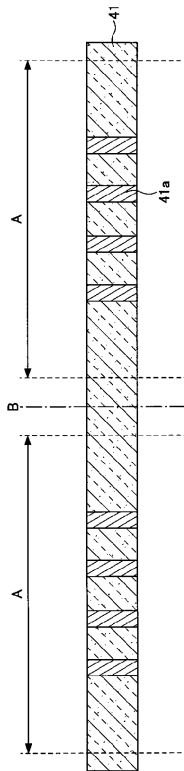
【図32】

本発明の第2の実施の形態に係る
集合配線基板30及び配線基板30aの製造工程を例示する図(その5)



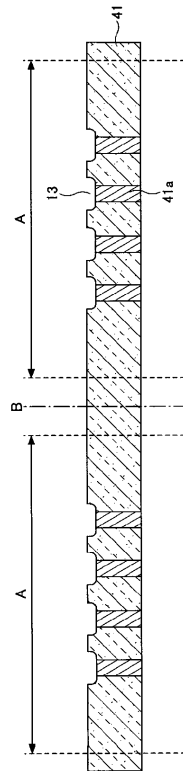
【図33】

本発明の第3の実施の形態に係る
集合配線基板40及び配線基板40aの製造工程を例示する図(その1)



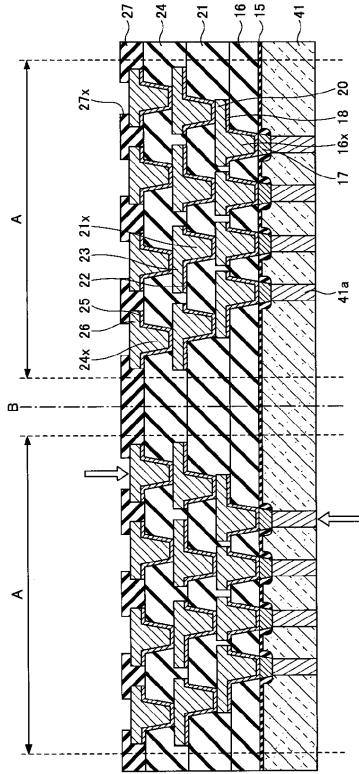
【図34】

本発明の第3の実施の形態に係る
集合配線基板40及び配線基板40aの製造工程を例示する図(その2)



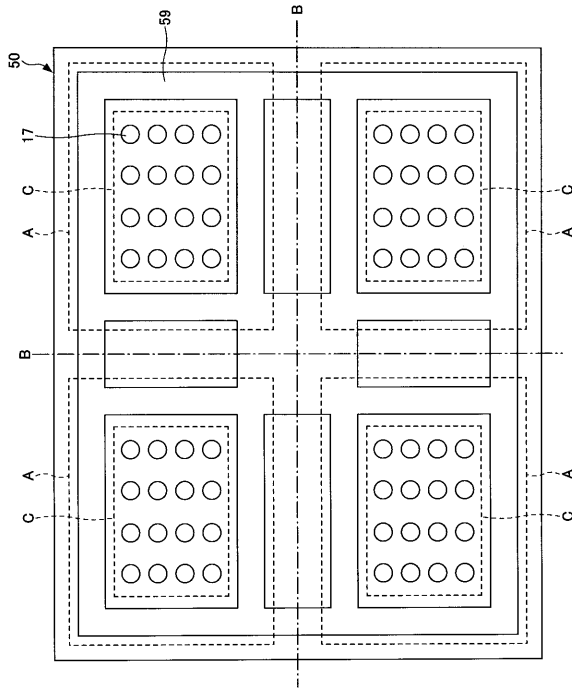
【図35】

本発明の第3の実施の形態に係る
集合配線基板40及び配線基板40aの製造工程を例示する図(その3)



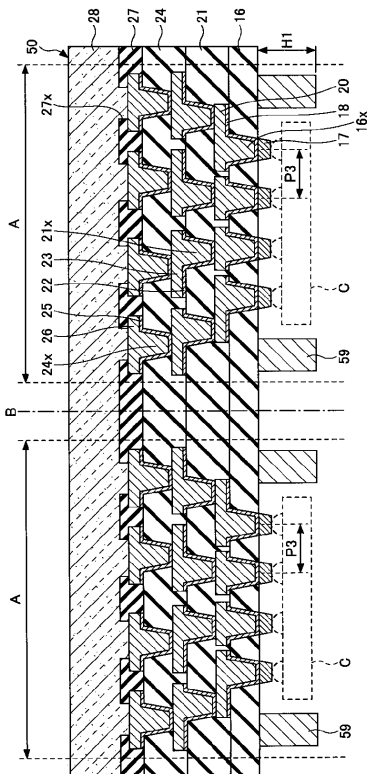
【図36】

本発明の第4の実施の形態に係る
ビルドアップ配線層を有する集合配線基板50を例示する底面図



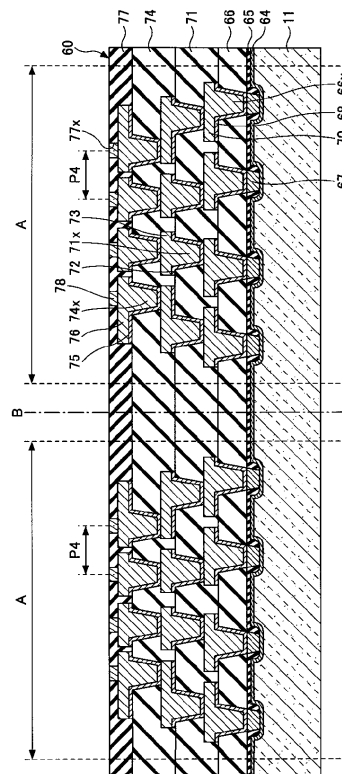
【図37】

本発明の第4の実施の形態に係る
ビルドアップ配線層を有する集合配線基板50を例示する断面図



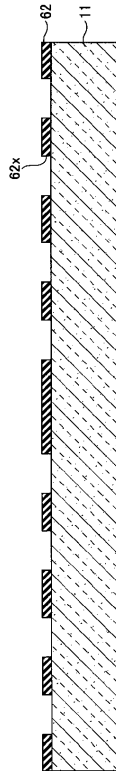
【図38】

本発明の第5の実施の形態に係る
ビルドアップ配線層を有する集合配線基板60を例示する断面図である



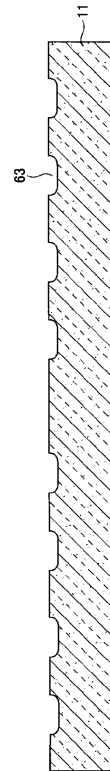
【図39】

本発明の第5の実施の形態に係る
集合配線基板60及び配線基板60aの製造工程を例示する図(その1)



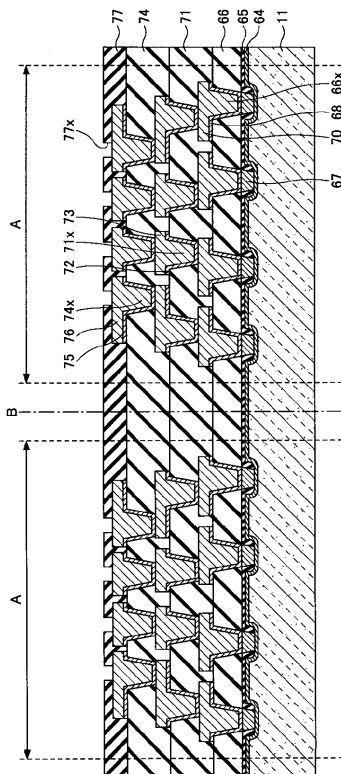
【図40】

本発明の第5の実施の形態に係る
集合配線基板60及び配線基板60aの製造工程を例示する図(その2)



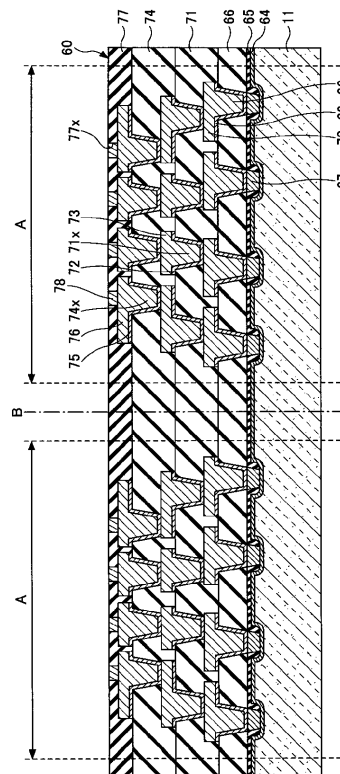
【図41】

本発明の第5の実施の形態に係る
集合配線基板60及び配線基板60aの製造工程を例示する図(その3)



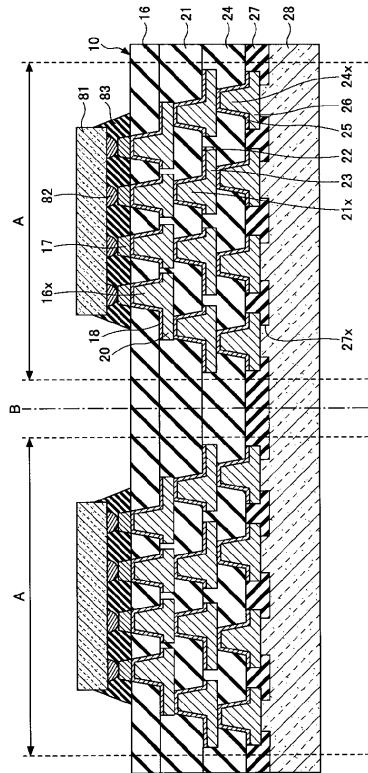
【図42】

本発明の第5の実施の形態に係る
集合配線基板60及び配線基板60aの製造工程を例示する図(その4)



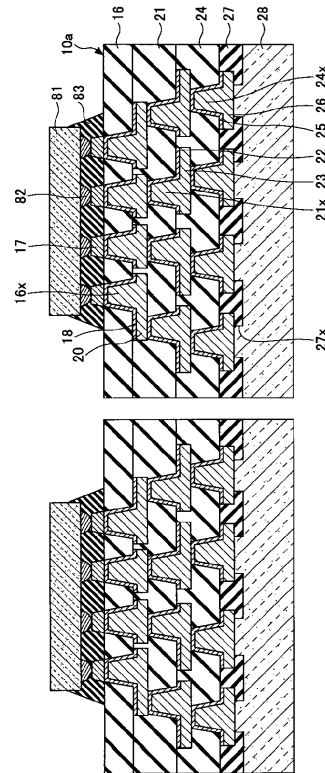
【図48】

本発明に係る半導体パッケージ80の製造工程を例示する図(その2)



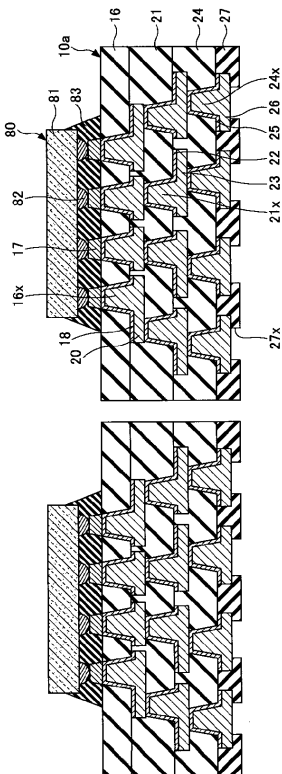
【図49】

本発明に係る半導体パッケージ80の製造工程を例示する図(その3)



【図50】

本発明に係る半導体パッケージ80の製造工程を例示する図(その4)



フロントページの続き

審査官 坂本 薫昭

(56)参考文献 特開2004-039867(JP,A)
国際公開第2007/077735(WO,A1)

(58)調査した分野(Int.Cl., DB名)
H01L 23/12