

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成27年8月6日(2015.8.6)

【公開番号】特開2013-12196(P2013-12196A)

【公開日】平成25年1月17日(2013.1.17)

【年通号数】公開・登録公報2013-003

【出願番号】特願2012-136938(P2012-136938)

【国際特許分類】

G 06 F 9/44 (2006.01)

G 06 F 9/445 (2006.01)

G 06 F 9/46 (2006.01)

【F I】

G 06 F 9/06 620K

G 06 F 9/06 610A

G 06 F 9/46 350

【手続補正書】

【提出日】平成27年6月17日(2015.6.17)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

本明細書では、ベストモードを含む種々の実施形態を開示するため、任意のデバイス又はシステムの作成及び使用と、包含された任意の方法の実行を含めて、当業者がこれらの実施形態を実行できるように、実施例を使用した。特許性を有する範囲は、特許請求の範囲によって規定され、当業者であれば想起できる他の実施例を含みうる。そのような他の実施例は、請求の範囲の記載内容と異ならない構造要素を有するのであれば、又は請求の範囲の記載内容との有意な差異を有さない等価な構造要素を含むのであれば、特許請求の範囲に含まれる。

また、本発明は以下に記載する態様を含む。

(態様1)

ターゲットハードウェアプラットフォームにより実行される(305)ソフトウェアアプリケーション(210)の実行に使用される方法であって、

ターゲットハードウェアプラットフォームのハードウェア記述言語(HDL)の記述を決定すること(310)、

HDL記述に基づいてターゲットハードウェアプラットフォーム(305)と機能的に等価にプログラマブルハードウェアコンポーネント(315)を構成すること(315)、並びに

構成されたプログラマブルハードウェアコンポーネント(315)を使用してソフトウェアアプリケーション(210)を実行すること(315)を含む方法。

(態様2)

ソフトウェアアプリケーション(210)の実行が、

構成されたハードウェアコンポーネントを使用して仮想マシン(VM)(205)を実行すること(320)、並びに

VM(205)を使用してソフトウェアアプリケーション(210)を実行すること(325)

を含み、

ターゲットハードウェアプラットフォーム(215)が第1のハードウェアプラットフォーム(215)であり、

ソフトウェアアプリケーション(210)が第2のハードウェアプラットフォームに関連付けられており、且つ

第2のハードウェアプラットフォームをエミュレートする仮想ハードウェアプラットフォームを提供するように、VM(205)を構成する、

態様1に記載の方法。

(態様3)

ソフトウェアアプリケーション(210)が第1のソフトウェアアプリケーション(210)であって、前記方法が、さらに、

構成されたプログラマブルハードウェアコンポーネント(315)を用いて第2のソフトウェアアプリケーション(445、610)を実行することであって、第2のソフトウェアアプリケーション(445、610)が、第1のソフトウェアアプリケーション(210)には含まれていない追加の機能性を含むこと、並びに

第1のソフトウェアアプリケーション(210)から第2のソフトウェアアプリケーション(445、610)へとデータを経路指定することであって、データがリクエスト及びコマンドの少なくとも一方を含むこと

を含む、態様1又は2に記載の方法。

(態様4)

プログラマブルハードウェアコンポーネントを構成すること(315)が、プログラマブルハードウェアコンポーネントをプログラムすること(315)である、態様1ないし3のいずれか一つに記載の方法。

(態様5)

さらに、HDL記述にエミュレーションの加速を含めることを含み、エミュレーションの加速が、ターゲットハードウェアプラットフォーム(215)に対応する少なくとも一つのアセンブリ命令の実施を含む、態様1ないし4のいずれか一つに記載の方法。

(態様6)

仮想マシン(VM)(205)を用いたソフトウェアアプリケーション(210)の実行に使用される装置であって、

仮想マシン(VM)(205)とソフトウェアアプリケーション(210)とを記憶するように構成されている記憶装置、及び

前記記憶装置に連結されたプログラマブルハードウェアコンポーネント(315)であって、ターゲットハードウェアプラットフォーム(215)のハードウェア記述言語(HDL)記述に基づいてプログラムされており、且つソフトウェアアプリケーション(210)を実行するようにプログラムされているプログラマブルハードウェアコンポーネント(315)

を備えており、ソフトウェアアプリケーション(210)が、ターゲットハードウェアプラットフォーム(215)及びHDL記述の少なくとも一方により実行されることについて認証されている、装置。

(態様7)

前記プログラマブルハードウェアコンポーネント(315)がターゲットハードウェアプラットフォームと機能的に等価である、態様6に記載の装置。

(態様8)

前記プログラマブルハードウェアコンポーネント(315)が、VM(205)を用いてソフトウェアアプリケーション(210)を実行するようにプログラムされている、態様6に記載の装置。

(態様9)

前記プログラマブルハードウェアコンポーネント(315)がターゲットハードウェアプラットフォームのHDL記述に基づいてプログラムされており、ソフトウェアアプリケ

ーション(210)は、前記HDL記述によって実行されることについて認証されており、且つこの認証が前記プログラマブルハードウェアコンポーネント(315)によるソフトウェアアプリケーション(210)の実行に適用可能である、態様6に記載の装置。
(態様10)

前記プログラマブルハードウェアコンポーネント(315)がHDL記述に基づいてプログラムされており、ソフトウェアアプリケーション(210)は、前記HDL記述によって実行されることについて認証されており、且つこの認証が前記プログラマブルハードウェアコンポーネント(315)によるソフトウェアアプリケーション(210)の実行に適用可能である、態様6に記載の装置。

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ターゲットハードウェアプラットフォームにより実行されるソフトウェアアプリケーション(210)の実行に使用される方法であって、

ターゲットハードウェアプラットフォームのハードウェア記述言語(HDL)の記述を決定すること、

HDL記述に基づいてターゲットハードウェアプラットフォームと機能的に等価にプログラマブルハードウェアコンポーネントを構成すること、

前記プログラマブルハードウェアコンポーネントが、ネイティブ仮想化レイヤが、第1の仮想I/O装置及び第2の仮想I/O装置間のデータを経路指定するよう構成されるよう実行すること、

並びに

構成されたプログラマブルハードウェアコンポーネントを使用してソフトウェアアプリケーション(210)を実行すること

を含む方法。

【請求項2】

ソフトウェアアプリケーション(210)の実行が、

構成されたハードウェアコンポーネントを使用して仮想マシン(VM)(205)を実行すること、並びに

VM(205)を使用してソフトウェアアプリケーション(210)を実行すること

を含み、

ターゲットハードウェアプラットフォーム(215)が第1のハードウェアプラットフォームであり、

ソフトウェアアプリケーション(210)が第2のハードウェアプラットフォームに関連付けられており、且つ

第2のハードウェアプラットフォームをエミュレートする仮想ハードウェアプラットフォームを提供するように、VM(205)を構成する、

請求項1に記載の方法。

【請求項3】

ソフトウェアアプリケーション(210)が第1のソフトウェアアプリケーションであって、前記方法が、さらに、

構成されたプログラマブルハードウェアコンポーネントを用いて第2のソフトウェアアプリケーションを実行することであって、第2のソフトウェアアプリケーションが、第1のソフトウェアアプリケーションには含まれていない追加の機能性を含むこと、並びに

第1のソフトウェアアプリケーションから第2のソフトウェアアプリケーションへとデータを経路指定することであって、データがリクエスト及びコマンドの少なくとも一方を

含むこと

を含む、請求項 1 又は 2 に記載の方法。

【請求項 4】

プログラマブルハードウェアコンポーネントを構成することが、プログラマブルハードウェアコンポーネントをプログラムすることである、請求項 1 ないし 3 のいずれか一項に記載の方法。

【請求項 5】

さらに、HDL 記述にエミュレーションの加速を含めることを含み、エミュレーションの加速が、ターゲットハードウェアプラットフォーム(215)に対応する少なくとも一つのアセンブリ命令の実施を含む、請求項 1 ないし 4 のいずれか一項に記載の方法。

【請求項 6】

仮想マシン(VM)(205)を用いたソフトウェアアプリケーション(210)の実行に使用される装置であって、

仮想マシン(VM)(205)とソフトウェアアプリケーション(210)とを記憶するように構成されている記憶装置、及び

前記記憶装置に連結されたプログラマブルハードウェアコンポーネントであって、ターゲットハードウェアプラットフォーム(215)のハードウェア記述言語(HDL)記述に基づいてプログラムされており、第1の仮想I/O装置及び第2の仮想I/O装置間のデータを経路指定するよう構成されたネイティブ仮想化レイヤを実行し、且つソフトウェアアプリケーション(210)を実行するようにプログラムされているプログラマブルハードウェアコンポーネント

を備えており、ソフトウェアアプリケーション(210)が、ターゲットハードウェアプラットフォーム(215)及びHDL 記述の少なくとも一方により実行されることについて認証されている、装置。

【請求項 7】

前記プログラマブルハードウェアコンポーネントがターゲットハードウェアプラットフォームと機能的に等価である、請求項 6 に記載の装置。

【請求項 8】

前記プログラマブルハードウェアコンポーネントが、VM(205)を用いてソフトウェアアプリケーション(210)を実行するようにプログラムされている、請求項 6 に記載の装置。

【請求項 9】

前記プログラマブルハードウェアコンポーネントがターゲットハードウェアプラットフォームのHDL 記述に基づいてプログラムされており、ソフトウェアアプリケーション(210)は、前記HDL 記述によって実行されることについて認証されており、且つこの認証が前記プログラマブルハードウェアコンポーネントによるソフトウェアアプリケーション(210)の実行に適用可能である、請求項 6 に記載の装置。

【請求項 10】

前記プログラマブルハードウェアコンポーネントがHDL 記述に基づいてプログラムされており、ソフトウェアアプリケーション(210)は、前記HDL 記述によって実行されることについて認証されており、且つこの認証が前記プログラマブルハードウェアコンポーネントによるソフトウェアアプリケーション(210)の実行に適用可能である、請求項 6 に記載の装置。