(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第4159599号
(P4159599)

(45)発行日　平成20年10月1日(2008.10.1)　(24)登録日　平成20年7月25日(2008.7.25)

(51)Int.Cl.　F I
H01L 23/12 (2006.01)　H01L 23/12　501
H01L 21/60 (2006.01)　H01L 21/60　311
H01L 21/301 (2006.01)　H01L 21/78

請求項の数 1　(全 61 頁)

(21)出願番号　特願平7-529669
(86)(22)出願日　平成7年4月27日(1995.4.27)
(65)公表番号　特表平10-504135
(43)公表日　平成10年4月14日(1998.4.14)
(86)国際出願番号　PCT/US1995/005189
(87)国際公開番号　WO1995/031829
(87)国際公開日　平成7年11月23日(1995.11.23)
審査請求日　平成14年4月30日(2002.4.30)
審判番号　不服2006-6789(P2006-6789/J1)
審判請求日　平成18年4月10日(2006.4.10)
(31)優先権主張番号　08/241,602
(32)優先日　平成6年5月11日(1994.5.11)
(33)優先権主張国　米国(US)

(73)特許権者　506122981
チップスケール・インコーポレーテッド
アメリカ合衆国　９５１３１　カリフォルニア州・サン　ホゼ・チャコット　アベニュ・５７６
(74)代理人　100064621
弁理士　山川　政樹
(74)代理人　100067138
弁理士　黒川　弘朗
(74)代理人　100076392
弁理士　紺野　正幸
(74)代理人　100081743
弁理士　西山　修
(74)代理人　100098394
弁理士　山川　茂樹

最終頁に続く

(54)【発明の名称】ラップアラウンド・フランジ界面用の接触処理を用いる半導体製造

(57)【特許請求の範囲】
【請求項１】
上面と底部とを有するウェハを用いて半導体装置を製造する方法であって、
（ａ）ウェハの上面上に、第１の導電材料を含む第１の材料を有する第１の層（１０２２）を形成するステップと、
（ｂ）第１の層（１０２２）の下にトレンチ領域（１０５２）を形成して、そのトレンチ領域を挟んで向き合うデバイス半導体領域（１００２）と半導体ポスト領域（１０８５）を形成するステップと、
（ｃ）第１の層（１０２２）の一部と半導体ポスト領域（１０８５）の一部を露出させる開口部（１０７６）を底部からウェハ内に形成するステップと、
（ｄ）ウェハの底部を覆って、第２の導電材料を含む第２の材料を有する第２の層（１０９１）を形成するステップであって、第２の層（１０９１）の一部が上記開口部（１０７６）で露出した前記第１の層（１０２２）の一部と前記半導体ポスト領域（１０８５）の一部とに接触をするように当該第２の層（１０９１）を形成するステップと、
（ｅ）ウェハを上記開口部（１０７６）において切断により２つの別個のウェハ部分に分離するステップであって、この分離される２つのウェハ部分のそれぞれにおいて第１の層（１０２２）および第２の層（１０９１）の前記接触からなるフランジ界面が形成されるように、ウェハを分離するステップとから構成され、
第１の層（１０２２）はデバイス半導体領域（１００２）と電気的に結合され、またこの第１の層（１０２２）は、トレンチ領域（１０５２）を横切ってデバイス半導体領域（１

００２）から半導体ポスト領域（１０８５）へとブリッジし、さらに延びて第２の層（１０９１）との前記接触をするよう形成されていることを特徴とする方法。

【発明の詳細な説明】

開示文書

本出願は、１９９４年５月４日に米国特許商標庁に出願された開示文書第＿＿＿＿＿＿＿号に関連する。

関連出願

本出願は、下記の米国特許出願に関連する。

（１）「Ｆａｂｒｉｃａｔｉｎｇ ａ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ ｗｉｔｈ ａｎ Ｉｎｓｕｌａｔｉｖｅ Ｃｏａｔｉｎｇ」と題する、１９９２年５月２７日に出願された米国特許出願第０７／８８９８３２号

（２）１９９２年５月２７日に出願された米国特許出願第０７／８８９８３２号の分割出願であり、「Ｆａｂｒｉｃａｔｉｎｇ ａ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ ｗｉｔｈ ａｎ Ｉｎｓｕｌａｔｉｖｅ Ｃｏａｔｉｎｇ」と題する、１９９３年４月９日に出願された米国特許出願第０８／０４５５８４号

発明の分野

本発明は全般的には、半導体製造の分野に関する。詳細には、本発明は、半導体構造の分野と半導体製造用の接触処理の分野に関する。

発明の背景

第１図は、回路ボード上に表面実装された集積回路を示す。この集積回路は、シリコン（Ｓｉ）回路１０１を含む。絶縁被膜１０２は、シリコン回路１０１の下面を被覆する。エポキシ層１０３およびシリコン・キャップ１０４は、シリコン回路１０１を覆う。金属ブリッジ１０５は、シリコン回路１０１をシリコン・ポスト１０６に電気的に接続する。金属ブリッジ１０５とシリコン・ポスト１０６は、集積回路用の接触リードを構成する。エポキシ層１０３およびシリコン・キャップ１０４も金属ブリッジ１０５を覆う。エポキシ層１０３は、シリコン回路１０１とシリコン・ポスト１０６を分離する。

ニッケル（Ｎｉ）メッキ接触層１０７は、シリコン・ポスト１０６を覆い、金属ブリッジ１０５とのバット・ジョイントを形成する。接触層１０７は、シリコン・ポスト１０６および金属ブリッジ１０５に電気的に結合される。接触層１０７は、この集積回路に外部回路との接続点を与える。

第１図に示したように、集積回路の接触リードは、はんだフィレット１０８を用いて回路板導体１０９にはんだ付けされる。回路板導体１０９は、回路基板１１０上に形成される。

第１図に示した集積回路の接触リードは、様々な利点をもたらす。たとえば、接触層１０７は、シリコン・ポスト１０６の側壁を覆っており、このことは、集積回路と回路ボードとの間のボンディングを強化するうえで助けとなる。これは、第１図に示したシリコン・ポスト１０６の側壁上の接触層１０７上にはんだを置くことができるからである。集積回路を回路板に表面実装する際の検査も容易になる。良好な取り付けがなされているかどうかは、シリコン・ポスト１０６の側壁上のはんだを見ることによって容易に確認することができる。

さらに、接触層１０７は、シリコン・ポスト１０６の側壁上で延び、金属ブリッジ１０５の側面に接触し、接触層１０７と金属ブリッジ１０５との間にバットジョイント界面を形成する。これによって、回路板導体１０９とシリコン回路１０１との間に電気的接触がもたらされる。

しかし、第１図の集積回路接触リードのバットジョイント界面は、非常に厳密に形成することも、あるいは結果として得られるバットジョイント界面の信頼性を制御することも、あるいは接触層１０７と金属ブリッジ１０５との間のボンディング密着を制御することもできない。これには多数の理由がある。金属ブリッジ１０５の側面の物理的表面は、このバットジョイント界面での信頼できる結合を保証するほど平坦ではない。さらに、金属ブリッジ１０５の側面は、金属ブリッジがウェハの側面に配置されているために清掃するの

が困難である。したがって、金属ブリッジ１０５の側面が完全に清掃されなかった場合に、このバットジョイント界面での結合が弱まる恐れがある。バットジョイント界面を形成することによって、接触層１０７および金属ブリッジ１０５に使用できる材料も制限される。これは、金属ブリッジ１０５が通常、複数の金属層を含むからである。その場合、接触層１０７のボンディング層を形成して金属ブリッジ１０５の側面で各金属層と結合し、有効な接点を形成する必要がある。したがって、金属ブリッジ１０５に使用できる材料と、接触層１０７のボンディング層に使用できる材料の選択は限られる。

簡単な概要および発明の目的

本発明の一目的は、耐久性および信頼性がかなり高い電気装置を提供することである。

本発明の他の目的は、電気ボンディングを向上させる耐久性および信頼性の高い接触界面を含む電気装置を提供することである。

本発明の他の目的は、電気ボンディングを向上させるために導電側壁とフランジ界面とを有する接触領域を含む電気装置を提供することである。

本発明の他の目的は、導電ブリッジ構造と、導電側壁を有し、電気ボンディングを向上させる導電ブリッジ構造とのフランジ界面を形成する、接触領域とを含む電気装置を提供することである。

本発明によれば、ウェハの第１の面上に、第１の材料を有する第１の層を形成する。第１の層の一部がトレンチ内で露出されるように、ウェハの第２の面からトレンチを形成する。第２の層の一部が、トレンチ内で露出された第１の層の一部に接触するように、ウェハの第２の面上に、第２の材料を有する第２の層を形成する。トレンチを通じてウェハを分離する。トレンチは、それが形成される領域内のウェハの第２の面を切削することによって形成することができる。トレンチが形成されるようにウェハをエッチングする。

また、本発明によれば、電気装置は、第１の面と第２の面とを有する半導体ウェハを含む。ウェハの第１の面上に、第１の材料を有する第１の層を形成する。ウェハの第２の面上に、第２の材料を有する第２の層を形成する。第１の層と第２の層は、半導体ウェハのエッジにフランジ界面を形成する。

本発明によれば、改良されたトランジスタ構造が提供される。改良されたトランジスタ構造を製造する際に使用すべき方法も提供される。

本発明の下記の詳細な説明に基づいて、添付の図面を参照すれば、当業者には、上記のことだけでなく、本発明の他の利点、目的、使用法も明らかになろう。

【図面の簡単な説明】

本発明を制限ではなく一例として添付の図面に例示する。これらの図面では、同じ参照符号は同様な要素を示す。

第１図は、集積回路接触リードの側断面図である。

第２図は、ダイオード・モジュールの斜視図である。

第３図は、第２図のダイオード・モジュールの線３－３に沿った側断面図である。

第４図は、第２図のダイオード・モジュールの底面図である。

第５図は、第２図のダイオード・モジュールを製造する際に使用される例示的な半導体製造法の流れ図である。

第６図は、第２図のダイオード・モジュールを製造するために使用される半導体ウェハの平面図である。

第７図は、第６図のウェハの側断面図である。

第８図は、ウェハ上に相互接続部を形成した後の第６図のウェハの平面図である。

第９図は、第８図のウェハの側断面図である。

第１０図は、ウェハの基板からトレンチを形成した後の第８図のウェハの平面図である。

第１１図は、第１０図のウェハの側断面図である。

第１２図は、ウェハ上に上層を形成した後の第１０図のウェハの平面図である。

第１３図は、第１２図のウェハの側断面図である。

第１４図は、ウェハの下面を薄くした後の第１３図のウェハの側断面図である。

第１５図は、第１４図のウェハの下面図である。

第１６図は、ウェハの下面上にマスク層を形成した後の第１４図のウェハの側断面図である。
第１７図は、第１６図のウェハの下面図である。
第１８図は、ウェハの下面を切削した後の第１６図のウェハの側断面図である。
第１９図は、第１８図のウェハの下面図である。
第２０図は、ウェハの基板の下面をエッチングした後の第１８図のウェハの側断面図である。
第２１図は、第２０図のウェハの下面図である。
第２２図は、下面マスク層を除去した後の第２０図のウェハの側断面図である。
第２３図は、第２２図のウェハの下面図である。
第２４図は、ウェハの下面上に導電層を形成し、かつウェハの下面上にマスク層を形成した後の第２２図のウェハの側断面図である。
第２５図は、第２４図のウェハの下面図である。
第２６図は、ウェハの下面上に接触層を形成した後の第２４図のウェハの側断面図である。
第２７図は、第２６図のウェハの下面図である。
第２８図は、下面マスク層を除去した後の第２６図のウェハの側断面図である。
第２９図は、第２８図のウェハの下面図である。
第３０図は、ウェハの基板の下面をエッチングした後の第２８図のウェハの側断面図である。
第３１図は、第３０図のウェハの下面図である。
第３２図は、ウェハを各ダイオード・モジュールに分離した後の第３０図のウェハの側断面図である。
第３３図は、第３２図のウェハの下面図である。
第３４図は、トランジスタ・モジュールの斜視図である。
第３５図は、第３４図のトランジスタ・モジュールの線３５－３５に沿った側断面図である。
第３６図は、第３４図のトランジスタ・モジュールの底面図である。
第３７図は、第３４図のトランジスタ・モジュールを製造する際に使用される例示的な半導体製造法の流れ図である。
第３８図は、第３４図のトランジスタ・モジュールを製造するために使用される半導体ウェハの平面図である。
第３９図は、第３８図のウェハの側断面図である。
第４０図は、ウェハ上に相互接続部を形成した後の第３８図のウェハの平面図である。
第４１図は、第４０図のウェハの側断面図である。
第４２図は、ウェハ上にマスク層を形成した後の第４０図のウェハの平面図である。
第４３図は、第４２図のウェハの側断面図である。
第４４図は、ウェハの基板からトレンチを形成し、かつマスク層を除去した後の第４２図のウェハの平面図である。
第４５図は、第４４図のウェハの側断面図である。
第４６図は、ウェハ上に上層を形成した後の第４４図のウェハの平面図である。
第４７図は、第４６図のウェハの側断面図である。
第４８図は、ウェハの下面を薄くした後の第４７図のウェハの側断面図である。
第４９図は、第４８図のウェハの平面図である。
第５０図は、ウェハの下面上にマスク層を形成した後の第４８図のウェハの側断面図である。
第５１図は、第５０図のウェハの下面図である。
第５２図は、ウェハの下面を切削した後の第５０図のウェハの側断面図である。
第５３図は、第５２図のウェハの下面図である。
第５４図は、ウェハの基板の下面をエッチングし、下面マスク層を除去した後の第５２図

のウェハの側断面図である。
第５５図は、第５４図のウェハの下面図である。
第５６図は、ウェハの下面上に接触層を形成した後の第５４図のウェハの側断面図である。
第５７図は、第５６図のウェハの下面図である。
第５８図は、ウェハの下面上にマスク層を形成した後の第５６図のウェハの側断面図である。
第５９図は、第５８図のウェハの下面図である。
第６０図は、接触層をパターン化し、かつ下面マスク層を除去した後の第５８図のウェハの側断面図である。
第６１図は、第６０図のウェハの下面図である。
第６２図は、ウェハを各トランジスタ・モジュールに分離した後の第６０図のウェハの側断面図である。
第６３図は、第６２図のウェハの下面図である。
第６４図は、ウェハの下面上にマスク層を形成した後の第４８図のウェハの側断面図である。
第６５図は、第６４図のウェハの下面図である。
第６６図は、ウェハの下面を切削した後の第６４図のウェハの側断面図である。
第６７図は、第６６図のウェハの下面図である。
第６８図は、ウェハの基板の下面をエッチングし、下面マスク層を除去した後の第６６図のウェハの側断面図である。
第６９図は、第６８図のウェハの下面図である。
第７０図は、ウェハの下面上にマスク層を形成した後の第６８図のウェハの側断面図である。
第７１図は、第７０図のウェハの下面図である。
第７２図は、他のトランジスタ・モジュールの斜視図である。
第７３図は、上層を含む第７２図のトランジスタ・モジュールの斜視図である。
第７４図は、電界効果トランジスタ・モジュールの斜視図である。
第７５図は、他のトランジスタ・モジュールの底面図である。
第７６図は、他のトランジスタ・モジュールの底面図である。
第７７図は、他のトランジスタ・モジュールの底面図である。
第７８図は、他のトランジスタ・モジュールの底面図である。
第７９図は、他のトランジスタ・モジュールの底面図である。
第８０図は、他のトランジスタ・モジュールの底面図である。
第８１図は、二重トランジスタ・モジュールの底面図である。
第８２図は、他の二重トランジスタ・モジュールの底面図である。
第８３図は、他のトランジスタ・モジュールの底面図である。
第８４図は、４重トランジスタ・モジュールの底面図である。
第８５図は、他のトランジスタ・モジュールの底面図である。
第８６図は、他の４重トランジスタ・モジュールの底面図である。
第８７図は、集積回路を半導体ウェハに対して示す図である。
第８８図は、本発明によって製造された集積回路用の接触リードを示す図である。
第８９図は、第８８図の集積回路を製造するために使用される半導体ウェハの平面図である。
第９０図は、第８９図のウェハの側断面図である。
第９１図は、ウェハ上に相互接続層を形成した後の第８９図のウェハの平面図である。
第９２図は、第９１図のウェハの側断面図である。
第９３図は、ウェハの基板からトレンチを形成した後の第９１図のウェハの平面図である。
第９４図は、第９３図のウェハの側断面図である。

第９５図は、ウェハ上に上層を形成した後の第９３図のウェハの平面図である。
第９６図は、第９５図のウェハの側断面図である。
第９７図は、ウェハ上にキャップ層を形成した後の第９６図のウェハの側断面図である。
第９８図は、キャップ層を薄くした後の第９７図のウェハの側断面図である。
第９９図は、ウェハの下面を薄くした後の第９８図のウェハの側断面図である。
第１００図は、ウェハの下面上にマスク層を形成した後の第９９図のウェハの側断面図である。
第１０１図は、ウェハの下面を切削した後の第１００図のウェハの側断面図である。
第１０２図は、ウェハの下面をエッチングし、下面マスク層を除去した後の第１０１図のウェハの側断面図である。
第１０３図は、ウェハの下面上に接触層を形成した後の第１０２図のウェハの側断面図である。
第１０４図は、ウェハの下面上にマスク層を形成した後の第１０３図のウェハの側断面図である。
第１０５図は、接触層をパターン化し、かつ下面マスク層を除去した後の第１０４図のウェハの側断面図である。
第１０６図は、ウェハを各集積回路に分離した後の第１０５図のウェハの側断面図である。

詳細な説明

下記の詳細な説明では、ラップアラウンド・フランジ界面用の接触処理を用いる半導体製造に関する本発明による特定の実施形態について述べる。下記の説明では、本発明を完全に理解していただくために、特定の寸法、材料、処理シーケンス、半導体デバイスなど多数の特定の詳細について述べる。しかし、当業者には、これらの特定の詳細なしで本発明を実施できることが自明であろう。他の例では、本発明を不必要にあいまいにしないように、周知の処理ステップ、機器などについて特に詳しくは説明しない。

ダイオード

第２図は、ダイオード・モジュール２００、すなわち本発明の一実施形態の斜視図を示す。ダイオード・モジュール２００は、様々な素子またはデバイスのうちの１つを含むことができる。ダイオード・モジュール２００はたとえば、ＰＩＮダイオードまたはＮＩＰダイオードを含むことができる。ダイオード・モジュール２００は、スイッチとして使用すべき直列素子を含むことができる。ダイオード・モジュール２００は、ショットキー気密ダイオードを含むことができる。ダイオード・モジュール２００は、直列分路素子を含むことができる。ダイオード・モジュール２００を装置または前述の素子やデバイスなど様々な素子またはデバイスのうちの１つを含む電気装置とも呼ぶ。ダイオード・モジュール２００をデバイスとも呼ぶ。

一実施形態では、ダイオード・モジュール２００は、たとえばプリント回路板上の表面実装向けに構成されたリードレス・モノリシック・デバイスである。第２図に示したように、ダイオード・モジュール２００は、上層２５０と、デバイス半導体領域２８６と、第１の絶縁層２７１と、第１の相互接続層２２１と第１の接触層２８０とで構成された第１のラップアラウンド・フランジ界面接触領域と、半導体ポスト領域２８７と、第２の絶縁層２７２と、第２の相互接続層２２２と第２の接触層２８１とで構成された第２のラップアラウンド・フランジ界面接触領域とを含む。

第３図は、第２図のダイオード・モジュール２００の線３－３に沿ったダイオード・モジュール２００の側断面図を示す。第３図は、上層２５０と、デバイス半導体領域２８６と、第１の絶縁層２７１と、第１の相互接続層２２１と、第１の接触層２８０と、半導体ポスト領域２８７と、第２の絶縁層２７２と、第２の相互接続層２２２と、第２の接触層２８１とを示す。

第４図は、第２図のダイオード・モジュール２００の底面図を示す。第４図は、上層２５０と、デバイス半導体領域２８６と、第１の接触層２８０と、半導体ポスト領域２８７と、第２の接触層２８１とを示す。

第２図ないし第４図で分かるように、上層２５０は、デバイス半導体領域２８６、第１の絶縁層２７１、第１の相互接続層２２１、半導体ポスト領域２８７、第２の絶縁層２７２、第２の相互接続層２２２のそれぞれの上面を密封する。上層２５０は、デバイス半導体領域２８６と半導体ポスト領域２８７を分離する。上層２５０は、適当な絶縁材料を含むことができる。たとえば、上層２５０は、エポキシ、または二酸化ケイ素（SiO_2）、または窒化ケイ素（Si_3N_4）、またはプラスチック、またはテフロン、またはポリイミド、またはガラスを含むことができる。上層２５０は、他の誘電材料または絶縁材料、あるいは材料の組合せを含むことができる。上層２５０は、ダイオード・モジュール２００を保護するように働く。上層２５０は、受動層として働く。上層２５０は、ダイオード・モジュール２００を機械的に保持するように働くこともできる。

上層２５０は、たとえばシリコンや、ポリシリコンや、アモルファス・シリコンや、プラスチックや、ガラスや、エポキシや、アルミナや、ダイヤモンドを含む任意選択のキャップ層を含むこともできる。このキャップ層には他の材料または材料の組合せを使用することもできる。任意選択のこのキャップ層は、ダイオード・モジュール２００をより剛性にするように働く。任意選択のこのキャップ層は、ダイオード・モジュール２００用の熱伝導体として働くこともできる。

トレンチまたはギャップ２６６は、デバイス半導体領域２８６と半導体ポスト領域２８７を分離する。

第３図に示したように、ダイオード・モジュール２００のデバイス半導体領域２８６に活性接合領域２０２が存在する。活性接合領域２０２は、第２の相互接続層２２２に電気的に結合される。第２の相互接続層２２２は接触層２８１に電気的に結合される。

相互接続層２２１ないし２２２は、一実施形態ではチタンタングステン（Ｔｉ－Ｗ）と金（Ａｕ）とで構成することができる。Ｔｉ－Ｗは、拡散気密層となるであろう。他の拡散気密材料を使用することもできる。相互接続層２２１ないし２２２は、他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。

第１のラップアラウンド・フランジ界面接触領域は、第１の相互接続層２２１と第１の接触層２８０とを含む。第１の接触層２８０は、デバイス半導体領域２８６の下面を被覆し、この領域２８６の側壁上に延びる。第１の相互接続層２２１と第１の接触層２８０が接合されフランジ界面を形成する。

第２のラップアラウンド・フランジ界面接触領域は、第２の相互接続層２２２と第２の接触層２８１とを含む。第２の接触層２８１は、半導体ポスト領域２８７の下面を被覆し、領域２８７の側壁上に延びる。第２の相互接続層２２２と第２の接触層２８１が結合されフランジ界面を形成する。

第１の接触層２８０および第２の接触層２８１は、ダイオード・モジュール２００の外部回路との接続点である。第１の接触層２８０と第２の接触層２８１は共に、それぞれ、デバイス半導体領域２８６の下面および半導体ポスト領域２８７の下面では比較的平坦である。また、第１の接触層２８０と第２の接触層２８１は共に、比較的大型である。これらの特徴は、外部回路との良好な接触を確保するうえで助けとなる。

接触層２８０ないし２８１は、一実施形態ではチタンタングステン（Ｔｉ－Ｗ）とニッケル（Ｎｉ）とで構成することができる。Ｎｉは、はんだ付けに適しているので好ましい。その後で、これらのＮｉ接触層をたとえば薄い金（Ａｕ）層で被覆することができる。そのような被覆は、Ｎｉのはんだ付け能力を破壊せずにＮｉ接触層の腐食または酸化を防止するように働く。他の実施形態では、Ｎｉではなく金（Ａｕ）を使用することができる。

接触層２８０ないし２８１は、他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。

第１の相互接続層２２１は、接触層２８０とのフランジ界面を形成する。同様に、第２の

相互接続層２２２は、接触層２８１とのフランジ界面を形成する。各ケースで、フランジ界面は、相互接続層と接触層との間に耐久性および信頼性の高い結合をもたらす。
一実施形態では、チタンタングステン（Ｔｉ－Ｗ）が、双方の接触領域用のボンディング相互接続層及びボンディング接触層として使用される。すなわち、Ｔｉ－Ｗは、相互接続層２２１ないし２２２の底部と接触層２８０ないし２８１の頂部に形成される。その結果、この実施形態では、各相互接続層２２１ないし２２２と各接触層２８０ないし２８１とのそれぞれの間に信頼性の高い金属間表面間結合部が形成される。他の実施形態では、相互接続層２２１ないし２２２と接触層２８０ないし２８１とのそれぞれの間に結合部を作製する際にＴｉ－Ｗではなく他の材料を使用することができる。この場合、同じ材料を使用することによって、相互接続層２２１ないし２２２と接触層２８０ないし２８１とのそれぞれの間での耐久性および信頼性の高い結合部の形成を容易にすることができる。他の実施形態では、相互接続層２２１ないし２２２と接触層２８０ないし２８１をそれぞれ結合するために使用される材料はそれぞれ、異なるものでよい。
ダイオード・モジュール２００は、はんだまたは導電エポキシを使用して標準ビーム回路ギャップ（standard circuit gap）を横切ってダイ取付けすることができる。ダイオード・モジュール２００は、現行のビーム・リード・デバイスのドロップイン代替物となるように構成することができる。別法として、ダイオード・モジュール２００は、カスタム要件に対処するようにより小型にすることも、あるいはより大型にすることもできる。ダイオード・モジュール２００の設計によって、デバイスをかなり小型にすることができる。
第５図は、半導体製造で使用される例示的な方法を流れ図形で示す。第５図の方法を使用して、たとえばダイオード・モジュール２００を製造することができる。第５図の方法をよりうまく説明するために、第６図ないし第３３図を使用して第５図の方法の様々なステップを示す。
第６図は、第２図のダイオード・モジュール２００を製造するために使用される半導体ウェハの平面図を示す。第７図は、第６図のウェハの側断面図を示す。
第５図の方法を実施するために半導体基板を用意する。この基板はたとえば第６図ないし第７図では基板４００として示されている。基板４００はシリコン（Ｓｉ）基板でよいが、本発明を実施する際には、他の様々なタイプの半導体基板を使用することができる。
第６図ないし第７図のウェハは、４つのダイオード・デバイスを設けるように活性接合領域４０１、４０２、４０３、４０４が形成された基板４００を含む。デバイスのこの数は、例示的なものであり、本発明をより明確に理解していただくために選択されている。同じウェハを使用して任意の数のデバイスを形成することができ、この数はたとえば、ウェハの寸法に依存することができる。活性接合領域４０１ないし４０４は適当な抵抗接点を備えることができる。
領域４１１、４１２、４１３を含むパターン化絶縁層がウェハ上に形成されている。一実施形態では、この絶縁層は、窒化ケイ素（Si_3N_4）を付着させることによって形成される。この絶縁層は、基板４００の表面上に付着させ、あるいはこの表面上で成長させた二酸化ケイ素（SiO_2）で形成することもできる。この絶縁層は、他の材料、または材料の組合せを含むこともできる。この絶縁層は次いで、たとえばフォトリソグラフィ技法およびエッチング技法を使用して領域４１１ないし４１３としてパターン化することができる。
第６図ないし第７図に示したように、この絶縁層は、活性接合領域４０１ないし４０４を露出し基板４００の表面上にトレンチ領域４１６および４１８を画定するようにパターン化される。トレンチ領域４１６は、活性接合領域４０１ないし４０２を使用して作製される２つのダイオードを横切る。トレンチ領域４１８は、活性接合領域４０３ないし４０４を使用して作製される２つのダイオードを横切る。トレンチ領域４１６とトレンチ領域４１８は互いに平行に延びる。絶縁領域４１１は、活性接合領域４０１ないし４０２を露出するようにパターン化されている。絶縁層４１１ないし４１２はトレンチ領域４１６を画定する。絶縁領域４１２は、活性接合領域４０３ないし４０４を露出するようにパターン化されている。絶縁層４１２ないし４１３はトレンチ領域４１８を画定する。

代替実施形態では、活性接合領域４０１ないし４０４との電気接続をもたらす４つの接触領域またはボンディング・パッドを基板４００上に形成することができる。次いで、そのような接触領域またはボンディング・パッドが、露出されている活性接合領域４０１ないし４０４に対向して露出するように、絶縁領域４１１ないし４１２をパターン化することができる。

他の代替実施形態では、各領域内で下方の基板４００を露出するスクライブ線領域４１５、４１７、４１９を画定するように絶縁領域４１１ないし４１３をパターン化することができる。スクライブ線領域４１５、４１７、４１９は、第６図に示したように、それぞれ、ウェハの左側、ウェハの中央、ウェハの右側に沿ったウェハの長さに沿って延びる。スクライブ線領域４１５、４１７、４１９の使用法については下記で詳しく説明する。

第５図のステップ３００では、ウェハ上に相互接続部４２１、４２２、４２３を形成する。これを第８図ないし第９図に示す。第８図は、ウェハ上に相互接続部４２１ないし４２３を形成した後の第６図のウェハの平面図を示す。第９図は、第８図のウェハの側断面図を示す。

相互接続部４２１ないし４２３を相互接続層とも呼ぶ。相互接続部４２１は、第８図ないし第９図に示したように、相互接続部４２２ないし４２３と同様に形状付けられ、形成すべき他のダイオード・デバイス上で、ウェハから、第８図ないし第９図に示したダイオード・デバイスの左側へ延びる相互接続部の一部でよい。相互接続部４２２はブリッジ部４２４ないし４２５を含む。相互接続部４２３はブリッジ部４２６ないし４２７を含む。

ブリッジ部４２４は、トレンチ領域４１６を横切り、活性接合領域４０１との電気接続をもたらす。ブリッジ部４２４は、トレンチ領域４１６の上方に位置するギャップ４３４を含む。ブリッジ部４２５は、トレンチ領域４１６を横切り、活性接合領域４０２との電気接続をもたらす。ブリッジ部４２５は、トレンチ領域４１６の上方に位置するギャップ４３５を含む。ブリッジ部４２６は、トレンチ領域４１８を横切り、活性接合領域４０３との電気接続をもたらす。ブリッジ部４２６は、トレンチ領域４１８の上方に位置するギャップ４３６を含む。ブリッジ部４２７は、トレンチ領域４１８を横切り、活性接合領域４０４との電気接続をもたらす。ブリッジ部４２７は、トレンチ領域４１８の上方に位置するギャップ４３７を含む。代替実施形態では、ブリッジ部４２４ないし４２７はそれぞれ、ギャップ４３４ないし４３７を含まず、その代わりにソリッド・ブリッジとなっている。

一実施形態では、相互接続部４２１ないし４２３は、まずウェハ上に導体層を形成することによって形成される。たとえば、ウェハ上にチタンタングステン（Ｔｉ－Ｗ）をスパッタ付着させることができる。このＴｉ－Ｗ層は、相互接続部４２１ないし４２３用の拡散気密層を形成するように働く。他の拡散気密材料を使用することもできる。次いで、Ｔｉ－Ｗ層上に金（Ａｕ）をスパッタ付着させる。このＡｕ層は、たとえば相互接続部４２１ないし４２３を形成する際にパターン金メッキを容易にするように働く。次いで、たとえばフォトレジストを含むパターン化マスク層をウェハ上に形成することができる。このパターン化マスク層は、相互接続部４２１ないし４２３を作製するためにＴｉ－Ｗ－Ａｕ層上に金（Ａｕ）をたとえば厚さ約１０μｍにわたってパターン・メッキする際に使用される。このパターン・メッキ・プロセスの後に、パターン化マスク層を除去する。次いで、ウェハの表面上に露出されたＴｉ－Ｗ－Ａｕ層の各部をエッチングし、第８図ないし第９図に示したように相互接続部４２１ないし４２３を残すことができる。この結果得られる相互接続部４２１ないし４２３はＴｉ－ＷとＡｕとを含む。

相互接続部４２１ないし４２３は他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。さらに、任意の適当な技法を使用して相互接続部４２１ないし４２３を形成することができる。他の例として、相互接続部４２１ないし４２３を作製するために使用される材料層を、ウェハ上に付着させ、その後でパターン化して相互接続部４２１ないし４２３を作製することができる。この場合、たとえばフォトリソ

グラフィ技法およびエッチング技法を使用して相互接続部４２１ないし４２３をパターン化することができる。
代替実施形態では、ウェハ上に別々の相互接続部を形成することができる。すなわち、製造すべき各ダイオード・デバイスごとに別々の相互接続部をウェハ上に形成することができる。２つの別々のブリッジ部４２４ないし４２５を含む相互接続部４２２を形成するのではなく、たとえば、それぞれブリッジ部４２４ないし４２５を含む２つの別々の相互接続部をウェハ上に形成することができる。
次いで第５図のステップ３０５では、絶縁領域４１１ないし４１３によって画定された基板４００のそれぞれのトレンチ領域４１６および４１８からモートまたはトレンチ４４２および４４４を形成する。これを第１０図ないし第１１図に示す。第１０図は、ウェハの基板４００からトレンチ４４２および４４４を形成した後の第８図のウェハの平面図を示す。第１１図は、第１０図のウェハの側断面図を示す。
トレンチ４４２および４４４を形成する際に、任意の適当な処理技法を使用することができる。たとえば、任意の適当なエッチング技法および薬品を使用することができる。絶縁領域４１１ないし４１３がトレンチ４４２および４４４をエッチングする際のマスク層として働くので、エッチング技法および薬品は、絶縁領域４１１ないし４１３用に使用される材料に合わせて選択することが好ましい。また、エッチング技法および薬品は好ましくは、相互接続部４２１ないし４２３がこのエッチング・プロセスを受けるため、相互接続部４２１ないし４２３用に使用される材料に合わせて選択される。
トレンチ４４２および４４４を形成する際に、ブリッジ部４２４ないし４２７の下方に位置するトレンチ領域４１６および４１８中の基板４００の材料を除去する。ギャップ４３４ないし４３７は、トレンチ４４２および４４４をエッチングする際に、エッチング液がブリッジ部４２４ないし４２７内を流れるようにすることによって下方の基板４００の除去を容易にするように働く。
代替実施形態では、ブリッジ部４２４ないし４２７は前述のように、ギャップ４３４ないし４３７のないソリッド・ブリッジであってよい。ただし、この代替実施形態では、トレンチ４４２および４４４を形成する際にブリッジ部４２４ないし４２７の下方の基板４００が除去されるように、ブリッジ部４２４ないし４２７の幅を小さくする必要があることがある。
トレンチ４４２および４４４を形成しても、基板４００と相互接続部４２２または４２３との間に短絡が発生することはない。すなわち、トレンチ４４２および４４４を形成した後、絶縁領域４１１ないし４１３は相互接続部４２２ないし４２３が基板４００に接触するのを妨げる。これは第１１図に示されており、この場合、絶縁領域４１１ないし４１２は相互接続部４２２が基板４００に接触するのを妨げる。この場合、絶縁領域４１１ないし４１２のエッジの下方をアンダーカットすることによって、トレンチ４４２が部分的に形成されている。同様に、絶縁領域４１２ないし４１３は相互接続部４２３が基板４００に接触するのを妨げる。この場合、絶縁領域４１２ないし４１３のエッジの下方をアンダーカットすることによって、トレンチ４４４が部分的に形成されている。
代替実施形態では、ウェハ上、すなわち相互接続部４２２ないし４２３上に別のパターン化マスク層を形成し、トレンチ領域４１６および４１８を画定することができる。次いで、このパターン化マスク層を使用し、適当なエッチング技法および薬品を用いてトレンチ４４２および４４４をエッチングすることができる。
トレンチ４４２および４４４は基本的に、ウェハから作製すべき各ダイオード・モジュールごとに半導体の頂部を分離し、各ダイオード・モジュールごとにデバイス半導体領域および半導体ポスト領域をもたらす。このように各ダイオード・モジュールごとに半導体が分離されることについて下記で詳しく説明する。
第５図のステップ３１０で、第１２図ないし第１３図に示したように、ウェハ上に上層４５０を形成する。第１２図は、ウェハ上に上層４５０を形成した後の第１０図のウェハの平面図を示す。第１３図は、第１２図のウェハの側断面図を示す。
上層４５０は、ウェハの表面全体をほぼ密封し、トレンチ４４２および４４４をほぼ充填

する。一実施形態では、上層４５０は、ウェハ上で遠心分離されたエポキシを含む。この場合、被制御真空環境を使用してエポキシをスピンオンすることもできる。代替実施形態では、上層４５０は、二酸化ケイ素（SiO_2）、または窒化ケイ素（Si_3N_4）、またはプラスチック、またはテフロン、またはポリイミド、またはガラスを含むことができる。上層４５０は、他の誘電材料または絶縁材料、あるいは材料の組合せを使用して形成することができ、任意の適当な技法を使用して形成することができる。

上層４５０は、ウェハから作製された各ダイオード・デバイスを保護するように働く。上層４５０は受動層として働く。上層４５０は、ウェハから作製された各ダイオード・デバイスを機械的に保持するように働くこともできる。

上層４５０は、たとえば、シリコンや、ポリシリコンや、アモルファス・シリコンや、プラスチックや、ガラスや、エポキシや、アルミナや、ダイヤモンドを含む任意選択のキャップ層を含むこともできる。他の材料または材料の組合せを使用することもできる。任意選択のこのキャップ層は、ウェハから作製された各ダイオード・デバイスをより剛性にするように働く。任意選択のこのキャップ層は、ウェハから作製された各ダイオード・デバイスごとの熱伝導体として働くこともできる。

第５図のステップ３１５では、第１３図に示したウェハに対して第１４図に示したように、ウェハの裏面または下面を薄くする。第１４図は、ウェハの下面を薄くした後の第１２図のウェハの側断面図を示す。第１５図は、第１４図のウェハの下面図を示す。

この場合、任意の適当な技法を使用して基板４００の下面を薄くすることができる。たとえば、基板４００の下面を砂みがきすることができる。基板４００の下面は、適当なエッチング技法または薬品を使用してエッチングすることも、あるいは別法として研削することによって薄くすることもできる。基板４００の下面は、ラッピングによって薄くすることもできる。活性接合領域４０１ないし４０４の下方の基板４００の底部に適切な抵抗接点を設けることができる。

第５図のステップ３２０では、ソーアンドエッチング・プロセスを使用してウェハの下面をパターン化する。このステップの一実施形態を第１６図ないし第２３図に示す。この場合、まずウェハの下面上にマスク層４５２を形成する。これを第１６図ないし第１７図に示す。第１６図は、ウェハの下面上にマスク層４５２を形成した後の第１４図のウェハの側断面図を示す。第１７図は、第１６図のウェハの下面図を示す。

マスク層４５２は、たとえばスピンオンされたフォトレジストを含むことができる。この場合、他の感光材料を含む他の適当なマスク材料を使用することもでき、任意の適当な技法を使用してウェハの下面上に付着させることができる。

次いで、ウェハの下面をスクライブ線領域４１５、４１７、４１９に沿って切削し、ピット４５５、４５７、４５９を作製し、マスク層４５２をマスク領域４５３ないし４５４としてパターン化する。これを第１８図ないし第１９図に示す。第１８図は、ウェハの下面を切削した後の第１６図のウェハの側断面図を示す。第１９図は、第１８図のウェハの下面図を示す。

スクライブ線領域４１５、４１７、４１９は、第６図に示されているように、ウェハが分離される場所を画定する。一実施形態では、ウェハの下面をスクライブ線領域４１５、４１７、４１９で切削し、ピット４５５、４５７、４５９を作製し、それによってマスク層４５２からマスク領域４５３ないし４５４を画定することができる。他の実施形態ではまず、たとえばフォトリソグラフィ技法を使用してスクライブ線領域４１５、４１７、４１９をマスク領域４５３および４５４と共に画定するようにマスク層４５２をパターン化することができる。次いで、ピット４５５、４５７、４５９を切削する際に、画定されたこれらのスクライブ線領域をガイドとして使用することができる。

この場合、第１８図ないし第１９図に示したように、ウェハの下面を切削してピット４５５、４５７、４５９を作製する際に、ウェハは完全に分離されるわけではない。各ピット４５５、４５７、４５９は幅約２ミルないし３ミルである。ピット４５５、４５７、４５９は他の幅を有することもできる。

ピット４５５、４５７、４５９を作製した後、ウェハの下面から、マスク領域４５３ない

し４５４によって画定された基板４００のスクライブ線領域４１５、４１７、４１９をエッチングし、トレンチ４６５、４６７、４６９を作製する。これを第２０図ないし第２１図に示す。第２０図は、ウェハの基板の下面をエッチングした後の第１８図のウェハの側断面図である。第２１図は、第２０図のウェハの下面図を示す。
この場合、任意の適当なエッチング技法および薬品を使用してトレンチ４６５、４６７、４６９を作製することができる。トレンチ４６５、４６７、４６９は基板４００を分離するように働く。第２０図に示したように、トレンチ４６７は基板４００を基板領域４７５ないし４７６として分離するように働く。
この場合、スクライブ線領域４１５、４１７、４１９中の絶縁領域４１１ないし４１３からも材料をエッチングし、それぞれトレンチ４６５、４６７、４６９中の相互接続部４２１ないし４２３を露出する。第２０図に示したように、絶縁領域４１１を絶縁領域４７１になるようにエッチングし、絶縁領域４１２を別々の絶縁領域４７２ないし４７３になるようにエッチングする。絶縁領域４１３を絶縁領域４７４になるようにエッチングする。
この場合、単一のエッチング・プロセスを使用して、基板４００の材料と、それぞれトレンチ４６５、４６７、４６９内で露出された絶縁領域４１１ないし４１３の部分との両方をエッチングすることができる。別々のエッチング・プロセスを交互に使用して、基板４００の材料と、絶縁領域４１１ないし４１３用に使用されている材料を除去することができる。
絶縁領域４１１ないし４１３を最初に、前述のようにパターン化し、スクライブ線領域４１５、４１７、４１９内で下方の基板４００を露出させることができる。この実施形態では、トレンチ４６５、４６７、４６９を形成する際、相互接続部４２１ないし４２３を露出するために除去する必要があるのは基板４００の材料だけである。
代替実施形態では、ピット４５５、４５７、４５９は作製されない。その代わりに、マスク領域４５３ないし４５４によって画定されたスクライブ線領域４１５、４１７、４１９において基板４００をエッチングし、トレンチ４６５、４６７、４６９を作製する。この実施形態ではまず、たとえばフォトリソグラフィ技法を使用してマスク層４５２をパターン化し、スクライブ線領域４１５、４１７、４１９をマスク領域４５３ないし４５４と共に画定することができる。この場合、任意の適当なエッチング技法および薬品を使用してトレンチ４６５、４６７、４６９を作製することができる。
トレンチ４６５、４６７、４６９を形成した後、第２２図ないし第２３図に示したようにウェハの下面からマスク領域４５３ないし４５４を除去する。第２２図は、下面マスク領域４５３ないし４５４を除去した後の第２０図のウェハの側断面図を示す。第２３図は、第２２図のウェハの下面図を示す。この場合、任意の適当な技法を使用してマスク領域４５３ないし４５４を除去することができる。
第５図のステップ３２５では、ウェハの下面にパターン化接触層を形成する。このステップの一実施形態を第２４図ないし第２９図に示す。第２４図は、ウェハの下面上に導体層を形成し、かつウェハの下面にマスク領域４７７ないし４７８を形成した後の第２２図のウェハの側断面図を示す。第２５図は、第２４図のウェハの下面図を示す。
この実施形態では、まずウェハ上に導体層（図示せず）を形成することによってパターン化接触層を形成する。たとえば、ウェハ上にチタンタングステン（Ｔｉ－Ｗ）をスパッタ付着させる。このＴｉ－Ｗ層は、パターン化接触層用の拡散気密層をもたらすように働く。次いで、Ｔｉ－Ｗ層上に金（Ａｕ）をスパッタ付着させることができる。このＡｕ層は、たとえばパターン化接触層を形成する際に、金（Ａｕ）またはニッケル（Ｎｉ）のパターン・メッキを容易にするように働く。別法として、このＴｉ－Ｗ層またはＡｕ層、あるいはその両方の代わりに適当な材料または材料の組合せを使用することもできる。たとえばこの場合、パターン化接触層を形成する際に、Ａｕではなくニッケル（Ｎｉ）を使用してパターンＮｉメッキを容易にすることができる。さらにこの場合、任意の適当な技法を使用して導体層を形成することができる。
次いで、第２４図ないし第２５図に示したように、マスク領域４７７ないし４７８を有するパターン化マスク層をウェハの下面上に形成する。マスク領域４７７ないし４７８は、

パターン化接触層を作製するために導体層上に接触材料をパターン・メッキする際に使用される。マスク領域４７７ないし４７８は、任意の適当な材料を含むことができ、任意の適当な技法を使用して形成することができる。たとえば、フォトレジストを、ウェハの下面上でスピンオンし、その後で、たとえばフォトリソグラフィ技法を使用してパターン化し、マスク領域４７７ないし４７８を形成することができる。

次いで、第２６図ないし第２７図に示したように、ウェハの下面上に適当な接触材料をパターン・メッキすることができる。第２６図は、ウェハの下面上に接触領域４８０ないし４８２を形成した後の第２４図のウェハの側断面図を示す。第２７図は、第２６図のウェハの下面図を示す。

マスク領域４７７ないし４７８は、パターン・メッキ中にウェハの下面上に接触材料が付着するのを妨げるように働く。一実施形態では、ウェハの下面上にニッケル（Ｎｉ）をパターン・メッキして接触領域４８０ないし４８２を形成する。Ｎｉがはんだ付けに適しているのでＮｉ接触領域が好ましい。その後で、これらのＮｉ接触領域をたとえば薄い金（Ａｕ）層で被覆することができる。そのような被覆は、Ｎｉのはんだ付け能力を破壊せずにＮｉ接触層の腐食または酸化を防止するように働く。他の実施形態では、ウェハの下面上に金（Ａｕ）をパターン・メッキして接触領域４８０ないし４８２を形成することができる。

接触材料は、ウェハの下面の輪郭に整合する。具体的には、第２６図ないし第２７図に示したように、下面トレンチ４６５、４６７、４６９の側面および底部に沿って接触領域４８０ないし４８２を形成する。一実施形態では、接触領域４８０ないし４８２の各部は、ウェハの下面に接触材料を付着させたときにそれぞれ、トレンチ４６５、４６７、４６９内で露出される相互接続部４２１ないし４２３の部分との耐久性および信頼性の高い表面間結合を形成する。この場合、トレンチ４６５、４６７、４６９内で露出される相互接続部４２１ないし４２３用に使用される材料は、相互接続部４２１ないし４２３に接触する接触領域４８０ないし４８２用に使用される材料と同じであることが好ましい。

一実施形態では、チタンタングステン（Ｔｉ－Ｗ）が第１の相互接続層および第１の接触領域層として使用される。その結果、この実施形態では、耐久性および信頼性の高い金属間表面間結合部が形成される。他の実施形態では、相互接続部４２１ないし４２３と接触領域４８０ないし４８２との間の結合部を作製する際にＴｉ－Ｗではなく他の材料を使用することができる。この場合、同じ材料を使用することによって、相互接続部４２１ないし４２３とトレンチ４６５、４６７、４６９中の接触領域４８０ないし４８２とのそれぞれの間での耐久性および信頼性の高い結合部の形成を容易にすることができる。他の実施形態では、相互接続部４２１ないし４２３と接触領域４８０ないし４８２を結合するために使用される材料はそれぞれ、異なるものでよい。

ウェハの下面上に接触材料を付着させた後、第２８図ないし第２９図に示したようにマスク領域４７７ないし４７８を削除する。第２８図は、下面マスク領域４７７ないし４７８を削除した後の第２６図のウェハの側断面図を示す。第２９図は、第２８図のウェハの下面図を示す。

この場合、任意の適当なエッチング技法を使用して、マスク領域４７７ないし４７８を除去することができる。前述の実施形態では、次いで、ウェハの下面上で露出される導体層の部分を除去し、第２８図ないし第２９図に示したように接触領域４８０ないし４８２を残すことができる。たとえば、任意の適当なエッチング技法および薬品を使用して、導体層の露出された部分を除去することができる。

接触領域４８０ないし４８２は、他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。さらに、任意の適当な技法を使用して接触領域４８０ないし４８２を形成することができる。たとえば、接触領域４８０ないし４８２を作製するために使用される材料層を、ウェハ上に付着させ、その後でパターン化して接触領域４８０ないし４８２を作製することができる。この場合、たとえばフォトリソグラフィ技

法およびエッチング技法を使用して接触領域４８０ないし４８２をパターン化することができる。
第５図のステップ３３０では、ウェハの下面上に下面トレンチ４６６および４６８を形成する。これを第３０図ないし第３１図に示す。第３０図は、ウェハの基板の下面をエッチングした後の第２８図のウェハの側断面図を示す。第３１図は、第３０図のウェハの下面図を示す。
この場合、任意の適当な技法を使用して下面トレンチ４６６および４６８を形成することができる。トレンチ４６６および４６８をエッチングする際に接触領域４８０ないし４８２をマスク層として使用することができる。
第３０図ないし第３１図に示したように、トレンチ４６６および４６８は上層４５０を露出する。したがって、トレンチ４６６および４６８は、ウェハから作製すべき各ダイオード・モジュールごとに半導体の底部を分離する。トレンチ４４２および４４４によって半導体の頂部が分離されると共に、ウェハから形成すべき各ダイオード・モジュールごとにデバイス半導体領域と半導体ポスト領域が完全に分離される。トレンチ４４２とトレンチ４６６は共に、基板領域４７５をデバイス半導体領域４８６と半導体ポスト領域４８７に分離する。トレンチ４４４とトレンチ４６８は共に、基板領域４７６をデバイス半導体領域４８８と半導体ポスト領域４８９に分離する。
代替実施形態では、下面トレンチ４６６および４６８しか使用せずに前述の半導体分離を行う。すなわち、トレンチ４４２および４４４は形成されない。その代わり、基板の厚さ全体にわたって基板材料を除去し、上層４５０を露出することによって、トレンチ４６６および４６８のみを形成する。しかし、この代替実施形態では、ウェハの下面で相互接続部４２２ないし４２３のブリッジ部を露出することができる。上層４５０は、相互接続部４２１ないし４２３を完全に密封し保護するわけではないので、この実施形態の相互接続部４２１ないし４２３を形成する際には、腐食に抵抗する材料を使用することが好ましい。
第５図のステップ３３５では、第３２図ないし第３３図に示したように、ウェハをダイオード・モジュールとして分離する。第３２図は、ウェハをダイオード・モジュール２００として分離した後の第３０図のウェハの側断面図を示す。第３３図は、第３２図のウェハの下面図を示す。
たとえば、切断によってウェハを分離することができる。ソーカットは幅約１ミルである。ソーカットは他の幅を有することもできる。他の技法を使用してウェハを分離することもでき、このような技法にはたとえば、レーザ・スクライブを使用することが含まれる。たとえば、トレンチ４６７を介してウェハを分離する。接触領域４８０ないし４８２に結合された相互接続部４２１ないし４２３は、第３２図ないし第３３図に示したようにラップアラウンド・フランジ界面接触領域を形成する。相互接続部４２２と、結合された接触領域４８１は、ウェハを分離する際に分離され、共に、ウェハから製造される別々のダイオード・モジュール用のラップアラウンド・フランジ界面接触領域を形成する。第３２図ないし第３３図で使用した参照符号は、前述の第２図ないし第４図に使用した参照符号に対応する。

トランジスタ

第３４図は、トランジスタ・モジュール５００、すなわち本発明の一実施形態の斜視図を示す。トランジスタ・モジュール５００を装置または電子装置と呼ぶ。トランジスタ・モジュール５００をデバイスとも呼ぶ。
一実施形態では、トランジスタ・モジュール５００は、たとえばプリント回路板上の表面実装向けに構成されたリードレス・モノリシック・デバイスである。第３４図に示したように、トランジスタ・モジュール５００は、上層５６０と、デバイス半導体領域５８３と、ベース半導体ポスト領域５８４およびエミッタ半導体ポスト領域５８５と、コレクタ接触層５９３を含む第１の接触領域と、エミッタ接触層またはベース接触層５９４を含む第２のラップアラウンド・フランジ界面領域と、ベース接触層またはエミッタ接触層５９５を含む第３のラップアラウンド・フランジ界面領域とを含む。

第３５図は、第３４図のトランジスタ・モジュール５００の線３５－３５に沿ったトランジスタ・モジュール５００の側断面図を示す。第３５図は、上層５６０と、デバイス半導体領域５８３と、半導体ポスト領域５８４と、コレクタ接触層５９３と、接触層５９４とを示す。

第３６図は、第３４図のトランジスタ・モジュール５００の底面図を示す。第３６図は、上層５６０と、コレクタ接触層５９３と、デバイス半導体領域５８３と、ベース半導体ポスト領域５８４およびエミッタ半導体ポスト領域５８５と、ベース接触層５９４およびエミッタ接触層５９５とを示す。

第３４図ないし第３６図で分かるように、上層５６０は、デバイス半導体領域５８３ならびにベース半導体ポスト領域５８４およびエミッタ半導体ポスト領域５８５のそれぞれの上面を密封する。上層５６０はまた、デバイス半導体領域５８３と半導体ポスト領域５８４と半導体ポスト領域５８５を互いに分離する。上層５６０は、任意の適当な絶縁材料を含むことができる。たとえば、上層５６０は、エポキシ、または二酸化ケイ素（SiO_2）、または窒化ケイ素（Si_3N_4）、またはプラスチック、またはテフロン、またはポリイミド、またはガラスを含むことができる。上層５６０は、他の誘電材料または絶縁材料、あるいは材料の組合せを含むことができる。上層５６０は、トランジスタ・モジュール５００を保護するように働く。上層５６０は、受動層として働く。上層５６０は、トランジスタ・モジュール５００を機械的に保持するように働くこともできる。

上層５６０は、たとえばシリコンや、ポリシリコンや、アモルファス・シリコンや、プラスチックや、ガラスや、エポキシや、アルミニウムや、ダイヤモンドを含む任意選択のキャップ層を含むこともできる。このキャップ層には他の材料または材料の組合せを使用することもできる。任意選択のこのキャップ層は、トランジスタ・モジュール５００をより剛性にするように働く。任意選択のこのキャップ層は、トランジスタ・モジュール５００用の熱導管として働くこともできる。

トレンチまたはギャップ５７７は、ベース半導体領域５８４とエミッタ半導体ポスト領域５８５の両方からデバイス半導体領域５８３を分離する。トレンチまたはギャップ５８１は、ベース半導体ポスト領域５８４とエミッタ半導体ポスト領域５８５を分離する。

デバイスは、トランジスタ・モジュール５００のデバイス半導体領域５８３に存在する。このデバイスは、ベース領域とエミッタ領域とを有する。ベース領域は、トランジスタ・モジュール５００中のベース相互接続層に電気的に結合される。このベース相互接続層は、接触層５９４または５９５に電気的に結合される。エミッタ領域は、トランジスタ・モジュール５００中のエミッタ相互接続層に電気的に結合される。このエミッタ相互接続層は、接触層５９４または５９５に電気的に結合される。半導体ポスト領域５８４および接触層５９４をエミッタ領域用に使用するときは、半導体ポスト領域５８５および接触層５９５をエミッタ領域用に使用する。別法として、半導体ポスト領域５８５および接触層５９５をベース領域用に使用する場合は、半導体ポスト領域５８４および接触層５９４をエミッタ領域用に使用する。

ベース相互接続層およびエミッタ相互接続層は、一実施形態では、チタンタングステン（Ｔｉ－Ｗ）と金（Ａｕ）とで構成することができる。Ｔｉ－Ｗは、拡散気密層をもたらすことができる。この場合、他の拡散気密材料を使用することもできる。相互接続層は、他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。

第１の接触層は、デバイス半導体領域５８３の下面を覆い、この領域５８３の側壁上に延びる。第２のラップアラウンド・フランジ界面接触領域は、半導体ポスト領域５８４の下面を覆い、この領域５８４の側壁上に延びる。第３のラップアラウンド・フランジ界面接触領域は、半導体ポスト領域５８５の下面を覆い、この領域５８５の側壁上に延びる。

コレクタ接触層５９３ならびにベース接触層５９４およびエミッタ接触層５９５は、トランジスタ・モジュール５００の、外部回路との接触点である。接触層５９３ないし５９５

はすべて、それぞれ、デバイス半導体領域５９３ないし５９５の下面上では比較的平坦である。また、接触層５９３ないし接触層５９５は共に、比較的大型である。これらの特徴は、外部回路との良好な接触を確保するうえで助けとなる。
接触層５９３ないし５９５は、一実施形態ではチタンタングステン（Ｔｉ－Ｗ）とニッケル（Ｎｉ）とで構成することができる。Ｎｉは、はんだ付けに適しているので好ましい。その後で、これらのＮｉ接触層をたとえば薄い金（Ａｕ）層で被覆することができる。そのような被覆は、Ｎｉのはんだ付け能力を破壊せずにＮｉ接触層の腐食または酸化を防止するように働く。他の実施形態では、Ｎｉではなく金（Ａｕ）を使用することができる。
接触層５９３ないし５９５は、他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または材料の組合せを使用することもできる。
ベース相互接続層およびエミッタ相互接続層はそれぞれ、接触層５９４ないし５９５とのフランジ界面を形成する。各ケースで、フランジ界面は、相互接続層と接触層との間に耐久性および信頼性の高い結合をもたらす。
一実施形態では、チタンタングステン（Ｔｉ－Ｗ）が、ボンディング相互接続層として使用され、両方の接触領域用のボンディング接触層として使用される。すなわち、Ｔｉ－Ｗは、相互接続層の底部と接触層５９４ないし５９５の頂部に付着させる。その結果、この実施形態では、各相互接続層と各接触層５９４ないし５９５とのそれぞれの間に耐久性および信頼性の高い金属間表面間結合部が形成される。他の実施形態では、相互接続層と接触層５８４ないし５８５とのそれぞれの間に結合部を作製する際にＴｉ－Ｗではなく他の材料を使用することができる。この場合、同じ材料を使用することによって、相互接続部と接触層５９４ないし５９５とのそれぞれの間での耐久性および信頼性の高い結合部の形成を容易にすることができる。他の実施形態では、相互接続部と接触層５９４ないし５９５をそれぞれ結合するために使用される材料はそれぞれ、異なるものでよい。
トランジスタ・モジュール５００は、はんだまたは導電エポキシを使用して標準ビーム回路ギャップを横切ってダイ取り付けすることができる。トランジスタ・モジュールは、現行のビーム・リード・デバイスのドロップイン代替物となるように構成することができる。別法として、トランジスタ・モジュール５００は、カスタム要件に対処するようにより小型にすることも、あるいはより大型にすることもできる。トランジスタ・モジュール５００の設計によって、デバイスをかなり小型にすることができる。
第３７図は、半導体製造で使用される例示的な方法を流れ図形で示す。第３７図の方法を使用して、たとえばトランジスタ・モジュール５００を製造することができる。第３７図の方法をよりうまく説明するために、第３８図ないし第７１図を使用して第３７図の方法の様々なステップを示す。
第３８図は、第３４図のトランジスタ・モジュールを製造するために使用される半導体ウェハの平面図を示す。第３９図は、第３８図のウェハの側断面図を示す。
第３７図の方法を実施する際には、半導体基板を用意する。この基板はたとえば第３８図ないし第３９図では基板７００として示されている。基板７００はシリコン（Ｓｉ）基板でよいが、様々な他のタイプの半導体基板を使用することができる。
第３８図ないし第３９図のウェハは、４つのトランジスタ・デバイスを設けるようにベース領域・エミッタ領域対７０１－７０２、７０３－７０４、７０５－７０６、７０７－７０８が形成された基板７００を含む。デバイスのこの数は、例示的なものであり、本発明をより明確に理解していただくために選択されている。同じウェハを使用して任意の数のデバイスを形成することができ、この数はたとえば、ウェハの寸法に依存することができる。ベース領域・エミッタ領域対７０１ないし７０８は適当な抵抗接点を備えることができる。
領域７１１、７１２、７１３、７１４を含むパターン化絶縁層がウェハ上に形成されている。一実施形態では、この絶縁層は、窒化ケイ素（Si_3N_4）を付着させることによって形成される。この絶縁層は、基板７００の表面上に付着させ、あるいはこの表面上で成長

させた二酸化ケイ素（SiO_2）で形成することもできる。この絶縁層は、他の材料、または材料の組合せを含むこともできる。次いで、この絶縁層を、たとえばフォトリソグラフィ技法およびエッチング技法を使用して領域７１１ないし７１４としてパターン化する。

第３８図ないし第３９図に示したように、この絶縁層は、ベース／エミッタ領域対７０１ないし７０８を露出するようにパターン化される。絶縁層７１１は、ベース／エミッタ領域対７０１－７０２を露出するようにパターン化されている。絶縁層７１２は、ベース／エミッタ領域対７０３－７０４を露出するようにパターン化されている。絶縁層７１３は、ベース／エミッタ領域対７０５－７０６を露出するようにパターン化されている。絶縁層７１４は、ベース／エミッタ領域対７０７－７０８を露出するようにパターン化されている。

代替実施形態では、ベース／エミッタ領域対７０１ないし７０８との電気接続を形成する４つの接触領域またはボンディング・パッドを基板７００上に形成することができる。次いで、そのような接触領域またはボンディング・パッドが、露出されているベース／エミッタ領域対７０１ないし７０８に対向して露出するように、絶縁領域７１１ないし７１４をパターン化することができる。

第３７図のステップ６００では、ウェハ上に相互接続部７２１、７２２、７２３、７２４、７２５、７２６、７２７、７２８を形成する。これを第４０図ないし第４１図に示す。第４０図は、ウェハ上に相互接続部７２１ないし７２８を形成した後の第３８図のウェハの平面図を示す。第４１図は、第４０図のウェハの側断面図を示す。

相互接続部７２１ないし７２８を相互接続層とも呼ぶ。相互接続部７２１は、ブリッジ部７３１を含む。同様に、相互接続部７２２ないし７２８はそれぞれ、ブリッジ部７３２、７３３、７３４、７３５、７３６、７３７、７３８を含む。ブリッジ部７３１ないし７３８はそれぞれ、ギャップ７４１、７４２、７４３、７４４、７４５、７４６、７４７、７４８を含む。代替実施形態では、ブリッジ部７３１ないし７３８はそれぞれ、ギャップ７４１ないし７４８を含まず、その代わりにソリッド・ブリッジとなっている。

相互接続部７２１ないし７２２は、ベース／エミッタ領域対７０１－７０２との電気接続をもたらす。相互接続部７２３ないし７２４は、ベース／エミッタ領域対７０３－７０４との電気接続をもたらす。相互接続部７２５ないし７２６は、ベース／エミッタ領域対７０５－７０６との電気接続をもたらす。相互接続部７２７ないし７２８は、ベース／エミッタ領域対７０７－７０８との電気接続をもたらす。

一実施形態では、相互接続部７２１ないし７２８は、まずウェハ上に導体層を形成することによって形成される。たとえば、ウェハ上にチタンタングステン（Ｔｉ－Ｗ）をスパッタ付着させることができる。このＴｉ－Ｗ層は、相互接続部７２１ないし７２８用の拡散気密層を形成するように働く。この場合、他の拡散気密材料を使用することもできる。次いで、Ｔｉ－Ｗ層上に金（Ａｕ）をスパッタ付着させる。このＡｕ層はたとえば、相互接続部７２１ないし７２８を形成する際にパターン金メッキを容易にするように働く。次いで、たとえばフォトレジストを含むパターン化マスク層をウェハ上に形成することができる。このパターン化マスク層は、相互接続部７２１ないし７２８を作製するために作製Ｔｉ－Ｗ－Ａｕ層上に金（Ａｕ）をたとえば厚さ約１０μｍにわたってパターン・メッキする際に使用される。このパターン・メッキ・プロセスの後に、パターン化マスク層を除去する。次いで、ウェハの表面上に露出されたＴｉ－Ｗ－Ａｕ層の部分をエッチングし、第４０図ないし第４１図に示したように相互接続部７２１ないし７２８を残すことができる。この結果得られる相互接続部７２１ないし７２８はＴｉ－ＷとＡｕとを含む。

相互接続部７２１ないし７２８は他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。さらに、任意の適当な技法を使用して相互接続部７２１ないし７２８を形成することができる。他の例として、相互接続部７２１ないし７２８を作製するために使用される材料層を、ウェハ上に付着させ、その後でパターン化して

相互接続部７２１ないし７２８を作製することができる。この場合、たとえばフォトリソグラフィ技法およびエッチング技法を使用して相互接続部７２１ないし７２８をパターン化することができる。
代替実施形態では、相互接続部７２１ないし７２８は、形成される際に完全に分離されるわけではない。たとえば、相互接続部７２１ないし７２５は、それらの間にある第４０図中の最も近くのエッジ７４９で接合された一体相互接続パターンとして形成することができる。相互接続部対７２２／７２６、７２３／７２７、７２４／７２８もこのように形成することができる。ウェハは後で、接合された相互接続部対７２１／７２５、７２２／７２６、７２３／７２７、７２４／７２８がそれぞれ分離されるように分離される。
次いで第３７図のステップ６０５では、基板７００からモートまたはトレンチを形成する。このトレンチを形成する際には、任意の適当な処理技法を使用することができる。一実施形態では、まずウェハ上にマスク層７５０を形成しパターン化する。これを第４２図ないし第４３図に示す。第４２図は、ウェハ上にマスク層７５０を形成した後の第４０図のウェハの平面図を示す。第４３図は、第４２図のウェハの側断面図を示す。
マスク層７５０はフォトレジストを含むことができる。マスク層７５０は、窒化ケイ素（Si_3N_4）または二酸化ケイ素（SiO_2）を含むこともできる。マスク層７５０は、他の材料または材料の組合せを含むこともできる。マスク層７５０は、ウェハ上に付着させ、後でフォトリソグラフィ技法を使用してパターン化することができる。他の処理ステップを使用してマスク層７５０を形成することもできる。マスク層７５０は、第４２図ないし第４３図に示したようにトレンチ領域７５１、７５２、７５３、７５４を画定するようにパターン化される。
トレンチ領域７５１は、ベース／エミッタ領域対７０１ないし７０４を使用して作製される２つのトランジスタを横切る。トレンチ領域７５２は、ベース／エミッタ領域対７０５ないし７０８を使用して作製される２つのトランジスタを横切る。トレンチ領域７５１とトレンチ７５２は互いに平行に延びる。トレンチ７５３ないし７５４はトレンチ領域７５１と領域７５２との間で垂直に延びる。
ブリッジ部７３１ないし７３４はトレンチ領域７５１を横切る。ギャップ７４１ないし７４４は、トレンチ領域７５１の上方に位置する。ブリッジ部７３５ないし７３８はトレンチ領域７５２を横切る。ギャップ７４５ないし７４８は、トレンチ領域７５２の上方に位置する。
次いで、それぞれ、マスク層７５０によって画定された、基板７００のトレンチ領域７５１ないし７５４内で、トレンチ７５５、７５６、７５７、７５８をエッチングする。その後でウェハからマスク層７５０を除去する。これを第４４図ないし第４５図に示す。第４４図は、ウェハの基板７００からトレンチ７５５ないし７５８を形成し、かつマスク層７５０を除去した後の第４２図のウェハの平面図を示す。第４５図は、第４４図のウェハの側断面図を示す。
この場合、トレンチ７５５ないし７５８をエッチングする際には、任意の適当なエッチング技法および薬品を使用することができる。トレンチ７５５ないし７５８をエッチングする際にはマスク層７５０がマスクとして働くので、エッチング技法は、マスク層７５０用に使用される材料に合わせて選択することが好ましい。また、エッチング技法および薬品は、ブリッジ部７３１ないし７３８がこのエッチング・プロセスを受けるため、相互接続部７２１ないし７２８用に使用される材料に合わせて選択することが好ましい。
トレンチ７５１ないし７５２を形成する際には、ブリッジ部７３１ないし７３８の下方に位置するトレンチ領域７５１ないし７５２内の基板７００の材料を除去する。ギャップ７４１ないし７４８は、トレンチ７５５および７５６をエッチングする際に、エッチング液がブリッジ部７３１ないし７３８のそれぞれ内を流れるようにすることによって下方の基板７００の除去を容易にするように働く。
代替実施形態では、ブリッジ部７３１ないし７３８は前述のように、ギャップ７４１ないし７４８のないソリッド・ブリッジであってよい。ただし、この代替実施形態では、トレンチ７５５ないし７５６を形成する際にブリッジ部７３１ないし７３８の下方の基板７０

０が除去されるように、ブリッジ部７３１ないし７３８の幅を小さくする必要があることがある。
トレンチ７５５ないし７５６を形成しても、基板７００と相互接続部７２１ないし７２８との間に短絡が発生することはない。すなわち、トレンチ７５５ないし７５６を形成した後、絶縁領域７１１ないし７１４が相互接続部７２１ないし７２８が基板７００に接触するのを妨げる。絶縁領域７１１は、相互接続部７２１ないし７２２が基板７００に接触するのを妨げる。絶縁領域７１２は、相互接続部７２３ないし７２４が基板７００に接触するのを妨げる。絶縁領域７１３は、相互接続部７２５ないし７２６が基板７００に接触するのを妨げる。絶縁領域７１４は、相互接続部７２７ないし７２８が基板７００に接触するのを妨げる。これは第４５図に示されており、この場合、トレンチ７５５ないし７５６を形成した後、絶縁領域７１２ないし７１４がそれぞれ、相互接続部７２４および７２８が基板７００に接触するのを妨げる。この場合、絶縁領域７１２のエッジの下方をアンダーカットすることによって、トレンチ７５５が部分的に形成されている。同様に、絶縁領域７１４のエッジの下方をアンダーカットすることによって、トレンチ７５６が部分的に形成されている。トレンチ７５５ないし７５６は、絶縁領域７１１および７１３に対しても同様に形成される。
トレンチ７５５ないし７５８を形成した後、第４４図ないし第４５図に示したようにウェハの下面からマスク層７５０を除去する。この場合、任意の適当な技法を使用してマスク層７５０を除去することができる。
代替実施形態では、絶縁領域７１１ないし７１４を含む絶縁層は、ベース／エミッタ領域対７０１ないし７０８を露出するだけでなく、トレンチ領域７５１ないし７５４を画定するようにもパターン化することができる。この実施形態は、ダイオード・モジュールに関して上記で論じた絶縁層の使用法と類似している。その場合、トレンチ７５５ないし７５８をエッチングする際にこの絶縁層をマスクとして使用できるので、マスク層７５０は必要とされない。トレンチ７５５ないし７５８は、このマスクを使用し、適当なエッチング技法および薬品を用いてエッチングすることができる。
トレンチ７５５ないし７５８は基本的に、ウェハから作製すべき各トランジスタ・モジュールごとに半導体の上面を分離し、ウェハから製造すべき各トランジスタ・モジュールごとにデバイス半導体領域、ベース半導体ポスト領域、エミッタ半導体ポスト領域をもたらす。このように半導体が各トランジスタ・モジュールごとに分離されることについて下記で詳しく説明する。
第３７図のステップ６１０で、第４６図ないし第４７図に示したように、ウェハ上に上層７６０を形成する。第４６図は、ウェハ上に上層７６０を形成した後の第４４図のウェハの平面図を示す。第４７図は、第４６図のウェハの側断面図を示す。
上層７６０は、ウェハの表面全体をほぼ密封し、トレンチ７５５ないし７５８をほぼ充填する。一実施形態では、上層７６０は、ウェハ上で遠心分離されたエポキシを含む。この場合、被制御真空環境を使用してエポキシをスピンオンすることもできる。代替実施形態では、上層７６０は、二酸化ケイ素（SiO_2）、または窒化ケイ素（Si_3N_4）、またはプラスチック、またはテフロン、またはポリイミド、またはガラスを含むことができる。上層７６０は、他の誘電材料または絶縁材料、あるいは材料の組合せを使用して形成することができ、任意の適当な技法を使用して形成することができる。
上層７６０は、ウェハから作製される各トランジスタ・デバイスを保護するように働く。上層７６０は受動層として働く。上層７６０は、ウェハから作製される各トランジスタ・デバイスを機械的に保持するように働くこともできる。
上層７６０は、たとえば、シリコンや、ポリシリコンや、アモルファス・シリコンや、プラスチックや、ガラスや、エポキシや、アルミニウムや、ダイヤモンドを含む任意選択のキャップ層を含むこともできる。他の材料または材料の組合せを使用することもできる。任意選択のこのキャップ層は、ウェハから作製される各トランジスタ・デバイスをより剛性にするように働く。任意選択のこのキャップ層は、ウェハから作製される各デバイスごとの熱導管として働くこともできる。

第３７図のステップ６１５では、第４７図に示したウェハに対して、第４８図に示したようにウェハの裏面または下面を薄くする。第４８図は、ウェハの下面を薄くした後の第４７図のウェハの側断面図を示す。第４９図は、第４８図のウェハの下面図を示す。
任意の適当な技法を使用して基板７００の下面を薄くすることができる。たとえば、基板７００の下面を砂みがきすることができる。基板７００の下面は、適当なエッチング技法または薬品を使用してエッチングすることも、あるいは別法として研削することによって薄くすることもできる。基板７００の下面は、ラッピングによって薄くすることもできる。ベース／エミッタ領域対７０１ないし７０８の下方の基板７００の底部に適切な抵抗接点を設けることができる。
第３７図のステップ６２０では、ソーアンドエッチング・プロセスを使用してウェハの下面をパターン化する。このステップの一実施形態を第５０図ないし第５５図に示す。まずウェハの下面上にパターン化マスク層７６２を形成する。これを第５０図ないし第５１図に示す。第５０図は、ウェハの下面上にマスク層７６２を形成した後の第４８図のウェハの側断面図を示す。第５１図は、第５０図のウェハの下面図を示す。
マスク層７６２は、たとえばスピンオンされたフォトレジストを含むことができる。他の感光材料を含む他の適当なマスク材料を使用することもでき、任意の適当な技法を使用してウェハの下面上に付着させることができる。
第５０図ないし第５１図に示したように、後でウェハが分離される位置を画定するスクライブ線領域７６３、７６５、７６７を画定するようにマスク層７６２をパターン化する。マスク層７６２は、下面トレンチ領域７６４、７６６、７６８、７６９を画定するようにもパターン化される。下面トレンチ領域７６４、７６６、７６８、７６９は、基板７００に形成されたトレンチ７５５ないし７５８の下方に位置する。マスク層７６２は、任意の適当なパターン化技法を使用してパターン化することができる。たとえば、マスク層７６２は、フォトリソグラフィ技法を使用してパターン化することができる。
次いで、ウェハの下面をスクライブ線領域７６３、７６５、７６７に沿って切削し、ピット７７１、７７３、７７５を作製する。これを第５２図ないし第５３図に示す。第５２図は、ウェハの下面を切削した後の第５０図のウェハの側断面図を示す。第５３図は、第５２図のウェハの下面図を示す。
一実施形態では、マスク層７６２によって画定されたスクライブ線領域７６３、７６５、７６７をガイドとして使用してウェハの下面を掘削してピット７７１、７７３、７７５を作製することができる。他の実施形態では、トレンチ領域７６４、７６６、７６８、７６９のみを画定するようにマスク層７６２をパターン化することができる。すなわち、この実施形態のマスク層７６２は最初、スクライブ線領域７６３、７６５、７６７を画定するようにはパターン化されない。その場合、ウェハの下面を掘削してピット７７１、７７３、７７５を作製することによって、第５２図ないし第５３図に示したようにこれらのスクライブ線領域を画定するようにマスク層７６２をパターン化することができる。
第５２図ないし第５３図に示したように、ウェハの下面を切削してピット７７１、７７３、７７５を作製する際に、ウェハは完全に分離されるわけではない。各ピット７７１、７７３、７７５は幅約２ミルないし３ミルである。ピット７７１、７７３、７７５は他の幅を有することもできる。基板７００の上面とピット７７３の頂部との間の距離（第５２図で距離７７４として示した前記の距離）が、（第５２図で距離７７２として示した）たとえばトレンチ７５５の底部と基板７００の底面との間の距離にほぼ等しくなるようにピット７７１、７７３、７７５を切削することが好ましい。この場合、スクライブ線領域７６３、７６５、７６７からエッチすべき基板７００の深さと下面トレンチ領域７６４、７６６、７６８、７６９からエッチすべき基板７００の深さがほぼ同じになるので、後で行われるトレンチのエッチが容易になる。
ピット７７１、７７３、７７５を作製した後、ウェハの下面から、マスク層７６２によって画定された基板７００のスクライブ線領域７６３、７６５、７６７および下面トレンチ領域７６４、７６６、７６８、７６９をエッチングし、トレンチ７７６、７７７、７７８、７７９、７８０、７８１、７８２を作製する。これを第５４図ないし第５５図に示す。

第５４図は、ウェハの基板の下面をエッチングし、かつ下面マスク層７６２を除去した後の第５２図のウェハの側断面図を示す。第５５図は、第５４図のウェハの下面図を示す。この場合、任意の適当なエッチング技法および薬品を使用してトレンチ７７６ないし７８２を作製することができる。トレンチ７７６ないし７８２は基板７００を分離するように働く。第５４図ないし第５５図に示したように、トレンチ７７７ないし７８２は基板７００を基板領域７８３、７８４、７８５、７８６、７８７、７８８、７８９、７９０として分離するように働く。

トレンチ７７６ないし７８２を形成した後、第５４図ないし第５５図に示したようにウェハの下面からマスク層７６２を除去する。この場合、任意の適当な技法を使用してマスク層７６２を除去することができる。

このエッチの後に、トレンチ７７８内でスクライブ線領域７６５に沿って各相互接続部７２１ないし７２８の一部が露出される。これを第５４図ないし第５５図に示す。第５４図ないし第５５図に示したように、下面トレンチ７７６ないし７８２は上層７６０を露出する。

したがって、トレンチ７７７ないし７７９は、ウェハから作製すべき各トランジスタ・モジュールごとに半導体の底面を分離する。トレンチ７５５ないし７５８によって半導体の上面が分離されると共に、各トランジスタ・モジュールごとにデバイス半導体領域、ベース半導体ポスト領域、エミッタ半導体ポスト領域が完全に分離される。

代替実施形態では、下面トレンチ７７６および７８２しか使用せずに前述の半導体分離を行う。すなわち、トレンチ７５５ないし７５８は形成されない。その代わり、基板の厚さ全体にわたって基板材料を除去し、各下面トレンチごとに上層７６０を露出することによって、下面トレンチ７７６ないし７８２のみを形成する。しかし、この代替実施形態では、ウェハの下面のトレンチ領域７６４、７６６、７６８、７６９内で相互接続部７２１ないし７２８のブリッジ部を露出することができる。上層７６０は、相互接続部７２１ないし７２８を完全に密封し保護することができないので、この実施形態の相互接続部７２１ないし７２８を形成する際には、腐食に抵抗する材料を使用することが好ましい。

第３７図のステップ６２５では、ウェハから作製すべき各トランジスタ・モジュールごとの接触領域を設けるためにウェハの下面上にパターン化接触層を形成する。このステップの一実施形態を第５６図ないし第６１図に示す。この実施形態では、まずウェハの下面上に接触層７９１を形成する。第５６図は、ウェハの下面上に接触層７９１を形成した後の第５４図のウェハの側断面図を示す。第５７図は、第５６図のウェハの下面図を示す。

この場合、ウェハ上にチタンタングステン（Ｔｉ－Ｗ）をスパッタ付着させることができる。このＴｉ－Ｗ層は、パターン化接触層用の拡散気密層を形成するように働く。次いで、Ｔｉ－Ｗ層上にＮｉをスパッタ付着させるとができる。Ｎｉは、はんだ付けに適しているので好ましい。その後で、このＮｉ接触層に、たとえば薄い金（Ａｕ）層を被覆することができる。そのような被覆は、Ｎｉのはんだ付け能力を破壊せずに接触層の腐食または酸化を防止するように働く。他の実施形態では、ウェハの下面上にＮｉではなく金（Ａｕ）を付着させることができる。任意の適当な導電材料または材料の組合せを使用して接触層７９１を形成することができる。さらに、任意の適当な技法を使用して接触層７９１を形成することができる。

接触層７９１は、ウェハの下面の輪郭に整合する。具体的には、第５６図ないし第５７図に示したように、下面トレンチ７７６、７７８、７８０の側面および底面のそれぞれに沿って接触層７９１を形成する。一実施形態では、接触層７９１の各部は、ウェハの下面に接触層７９１を形成したときに下面トレンチ内で露出される相互接続部７２１ないし７２８の部分との耐久性および信頼性の高い表面間結合を形成する。トレンチ７７８内で露出される相互接続部７２１ないし７２８用に使用される材料は、相互接続部７２１ないし７２８に接触する接触層７９１用に使用される材料と同じであることが好ましい。

一実施形態では、チタンタングステン（Ｔｉ－Ｗ）が第１の相互接続層および第１の接触層として使用される。その結果、この実施形態では、耐久性および信頼性の高い金属間表面間結合部が形成される。他の実施形態では、相互接続部７２１ないし７２８と接触層７

９１との間の結合部を作製する際にＴｉ－Ｗではなく他の材料を使用することができる。この場合、同じ材料を使用することによって、相互接続層７２１ないし７２８とトレンチ７７８中の接触層７９１との間での耐久性および信頼性の高い結合部の形成を容易にすることができる。他の実施形態では、相互接続部７２１ないし７２８と接触層７９１を結合するために使用される材料はそれぞれ、異なるものでよい。

次いで、第５８図ないし第５９図に示したように、ウェハの下面上にパターン化マスク層７９２を形成する。第５８図は、ウェハの下面上にマスク層７９２を形成した後の第５６図のウェハの側断面図を示す。第５９図は、第５８図のウェハの下面図を示す。

マスク層７９２は、フォトレジストを含むことができる。マスク層７９２は、他の適当な材料または材料の組合せを含むこともできる。マスク層７９２は、ウェハ上に付着させ、後でフォトリソグラフィ技法を使用してパターン化することができる。他のプロセス・ステップを使用してマスク層７９２を形成することもできる。マスク層７９２は、それぞれトレンチ７７７、７７９、７８１、７８２が形成された下面トレンチ領域７６４、７６６、７６８、７６９を画定するようにパターン化される。

次いで、マスク層７９２をマスクとして使用して、接触層７９１を接触領域７９３、７９４、７９５、７９６、７９７としてパターン化する。その後でマスク層７９２を除去する。これを第６０図ないし第６１図に示す。第６０図は、接触層７９１をパターン化し、かつマスク層７９２を除去した後の第５８図のウェハの側断面図を示す。第６１図は、第６０図のウェハの下面図を示す。

マスク層７９２によって画定された下面トレンチ領域７６４、７６６、７６８、７６９から接触層７９１をエッチングする。すなわち、下面トレンチ７７７、７７９、７８１、７８２から接触層７９１をエッチングし、接触領域７９３ないし７９７を作製する。この場合、任意の適当な技法および薬品を使用することができる。次いで、任意の適当な技法を使用してマスク層７９２を除去することができる。

接触領域７９３ないし７９７は他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。さらに、任意の適当な技法を使用して接触領域７９３ないし７９７を形成することができる。たとえば、ウェハの下面上に接触領域７９３ないし７９７をパターン・メッキすることができる。

第３７図のステップ６３０では、第６２図ないし第６３図に示したようにウェハをトランジスタ・モジュールとして分離する。第６２図は、ウェハをトランジスタ・モジュールとして分離した後の第６０図のウェハの側断面図を示す。第６３図は、第６２図のウェハの下面図を示す。

たとえば、切断によってウェハを分離することができる。ソーカットは幅約１ミルである。ソーカットは他の幅を有することもできる。他の技法を使用してウェハを分離することもでき、このような技法にはたとえば、レーザ・スクライブを使用することが含まれる。たとえば、トレンチ７７８を介してウェハを分離する。接触領域７９４ないし７９６に結合された相互接続部７２１ないし７２８は、第６２図ないし第６３図に示したようにラップアラウンド・フランジ界面接触領域を形成する。結合された接触領域７９４ないし７９６は、ウェハを分離する際に分離される。第６２図ないし第６３図で使用した参照符号は、前述の第３４図ないし第３６図に使用した参照符号に対応する。

トランジスタ・モジュールを製造する他の実施形態では、第３７図のステップ６２０でウェハの下面をエッチングする際に代替ソーアンドエッチング・プロセスを使用する。この実施形態を第６４図ないし第７１図に示す。前述の第３８図ないし第６３図を使用した第３７図の方法の図示では、第５０図ないし第５３図が第６４図ないし第７１図で置き換えられる。

この代替実施形態ではまず、第４８図ないし第４９図の下面上にマスク層７６１を形成する。これを第６４図ないし第６５図に示す。第６４図は、ウェハの下面上にマスク層７６１を形成した後の第４８図のウェハの側断面図を示す。第６５図は、第６４図のウェハの

下面図を示す。
マスク層７６１は、たとえばスピンオンされたフォトレジストを含むことができる。この場合、他の感光材料を含む他の適当なマスク材料を使用することもでき、任意の適当な技法を使用してウェハの下面上に付着させることができる。
第６４図ないし第６５図に示したように、後でウェハが分離される位置を画定するスクライブ線領域７６３、７６５、７６７を画定するようにマスク層７６１をパターン化する。マスク層７６１は、任意の適当なパターン化技法を使用してパターン化することができる。たとえば、マスク層７６１は、フォトリソグラフィ技法を使用してパターン化することができる。
次いで、ウェハの下面をスクライブ線領域７６３、７６５、７６７に沿って切削し、ピット７７１、７７３、７７５を作製する。これを第６６図ないし第６７図に示す。第６６図は、ウェハの下面を切削した後の第６４図のウェハの側断面図を示す。第６７図は、第６６図のウェハの下面図を示す。
一実施形態では、マスク層７６１によって画定されたスクライブ線領域７６３、７６５、７６７をガイドとして使用してウェハの下面を掘削してピット７７１、７７３、７７５を作製することができる。他の実施形態では、マスク層７６１は最初、スクライブ線領域７６３、７６５、７６７を画定するようにはパターン化されない。その場合、ウェハの下面を掘削してピット７７１、７７３、７７５を作製することによって、第６６図ないし第６７図に示したようにこれらのスクライブ線領域を画定するようにマスク層７６１をパターン化することができる。
第６６図ないし第６７図に示したように、この場合、ウェハの下面を切削してピット７７１、７７３、７７５を作製する際に、ウェハは完全に分離されるわけではない。各ピット７７１、７７３、７７５は幅約２ミルないし３ミルである。ピット７７１、７７３、７７５は他の幅を有することもできる。
ピット７７１、７７３、７７５を作製した後、ウェハの下面から、マスク層７６２によって画定された基板７００のスクライブ線領域７６３、７６５、７６７をエッチングし、トレンチ７７６、７７８、７８０を作製する。次いで、マスク層７６１を除去する。これを第６８図ないし第６９図に示す。第６８図は、ウェハの基板の下面をエッチングし、かつ下面マスク層７６１を除去した後の第６６図のウェハの側断面図を示す。第６９図は、第６８図のウェハの下面図を示す。
この場合、任意の適当なエッチング技法および薬品を使用してトレンチ７７６、７７８、７８０を作製することができる。トレンチ７７６、７７８、７８０は基板７００を分離するように働く。
トレンチ７７６、７７８、７８０を形成した後、第６８図ないし第６９図に示したようにウェハの下面からマスク層７６１を除去する。この場合、任意の適当な技法を使用してマスク層７６１を除去することができる。
このエッチの後に、トレンチ７７８内でスクライブ線領域７６５に沿って各相互接続部７２１ないし７２８の一部が露出される。これを第６８図ないし第６９図に示す。第６８図ないし第６９図に示したように、下面トレンチ７７６、７７８、７８０は上層７６０を露出する。
次いで、ウェハの下面上にマスク層７５９を形成する。これを第７０図ないし第７１図に示す。第７０図は、ウェハの下面上にマスク層７５９を形成した後の第６８図のウェハの断面図を示す。第７１図は、第７０図のウェハの下面図を示す。
マスク層７５９は、たとえばスピンオンされたフォトレジストを含むことができる。この場合、他の感光材料を含む他の適当なマスク材料を使用することもでき、任意の適当な技法を使用してウェハの下面上に付着させることができる。第７０図ないし第７１図に示したように、下側トレンチ領域７６４、７６６、７６８、７６９を画定するようにマスク層７５９をパターン化する。下面トレンチ領域７６４、７６６、７６８、７６９は、基板７００に形成されたトレンチ７５５ないし７５８の下方に位置する。マスク層７５９は、任意の適当なパターン化技法を使用してパターン化することができる。たとえば、マスク層

７５９は、フォトリソグラフィ技法を使用してパターン化することができる。
次いで、ウェハの下面から、マスク層７５９によって画定された基板７００の下側トレンチ領域７６４、７６６、７６８、７６９をエッチングし、トレンチ７７７、７７９、７８１、７８２を作製する。これを第５４図ないし第５５図に示す。この実施形態に関する第５４図は、ウェハの基板の下面をエッチングし、かつ下面マスク層７５９を除去した後の第７０図のウェハの側断面図を示す。第５５図は、第５４図のウェハの下面図を示す。この場合、任意の適当なエッチング技法および薬品を使用してトレンチ７７７、７７９、７８１、７８２を作製することができる。第５４図ないし第５５図に示したように、トレンチ７７７ないし７８２は基板７００を基板領域７８３、７８４、７８５、７８６、７８７、７８８、７８９、７９０として分離するように働く。
トレンチを形成した後、第５４図ないし第５５図に示したようにウェハの下面からマスク層７５９を除去する。この場合、任意の適当な技法を使用してマスク層７５９を除去することができる。
トレンチ７７８内でスクライブ線領域７６５に沿って各相互接続部７２１ないし７２８の一部を露出する。これを第５４図ないし第５５図に示す。第５４図ないし第５５図に示したように、下面トレンチ７７６ないし７８２は上層７６０を露出する。
この実施形態では、第３７図の方法は次いで、ステップ６２５に継続する。
他の実施形態では、ステップ６２０のソーアンドカット・プロセスを他のパターン化プロセスで置き換えることができる。たとえば、簡単なエッチング技法を使用することができる。この場合、第４８図のウェハの下面上にマスク層を形成し、たとえばフォトリソグラフィ技法を使用して、スクライブ線領域７６３、７６５、７６７を画定すると共に、下面トレンチ領域７６４、７６６、７６８、７６９を画定するようにパターン化することができる。次いで、任意の適当なエッチング技法および薬品を使用し、マスク層をマスクとして使用して、下面トレンチ７７６ないし７８２を作製するように基板７００をエッチングすることができる。その場合、結果として得られるウェハは第５４図ないし第５５図に示したような外観となる。
他の例として、スクライブ線領域７６３、７６５、７６７を画定するようにマスク層をパターン化することができる。次いで、このマスクを使用してウェハの下面からトレンチ７７６、７７８、７８０をエッチングすることができる。次いで、下面トレンチ領域７６４、７６６、７６８、７６９を画定するように他のマスク層をパターン化することができる。次いで、このマスクを使用して、ウェハの下面からトレンチ７７７、７７９、７８１ないし７８２をエッチングすることができる。その場合、結果として得られるウェハは、第５４図ないし第５５図に示したような外観となる。
第３７図の方法を同様に使用して、それぞれの異なる構造のトランジスタ・モジュールをもたらすことができる。たとえば、第３７図の方法を同様に使用して、第７２図ないし第８６図に示したトランジスタ・モジュールを形成することができる。
第７２図は、他のトランジスタ・モジュールの斜視図を示す。第７２図のトランジスタ・モジュールは、デバイス半導体領域８０１と、ベース半導体ポスト領域８０２およびエミッタ半導体ポスト領域８０３と、相互接続層８０４ないし８０５とを含む。相互接続層８０４ないし８０５は、半導体ポスト領域８０２ないし８０３のウェルに形成されている。
第７３図は、上層８０６を含む第７２図のトランジスタ・モジュールの斜視図を示す。
第７２図ないし第７３図のトランジスタ・モジュールは、ラップアラウンド・フランジ界面接触領域なしで形成されている。半導体領域８０１ないし８０３の下面上に適当な接触領域を形成し、ベース接触領域、コレクタ接触領域、エミッタ接触領域を設けることができる。これらの接触領域はまた、半導体領域８０１ないし８０３の側壁上に延びる。
第７４図は、電界効果トランジスタ・モジュールの斜視底面図を示す。この電界効果トランジスタ・モジュールはたとえば、ＪＦＥＴトランジスタやＭＯＳＦＥＴトランジスタを含むことができる。この電界効果トランジスタ・モジュールは、上層８０７と、ソース半導体ポスト領域８０８と、ゲート半導体ポスト領域８０９と、ドレーン半導体ポスト領域８１０と、デバイス半導体領域８１１とを含む。

第７４図のトランジスタ・モジュールは、半導体領域８０８ないし８１１の下面上に形成された適当な接触領域を含むこともできる。そのような接触領域は、半導体領域８０８ないし８１１の側壁上に延びるように形成することもできる。半導体領域８０８ないし８１１上にラップアラウンド・フランジ界面接触領域を形成することもできる。

第７５図ないし第８０図は、様々な他のトランジスタ・モジュールの底面図を示す。第７５図のトランジスタ・モジュールは、上層８１２と、エミッタ接触領域８１３と、コレクタ接触領域８１４と、ベース接触領域８１５とを含む。接触領域８１３ないし８１５はそれぞれ、第７５図に示したようにトランジスタ・モジュールの同じ面上に露出されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第７６図のトランジスタ・モジュールは、上層８１６と、エミッタ接触領域８１７と、コレクタ接触領域８１８と、ベース接触領域８１９とを含む。接触領域８１７ないし８１９はそれぞれ、第７６図に示したようにトランジスタ・モジュールの対向面上に露出されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第７７図のトランジスタ・モジュールは、上層８２０と、エミッタ接触領域８２１と、コレクタ接触領域８２２と、ベース接触領域８２３とを含む。接触領域８２１ないし８２３はそれぞれ、第７７図に示したようにトランジスタ・モジュールの同じ面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。接触領域８２２は、第７７図に示したようにトランジスタ・モジュールの対向面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第７８図のトランジスタ・モジュールは、上層８２４と、エミッタ接触領域８２５と、コレクタ接触領域８２６と、ベース接触領域８２７とを含む。接触領域８２５および８２７はそれぞれ、第７８図に示したようにトランジスタ・モジュールの対向面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。接触領域８２６は、第７８図に示したようにトランジスタ・モジュールの第３の面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第７９図のトランジスタ・モジュールは、上層８２８と、エミッタ接触領域８２９と、コレクタ接触領域８３０と、ベース接触領域８３１とを含む。接触領域８２９ないし８３１はそれぞれ、第７９図に示したようにトランジスタ・モジュールの３つの面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。接触領域８３０は、第７９図に示したようにトランジスタ・モジュールの対向面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第８０図のトランジスタ・モジュールは、上層８３２と、エミッタ接触領域８３３と、コレクタ接触領域８３４と、ベース接触領域８３５とを含む。接触領域８３３ないし８３４はそれぞれ、第８０図に示したようにトランジスタ・モジュールの２つの面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。接触領域８３４は、第８０図に示したようにトランジスタ・モジュールの１つの面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第８１図は、二重トランジスタ・モジュールの底面図を示す。この二重トランジスタ・モジュールは、上層８３６と、エミッタ接触領域８３７および８４２と、コレクタ接触領域８３８および８４１と、ベース接触領域８３９および８４０とを含む。各接触領域８３７ないし８４２は、二重トランジスタ・モジュールの１つの面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。第８１図の二重トランジスタ・モジュールの各トランジスタの構成を単一のトランジスタ・モジュールに使用することができる。

第８２図は、他の二重トランジスタ・モジュールの底面図を示す。この二重トランジスタ・モジュールは、上層８４３と、エミッタ接触領域８４４および８４９と、コレクタ接触領域８４５および８４８と、ベース接触領域８４６および８４７とを含む。各接触領域８４４、８４６ないし８４７、８４９は、二重トランジスタ・モジュールの２つの面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。接触領域８４５および８４８はそれぞれ、二重トランジスタ・モジュールの１つの面上に形成され

たフランジ界面を有するラップアラウンド接触領域を含むことができる。第８２図の二重トランジスタ・モジュールの各トランジスタの構成を単一のトランジスタ・モジュールに使用することができる。

第８３図は、他のトランジスタ・モジュールの底面図を示す。第８３図のトランジスタ・モジュールは、上層８５０と、エミッタ接触領域８５１と、コレクタ接触領域８５２と、ベース接触領域８５３とを含む。接触領域８５１ないし８５３はそれぞれ、第８３図に示したようにトランジスタ・モジュールの同じ面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第８４図は、四重トランジスタ・モジュールの底面図を示す。第８４図の四重トランジスタ・モジュールは、上層８５４と、接触領域８５５、８５６、８５７、８５８、８５９、８６０、８６１、８６２、８６３、８６４、８６５、８６６とを含む。この四重トランジスタ・モジュールの各トランジスタは、第８３図に示したトランジスタ・モジュールに対応する。すなわち、第８４図の四重トランジスタ・モジュールは、第８３図に示したトランジスタ・モジュール４つからなる。

第８５図は、他のトランジスタ・モジュールの底面図を示す。第８５図のトランジスタ・モジュールは、上層８６７と、エミッタ接触領域８６８と、コレクタ接触領域８６９と、ベース接触領域８７０とを含む。接触領域８６８ないし８７０はそれぞれ、第８５図に示したようにトランジスタ・モジュールの同じ面上に形成されたフランジ界面を有するラップアラウンド接触領域を含むことができる。

第８６図は、他の四重トランジスタ・モジュールの底面図を示す。第８６図の四重トランジスタ・モジュールは、上層８７１と、接触領域８７２、８７３、８７４、８７５、８７６、８７７、８７８、８７９、８８０、８８１、８８２、８８３とを含む。この四重トランジスタ・モジュールの各トランジスタは、第８５図に示したトランジスタ・モジュールに対応する。すなわち、第８６図の四重トランジスタ・モジュールは、第８５図に示したトランジスタ・モジュール４つからなる。

集積回路

第８７図は、集積回路９００を、それを製造するための半導体ウェハ９０１に関連して示すものである。集積回路９００は本発明の一実施形態である。集積回路９００はたとえば、１つまたは複数のトランジスタと、ダイオードと、抵抗器と、その他の回路要素とを含むことができる。集積回路９００は、たとえば半導体（ＣＭＯＳ）回路や、バイポーラ回路や、ひ化ガリウムで構成することができる。集積回路９００を装置、または様々な素子またはデバイスのうちの１つを含む電気装置とも呼ぶ。集積回路９００をデバイスとも呼ぶ。

一実施形態では、集積回路９００は、たとえばプリント回路板上の表面実装向けに構成されたリードレス・モノリシック・デバイスである。

集積回路９００は、その側面に沿って並べられたいくつかの接触リード、たとえば接触リード９０２を含む。これらの接触リードによって、集積回路９００は外部回路と電気接続することができる。

第８８図は、本発明によって製造された集積回路９００用の接触リードを示す。第８８図の集積回路９００は、活性回路領域９１０が形成された半導体領域９８３を含む。半導体９８３はたとえばシリコン（Ｓｉ）を含むことができる。絶縁被膜９９９は、半導体領域９８３の下面を被覆する。この絶縁被膜は任意選択であり、任意の適当な絶縁材料を含むことができる。

集積回路９００は、任意選択のキャップ層９６１と、上層９６０と、相互接続部９２２と、半導体ポスト領域９８４と、接触層９９３も含む。

上層９６０は、デバイス半導体領域９８３、相互接続部９２２、半導体ポスト領域９８４のそれぞれの上面を密封する。上層９６０はまた、デバイス半導体領域９８３と半導体ポスト領域９８４を分離する。上層９６０は、任意の適当な絶縁材料を含むことができる。たとえば、上層９６０は、エポキシ、または二酸化ケイ素（SiO_2）、または窒化ケイ素（Si_3N_4）、またはプラスチック、またはテフロン、またはポリイミド、またはガラ

スを含むことができる。上層９６０は、他の誘電材料または絶縁材料、あるいは材料の組合せを含むことができる。
上層９６０は、集積回路９００を保護するように働く。上層９６０は、受動層として働く。上層９６０は、集積回路９００を機械的に保持するように働くこともできる。
キャップ層９６１は上層９６０を覆う。キャップ層９６１は、たとえばシリコンや、ポリシリコンや、アモルファス・シリコンや、プラスチックや、ガラスや、エポキシや、アルミナや、ダイヤモンドを含むことができる。キャップ層９６１には他の材料または材料の組合せを使用することもできる。キャップ層９６１は任意選択である。
キャップ層９６１は、集積回路９００がより剛性と耐久性を増すように働く。キャップ層９６１は、集積回路９００用の熱導管として働くこともできる。
相互接続部９２２は、活性回路領域９１０に電気的に結合される。相互接続部９２２は接触層９９３と共にラップアラウンド・フランジ界面接触領域を形成する。相互接続部９２２は、接触層９９３に電気的に結合される。相互接続部９２２は、活性回路領域９１０から接触層９９３への導電ブリッジを形成する。
相互接続部９２２は、一実施形態では、チタンタングステン（Ｔｉ－Ｗ）と金（Ａｕ）とで構成することができる。Ｔｉ－Ｗは、拡散気密層を形成する。この場合、他の拡散気密材料を使用することもできる。相互接続部９２２は、他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。
接触層９９３は、半導体ポスト領域９８４の下面を覆い、この領域９８４の側壁上に延びる。半導体ポスト領域９８４は、たとえばシリコン（Ｓｉ）を含むことができる。
接触層９９３は、集積回路９００の、外部回路との接触点である。接触層９９３は、半導体ポスト領域９８４の下面上では比較的平坦である。また、接触層９９３は比較的大型である。これらの特徴は、外部回路との良好な接触を確保するうえで助けとなる。
接触層９９３は、一実施形態ではチタンタングステン（Ｔｉ－Ｗ）とニッケル（Ｎｉ）とで構成することができる。接触層９９３はたとえば、半導体ポスト領域９８４上にＮｉをメッキすることによって形成することができる。Ｎｉは、はんだ付けに適しているので好ましい。その後で、このＮｉ接触層をたとえば薄い金（Ａｕ）層で被覆することができる。そのような被覆は、Ｎｉのはんだ付け能力を破壊せずにＮｉ接触層の腐食または酸化を防止するように働く。他の実施形態では、Ｎｉではなく金（Ａｕ）を使用することができる。接触層９９３は、他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または材料の組合せを使用することもできる。
相互接続部９２２は接触層９９３とのフランジ界面を形成する。フランジ界面は、相互接続部と接触層との間に耐久性および信頼性の高い結合をもたらす。一実施形態では、チタンタングステン（Ｔｉ－Ｗ）が、ボンディング相互接続層として使用され、ボンディング接触層として使用される。すなわち、Ｔｉ－Ｗは、相互接続部９２２の底部と接触層９９３の頂部に付着させる。その結果、この実施形態では、相互接続部９２２と接触層９９３との間に耐久性および信頼性の高い金属間表面間結合部が形成される。他の実施形態では、相互接続部９２２と接触層９９３との間に結合部を作製する際にＴｉ－Ｗではなく他の材料を使用することができる。この場合、同じ材料を使用することによって、相互接続部９２２と接触層９９３との間での耐久性および信頼性の高い結合部の形成を容易にすることができる。他の実施形態では、相互接続部９２２と接触層９９３を結合するために使用される材料はいくつかの異なるものでよい。
集積回路９００は、はんだまたはエポキシを使用して外部回路にダイ取り付けすることができる。
第８８図の集積回路９００の場合、任意選択のキャップ層９６１は、厚さ約０．００４インチ（約０．１０ｍｍ）のシリコン（Ｓｉ）を含むことができる。上層９６０は、（キャ

ップ層９６１と活性回路領域９１０との間に）厚さ約０．００３インチ（約０．０８ｍｍ）のエポキシを含むことができる。デバイス半導体領域９８３と活性回路領域９１０は合わせて、厚さ約０．００３インチ（約０．０８ｍｍ）である。接触層９９３は、厚さ約０．０００５インチ（約０．０１ｍｍ）のニッケル（Ｎｉ）メッキを含むことができる。半導体ポスト９８４の底部は、活性回路領域９１０の頂部から約０．００５インチ（約０．１３ｍｍ）だけ延びることができる。集積回路９００は、他の寸法を有する微細形状を用いて製造することもできる。

第８８図に示した集積回路などの集積回路を製造する際には第３７図の方法を使用することもできる。集積回路の製造における第３７図の方法の例示的な適用についてよりうまく説明するために、第８９図ないし第１０６図を使用して第３７図の方法の様々なステップを示す。

第８９図は、第８８図の集積回路を製造するために使用される半導体ウェハの平面図を示す。第９０図は、第８９図のウェハの側断面図を示す。

第３７図の方法を実施する際には半導体基板を用意する。この基板はたとえば第８９図ないし第９０図では基板１０００として示されている。基板１０００はシリコン（Ｓｉ）基板でよいが、別法として、様々な他のタイプの半導体基板を使用することができる。

第８９図ないし第９０図のウェハは、活性回路領域１００１ないし１００２と基板接触領域１００５ないし１００６とを有する基板１０００を含む。第８９図ないし第９０図に示した基板１０００は、２つの集積回路を製造するために使用される。デバイスのこの数は、例示的なものであり、本発明をより明確に理解していただくために選択されている。同じウェハを使用して任意の数のデバイスを形成することができ、この数はたとえば、ウェハの寸法に依存することができる。基板接触領域１００５ないし１００６は任意選択である。

第３７図のステップ６００では、ウェハ上に相互接続部１０２１ないし１０２２を形成する。これを第９１図ないし第９２図に示す。第９１図は、ウェハ上に相互接続層１０２１ないし１０２２を形成した後の第８９図のウェハの平面図を示す。第９２図は、第９１図のウェハの側断面図を示す。

相互接続部１０２１ないし１０２２を相互接続層とも呼ぶ。相互接続部１０２１は、ブリッジ部１０３１ないし１０３２を含む。同様に、相互接続部１０２２は、ブリッジ部１０３３ないし１０３４を含む。ブリッジ部１０３１ないし１０３４はそれぞれ、ギャップ１０４１ないし１０４４を含む。代替実施形態では、ブリッジ部１０３１ないし１０３４はそれぞれ、ギャップ１０４１ないし１０４４を含まず、その代わりにソリッド・ブリッジとなっている。相互接続部１０２１ないし１０２２は、活性回路領域１００１ないし１００２との電気的接続を行う。

一実施形態では、相互接続部１０２１ないし１０２２は、まずウェハ上に導体層を形成することによって形成される。たとえば、ウェハ上にチタンタングステン（Ｔｉ－Ｗ）をスパッタ付着させることができる。このＴｉ－Ｗ層は、相互接続部１０２１ないし１０２２用の拡散気密層を形成する。他の拡散気密材料を使用することもできる。次いで、Ｔｉ－Ｗ層上に金（Ａｕ）をスパッタ付着させる。このＡｕ層はたとえば、相互接続部１０２１ないし１０２２を形成する際にパターン金メッキを容易にするように働く。次いで、たとえばフォトレジストを含むパターン化マスク層をウェハ上に形成することができる。このパターン化マスク層は、相互接続部１０２１ないし１０２２を作製するために作製Ｔｉ－Ｗ－Ａｕ層上に金（Ａｕ）を厚さ約１０μｍにわたってパターン・メッキする際に使用される。このパターン・メッキ・プロセスの後に、パターン化マスク層を除去する。次いで、ウェハの表面上に露出されたＴｉ－Ｗ－Ａｕ層の部分をエッチングし、第９１図ないし第９２図に示したように相互接続部１０２１ないし１０２２を残すことができる。この結果得られる相互接続部１０２１ないし１０２２はＴｉ－ＷとＡｕとを含む。

相互接続部１０２１ないし１０２２は他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含

む材料の組合せを使用することもできる。さらに、任意の適当な技法を使用して相互接続部１０２１ないし１０２２を形成することができる。他の例として、相互接続部１０２１ないし１０２２を作製するために使用される材料層を、ウェハ上に付着させ、その後でパターン化して相互接続部１０２１ないし１０２２を作製することができる。たとえばフォトリソグラフィ技法およびエッチング技法を使用して相互接続部１０２１ないし１０２２をパターン化することができる。

他の実施形態では、ウェハ上に別々の相互接続部を形成することができる。すなわち、製造すべき集積回路接触リードごとの別々の相互接続部をウェハ上に形成することができる。２つの別々のブリッジ部１０３１ないし１０３２を含む相互接続部１０２１を有するのではなく、たとえば、それぞれ、ブリッジ部１０３１および１０３２を含む、２つの別々の相互接続部をウェハ上に形成することができる。

第３７図のステップ６０５では、基板１０００からモートまたはトレンチ１０５１ないし１０５２を形成する。トレンチ１０５１ないし１０５２を形成する際には、任意の適当な処理技法を使用することができる。これを第９３図ないし第９４図に示す。第９３図は、ウェハの基板からトレンチ１０５１ないし１０５２を形成した後の第９１図のウェハの平面図を示す。第９４図は、第９３図のウェハの側断面図を示す。トレンチ１０５１ないし１０５２は、前述のトランジスタ・モジュールの場合と同様に形成することができる。

トレンチ１０５１ないし１０５２を形成する際には、ブリッジ部１０３１ないし１０３４の下方に位置する基板１０００の材料を除去する。ギャップ１０４１ないし１０４４は、トレンチ１０５１および１０５２をエッチングする際に、エッチング液がブリッジ部１０３１ないし１０３４のそれぞれ内を流れるようにすることによって下方の基板１０００の除去を容易にするように働く。前述の代替実施形態では、ブリッジ部１０３１ないし１０３４は、ギャップ１０４１ないし１０４４のないソリッド・ブリッジであってよい。ただし、この代替実施形態では、トレンチ１０５１ないし１０５２を形成する際にブリッジ部１０３１ないし１０３４の下方の基板１０００が除去されるように、ブリッジ部１０３１ないし１０３４の幅を小さくする必要があることがある。

トレンチ１０５１ないし１０５２は基本的に、ウェハから作製すべき各集積回路接触リードごとに半導体の上面を分離し、デバイス半導体領域および半導体ポスト領域をもたらす。このように半導体の分離について下記で詳しく説明する。

第３７図のステップ６１０で、第９５図ないし第９６図に示したように、ウェハ上に上層１０６０を形成する。第９５図は、ウェハ上に上層１０６０を形成した後の第９３図のウェハの平面図を示す。第９６図は、第９４図のウェハの側断面図を示す。上層１０６０は、ウェハの表面全体をほぼ密封し、トレンチ１０５１ないし１０５２をほぼ充填する。一実施形態では、上層１０６０は、ウェハ上で遠心分離されたエポキシを含む。被制御真空環境を使用してエポキシをスピンオンすることもできる。代替実施形態では、上層１０６０は、二酸化ケイ素（SiO_2）、または窒化ケイ素（Si_3N_4）、またはプラスチック、またはテフロン、またはポリイミド、またはガラスを含むことができる。上層１０６０は、他の誘電材料または絶縁材料、あるいは材料の組合せを使用して形成することができ、任意の適当な技法を使用して形成することができる。

上層１０６０は、保護的な役割を果たすことができる。上層１０６０は受動層として働く。上層１０６０は、ウェハから製造される集積回路の構成要素を保持する機械的な役割を果たすこともできる。

次いで、上層１０６０上にキャップ層１０６１を形成することができる。これを第９７図に示す。第９７図は、ウェハ上にキャップ層１０６１を形成した後の第９６図のウェハの側断面図を示す。

キャップ層１０６１は、たとえばシリコンや、ポリシリコンや、アモルファス・シリコンや、プラスチックや、ガラスや、エポキシや、アルミナや、ダイヤモンドを含むことができる。キャップ層１０６１には他の材料または材料の組合せを使用することもできる。

キャップ層１０６１は任意選択である。キャップ層１０６１は、ウェハから作製される各集積回路をより剛性と耐久性を増すように働く。キャップ層１０６１は、ウェハから作製

される各集積回路ごとの熱導管として働くこともできる。
次いで、第９８図に示したようにキャップ層１０６１を薄くすることができる。第９８図は、キャップ層１０６１を薄くした後の第９７図のウェハの側断面図を示す。
この場合、任意の適当な技法を使用してキャップ層１０６１を薄くすることができる。たとえば、キャップ層１０６１を砂みがきすることができる。キャップ層１０６１は、適当なエッチング技法または薬品を使用してエッチングすることも、あるいは別法として研削することによって薄くすることもできる。キャップ層１０６１は、ラッピングによって薄くすることもできる。
キャップ層１０６１はパターン化することもできる。たとえば、キャップ層１０６１は、第８８図に示した集積回路９００のキャップ層９６１と同様にパターン化することができる。
第３７図のステップ６１５では、第９８図に示したウェハに対して、第９９図に示したようにウェハの裏面または下面を薄くする。第９９図は、ウェハの下面を薄くした後の第９８図のウェハの側断面図を示す。
任意の適当な技法を使用して基板１０００の下面を薄くすることができる。たとえば、基板１０００の下面を砂みがきすることができる。基板１０００の下面は、適当なエッチング技法または薬品を使用してエッチングすることも、あるいは別法として研削することによって薄くすることもできる。基板１０００の下面は、ラッピングによって薄くすることもできる。
第３７図のステップ６２０では、ソーアンドエッチング・プロセスを使用してウェハの下面をパターン化する。このステップの一実施形態を第１００図ないし第１０２図に示す。まずウェハの下面上にパターン化マスク層１０６２を形成する。これを第１００図に示す。第１００図は、ウェハの下面上にマスク層１０６２を形成した後の第９９図のウェハの側断面図を示す。
マスク層１０６２は、たとえばスピンオンされたフォトレジストを含むことができる。他の感光材料を含む他の適当なマスク材料を使用することもでき、任意の適当な技法を使用してウェハの下面上に付着させることができる。
第１００図に示したように、後でウェハが分離される位置を画定するスクライブ線領域１０６５を画定するようにマスク層１０６２をパターン化する。マスク層１０６２は、基板１０００に形成された少なくともトレンチ１０５１ないし１０５２の下方に位置する下面領域１０６４および１０６６を画定するようにもパターン化される。マスク層１０６２は、任意の適当なパターン化技法を使用してパターン化することができる。たとえば、マスク層１０６２は、フォトリソグラフィ技法を使用してパターン化することができる。マスク層１０６２は、形成すべき各接触リードごとに各半導体ポストを画定するようにもパターン化される。
次いで、ウェハの下面をスクライブ線領域１０６５に沿って切削し、ピット１０７５を作製する。これを第１０１図に示す。第１０１図は、ウェハの下面を切削した後の第１００図のウェハの側断面図を示す。
一実施形態では、マスク層１０６２によって画定されたスクライブ線領域１０６５をガイドとして使用してウェハの下面を掘削してピット１０７５を作製することができる。他の実施形態では、下面領域１０６４および１０６６のみを画定するようにマスク層１０６２をパターン化することができる。すなわち、この他の実施形態のマスク層１０６２は最初、スクライブ線領域１０６５を画定するようにはパターン化されない。その場合、ウェハの下面を掘削してピット１０７５を作製することによって、第１０１図に示したようにこれらのスクライブ線領域を画定するようにマスク層１０６２をパターン化することができる。
第１０１図に示したように、ウェハの下面を切削してピット１０７５を作製する際に、ウェハは完全に分離されるわけではない。ピット１０７５は幅約２ミルないし３ミルである。ピット１０７５は他の幅を有することもできる。（第１０１図で距離１０７４として示した）基板１０００の上面とピット１０７５の頂部との間の距離が、（第１０１図で距離

１０７２として示した）たとえばトレンチ１０５１の底部と基板１０００の底面との間の距離にほぼ等しくなるようにピット１０７５を切削することが好ましい。この場合、スクライブ線領域１０６５からエッチすべき基板１０００の深さと下面領域１０６４および１０６６からエッチすべき基板１０００の深さがほぼ同じになるので、後で行われる基板１０００のエッチが容易になる。

ピット１０７５を作製した後、ウェハの下面から、マスク層１０６２によって画定された基板１０００のスクライブ線領域１０６５および下面領域１０６４および１０６６をエッチングしてトレンチ１０７６を作製し、特にトレンチ１０５１および１０５２の下方の基板１０００の部分を除去する。これを第１０２図に示す。第１０２図は、ウェハの基板の下面をエッチングし、かつ下面マスク層１０６２を除去した後の第１０１図のウェハの側断面図を示す。

この場合、任意の適当なエッチング技法および薬品を使用してトレンチ１０７６を作製し、トレンチ１０５１および１０５２の下方の基板１０００の部分を除去することができる。この場合、トレンチ１０５１、１０５２、１０７６は基板１０００を分離するように働く。第１０２図に示したように、トレンチ１０５１、１０５２、１０７６は基板１０００を基板領域１０８３、１０８４、１０８５、１０８６として分離するように働く。各接触リードごとの各半導体ポストも形成される。

次いで、第１０２図に示したようにウェハの下面からマスク層１０６２を除去する。この場合、任意の適当な技法を使用してマスク層１０６２を除去することができる。

このエッチの後に、トレンチ１０７６内でスクライブ線領域１０６５に沿って各相互接続部１０２１ないし１０２２の一部が露出される。これを第１０２図に示す。第１０２図に示したように、下層１０６０は、トレンチ１０５１ないし１０５２を充填し、ウェハの下面上に露出される。

したがって、ウェハから製造すべき各接触リードごとに、デバイス半導体領域および半導体ポスト領域が完全に分離される。

代替実施形態では、前述の半導体分離を異なる方法で行うことができる。たとえば、トレンチ１０５１ないし１０５２を形成するのではなく、基板の厚さ全体にわたって基板材料を除去し、上層１０６０を露出することによって、適当な下面トレンチを形成することができる。しかし、この代替実施形態では、ウェハの下面で相互接続部１０２１ないし１０２２のブリッジ部を露出することができる。上層１０６０は、相互接続部１０２１ないし１０２２を完全に密封し保護することができないので、この実施形態の相互接続部１０２１ないし１０２２を形成する際には、腐食に抵抗する材料を使用することが好ましい。

第３７図のステップ６２５では、ウェハから作製すべき各接触リードごとの接触領域を設けるためにウェハの下面上にパターン化接触層を形成する。このステップの一実施形態を第１０３図ないし第１０５図に示す。この実施形態では、まずウェハの下面上に接触層１０９１を形成する。第１０３図は、ウェハの下面上に接触層を形成した後の第１０２図のウェハの側断面図を示す。

一実施形態では、ウェハ上にチタンタングステン（Ｔｉ－Ｗ）をスパッタ付着させることができる。このＴｉ－Ｗ層は、パターン化接触層用の拡散気密層をもたらすように働く。

次いで、ウェハの下面上にニッケル（Ｎｉ）をスパッタ付着させるとができる。Ｎｉが好ましいのは、はんだに適しているからである。その後で、このＮｉ接触層に、たとえば薄い金（Ａｕ）層を被覆することができる。そのような被覆は、Ｎｉのはんだ付け能力を破壊せずに接触層の腐食または酸化を防止するように働く。他の実施形態では、ウェハの下面上にＮｉではなく金（Ａｕ）を付着させることができる。任意の適当な導電材料または材料の組合せを使用して接触層を形成することができる。さらに、任意の適当な技法を使用してこの接触層を形成することができる。

この接触層は、ウェハの下面の輪郭に整合する。具体的には、第１０３図に示したように、下面トレンチ１０７６の側面および底面のそれぞれに沿って接触層１０９１を形成する。一実施形態では、接触層１０９１の各部は、ウェハの下面上に接触層１０９１を形成したときに下面トレンチ１０７６内で露出される相互接続部１０２１ないし１０２２の部分

との耐久性および信頼性の高い表面間結合を形成する。トレンチ１０７６内で露出される相互接続部１０２１ないし１０２２用に使用される材料は、相互接続部１０２１ないし１０２２に接触する接触層１０９１用に使用される材料と同じであることが好ましい。
一実施形態では、チタンタングステン（Ｔｉ－Ｗ）が第１の相互接続層および第１の接触層として使用される。その結果、この実施形態では、耐久性および信頼性の高い金属間表面間結合部が形成される。他の実施形態では、相互接続部１０２１ないし１０２２と接触層１０９１との間の結合部を作製する際にＴｉ－Ｗではなく他の材料を使用することができる。この場合、同じ材料を使用することによって、相互接続層１０２１ないし１０２２とトレンチ１０７６中の接触層１０９１との間での耐久性および信頼性の高い結合部の形成を容易にすることができる。他の実施形態では、相互接続部１０２１ないし１０２２と接触層１０９１を結合するために使用される材料はそれぞれ、異なるものでよい。
次いで、第１０４図に示したように、ウェハの下面上にパターン化マスク層１０９２を形成する。第１０４図は、ウェハの下面上にマスク層１０９２を形成した後の第１０３図のウェハの側断面図を示す。
マスク層１０９２は、フォトレジストを含むことができる。マスク層１０９２は、他の適当な材料または材料の組合せを含むこともできる。マスク層１０９２は、ウェハ上に付着させ、後でフォトリソグラフィ技法を使用してパターン化することができる。他のプロセス・ステップを使用してマスク層１０９２を形成することもできる。マスク層１０９２は、下面領域１０６４および１０６６を画定するようにパターン化される。
次いで、マスク層１０９２をマスクとして使用して、接触層１０９１を接触領域１０９３としてパターン化する。その後でマスク層１０９２を除去する。これを第１０５図に示す。第１０５図は、接触層１０９１をパターン化し、かつマスク層１０９２を除去した後の第１０４図のウェハの側断面図を示す。
マスク層１０９２によって画定された下面トレンチ領域１０６４および１０６６から接触層１０９１をエッチングする。この場合、任意の適当な技法および薬品を使用することができる。次いで、任意の適当な技法を使用してマスク層１０９２を除去することができる。
接触領域１０９３は他の導電材料を含むこともできる。たとえば、アルミニウム（Ａｌ）または銅（Ｃｕ）を使用することができる。酸化インジウムチタン（ＩＴＯ）または酸化金すず（ＡＴＯ）を使用することもできる。他の金属、または金属を含む材料の組合せを使用することもできる。さらに、任意の適当な技法を使用して接触領域１０９３を形成することができる。たとえば、ウェハの下面上に接触領域１０９３をパターン・メッキすることができる。
第３７図のステップ６３０では、第１０６図に示したようにウェハを分離する。第１０６図は、ウェハを集積回路として分離した後の第１０５図のウェハの側断面図を示す。たとえば、切断によってウェハを分離することができる。ソーカットは幅約１ミルでよい。ソーカットは他の幅を有することもできる。他の技法を使用してウェハを分離することもでき、このような技法にはたとえば、レーザ・スクライブを使用することが含まれる。
たとえば、トレンチ１０７６を介してウェハを分離する。接触領域１０９３に結合された相互接続部１０２１ないし１０２２は、第１０６図に示したようにラップアラウンド・フランジ界面接触領域を形成する。結合された接触領域１０９３は、ウェハを分離する際に分離される。第１０６図で使用した参照符号は、前述の第８８図に使用した参照符号に対応する。
たとえば、半導体領域９８３の下面上に任意選択の絶縁被膜または絶縁層を形成することができる。任意選択のこの絶縁層は、第８８図では絶縁層９９９として示されており、たとえば任意の適当な絶縁材料を含むことができる。
集積回路を製造する他の実施形態では、第３７図のステップ６２０でウェハの下面をエッチングする際に代替ソーアンドエッチング・プロセスを使用する。この代替ソーアンドエッチング・プロセスは、第６４図ないし第７１図に関して上記で論じたプロセスに類似している。したがって、この代替ソーアンドエッチング・プロセスに関する上記の議論はこ

の場合にも当てはまる。簡単に言えば、まずウェハの下面上にピット１０７５を形成する。その後で、ウェハの下面にあるスクライブ線領域１０６５をエッチングし、トレンチ１０７６を作製する。次いで、基板１０００の下面領域１０６４および１０６６をエッチングすることができる。次いで、第３７図の方法は、この実施形態では、前述のようにステップ６２５へ続く。

他の実施形態では、ステップ６２０のソーアンドエッチング・プロセスを他のパターン化プロセスで置き換えることができる。たとえば、簡単なエッチング技法を使用することができる。この場合、第９９図のウェハの下面上にマスク層を形成し、たとえばフォトリソグラフィ技法を使用して、スクライブ線領域１０６５を画定すると共に、下面領域１０６４および１０６６を画定するようにパターン化することができる。次いで、任意の適当なエッチング技法および薬品を使用して、このマスク層に従って基板１０００をエッチングすることができる。その場合、結果として得られるウェハは第１０２図に示したような外観となる。

他の例として、スクライブ線領域１０６５を画定するようにマスク層をパターン化することができる。次いで、このマスクを使用してウェハの下面からトレンチ１０７６をエッチングすることができる。次いで、下面領域１０６４および１０６６を画定するように他のマスク層をパターン化することができる。次いで、このマスクを使用してウェハの下面をエッチングすることができる。その場合、結果として得られるウェハは、第１０２図に示したような外観となる。

ウェハの下面の領域１０６４および１０６５は異なる方法でパターン化することができる。たとえば、活性回路領域１００１ないし１００２の真下に位置する部分だけでなく、トレンチ１０５１ないし１０５２の真下のウェハの下面をエッチングすることができる。その結果、半導体領域１０８３および１０８６は、トレンチ１０５１ないし１０５２を充填するために使用される上層の底部の下方で延びることになる。第８８図はこの結果を示す。

別法として、トレンチ１０５１ないし１０５２の真下のウェハの下面を、領域１０６４ないし１０６５内でエッチされる唯一の部分とすることができる。活性回路領域１００１ないし１００２の真下のウェハの下面はエッチされない。この実施形態は、ダイオード・モジュールおよびトランジスタ・モジュールを製造する際のウェハの下面のパターン化における前述の実施形態に類似している。

接触領域を含む他のデバイスを製造する際に、ダイオード・モジュールの製造に関して上記で論じた第５図のステップ３２０、３２５、３３０を使用することができる。ステップ３２０、３２５、３３０を使用して、たとえばトランジスタ・モジュールおよび集積回路接触リード用の接触領域を形成することができる。したがって、第５図のステップ３２０、３２５、３３０に関する上記の議論は、トランジスタ・モジュールおよび集積回路接触リードの製造にも当てはまる。

同様に、接触領域を含む他のデバイスを製造する際に、第３７図のステップ６２０および６２５を使用することができる。ステップ６２０および６２５を使用して、たとえばダイオード・モジュール用の接触領域を形成することができる。したがって、ステップ６２０および６２５に関する上記の議論は、ダイオード・モジュールにも当てはまる。

下記の寸法は、デバイスの製造に関して一般的に適用することができる。各デバイスごとの半導体領域は、厚さ約４ミルないし６ミルでよい。相互接続部は、たとえば約８μｍないし１０μｍの金を含むことができる。上層は、厚さ約６ミルないし７ミルのエポキシを含むことができる。接触層は、厚さ約５ミルないし７ミルのニッケルを含むことができる。ソーアンドエッチング・プロセスで形成されるソーカットは、深さ約２ミルおよび幅約２．５ミルである。上記の微細形状の寸法は、上記とは異なるものでもよく、設計上の様々な考慮すべき点に依存することができる。

本発明によって製造されるデバイスは約２０ミル×４０ミルである。この寸法は約２０ミル×３０ミルでもよい。各デバイスの寸法は、これとは異なるものでもよく、設計上の様々な考慮すべき点に依存することができる。

本発明は、接触領域が製造中のデバイスの複数の面上にフランジ界面を有するように半導体装置を製造する際に使用することもできる。たとえば、本発明によれば、デバイスの３つの面ならびに下面上にフランジ界面を有する接触領域を形成することができる。そのような接触領域には、たとえば第７６図、第７９図、第８０図、第８２図のトランジスタ・モジュール上に図示した接触領域と同様な接触領域が含まれる。

本発明はさらに、上記で具体的に説明したデバイスを製造する際だけでなく、様々な他のデバイスを製造する際にも使用することができる。たとえば、本発明は、リング・カド（ring-quad）、ブリッジ・カド（brige-quad）、様々なその他の４脚デバイスを製造する際に使用することができる。本発明は、任意の数の接触領域脚を有する半導体デバイスを製造する際に使用することができる。本発明は、たとえばキャパシタを製造する際にも使用することができる。

以上、本発明によって企図される最良の態様および好ましい実施形態に関して、本発明による詳細な説明を記載したが、本発明が前述の実施形態に限らず、かつ下記の請求項で定義される本発明の広範囲な趣旨または範囲から逸脱せずに前述の実施形態に様々な修正を加えることができることが理解されよう。したがって、この特定の実施形態は、制限的なものではなく例示的なものとみなすことができる。

【図１】

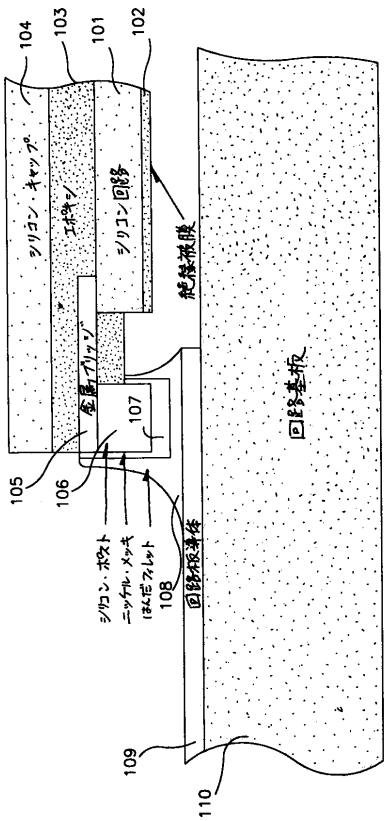

FIG. 1

【図２】

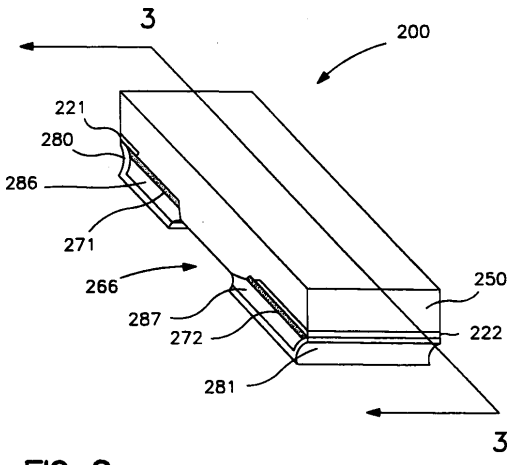

FIG. 2

【図３】

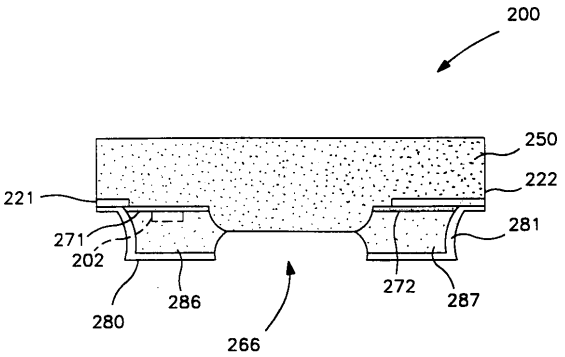

FIG. 3

【図４】

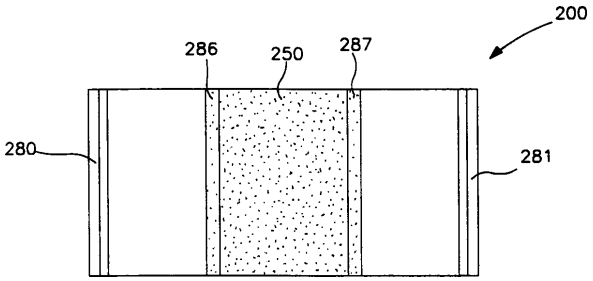

FIG. 4

【図５】

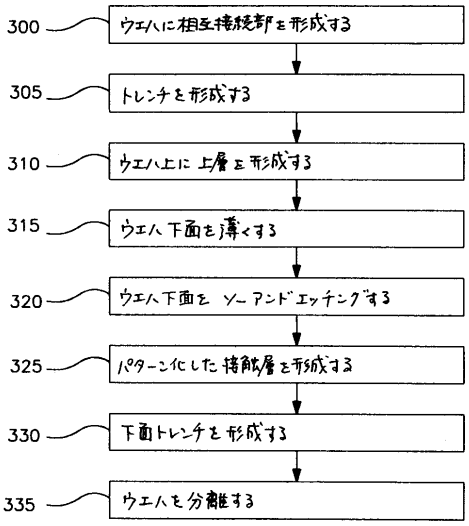

FIG. 5

【図６】

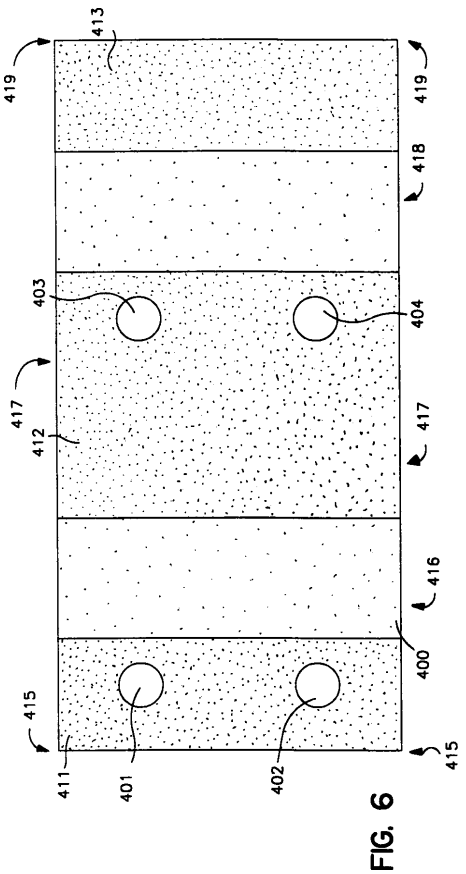

FIG. 6

【図７】

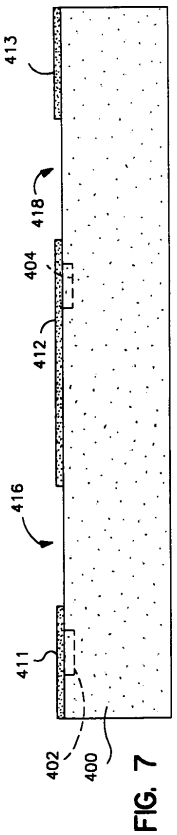

FIG. 7

【図８】

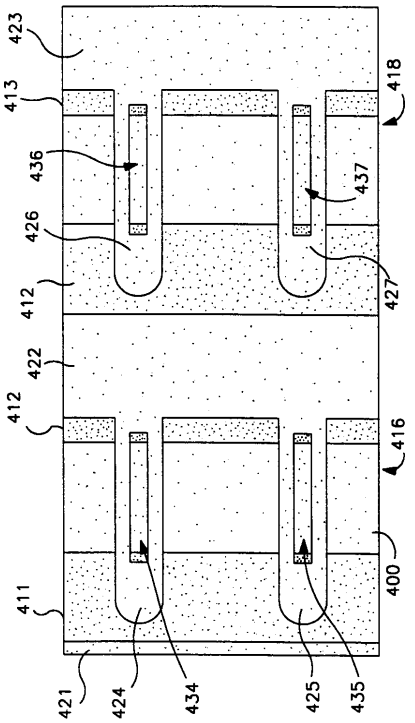

FIG. 8

【図９】

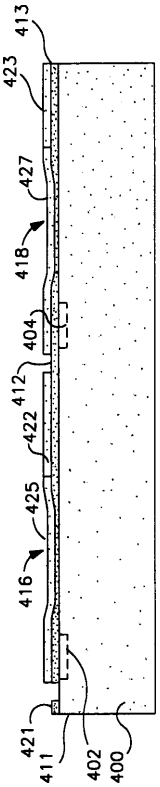

FIG. 9

【図１０】

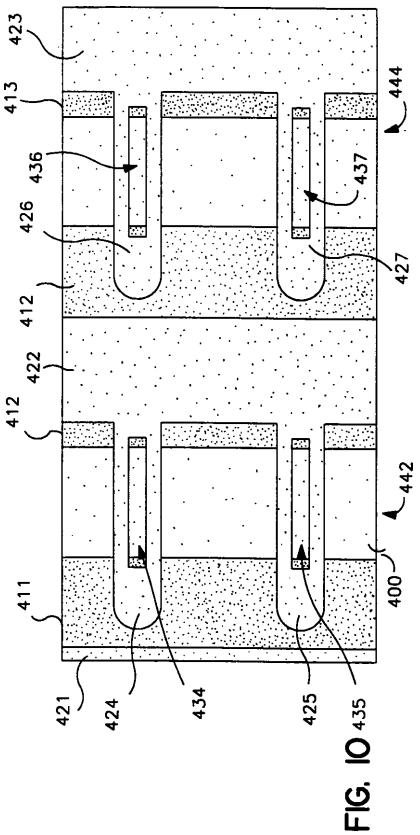

FIG. IO

【図１１】

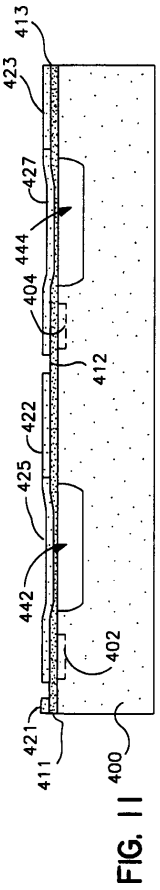

FIG. I I

【図１２】

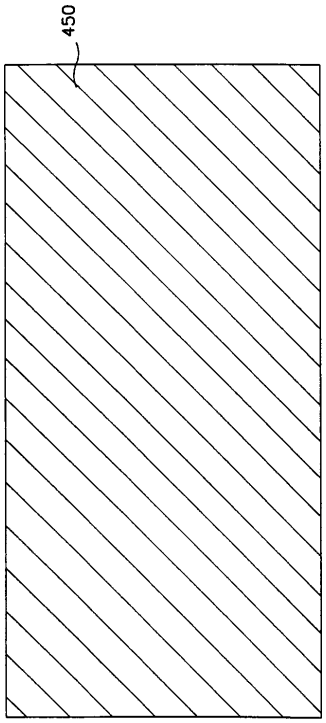

FIG. 12

【図１３】

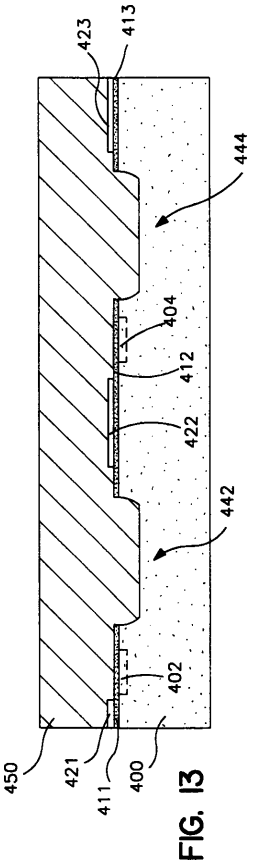

FIG. 13

【図１４】

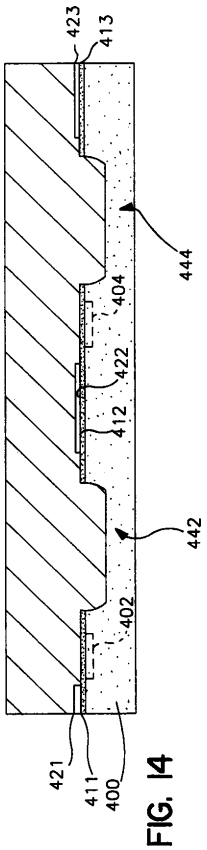

FIG. 14

【図１５】

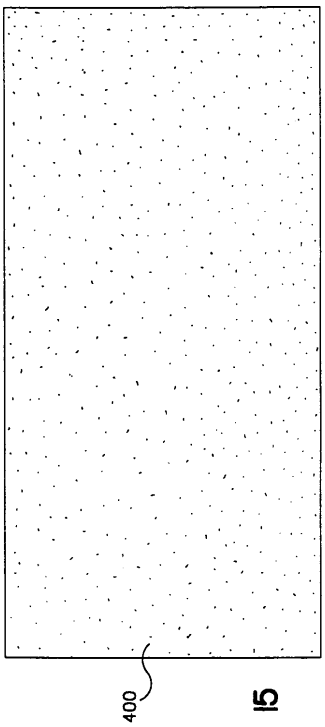

FIG. 15

【図１６】

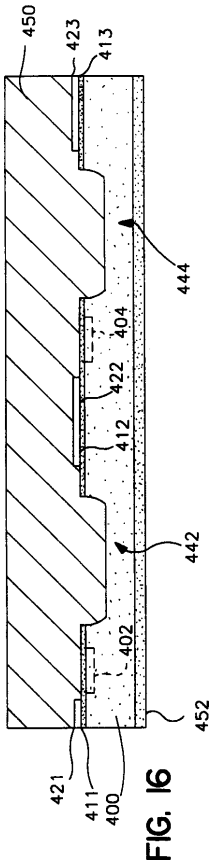

FIG. 16

【図１７】

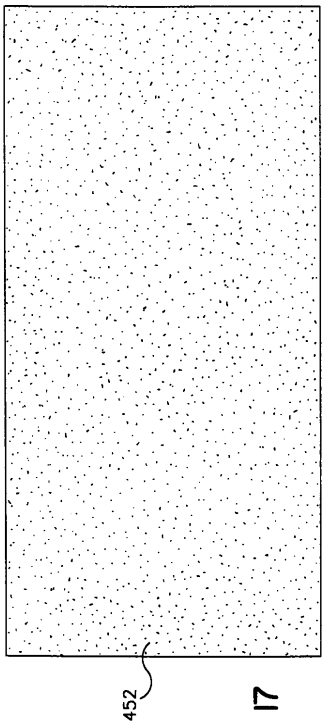

FIG. 17

【図１８】

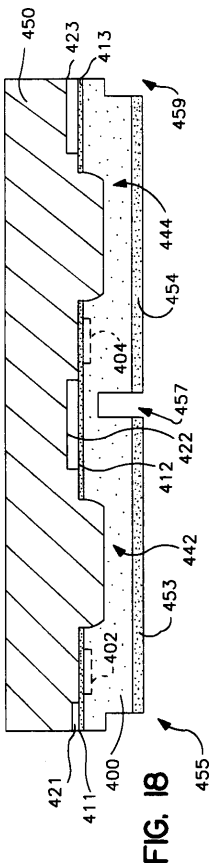

FIG. 18

【図１９】

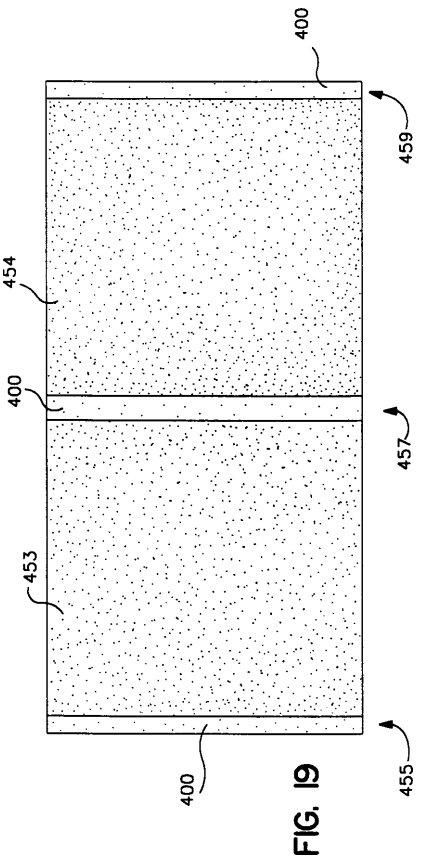

FIG. 19

【図２０】

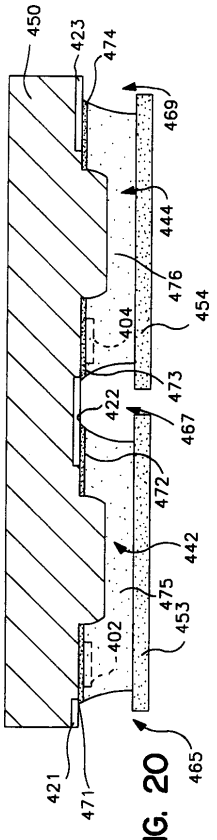

FIG. 20

【図２１】

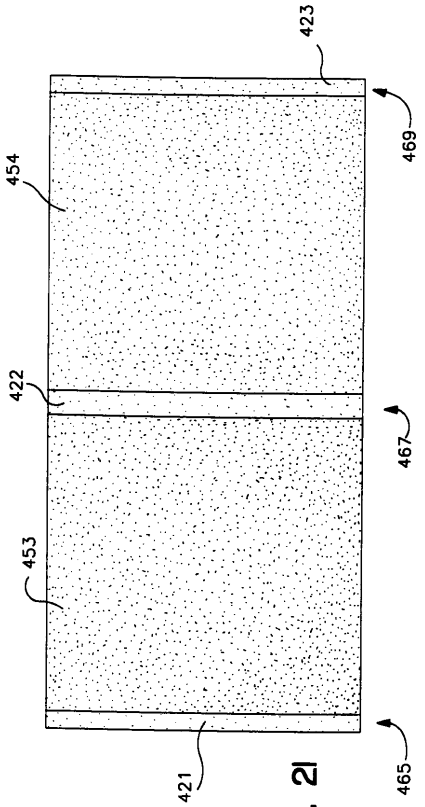

FIG. 21

【図２２】

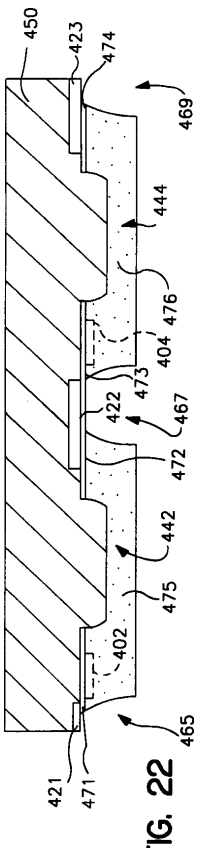

FIG. 22

【図２３】

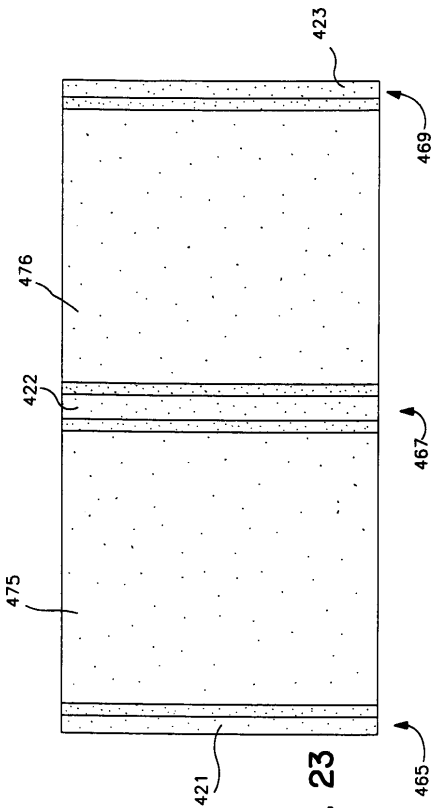

FIG. 23

【図２４】

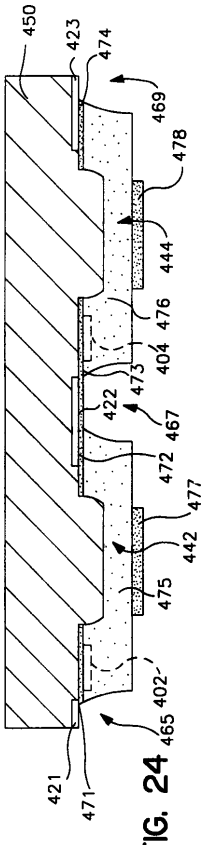

FIG. 24

【図２５】

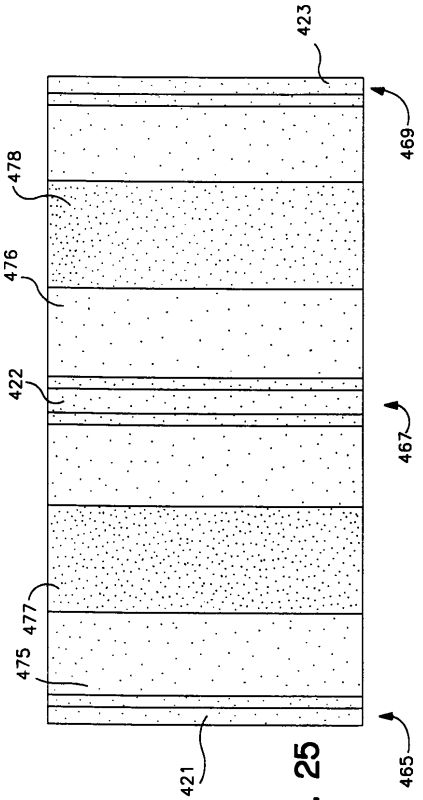

FIG. 25

【図２６】

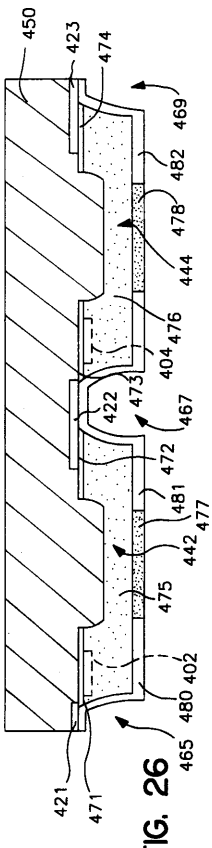

FIG. 26

【図２７】

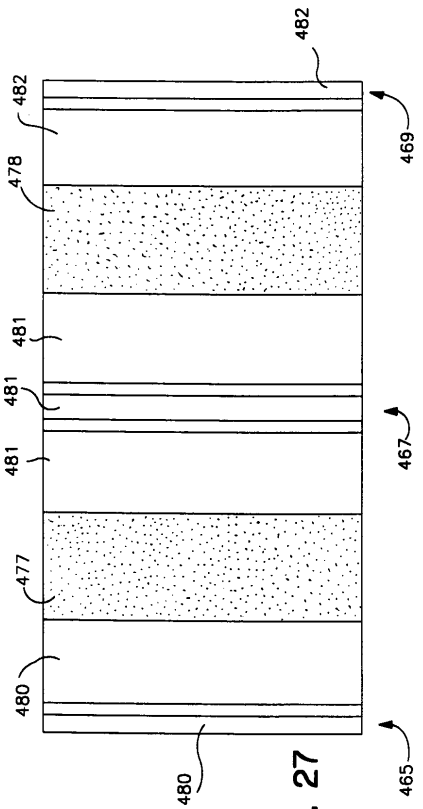

FIG. 27

【図２８】

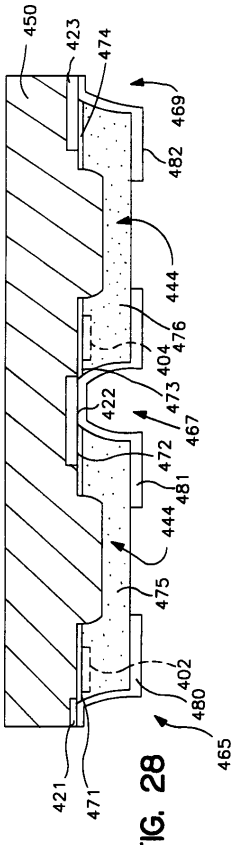

FIG. 28

【図２９】

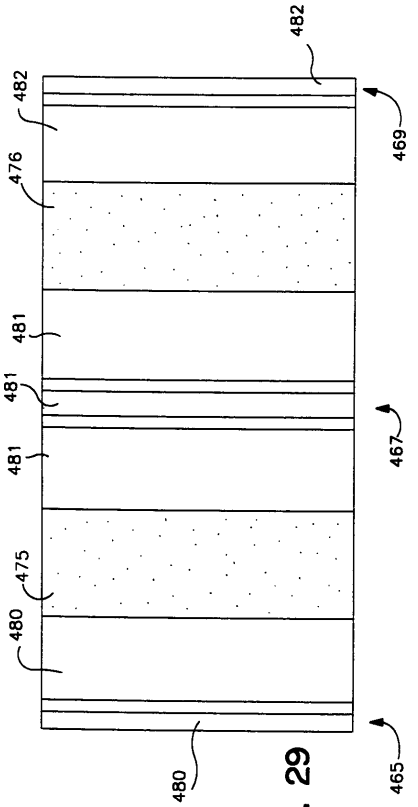

FIG. 29

【図３０】

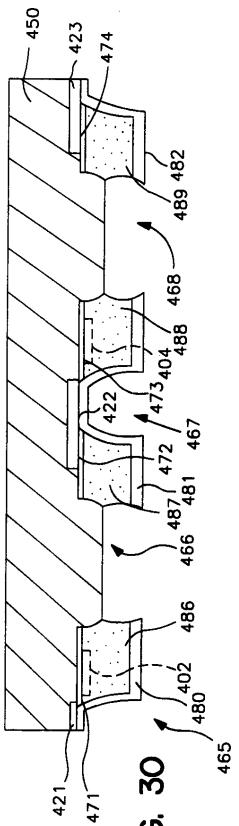

FIG. 30

【図３１】

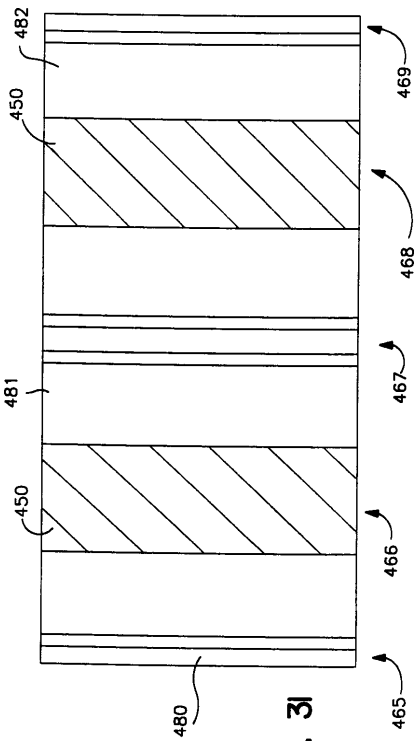

FIG. 31

【図３２】

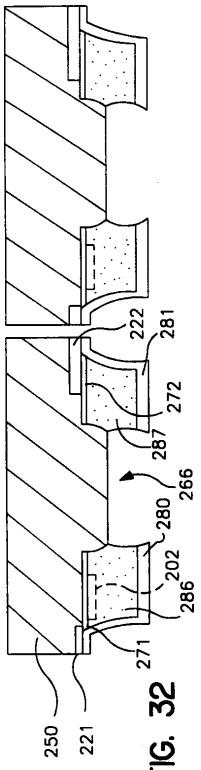

FIG. 32

【図３３】

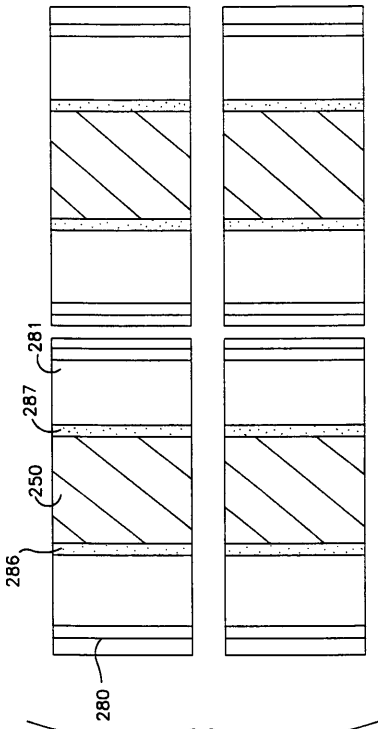

FIG. 33

【図３４】

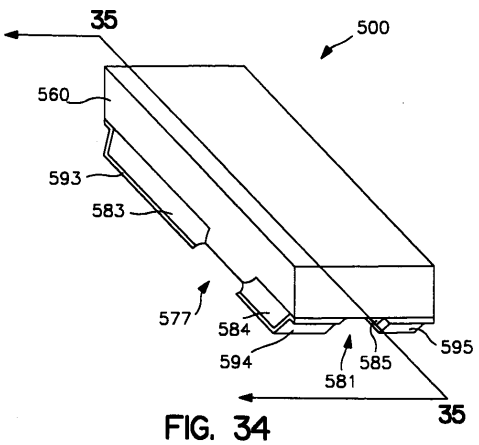

FIG. 34

【図３５】

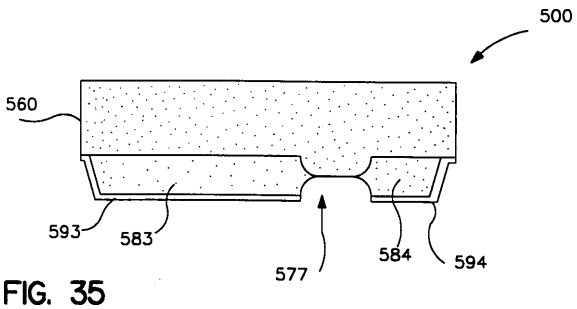

FIG. 35

【図３６】

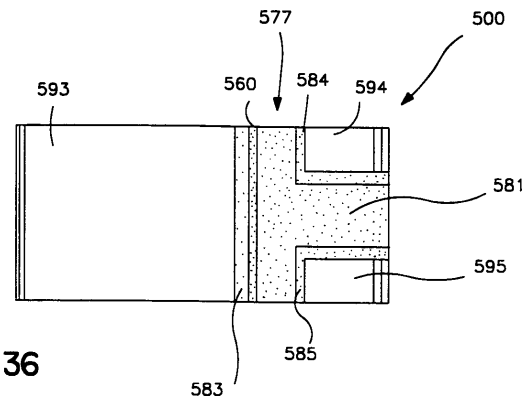

FIG. 36

【図３７】

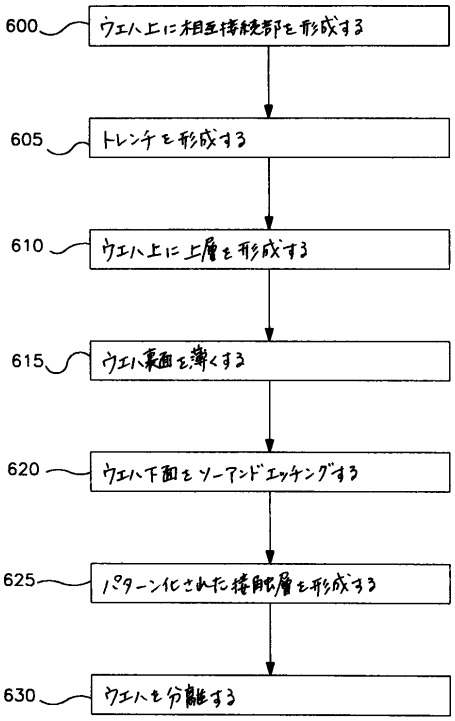

FIG. 37

【図３８】

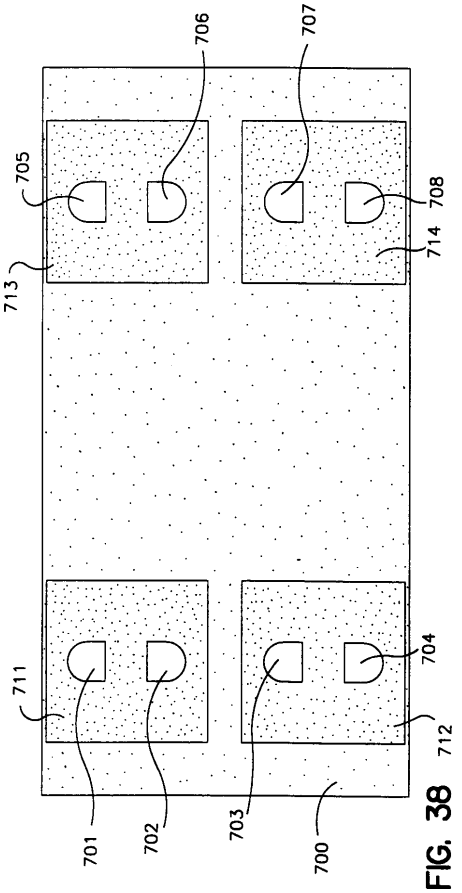

FIG. 38

【図３９】

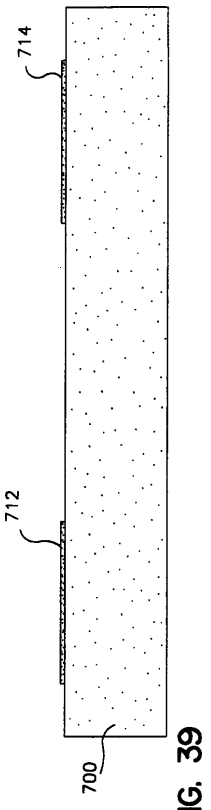

FIG. 39

【図４０】

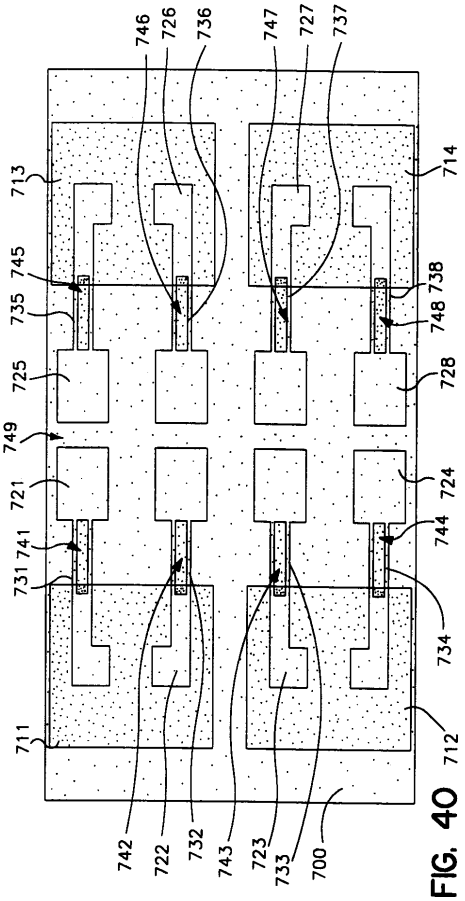

FIG. 40

【図４１】

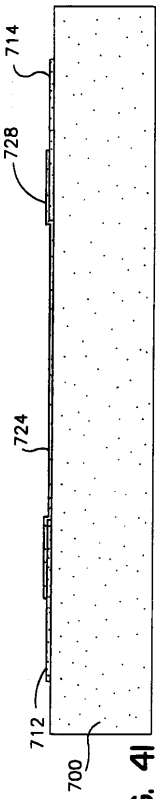

FIG. 41

【図４２】

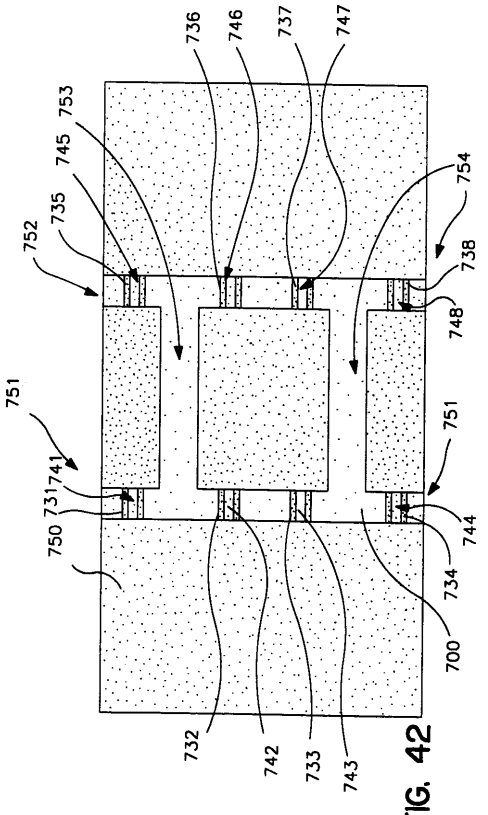

FIG. 42

【図４３】

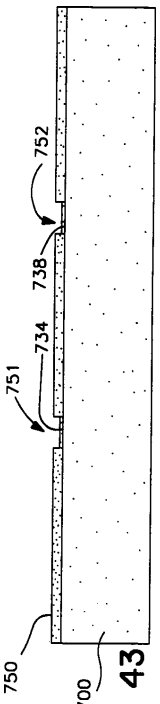

FIG. 43

【図４４】

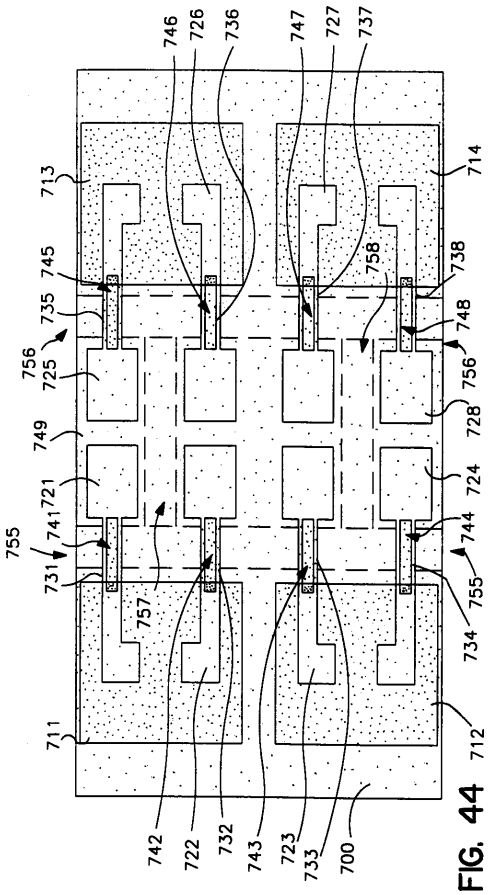

FIG. 44

【図４５】

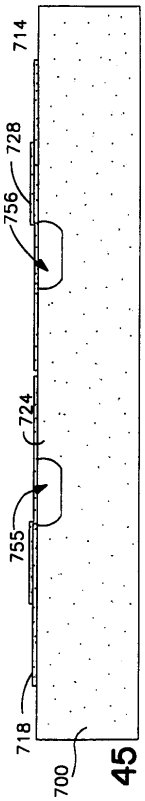

FIG. 45

【図４６】

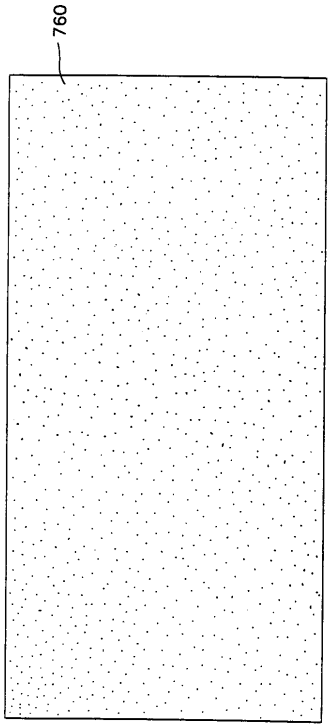

FIG. 46

【図４７】

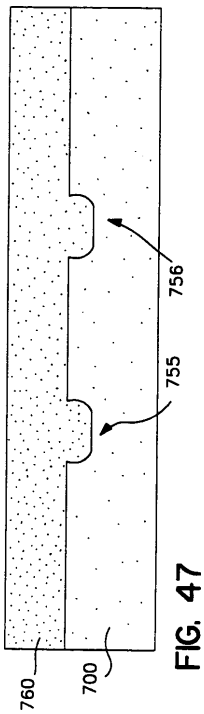

FIG. 47

【図４８】

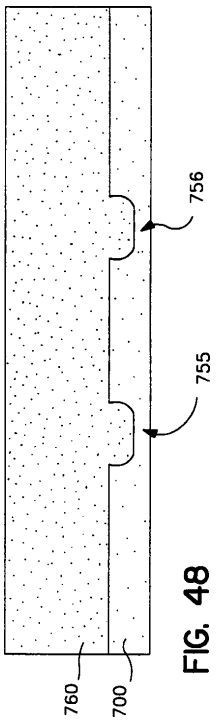

FIG. 48

【図４９】

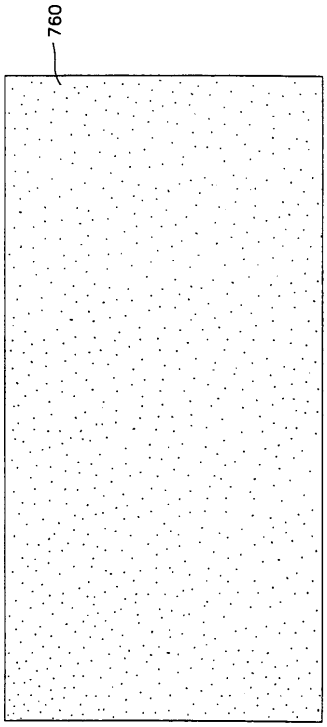

FIG. 49

【図５０】

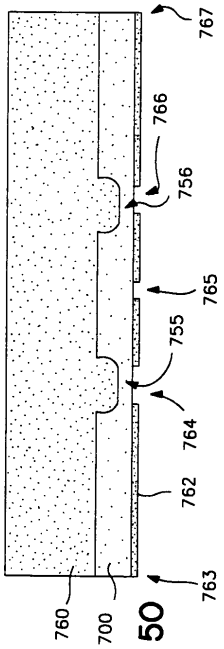

FIG. 50

【図５１】

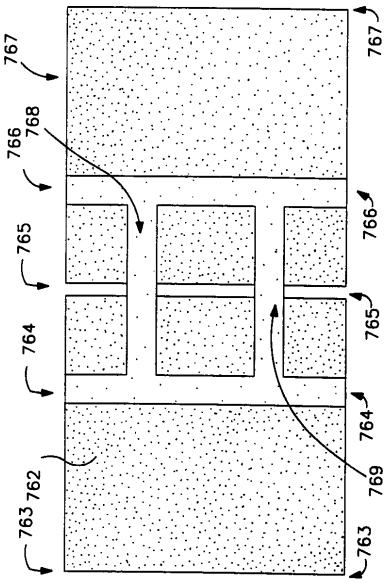

FIG. 51

【図５２】

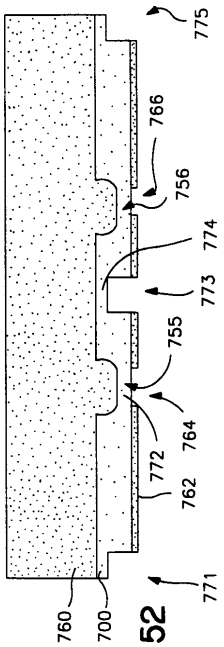

FIG. 52

【図５３】

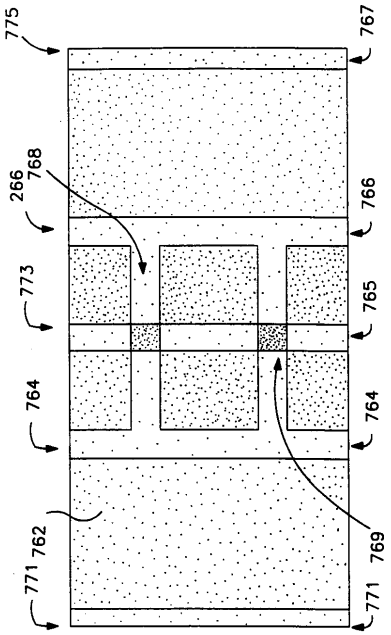

FIG. 53

【図５４】

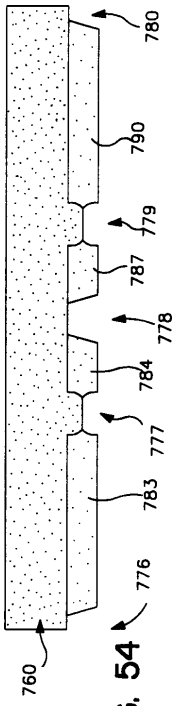

FIG. 54

【図５５】

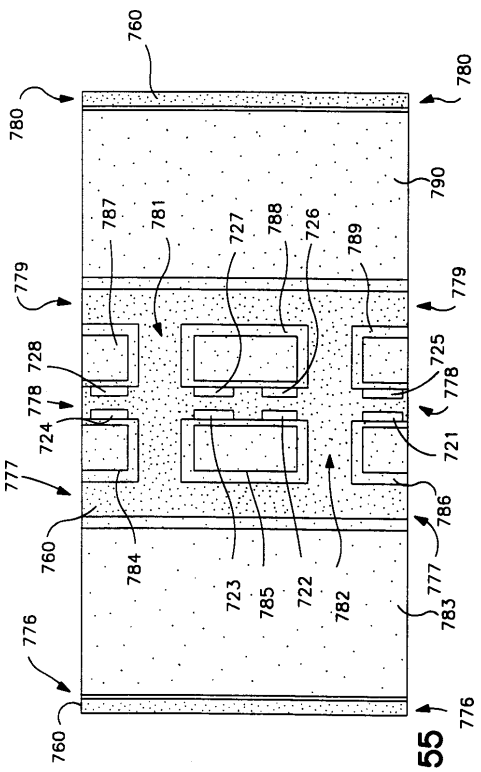

FIG. 55

【図５６】

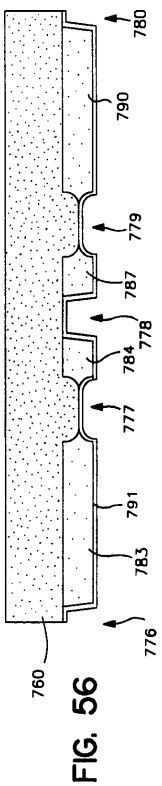

FIG. 56

【図５７】

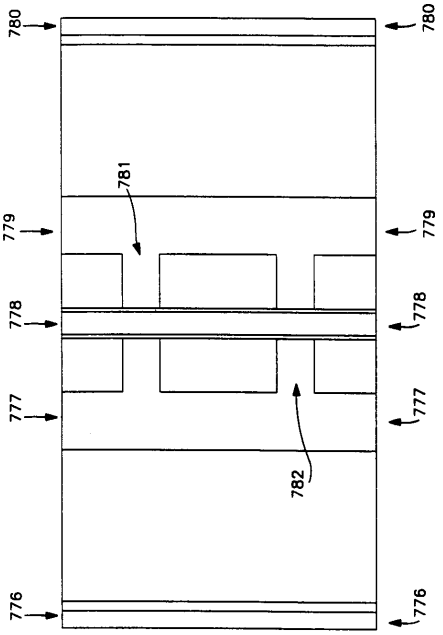

FIG. 57

【図５８】

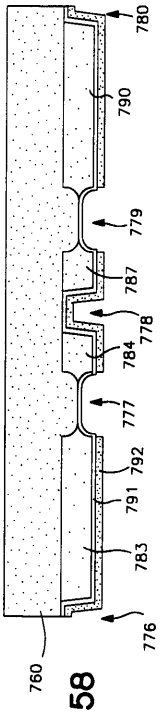

FIG. 58

【図５９】

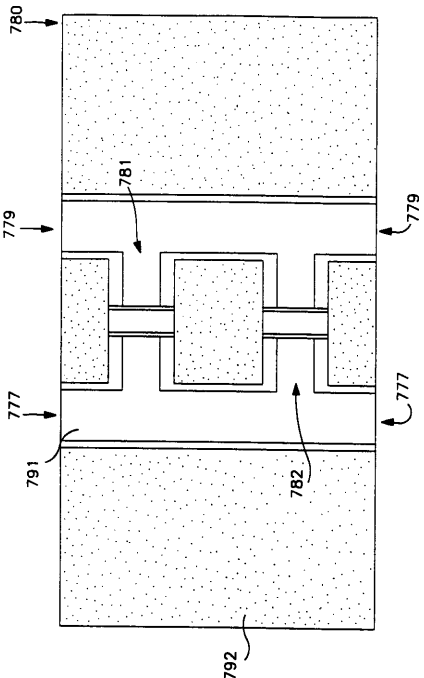

FIG. 59

【図６０】

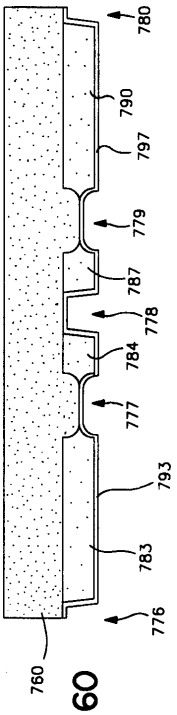

FIG. 60

【図６１】

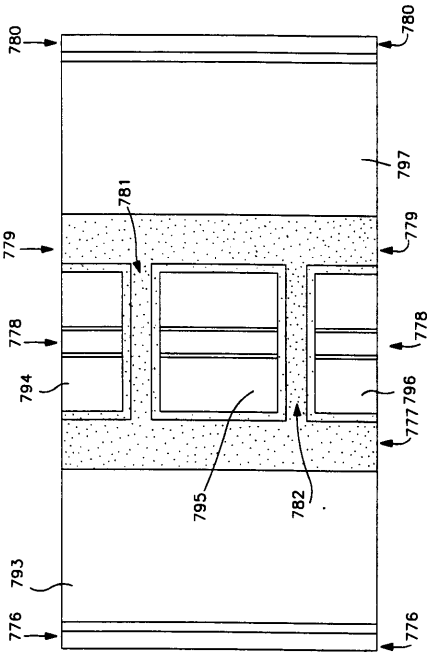

FIG. 61

【図６２】

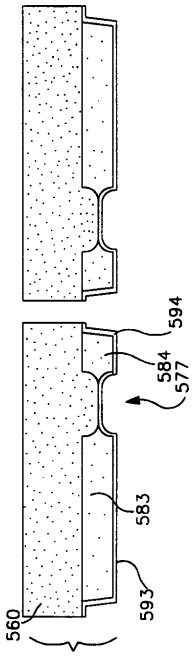

FIG. 62

【図６３】

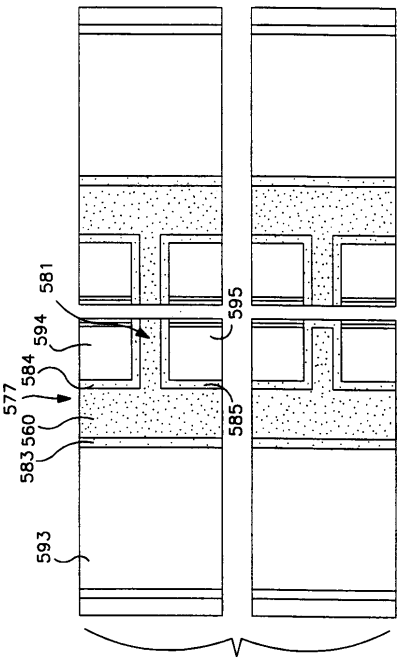

FIG. 63

【図６４】

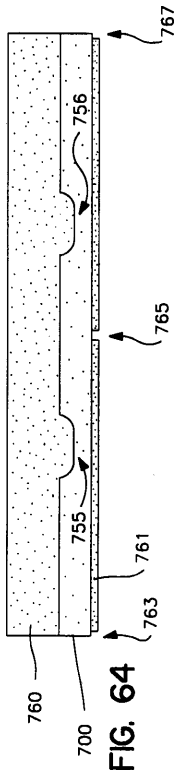

FIG. 64

【図６５】

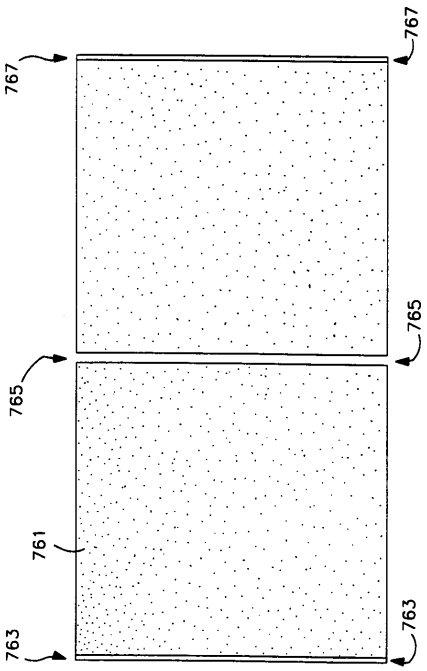

FIG. 65

【図６６】

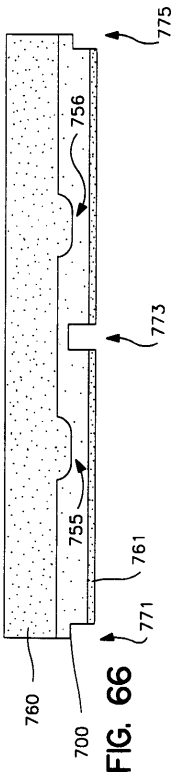

FIG. 66

【図６７】

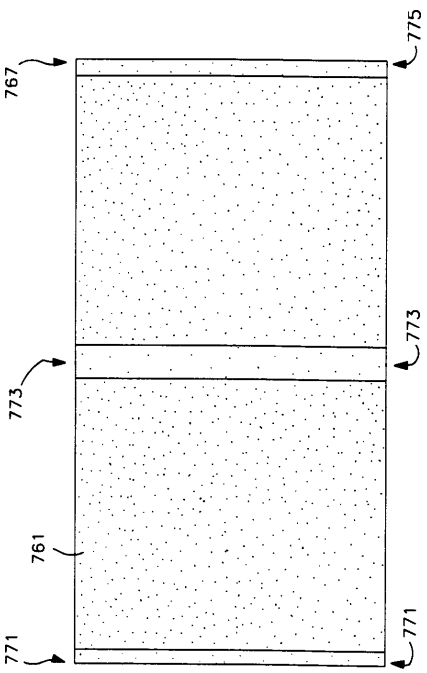

FIG. 67

【図６８】

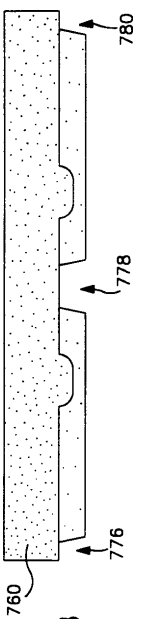

FIG. 68

【図６９】

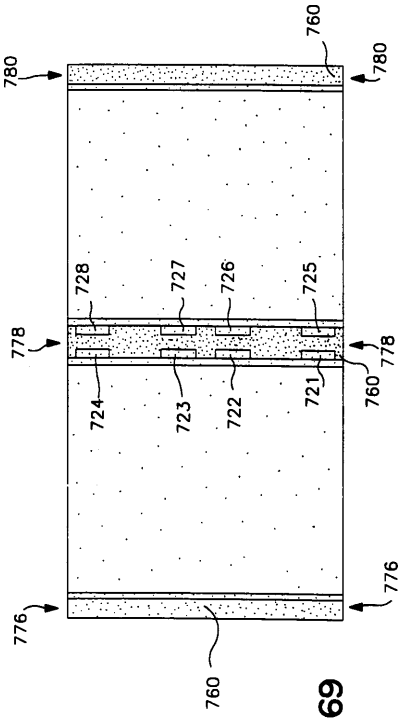

FIG. 69

【図７０】

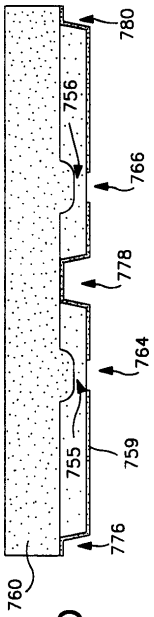

FIG. 70

【図７１】

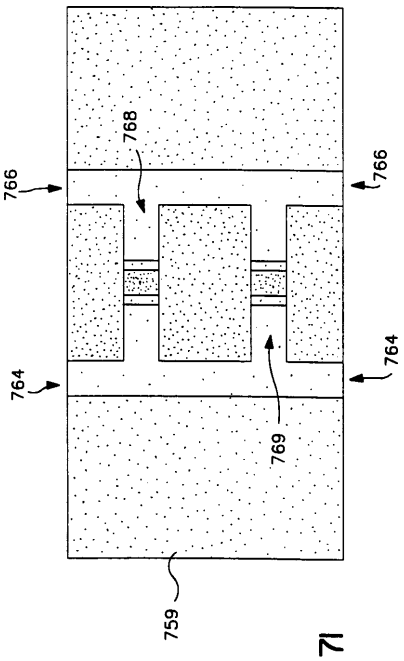

FIG. 71

【図７２】

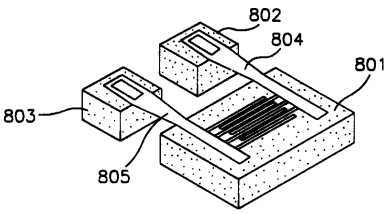

FIG. 72

【図７３】

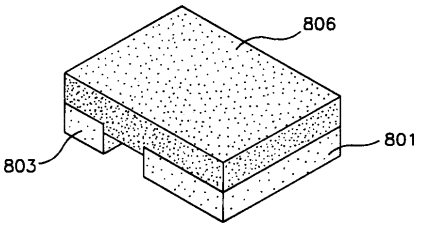

FIG. 73

【図７４】

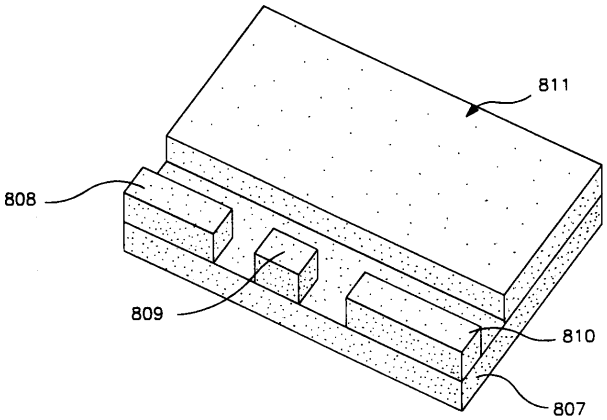

FIG. 74

【図７５】

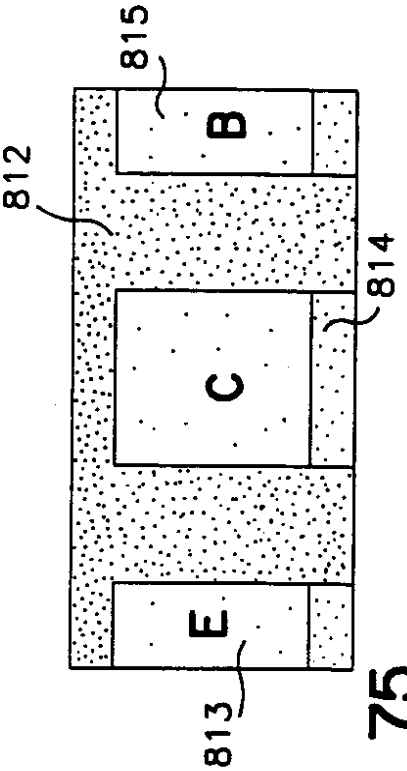

FIG. 75

【図７６】

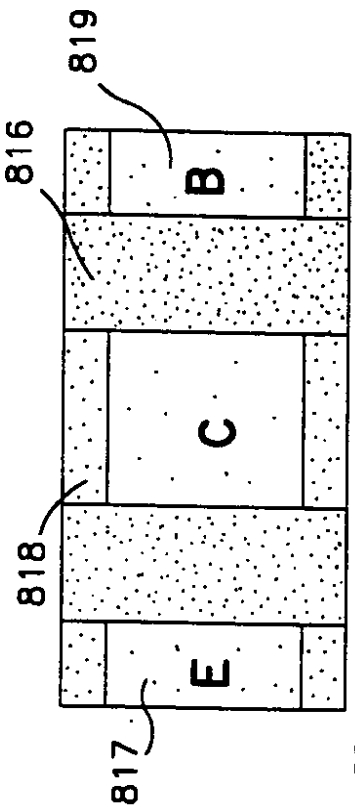

FIG. 76

【図７７】

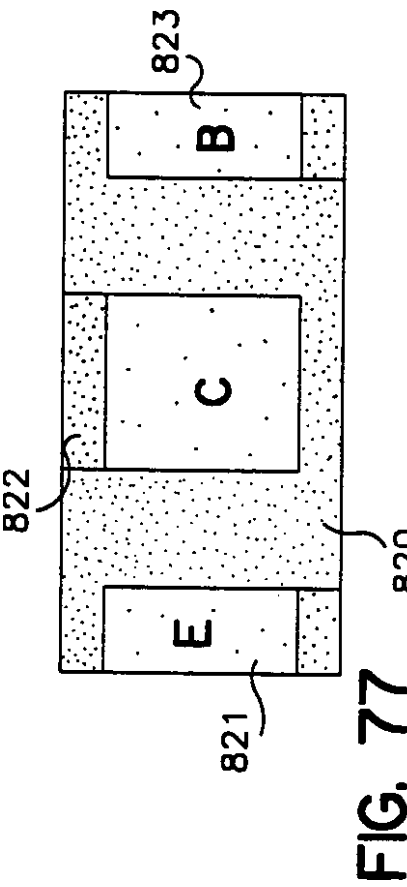

FIG. 77

【図７８】

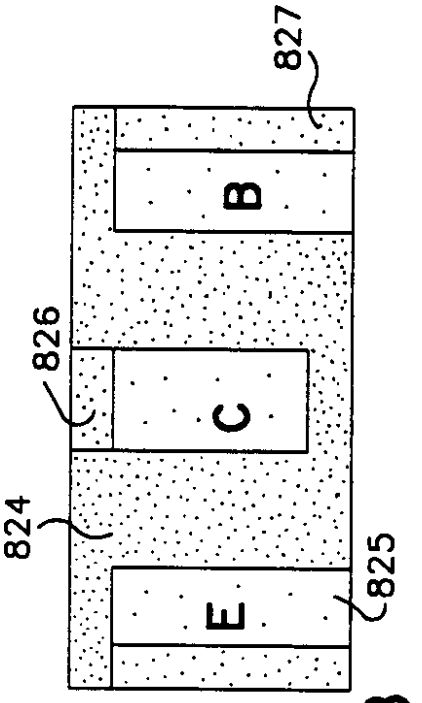

FIG. 78

【図７９】

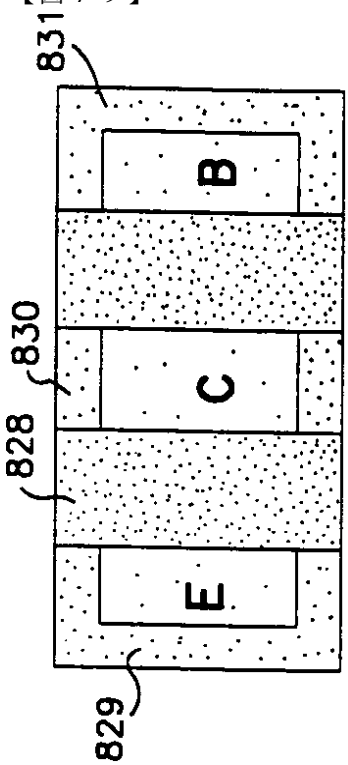

FIG. 79

【図８０】

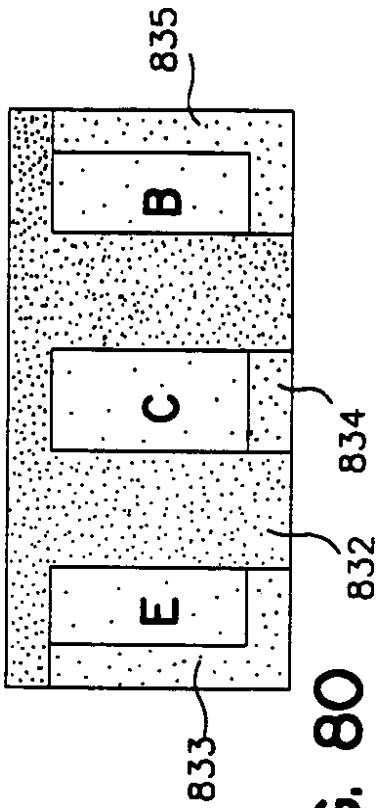

FIG. 80

【図８１】

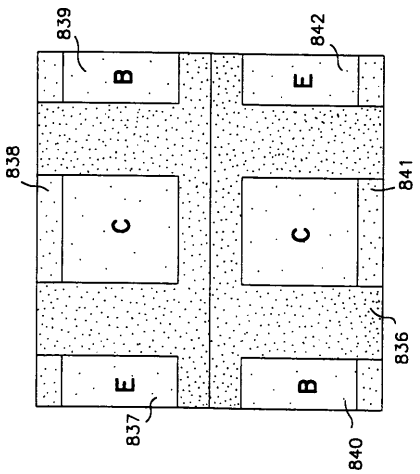

FIG. 81

【図８２】

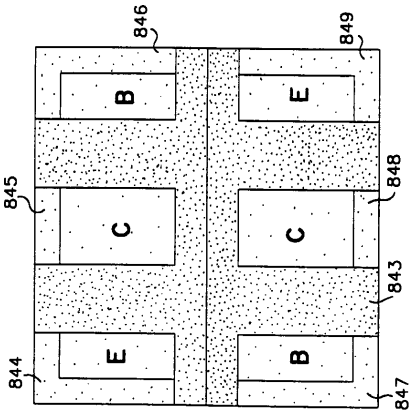

FIG. 82

【図８３】

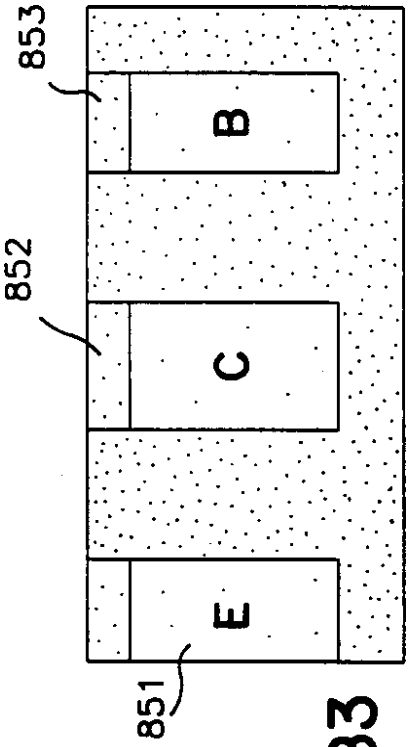

FIG. 83

【図８４】

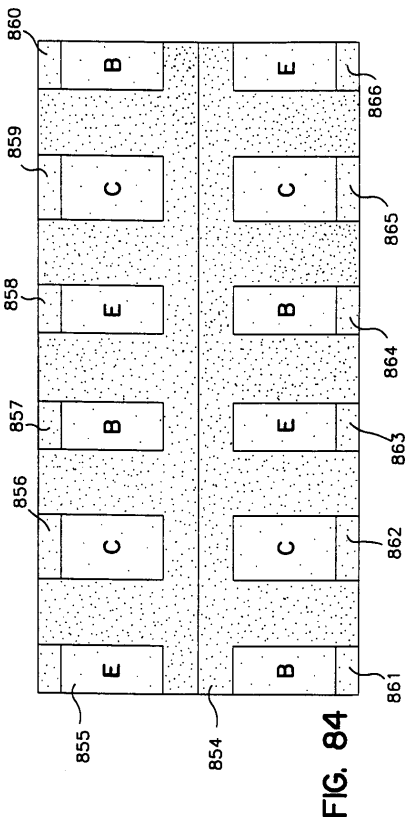

FIG. 84

【図８５】

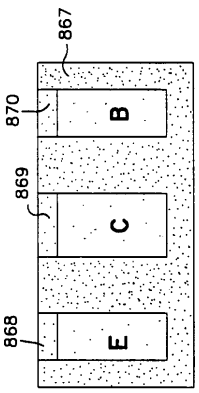

FIG. 85

【図８６】

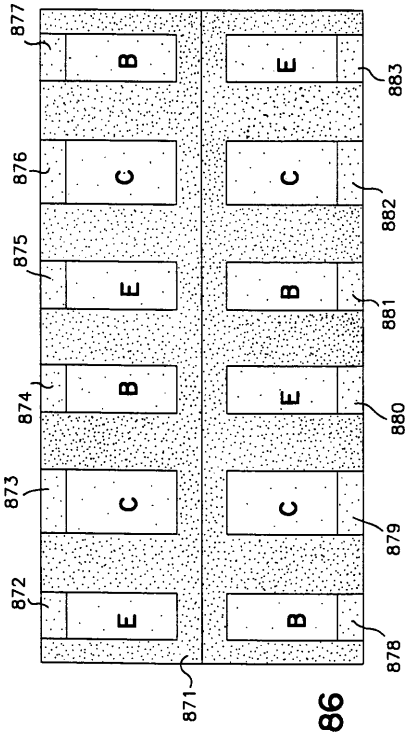

FIG. 86

【図８７】

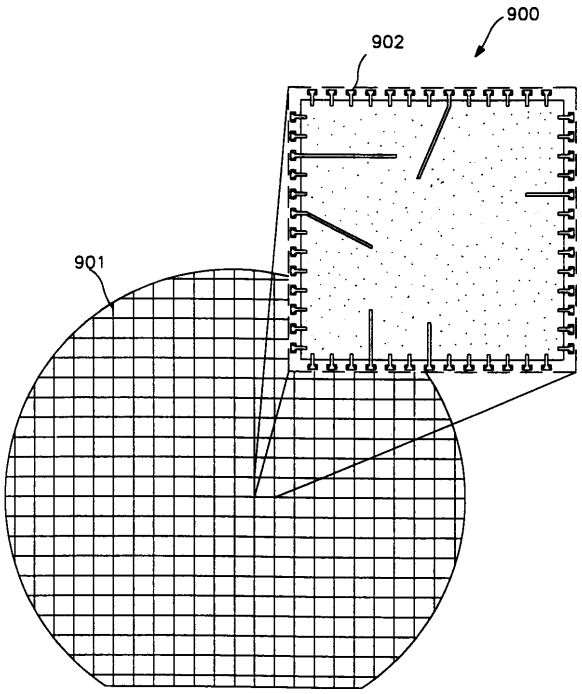

FIG. 87

【図８８】

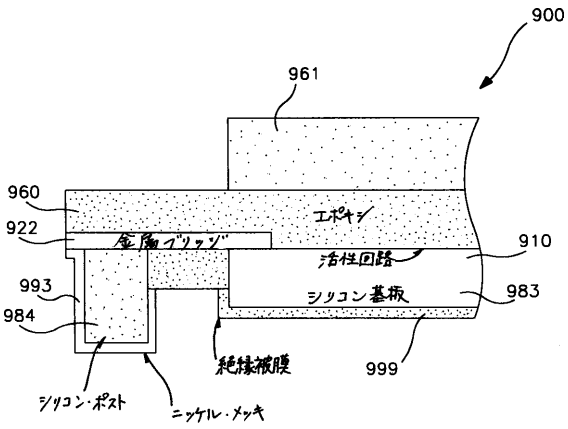

FIG. 88

【図８９】

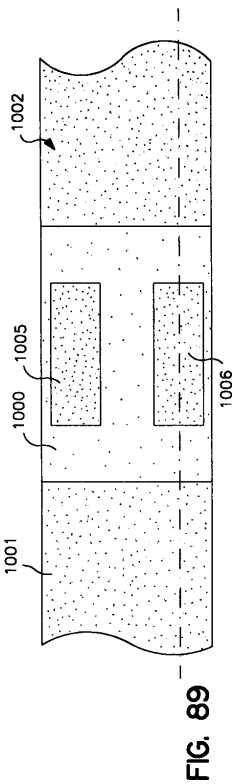

FIG. 89

【図９０】

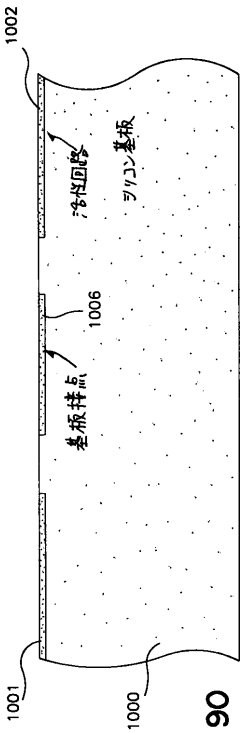

FIG. 90

【図９１】

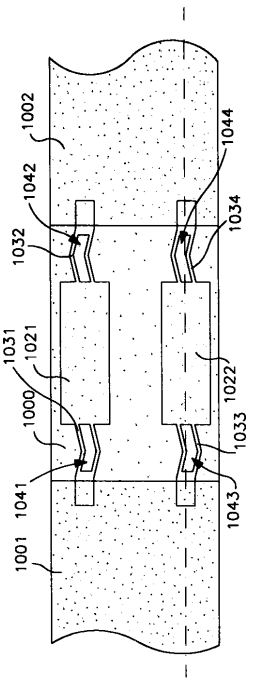

FIG. 91

【図９２】

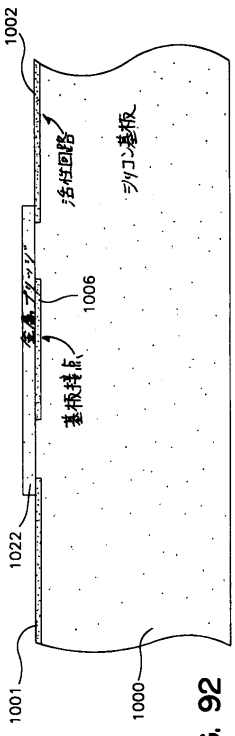

FIG. 92

【図９３】

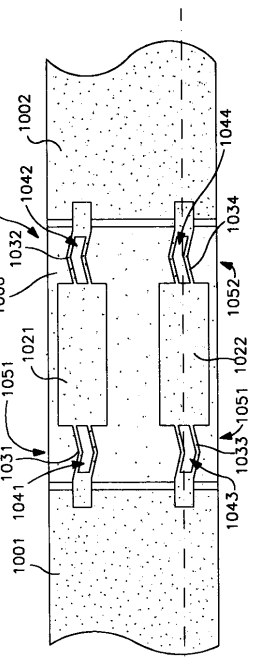

FIG. 93

【図９４】

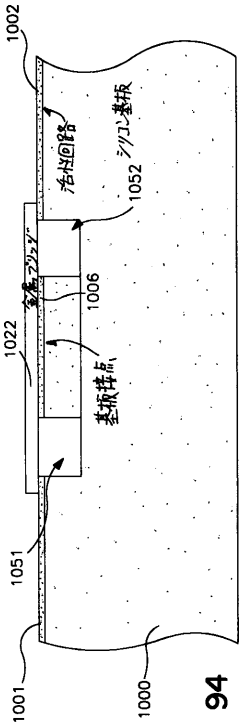

FIG. 94

【図９５】

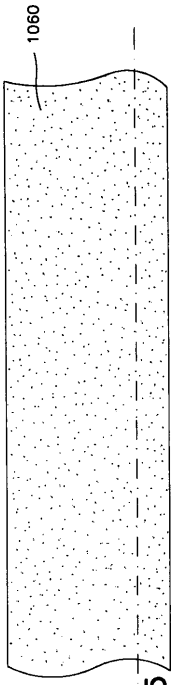

FIG. 95

【図９６】

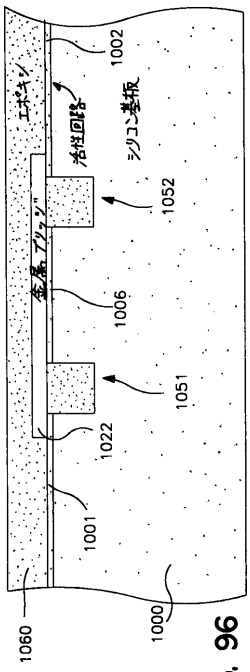

FIG. 96

【図９７】

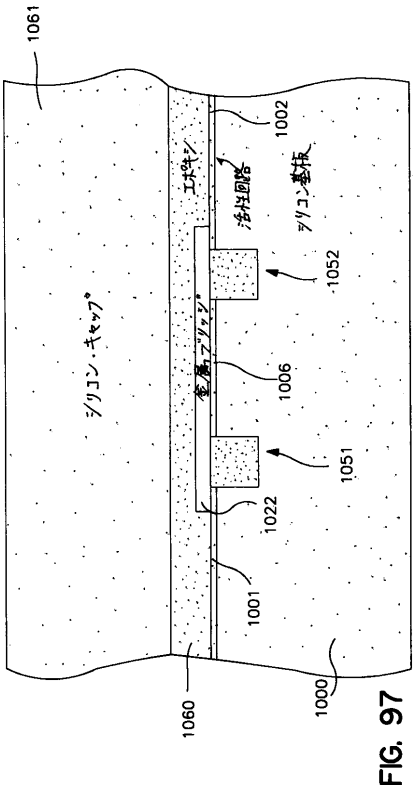

FIG. 97

【図９８】

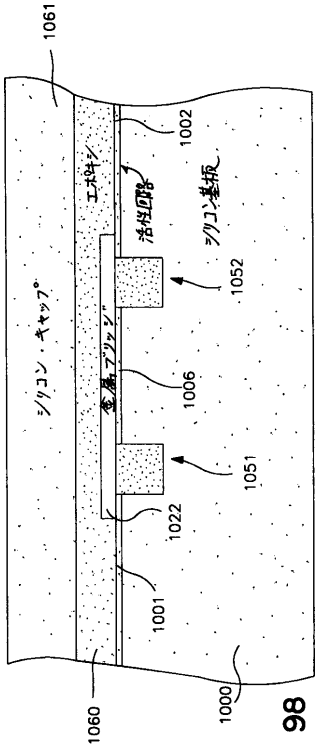

FIG. 98

【図９９】

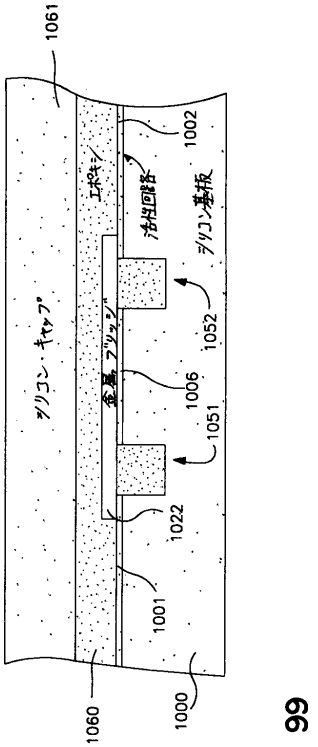

FIG. 99

【図１００】

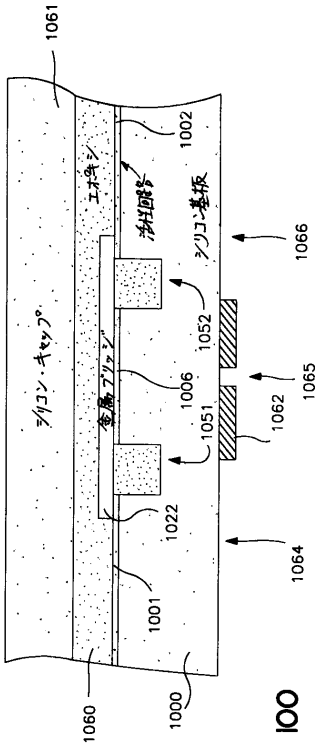

FIG. 100

【図１０１】

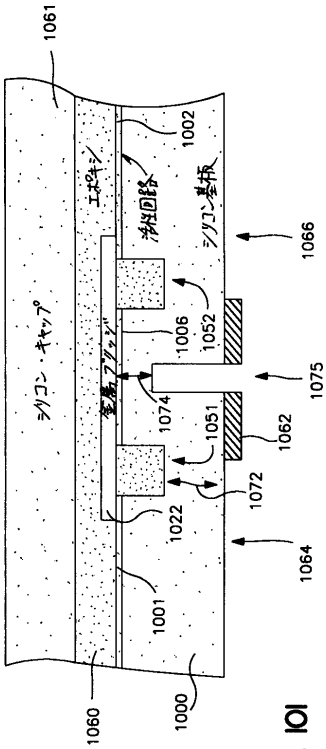

FIG. 101

【図１０２】

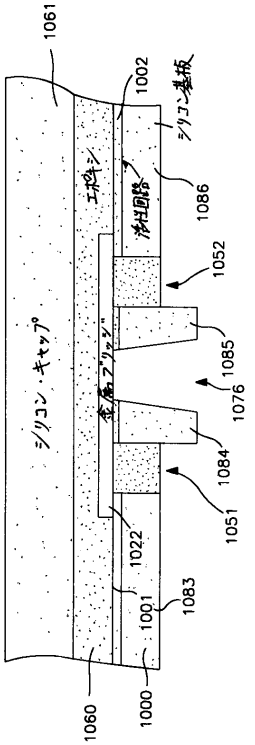

FIG. 102

【図１０３】

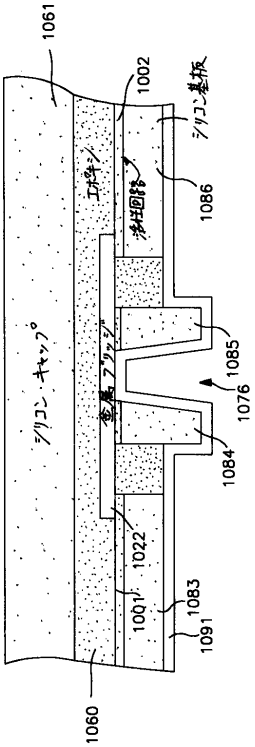

FIG. 103

【図１０４】

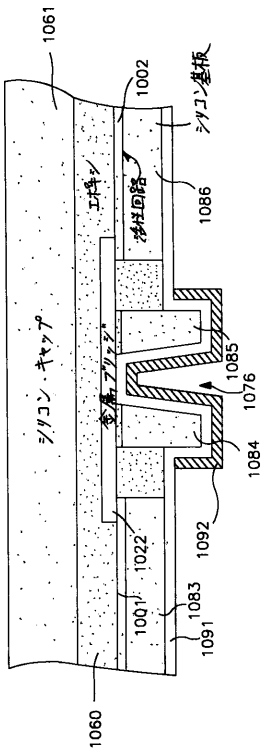

FIG. 104

【図１０５】

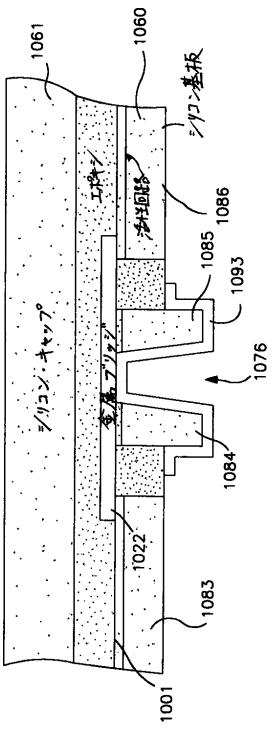

FIG. 105

【図１０６】

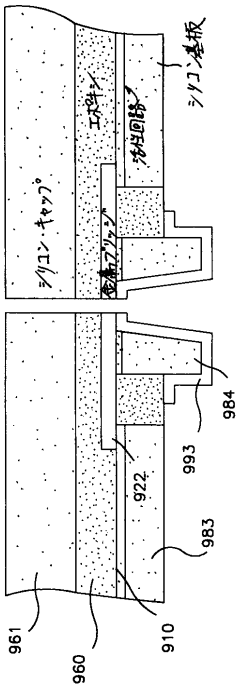

FIG. 106

フロントページの続き

(72)発明者　リチャーズ，ジョン、ジー
アメリカ合衆国　９５１３６　カリフォルニア州・サン　ホゼ・トニノ　ドライブ・４８４７
(72)発明者　サンダー，ウェンデル、ビイ
アメリカ合衆国　９５０３０　カリフォルニア州・ロス　ガトス・ハーウッド　コート・１１２
(72)発明者　リッチモンド，ドナルド、ピィ、ザ　セカンド
アメリカ合衆国　９４３０３　カリフォルニア州・パロ　アルト・モントローズ　アベニュ・７４３
(72)発明者　フローレス，ヘクター
アメリカ合衆国　９５１２２　カリフォルニア州・サン・ホゼ・ライナ　アベニュ・１９１１

合議体
審判長　岡　和久
審判官　粟野　正明
審判官　綿谷　晶廣

(56)参考文献　特公昭４６－１１９３０（ＪＰ，Ｂ１）
特公昭４６－３４６５８（ＪＰ，Ｂ１）