



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년12월23일
(11) 등록번호 10-0875591
(24) 등록일자 2008년12월16일

(51) Int. Cl.
G05F 1/10 (2006.01) G05F 1/38 (2006.01)
(21) 출원번호 10-2007-0024785
(22) 출원일자 2007년03월14일
심사청구일자 2007년04월11일
(65) 공개번호 10-2007-0093877
(43) 공개일자 2007년09월19일
(30) 우선권주장
11/376,929 2006년03월15일 미국(US)
(56) 선행기술조사문헌
KR200344816 Y1
KR100359010 B1
US6452368 B1
US6304066 B1

(73) 특허권자
마이크렐 인코포레이티드
미국 캘리포니아 산 호세 포춘 드라이브 1849 (우:95131)
(72) 발명자
헝 매튜
미국 캘리포니아주 94582 산 레이몬 브라이어 오크스 드라이브8018
빈 찰스
미국 캘리포니아주 95035 밀피타스 러셀 레인 827
(74) 대리인
김원준, 김창세

전체 청구항 수 : 총 13 항

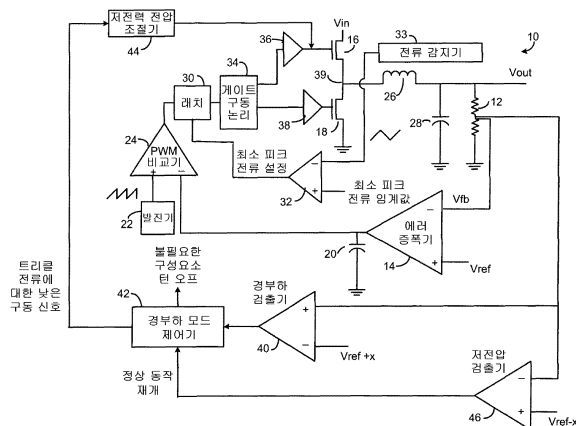
심사관 : 조성찬

(54) 전압 조절기 및 전압 조절기에 의해 수행되는 방법

(57) 요약

임계 전류보다 큰 부하 전류의 경우, 전압 조절기는 출력 전압을 조절된 전압으로 유지하는데 필요한 듀티 사이클로 하나 이상의 스위칭 트랜지스터(16)를 완전히 턴 온 및 오프함으로써, 종래의 방식으로 동작한다. 임계값 이하의 부하 전류를 검출시에(76), 제어기는 트랜지스터(들)의 스위칭을 중지하고, 감소된 구동 신호(44)를 하이측 트랜지스터에 인가함으로써, 일정한 트리플 전류를 부하에 인가한다. 불필요한 구성요소들은 전력을 절약하기 위해 셋 다운(shut down)된다(42). 출력 전압이 임계값 이하로 될 때(46), 정상 스위칭 루틴이 재개되어, 조절기의 출력 캐패시터(28)를 소정의 레벨로 재충전하고, 조절기는 다시 경부하 전류 모드로 진입한다. 경부하 전류에서 트랜지스터를 완전히 셋 다운하지 않음으로써, 종래의 간헐적 동작 모드에서 수행되는 것과 같이, 트랜지스터(들)의 덜 빈번한 스위칭에 의해 전력 손실이 보다 낮아지게 된다.

대표도



특허청구의 범위

청구항 1

부하 전류를 끌어당기는 부하에 인가된 전압을 조절하는 전압 조절기(10, 70)에 있어서,

스위칭 조절기 부분과,

비스위칭 조절기 부분을 포함하되,

상기 스위칭 조절기 부분은,

상기 전압 조절기의 출력 전압과 관련된 피드백 신호를 수신하고, 부하 전류가 제 1 임계 전류를 초과하는 경우, 상기 전압 조절기의 출력 전압을 조절 전압으로 유지하는데 필요한 듀티 사이클에서 제 1 트랜지스터(16)를 스위칭하는 제 1 제어기(14, 24, 72, 32, 40, 42)를 포함하고,

상기 제 1 제어기는 간헐적인 방식으로 제 1 구동 신호(36)를 부하 전류가 상기 제 1 임계 전류를 초과하는 시간 동안 상기 제 1 트랜지스터에 인가하여, 상기 제 1 트랜지스터를 턴 온하며,

상기 비스위칭 조절기 부분은,

부하 전류가 상기 제 1 임계 전류 이하로 되는 때를 검출하고, 그것에 응답하여, 상기 제 1 트랜지스터 스위칭을 중지하고, 상기 제 1 구동 신호와는 상이한 일정한 제 2 구동 신호를 상기 제 1 트랜지스터에 인가하여, 상기 제 1 트랜지스터가 상기 제 1 임계 전류 이하인 트릭클 전류(trickle current)를 도통하도록 하는 제 2 제어기(76, 40, 42, 44, 46)를 포함하고,

상기 제 2 제어기는 상기 트릭클 전류가 생성되는 동안 상기 전압 조절기의 상기 출력 전압이 임계 전압 이하로 되는 것을 검출하고, 그것에 응답하여, 상기 출력 전압을 보다 높은 레벨로 상승시키도록 상기 제 1 제어기를 스위칭하는 저전압 검출기(46)를 포함하는

전압 조절기.

청구항 2

제 1 항에 있어서,

상기 제 1 제어기는 PWM(pulse width modulation) 제어기(24, 72)를 포함하는 전압 조절기.

청구항 3

제 1 항에 있어서,

상기 제 1 트랜지스터를 통한 전류를 감지하는 전류 감지기(33)를 더 포함하되, 상기 제 1 제어기(14, 24, 72, 32, 40, 42)는 상기 전류 감지기로부터의 신호를 감지하여, 상기 제 1 트랜지스터(16)가, 스위칭 사이클 동안 상기 제 1 트랜지스터를 통한 최소 피크 전류에 도달할 때까지, 셧 오프(shutting off)되는 것을 방지함으로써, 상기 부하 전류가 상기 제 1 임계 레벨 이하일 때, 상기 출력 전압이 상승하도록 하는 전압 조절기.

청구항 4

제 1 항에 있어서,

부하 전류가 상기 제 1 임계 전류 이하인 때를 검출하는 부하 전류 검출기(40, 76)를 더 포함하되, 상기 부하 전류 검출기는 상기 전압 조절기의 상기 출력 전압에 대응하는 신호를 기준 전압과 비교하여, 상기 출력 전압이 상기 기준 전압 이상으로 상승했는지를 결정하는 비교기를 포함하는 전압 조절기.

청구항 5

제 1 항에 있어서,

상기 제 2 제어기(76, 40, 42, 44)는 상기 제 1 트랜지스터(16)에 대해 일정한 제 2 구동 신호를 생성하는 전압 소스(44)를 포함하는 전압 조절기.

청구항 6

제 1 항에 있어서,

상기 제 1 트랜지스터(16)는 상기 제 1 구동 신호를 수신할 때의 제 1 도전성 및 상기 제 2 구동 신호를 수신할 때의 보다 낮은 제 2 도전성을 갖는 전압 조절기.

청구항 7

제 1 항에 있어서,

상기 제 1 트랜지스터(16)는 게이트를 갖는 PMOS 트랜지스터이고, 상기 제 2 구동 신호는 0 볼트보다 큰 게이트 전압으로 되어, 상기 PMOS 트랜지스터가 상기 제 1 구동 신호를 수신할 때의 제 1 도전성 및 상기 제 2 구동 신호를 수신할 때의 보다 낮은 제 2 도전성을 갖도록 하는 전압 조절기.

청구항 8

제 1 항에 있어서,

상기 제 2 제어기는 상기 일정한 제 2 구동 신호를 상기 제 1 트랜지스터에 인가할 때 상기 제 1 제어기를 디스에이블링시키는 전압 조절기.

청구항 9

제 1 항에 있어서,

상기 제 2 제어기(76, 40, 42, 44)는 상기 출력 전압이 임계 전압 이하로 떨어질 때를 검출하고, 그것에 응답하여, 상기 제 1 제어기를 인에이블링시켜 상기 제 1 트랜지스터의 스위칭을 재개하는 비교기(46)를 포함하는 전압 조절기.

청구항 10

부하 전류를 끌어당기는 부하에 인가된 전압을 조절하는 전압 조절기(10, 70)에 의해 수행되는 방법에 있어서,

상기 전압 조절기의 출력 전압과 관련된 피드백 신호(14)를 수신하는 단계와,

부하 전류가 제 1 임계 전류를 초과하는 경우, 상기 전압 조절기의 출력 전압을 조절 전압으로 유지하는데 필요한 듀티 사이클에서 제 1 트랜지스터(16)를 스위칭하는 단계-상기 제 1 트랜지스터를 스위칭하는 단계는 간헐적인 방식으로 제 1 구동 신호(36)를 부하 전류가 상기 제 1 임계 전류(46)를 초과하는 시간 동안 상기 제 1 트랜지스터에 인가하여, 상기 제 1 트랜지스터를 턴 온하는 것을 포함함-와,

부하 전류가 상기 제 1 임계 전류(40) 이하로 되는 때를 검출하는 단계와,

부하 전류가 상기 제 1 임계 전류 이하로 되는 때를 검출한 것에 응답하여, 상기 제 1 트랜지스터 스위칭을 중지하고, 상기 제 1 구동 신호와는 상이한 일정한 제 2 구동 신호(44)를 상기 제 1 트랜지스터에 인가하여, 상기 제 1 트랜지스터가 상기 제 1 임계 전류 이하인 트리클 전류를 도통하도록 하는 단계와,

상기 트리클 전류가 생성되는 동안 상기 전압 조절기의 상기 출력 전압이 임계 전압 이하로 되는 것을 검출하고, 그것에 응답하여, 상기 출력 전압을 보다 높은 레벨로 상승시키도록 상기 제 1 트랜지스터를 스위칭하는 단계를 포함하는

전압 조절기에 의해 수행되는 방법.

청구항 11

제 10 항에 있어서,

일정한 제 2 구동 신호(44)를 상기 제 1 트랜지스터에 인가하는 단계는, 상기 일정한 제 2 구동 신호를 생성하는 전압 소스(44)를 상기 제 1 트랜지스터의 제어 단자에 인가하는 것을 포함하는 전압 조절기에 의해 수행되는 방법.

청구항 12

제 10 항에 있어서,

상기 제 1 트랜지스터(16)는 상기 제 1 구동 신호를 수신할 때의 제 1 도전성 및 상기 제 2 구동 신호를 수신할 때의 보다 낮은 제 2 도전성을 갖는 전압 조절기에 의해 수행되는 방법.

청구항 13

제 10 항에 있어서,

상기 일정한 제 2 구동 신호를 상기 제 1 트랜지스터에 인가할 때 상기 제 1 트랜지스터(16)를 스위칭하는데 이용되는 디스에이블링 구성요소를 더 포함하는 전압 조절기에 의해 수행되는 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 전압 조절기에 관한 것으로서, 특히, 에너지를 절약하기 위해 경부하 전류 모드(light load current mode)에서 전압 조절기를 동작하는 기술에 관한 것이다.
- <13> 스위칭 전압 조절기에 대해서는 잘 알려져 있다. 한 가지 유형의 스텝 다운(step down) 스위칭 조절기에서, 전력 공급 전압에 접속된 하이측(high side) 스위칭 트랜지스터는 제어된 듀티 사이클에서 및 고정된 빈도수로, 완전한 온(on)과 완전한 오프(off) 사이에서 스위칭되며, 듀티 사이클은 출력 전압을 지정된 조절 전압으로 유지하도록 조절된다. 트랜지스터의 스위칭으로부터의 펄스형 전류는, 전형적으로 접지에 접속된 캐패시터 및 직렬 인덕터로 구성되는 필터에 의해 평활화된다. 다이오드 또는 동기 정류기는 하이측 트랜지스터와 직렬로 되며, 전형적으로 접지에 접속된다. 하이측 트랜지스터가 오프될 때, 에너지가 공급된 인덕터를 통한 전류는 다이오드 또는 동기 정류기에 의해 도통된다. 출력 캐패시터는 삼각 인덕터 전류를 평활화하여, 조절된 DC 전압을 부하에 공급한다. 평균 인덕터 전류는 부하로 흐르는 전류와 동일하다.
- <14> 온 시간(on-time)들 간의 간격을 변화시키면서 트랜지스터의 고정된 온 시간을 이용하는 조절기와 같은, 여러 가지 다른 유형의 스위칭 조절기가 알려져 있다.
- <15> 중간 및 고(high) 부하 전류에서, 스위칭 조절기는, 스위칭 트랜지스터가 스위칭 온 될 때에 매우 높은 도전성을 갖기 때문에, 매우 효율적이다. 예를 들어, 하이측 PMOS 트랜지스터를 완전히 턴 온하기 위해, 그것의 게이트는 접지에 접속되어 높은 게이트-소스 전압(Vgs)을 달성하며, 트랜지스터를 완전히 턴 오프하기 위해, 그것의 게이트는 Vgs가 0이 되도록 전력 공급 전압 Vin에 인가된다. NMOS 로우측 스위치에 인가된 게이트 전압은, NMOS 트랜지스터를 완전히 턴 오프 또는 온하기 위해, 0 볼트 또는 Vin일 수 있다. 트랜지스터는 온일 때에 낮은 저항성을 가지므로, 트랜지스터에서는 전력 소모가 최소로 된다.
- <16> MOSFET의 게이트는 캐패시턴스를 갖는다. 조절기가 중간 및 고 전류를 부하에 공급할 때, 스위칭 빈도수로 게이트(들)을 충전 및 방전함으로써 낭비되는 전력은, 조절기 및 부하에 의해 이용된 전체 전력 중 사소한 성분이다.
- <17> 그러나, 부하가 대기 모드에 있는 경우와 같은 매우 가벼운 부하 전류에서, 스위칭 빈도수로 게이트(들)을 충전 및 방전함으로써 낭비되는 전력은, 조절기 및 부하에 의해 이용되는 전체 전력 중 중요한 성분이다. 이러한 문제점은, 부하가 비교적 긴 기간 동안 저전력 모드에 빈번하게 있게 된다는 사실에 의해 악화된다. 전력 공급이 배터리인 경우, 그것은 배터리의 이용 시간을 연장하는데 있어 중요한 것이다.
- <18> 조절기를 경부하에서의 간헐적 동작 모드에 위치시키는 것이 알려져 있다. 그러한 조절기는 부하 전류가 전류 임계값 이하로 되었는지를 검출하고, 출력 전압이 출력 전압 임계값 이하로 감소될 때까지, 하이측 트랜지스터를 셧 다운시킨다. 하이측 트랜지스터가 셧 다운되는 시간 동안, 출력 필터 캐패시터는 전류를 부하에 공급한다. 출력 전압이 임계 전압으로 감소하는 시간의 길이는 부하 전류에 의존한다. 출력 전압이 임계 전압으로 감소되면, 조절기는 정상 동작(일련의 스위칭 사이클(a burst of switching cycles))을 재개하여, 출력 전압을 전형적으로 공칭 조절 전압보다 약간 높은 소정의 전압으로 상승시키며, 조절기는 다시 그것의 셧 다운 모드로

된다.

- <19> 다른 형태의 저부하 전류 모드는, 하이측 트랜지스터가 가변적인 빈도수로, 하지만 고정된 낮은 듀티 사이클에서 스위칭되어, 출력 전압을 전압 범위 이내로 유지시키는 모드를 포함한다.
- <20> 알려진 유형의 간헐적 동작 모드 기법에서, 스위칭 트랜지스터는 항상 완전히 온 또는 완전히 오프되도록 제어된다. 트랜지스터의 임의의 스위칭은 그것의 게이트를 충전 및 방전함으로써 전력을 낭비한다.
- <21> 바이폴라 트랜지스터는 기생 캐패시턴스를 또한 가지며, 조절기에 의해 바이폴라 트랜지스터를 스위칭 온 및 오프함으로써 전력이 낭비된다.
- <22> 경부하 전류를 공급할 때 조절기에 의해 낭비되는 전력을 더욱 감소시키는 것이 바람직하다.

발명이 이루고자 하는 기술적 과제

- <23> 스위칭 전압 조절기를 위한 새로운 경부하 전류 모드 기법이 기술된다. 일실시예에서, 본 발명의 스위칭 조절기는 경부하 전류 모드 동안에 하이측 트랜지스터를 "감소된 온(reduced on)" 상태로 유지시켜, 일정한 트리클 전류(trickle current)를 부하에 제공함으로써, 경부하 전류에서 트랜지스터의 스위칭 사이클의 수를 감소시키고, 따라서, 트랜지스터의 게이트를 충전 및 방전함으로써 낭비되는 전력을 감소시킨다. 이것은 감소된 게이트-소스 전압을 하이측 트랜지스터에 인가하여, 단지 적은 전류만이 트랜지스터를 통해 흐르도록 함으로써 수행된다. 트리클 전류는, 대기 모드에 있는 경우와 같이, 부하에 의해 예상되는 최저 전류 드레인 또는 그보다 약간 아래에 있어야 한다. 출력 전압이 임계 전압 이하로 강하되는 경우, 조절기의 정상 스위칭 동작이 재개되어, 출력 전압을 공칭 조절 전압보다 약간 높은 것과 같은 개시 전압으로 램핑 업(ramp up)하며, 조절기는 다시 한번 경부하 전류 모드로 진입하여, 일정한 트리클 전류를 부하에 공급한다.
- <24> 출력 캐패시터에 의해 전류가 공급되는, 트랜지스터를 턴 오프하는 종래의 방법과는 반대로, 부하에는 전력 소스로부터 일정한 트리클 전류가 공급되므로, 출력 전압이 임계 전압 이하로 강하되는데 소요되는 시간이 크게 연장된다. 따라서, 전압을 램핑 업하기 위한 일련의 스위칭 사이클들 사이의 시간이 크게 연장된다. 그 결과, 조절기가 경부하 전류를 공급할 때, 게이트의 충전 및 방전에 의해 낭비되는 전류가 매우 적어진다. 더욱이, 스위칭 처리에 이용된 모든 구성요소들이 보다 긴 시간 동안 쉼 다운되므로, 경부하 전류 모드에서 이용되는 전류는 매우 적어진다.
- <25> 감소된 온 상태를 이용하여 트리클 전류를 공급하는 이러한 기법은, 효율성을 증가시키도록, 임의의 유형의 조절기에 적용될 수 있다. 그러한 조절기는 버크(buck), 부스트, 버크-부스트, 또는 바이폴라 트랜지스터와 같은 임의의 유형의 트랜지스터를 이용하는 임의의 다른 유형을 포함한다.

발명의 구성 및 작용

- <26> 도 1은 본 발명의 일실시예에 따른 경부하 전류 모드 특성을 통합하는 전압 모드 전압 조절기(10)를 도시한다.
- <27> 조절기의 출력 단자에 접속된 저항 분배기(12)는 피드백 전압 V_{fb} 를 에러 증폭기(14)에 제공한다. 안정된 기준 전압 V_{ref} 가 에러 증폭기(14)의 제 2 입력에 제공된다. 조절기(10)는 스위칭 트랜지스터(16, 18)의 듀티 사이클을 조절하여, V_{fb} 를 V_{ref} 와 동일한 레벨로 유지한다.
- <28> 에러 증폭기(14)의 출력은 캐패시터(20)에 전하를 더하고 캐패시터(20)로부터 전하를 감하여, 캐패시터(20) 전압이 조절된 전압을 달성하는데 요구되는 듀티 사이클과 관련되도록 하는 전류이다. 보다 높은 캐패시터 전압은 보다 높은 듀티 사이클에 대응한다. 전압 모드 조절기에서, 듀티 사이클은 V_{in} 에 대한 V_{out} 의 비율과 동일하다. V_{in} 은 배터리 전압일 수 있다.
- <29> 캐패시터 전압은 톱니형 발진기(22) 신호와 비교된다. 펄스폭 변조(PWM) 비교기(24)는 캐패시터 전압을 상승 톱니형 전압과 비교한다. 발진기 사이클의 개시시에, PMOS 트랜지스터(16)는 0 볼트의 게이트 전압으로 완전히 턴 온되어, 전력 공급 입력 전압 V_{in} 을 인덕터(26)에 유효하게 접속시킨다. 램프(ramp)가 캐패시터(20) 전압을 가로지를 때, PMOS 트랜지스터(16)는 턴 오프되고, 동기 정류기(NMOS 트랜지스터(18))는 턴 온된다. 트랜지스터(16, 18)는 정상 동작 동안에 이러한 방식으로 동기적으로 스위칭된다. 트랜지스터(16)가 온일 때, 인덕터(26)가 충전되고, 트랜지스터(18)가 온일 때, 인덕터(26)가 방전된다. 인덕터(26) 전류의 램핑(ramping) 업 및 다운은 출력 캐패시터(28)에 의해 평활화되어 DC 전압 출력을 제공하게 된다. 인덕터(26)를 통한 평균 전류는 V_{out} 으로 라벨링된 출력 단자에 접속되는 부하에 대한 전류이다.

- <30> 이러한 정상 모드에서, 래치(30)는 PWM 비교기(24)의 "설정" 출력과 최소 전류 검출기 비교기(32)로부터의 신호 둘다를 수신하여, 트랜지스터(16)가 적어도 최소 피크 전류에 대해 온이 되도록 한다. 비교기(32)는 램핑 전류에 대응하는 신호를 트랜지스터(16)를 통해 수신하고, 최소 피크 전류 임계 신호를 수신한다. 최소 피크 전류 임계값에 대응하는 것보다 적은 전류를 필요로 하는 임의의 부하 전류는, 조절기가, 이하 기술되는, 경부하 전류 모드로 진입하도록 하는 "경부하 전류"인 것으로 간주될 것이다. 최소 피크 전류 임계 신호의 최적의 레벨은, 대기 모드로 진입하는 부하에 의해 트리거링되는 레벨과 같은, 조절기의 특정 응용에 의해 결정될 수 있다.
- <31> 트랜지스터(16)를 통한 전류는 전류 감지기(33)에 의해, 임의의 수의 통상적인 방식으로 감지될 수 있다. 이들 방식은 트랜지스터(16)와 인덕터(26) 사이에서 직렬로 된 낮은 값 저항기 양단의 전압 강하를 검출하는 것, 트랜지스터(16)와 병렬로 된 작은 트랜지스터를 통한 전류를 검출하는 것, 인덕터(26)가 1차 권선인 트랜스포머의 2차 권선을 통한 전류를 검출하는 것, 또는 다른 기법을 포함한다.
- <32> 이와 달리, 부하 전류는 V_{out} 단자와 직렬로 된 낮은 값 저항기를 이용하여, 저항기 양단의 전압 강하를 측정함으로써, 직접 검출될 수 있다. 비교기에 의해 결정된 것으로서, 전압 강하가 소정의 임계값 이하인 경우, 조절기는 그의 경부하 전류 모드로 진입하게 된다. 직접적인 검출 기법을 이용함으로써, 래치(30), 비교기(32) 및 전류 감지기(33)는 필요하지 않게 된다.
- <33> 부하 전류가 하이인 것으로 가정하면, 래치(30)는 스위치 신호를 게이트 구동 논리 회로(34)에게 송신하고, 게이트 구동 논리 회로(34)는 트랜지스터들(16, 18) 중 하나의 스위칭을 지연시켜, 트랜지스터가 그것의 온 및 오프 상태 사이에서 전이하는 동안 V_{in} 과 접지 사이에서의 임의의 전류 흐름을 방지한다.
- <34> 구동 신호는 구동기(36, 38)에 의해 증폭되며, 구동기(36, 38)는 완전한 온 또는 완전한 오프 제어 신호를 트랜지스터(16, 18)의 게이트에 제공한다. 게이트 전압 V_g 는 완전한 턴 온 및 완전한 턴 오프를 보장하도록, 0 볼트 또는 전력 공급 전압 V_{in} 일 수 있다. 트랜지스터(16, 18)를 완전히 턴 온함으로써, 그들의 낮은 저항성으로 인해, 트랜지스터에 의한 전력 소모가 최소로 된다.
- <35> 전술한 조절기 부분은 종래의 기법들을 이용한다.
- <36> 도 2(a) 및 2(b)는 공칭 조절 전압이 5 볼트라는 가정하에, 조절기(10)의 정상 모드 동안의 그것의 동작을 도시한다. 도 2(a)에서, 부하 전류는 하이이다. V_{out} 은 5 볼트에서 일정하게 유지된다. 사이클(즉, 듀티 사이클)당 하이측 스위치(SW)의 "온 시간"은 V_{in} 에 대한 V_{out} 의 비율에 의해 결정된다. SW 드레인 전압 그래프는 노드(39)에서 PMOS 트랜지스터의 드레인에서의 대략적인 전압을 나타내며, 스위치는 0 볼트의 V_g 로 완전히 턴 온되고(노드(39)는 대략적으로 V_{in} 에 있음), V_{in} 에서 또는 그 근처에서 V_g 로 완전히 턴 오프된다(트랜지스터(18)가 온이므로, 노드(39)는 접지 근방에 있음). 인덕터(26) 전류 I_L 은 트랜지스터(16, 18)의 동기 스위칭으로 램핑 업 및 다운된다. 평균 전류 $I_{L, Avg}$ 는 부하 전류이다. 도 2(b)는 중간 부하 전류에서의 동일한 파라미터를 도시한다. 유일한 차이는 평균 인덕터 전류임을 주지해야 한다.
- <37> 조절기(10)가 그의 경부하 전류 모드로 진입하기 위한 임계값 이하인 경전류를 부하가 끌어당기기 시작한다면, 다음과 같은 것들이 발생된다. 최소 피크 전류 비교기(32)는, 최소 피크 전류에 도달할 때까지 PWM 비교기(24)가 신호를 셧 오프한 후의 소정의 시간 동안, 래치(30)가 트랜지스터(16)를 온으로 유지하도록 한다. 각각의 스위칭 사이클 동안의 이러한 "과도한" 인덕터 전류는 V_{out} 을 5 볼트의 공칭 V_{out} 이상으로 점진적으로 증가시킬 것이다. 경부하 검출기(40)는 V_{fb} 를, 예러 증폭기(14)에 인가된 V_{ref} 보다 조금 높은 임계 전압 ($V_{ref}+x$)과 비교한다. V_{fb} 가 임계 레벨 이상으로 상승되는 경우, 검출기(40)는 조절기(10)에게, 부하 전류는 가볍고, 조절기(10)는 그의 경부하 전류 모드로 진입해야 함을 시그널링한다.
- <38> 검출기(40)의 출력은, 매우 단순한 스위칭 회로일 수 있는 경부하 모드 제어기(42)에 인가된다. 경부하 전류가 검출될 때, 제어기(42)는 조절기(10)를 제어하여, 트랜지스터(16, 18) 스위칭을 중지시킨다. 이것은 예러 증폭기(14), 발진기(22), PWM 비교기(24), 래치(30), 논리(34) 및 구동기(36, 38)에 대한 모든 전력을 제거함으로써 달성될 수 있다. 이들 구성요소에 대한 모든 전력을 제거하는 것은 이들 구성요소에 대한 스위치 접속 전력을 제어함으로써 수행될 수 있다. 불필요한 모든 구성요소를 셧 다운함으로써, 경부하 전류 모드 동안의 전력을 또한 절약하게 된다. 요구되지 않는 추가적인 구성요소들이 또한 셧 다운될 수 있다. 또한, 제어기(42)는 낮은 레벨 구동 신호가 트랜지스터(16)의 게이트에 인가되도록 함으로써, 부하에 대해 작은 트리플 전류를 생성하도록, 트랜지스터(16)를 "감소된 온" 상태로 유지시킨다. 이를 행하는 한 가지 방법은 트랜지스터(16)의 게이트에 접속되는 저전력 전압 조절기(44)를 인에이블링시키는 것이다. 예를 들어, 구동기(36)에 의

해 제어된 트랜지스터(16)의 완전한 온 상태가 최고 Vgs 전압(예를 들면, 7 볼트)을 제공하기 위해 0 볼트의 게이트 전압을 이용하는 경우, 저전력 전압 조절기(44)는 단지 1 볼트의 Vgs를 제공할 수 있으며, 게이트 전압은 Vin 이하의 단지 1 볼트이다. 저전력 조절기(44)는 입력 전압으로서 Vin을 이용하는 선형 조절기일 수 있다.

- <39> 동기 정류기(18)는 Vin을 접지에 단락시키는 것을 회피하기 위해, 경부하 전류 모드에서 셋 다운되어야 한다. 동기 정류기 대신에, 또는 그와 병행하여, 다이오드가 이용될 수 있다.
- <40> 트리클 전류는 단지 수 밀리암페어 또는 심지어 수 마이크로암페어일 수도 있다.
- <41> 트리클 전류는 DC 전류이므로, 인덕터(26)는 기본적으로 단락 회로로서 동작할 것이다.
- <42> 경부하 전류가 일정한 트리클 전류보다 크다면, 출력 전압 Vout은 서서히 강하될 것이다. 저전압 검출기(46) (비교기)는 Vfb에, 그리고 Vref보다 약간 낮은 전압(Vref-x)에 접속된다. Vfb가 Vref-x 이하로 된다면, 그것은 경부하 모드 제어기(42)에게 시그널링하여, 스위칭 회로를 다시 턴 온시키고, 트랜지스터(16)에 대한 낮은 레벨 구동 신호를 중지시킨다. 그 후, 정상 스위칭이 재개된다. 부하 전류가 여전히 가벼운 상태라면, Vout은 임계값 이상이 되도록 다시 상승하고, 경부하 전류 모드가 다시 시작될 것이다. 실제로, 검출기(40, 46)는 Vout을 2개의 전압들 사이에서 유지하는 단일의 히스테릭(hysteretic) 비교기일 수 있다.
- <43> 또한, 조절기(10)는 그것이 경부하 전류 모드에 있는 동안 Vout이 임계값 이상으로 상승하는 경우 트랜지스터(16)를 자동으로 셋 오프하여, 트리클 전류가 필요한 부하보다 높음을 나타내는 과전압 검출기(도시되지 않음)를 포함할 수 있다. 그러한 경우, 트랜지스터(16)를 셋 다운함으로써, Vout은 보다 낮은 임계값에 도달할 때까지 강하된다. 이 때, 스위칭 모드가 재개되며, 그 후, 경부하 전류 모드로 된다. 다른 실시예에서, 트리클 전류를 설정하는 구동 신호가 피드백을 이용하여 자동으로 조절됨으로써, 경부하 전류 모드 동안 Vout이 증가되는 것을 방지한다.
- <44> 도 2(c)는 경부하 전류 모드에서의 조절기(10)의 소정의 파라미터를 도시한다. Vout 그래프는 트랜지스터(16)의 스위칭이 Vout으로 하여금 5.1 볼트의 임계값을 초과하도록 할 때, 경부하 전류 모드로 진입하는 조절기(10)를 도시한다. 임계값은 공칭 전압에 대해 임의의 양(amount)일 수 있다. 전술한 바와 같이, 경부하 모드는, 부하에 대한 전류를 직접 검출하는 것과 같이, 임의의 수의 다른 방법으로 트리거링될 수 있다.
- <45> Vout의 높은 임계값에 도달한 후, 제어기(42)는 감소된 구동 신호를 트랜지스터(16)에 인가한다. 도 2(c)에 도시된 바와 같이, 트랜지스터(16) 스위치(SW)는 "감소된 온" 상태로 구동되어 트리클 전류를 제공한다. 트리클 전류는 정상 모드에서 달성가능한 최소 전류 이하의 임의의 레벨일 수 있다. 트리클 전류가 부하에 의해 이용된 전류에 더욱 근접할수록, 출력 캐패시터(28)를 재충전하기 위한 트랜지스터의 스위칭 사이의 기간이 더 길어진다. 일실시예에서, 트리클 전류는 조절기가 최소 피크 임계 전류를 생성할 때, 정상 모드에서 생성된 DC 출력 전류의 1/10 이하이다. 도 2(c)의 SW 드레인 그래프에서, 스위치가 트리클 전류를 제공하도록 제어되는 경우, 인덕터(26)는 단락 회로이며, 노드(39)는 대략적으로 Vout에 있게 된다. Vout은 트리클 전류와 부하 전류 사이의 차이에 따라, 시간에 걸쳐 변할 것이다.
- <46> Vout이 낮은 임계값으로 강하되는 경우, Vout이 높은 임계값으로 상승할 때까지 스위칭이 재개되고, 경부하 전류 모드가 다시 인에이블링된다.
- <47> 도 3은 전술한 기본적 처리의 흐름도이다. 단계(50)에서, 부하 전류를 임의의 방식으로 감지하여, 부하 전류가 경부하 전류 임계값 이하인지를 판정한다(단계 52). 부하 전류가 임계값 이하가 아니라면, 트랜지스터의 정상 스위칭이 수행된다(단계 54). 임의의 유형의 스위칭 조절기를 이용하여 경부하 전류 임계값 이상의 조절 전압을 공급할 수 있다. 다양한 유형의 적절한 스위칭 조절기가, 본 명세서에서 참조로 인용된 미국 특허 제 5,481,178 호에 기술되어 있다.
- <48> 부하 전류가 경부하 전류 임계값 이하인 것으로 검출되면, 단계(56)에서, 조절기는 전력을 절약하기 위해 다음과 같은 동작, 즉, 1) 스위칭 중지, 2) 임의의 동기 정류기를 셋 오프, 3) 감소된 구동 신호를 하이측 스위치의 제어 단자에 인가하여, 부하에 대해 작고 연속적인 트리클 전류를 생성, 4) 불필요한 구성요소를 셋 다운하는 동작이 수행되도록 한다.
- <49> 단계(58)에서, 출력 전압이 감지된다. 단계(60)에서, 출력 전압이 임계값 이하로 강하되었는지를 판정한다. 만약 그렇다면, 정상 스위칭 동작이 재개된다(단계 54). 만약 그렇지 않다면, 경부하 전류 모드가 계속된다(단계 62).
- <50> MOSFET 대신에, 바이폴라 트랜지스터와 같은, 임의의 다른 유형의 스위칭 트랜지스터를 이용할 수 있다. 잘

알려져 있는 바와 같이, 바이폴라 트랜지스터는 트랜지스터를 스위칭할 때 충전 및 방전되는 기생 캐패시터를 갖는다.

- <51> 본 발명의 경부하 전류 특성은 경부하 전류 상태 동안 조절 전압을 유지하는데 필요한 스위칭 사이클의 수를 최소화시킨다. 이것은 트랜지스터를 온 및 오프할 때 스위칭 트랜지스터를 충전 및 방전하는 빈도수를 감소시킴으로써 전력을 절약한다.
- <52> 도 4는 전류 모드 조절기(70)에 통합되는 본 발명을 도시한다.
- <53> 전류 모드 조절기에서, 듀티 사이클을 제어하여 각 스위치 사이클 동안 필요한 전류를 생성하여 일정한 조절 전압을 유지한다. 인덕터(26)를 통한 순간 전류가 전류 감지기(33)에 의해 감지된다. PWM 제어기(72)는 에러 증폭기(14) 신호, 전류 감지기(33)로부터의 전류 신호, 발진기(74)로부터의 펄스열 및 최소 피크 전류를 강제하는 신호를 수신한다. 발진기 펄스는 하이측 트랜지스터(16)를 턴 온하고, 로우측 트랜지스터(18)를 턴 오프한다. 램핑 순간 전류가 에러 증폭기(14) 신호와 교차하는 경우, PWM 제어기(72)는 트랜지스터(16)가 턴 오프되고, 트랜지스터(18)가 턴 온되도록 제어한다. 이러한 처리는 각각의 발진기 사이클에 대해 반복된다.
- <54> 낮은 부하 전류에서, PWM 제어기(72)에 인가된 최소 피크 전류 신호는 트랜지스터(16)가, 부하에 의해 요구되는 것보다 높은 최소 피크 전류를 도통하도록 한다. 이것은 출력 캐패시터(28)가 공칭 조절 전압 이상의 전압으로 충전되도록 할 것이다. 상승하는 Vfb가 Vref를 초과할 때, 에러 증폭기(14)의 출력은 경부하 검출기(76)에 의해 감지된 임계값 이하로 된다. 이것은 경부하 모드 제어기(42)에게 시그널링하여, 전술한 바와 같이, 조절기(70)가 경부하 전류 모드로 진입하도록 제어한다.
- <55> 경부하 전류 모드 동안, 하이측 트랜지스터(16)는 "감소된 온" 상태로 유지되어, 연속적인 트리클 전류를 부하에 제공할 것이며, 전형적으로 그러한 전류는 부하에 의해 실제로 당겨지는 전류보다 약간 낮은 전류일 것이다. 이것은 출력 캐패시터(28)를 서서히 방전시켜, Vout 및 Vfb가 강하되도록 할 것이다. Vfb를 임계값 이하로 낮추는 것은 저전압 검출기(46)를 트리거링하여, 제어기(42)가 조절기(70)를, 경부하 전류 모드가 시작되는 포인트로 출력 캐패시터(28)가 다시 재충전될 때까지, 그것의 정상 스위칭 모드에 위치시키도록 한다.
- <56> 전류 모드 제어기에서, 최소 피크 전류는 많은 방법으로 강제된다.
- <57> 스위칭 트랜지스터는 제어 회로와 동일한 칩상에 형성되거나, 또는 상이한 칩상에 형성될 수 있다.
- <58> 부스트 구성에서와 같은 조절기의 몇몇 실시예에서, 인덕터는 공급 전압에 직접 접속되고, 제 1 스위칭 트랜지스터는 인덕터와 접지 사이에서 직렬로 접속된다. 동기적으로 스위칭된 제 2 트랜지스터는 인덕터와 출력 단자 사이에 접속된다. 그러한 경우, 경부하 전류 모드에서의 제 2 트랜지스터의 "감소된 온" 상태는 단락 회로와 같이 동작하는 인덕터를 통해 전류를 부하쪽으로 끌어당긴다.
- <59> 도 1 및 4의 조절기는, 1) 임계 전류 이상의 부하 전류를 공급하기 위해 하나 이상의 트랜지스터를 완전히 온 및 완전히 오프로 스위칭하는 모든 제어 기능들을 제공하는 제 1 제어기와, 2) 경부하 전류 모드에서 조절기를 동작하기 위한 모든 제어 기능들을 제공하는 제 2 제어기—여기서, 트랜지스터는 일정한 "감소된 온" 상태로 유지되어, 단지 트리클 전류만을 부하로 공급함—를 포함한다. 제 1 및 제 2 제어기는 동일한 회로 중 일부를 이용할 수 있다.
- <60> 본 발명을 상세히 기술하였지만, 당업자라면, 본 명세서에서 기술된 사상 및 발명의 개념으로부터 벗어나지 않고서도, 현재의 개시 내용으로, 본 발명에 대한 수정이 가능함을 이해할 것이다. 따라서, 본 발명의 영역은 도시되고 기술된 특정 실시예들에 한정되는 것이 아니다.

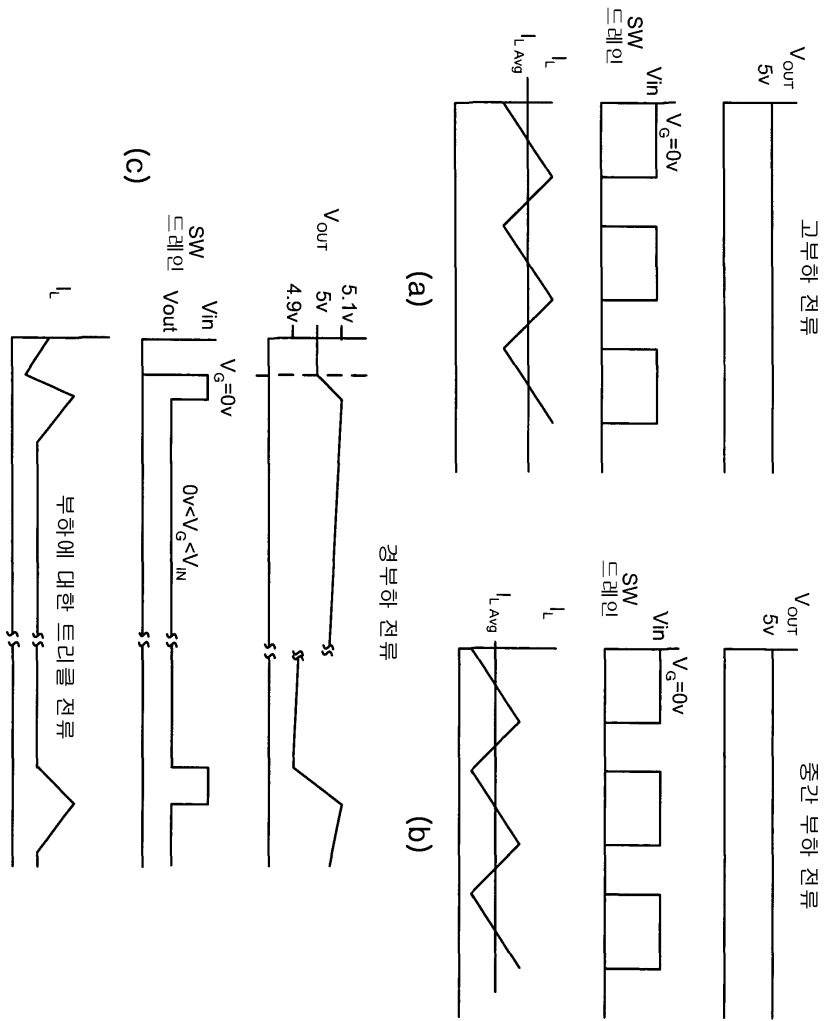
발명의 효과

- <61> 본 발명에 따르면, 경부하 전류 모드에서 전압 조절기를 동작하는 기술을 통해 에너지를 절약할 수 있다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 경부하 전류 모드 기법의 일실시예를 통합하는 전압 모드 조절기를 도시하는 도면,
- <2> 도 2(a), 2(b), 2(c)는 고 전류, 중간 전류 및 경부하 전류를 공급할 때의, 도 1의 조절기의 상태를 도시하는 도면,
- <3> 도 3은 경부하 상태를 검출하여, 조절기를 경부하 전류 모드에서 동작시키는 하나의 루틴의 흐름도,

도면2



도면3

