



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201203386 A1

(43)公開日：中華民國 101 (2012) 年 01 月 16 日

(21)申請案號：100112515

(22)申請日：中華民國 100 (2011) 年 04 月 11 日

(51)Int. Cl.：

H01L21/336 (2006.01)

H01L29/02 (2006.01)

H01L29/78 (2006.01)

(30)優先權：2010/06/16

日本

2010-136870

(71)申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.

(JP)

日本

(72)發明人：增田健良 MASUDA, TAKEYOSHI (JP)；和田圭司 WADA, KEIJI (JP)；伊藤里美

ITO, SATOMI (JP)；日吉透 HIYOSHI, TORU (JP)

(74)代理人：陳長文

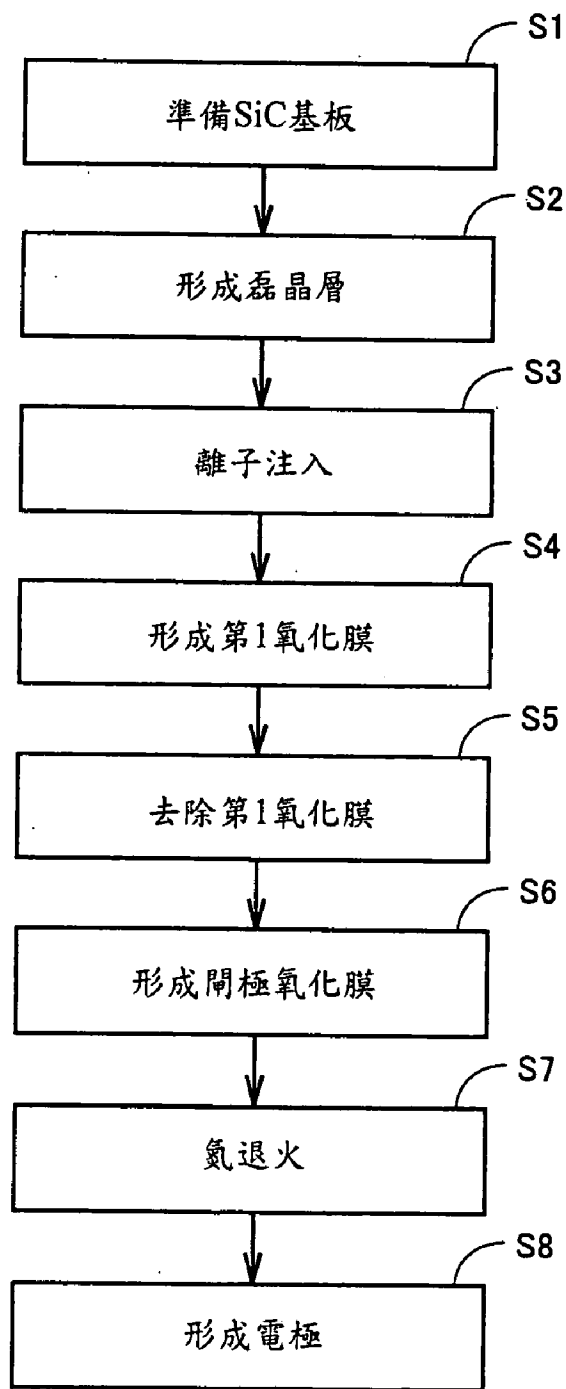
申請實體審查：無 申請專利範圍項數：12 項 圖式數：11 共 42 頁

(54)名稱

碳化矽半導體裝置之製造方法及碳化矽半導體裝置之製造裝置

(57)摘要

本發明之 SiC 半導體裝置之製造方法包括：於 SiC 半導體之第 1 表面形成第 1 氧化膜之步驟 (S4)、去除第 1 氧化膜之步驟 (S5)、於 SiC 半導體中藉由去除第 1 氧化膜而露出之第 2 表面形成構成 SiC 半導體裝置之第 2 氧化膜之步驟 (S6)。於去除第 1 氧化膜之步驟 (S4)、與形成第 2 氧化膜之步驟 (S6) 之間，將 SiC 半導體配置於阻隔了大氣之環境中。



S1：準備 SiC 基板

S2：形成磊晶層

S3：離子注入

S4：形成第 1 氧化膜

S5：去除第 1 氧化膜

S6：形成閘極氧化膜

S7：氮退火

S8：形成電極



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201203386 A1

(43)公開日：中華民國 101 (2012) 年 01 月 16 日

(21)申請案號：100112515

(22)申請日：中華民國 100 (2011) 年 04 月 11 日

(51)Int. Cl. : *H01L21/336 (2006.01)*

H01L29/02 (2006.01)

H01L29/78 (2006.01)

(30)優先權：2010/06/16 日本

2010-136870

(71)申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.

(JP)

日本

(72)發明人：增田健良 MASUDA, TAKEYOSHI (JP) ; 和田圭司 WADA, KEIJI (JP) ; 伊藤里美

ITO, SATOMI (JP) ; 日吉透 HIYOSHI, TORU (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：12 項 圖式數：11 共 42 頁

(54)名稱

碳化矽半導體裝置之製造方法及碳化矽半導體裝置之製造裝置

(57)摘要

本發明之 SiC 半導體裝置之製造方法包括：於 SiC 半導體之第 1 表面形成第 1 氧化膜之步驟 (S4)、去除第 1 氧化膜之步驟(S5)、於 SiC 半導體中藉由去除第 1 氧化膜而露出之第 2 表面形成構成 SiC 半導體裝置之第 2 氧化膜之步驟(S6)。於去除第 1 氧化膜之步驟(S4)、與形成第 2 氧化膜之步驟(S6)之間，將 SiC 半導體配置於阻隔了大氣之環境中。

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種碳化矽(SiC)半導體裝置之製造方法及製造裝置，更確切的是關於具有氧化膜之SiC半導體裝置之製造方法及製造裝置。

【先前技術】

先前以來，於半導體裝置之製造方法中，為了去除附著於表面之附著物而進行清洗。作為此種清洗方法，例如可列舉日本專利特開平6-314679號公報(專利文獻1)所揭示之技術。該專利文獻1之半導體基板之清洗方法揭示以如下方式來進行。首先，用含臭氧之超純水清洗矽(Si)基板而形成Si氧化膜，於該Si氧化膜之內部或表面摻入粒子及金屬雜質。繼而，用稀氟酸水溶液清洗該Si基板而將Si氧化膜蝕刻去除，同時去除粒子及金屬雜質。

先行技術文獻

專利文獻

[專利文獻1]日本專利特開平6-314679號公報

【發明內容】

發明所欲解決之問題

但是本發明者第一次明確：若使用上述專利文獻1所揭示之清洗方法製造SiC半導體裝置，則會存在以下問題。例如製造MOSFET(Metal Oxide Semiconductor Field Effect Transistor：場效電晶體)作為SiC半導體裝置時，例如於SiC基板上形成SiC磊晶層，將該磊晶層之表面進行清洗，而於

該表面上形成閘極氧化膜。即便藉由上述專利文獻1之清洗方法來清洗磊晶層之表面，雜質亦會附著於清洗後之表面。即便在該表面上形成閘極氧化膜，雜質亦會存在於磊晶層與閘極氧化膜之界面，因此存在SiC半導體裝置之特性惡化之問題。

因此，本發明之目的係提供一種能提高特性之SiC半導體裝置之製造方法及SiC半導體裝置之製造裝置。

解決問題之技術手段

本發明者進行銳意研究之結果發現，上述課題係由將清洗後之磊晶層配置於大氣中或潔淨度低之環境中而引起的。

因此，本發明之SiC半導體裝置之製造方法包括：於SiC半導體之第1表面形成第1氧化膜之步驟；去除第1氧化膜之步驟；於SiC半導體中藉由去除第1氧化膜而露出之第2表面形成構成SiC半導體裝置之第2氧化膜之步驟；於去除第1氧化膜之步驟、與形成第2氧化膜之步驟之間，將SiC半導體配置於阻隔了大氣之環境中。

根據本發明之SiC半導體裝置之製造方法，於形成第1氧化膜之步驟中，可將附著於SiC半導體之第1表面之雜質、粒子等摻入至第1氧化膜。藉由去除第1氧化膜之步驟，而去除附著於SiC半導體之第1表面之雜質、粒子等，從而可形成經潔淨化的第2表面。藉由將去除了雜質、粒子等之SiC半導體配置於阻隔了大氣之環境中，而可抑制大氣中之雜質、粒子等再次附著於SiC半導體之第2表面，因此可將SiC

半導體之第2表面維持為潔淨狀態。於形成第2氧化膜之步驟中，可於維持為潔淨狀態之SiC半導體之第2表面，形成構成SiC半導體裝置之第2氧化膜，因此可減少存在於SiC半導體之第2表面與第2氧化膜之界面的雜質、粒子等。因此，可製造能提高特性之SiC半導體裝置。

上述SiC半導體裝置之製造方法中較佳為，於形成第1氧化膜之步驟、與去除第1氧化膜之步驟之間，將SiC半導體配置於阻隔了大氣之環境中。

藉此，不僅於去除第1氧化膜後，而且於形成第1氧化膜後，亦可抑制雜質、粒子等再次附著。因此，可進一步減少存在於SiC半導體與第2氧化膜之界面的雜質、粒子等。因此，可製造能進一步提高特性之SiC半導體裝置。

於上述SiC半導體裝置之製造方法中較佳為，於形成第1氧化膜之步驟中，將形成於SiC半導體之第1表面的損傷層氧化。

藉此，若實施去除第1氧化膜之步驟，則可亦將形成於SiC半導體之第1表面的損傷層一併去除。因此，可提高SiC半導體之特性，因此可製造能進一步提高特性之SiC半導體。

於上述SiC半導體裝置之製造方法中較佳為，去除第1氧化膜之步驟包括：於不含氧(O)之環境下於1200℃以上SiC之昇華溫度以下將第1氧化膜熱分解之步驟；及於1000℃以上SiC之昇華溫度以下使用含有選自由氫氣(H₂)、氯化氫氣體(HCl)、氟化硫氣體(SF₆)及氟化碳氣體(CF₄)所組成群中之至少1種氣體進行蝕刻之步驟的至少一種步驟。

藉此，由於不進行濕式清洗(包括液相之清洗)而容易去除第1氧化膜，因此可防止濕式清洗所致之污染。

於上述SiC半導體裝置之製造方法中較佳為，於去除第1氧化膜之步驟與形成第2氧化膜之步驟之間，將SiC半導體之溫度差保持為500℃以下。

藉由在去除第1氧化膜之步驟與形成第2氧化膜之步驟之間抑制溫度下降，而可減少升溫時間，因此可提高處理量。

於上述SiC半導體裝置之製造方法中較佳為，於形成第2氧化膜之步驟中，使用去除第1氧化膜之步驟中所用之裝置形成第2氧化膜。

由於可使用相同裝置去除第1氧化膜並形成第2氧化膜，因此於去除第1氧化膜之步驟與形成第2氧化膜之步驟之間，可抑制溫度下降。藉此可減少去除第1氧化膜之步驟與形成第2氧化膜之步驟之轉移所引起的升溫時間，因此可提高處理量。

於上述SiC半導體裝置之製造方法中較佳為，分別於形成第1氧化膜之步驟、去除第1氧化膜之步驟、形成第2氧化膜之步驟之間，將SiC半導體之溫度差保持為500℃以下。

藉此，於形成第1氧化膜之步驟、去除第1氧化膜之步驟及形成第2氧化膜之步驟之間，可抑制溫度下降，因此可進一步提高處理量。

上述SiC半導體裝置之製造方法中較佳為，形成第1氧化膜之步驟中所用的裝置、與去除第1氧化膜之步驟中所用的裝置、以及形成第2氧化膜之步驟中所用的裝置相同。

由於可使用相同裝置形成第1氧化膜、且去除第1氧化膜、並且形成第2氧化膜，因此可抑制因形成第1氧化膜之步驟、與去除第1氧化膜之步驟、以及形成第2氧化膜之步驟之轉移所引起的溫度下降。因此，可進一步提高處理量。

本發明之一形態之SiC半導體裝置之製造裝置具備第1形成部、去除部、第2形成部、第1連接部。第1形成部係於SiC半導體之第1表面形成第1氧化膜。去除部係將第1氧化膜去除。第2形成部係於利用去除部於SiC半導體中藉由去除第1氧化膜而露出之第2表面形成構成SiC半導體裝置之第2氧化膜。第1連接部係為了可搬送SiC半導體而將去除部與第2形成部連接。第1連接部之搬送SiC半導體之區域可阻隔大氣。

根據本發明之一形態之SiC半導體之製造裝置，於第1形成部中，能以摻入附著於SiC半導體之第1表面的雜質、粒子等之方式形成第1氧化膜。可藉由在去除部中去除第1氧化膜，而去除附著於SiC半導體之第1表面之雜質、粒子等，從而形成經潔淨化之第2表面。藉由第1連接部，可將具有去除了雜質、粒子等之第2表面之SiC半導體配置於阻隔了大氣的環境中，因此可抑制大氣中之雜質、粒子等再次附著於SiC半導體之第2表面，並可將SiC半導體之第2表面維持為潔淨狀態。於第2形成部中，於維持為潔淨狀態之SiC半導體之第2表面可形成構成SiC半導體裝置之第2氧化膜，因此可減少存在於SiC半導體之第2表面與第2氧化膜之界面的雜質、粒子等。因此，可製造能提高特性之SiC半導

體裝置。

上述一個形態之SiC半導體之製造裝置中較佳為，進而具備第2連接部，其為了可搬送SiC半導體而將第1形成部與去除部連接，第2連接部之搬送SiC半導體之區域可阻隔大氣。

藉此，藉由第2連接部，於形成第1氧化膜後、及去除第1氧化膜後，可抑制雜質、粒子等再次附著。因此，可進一步減少存在於SiC半導體與第2氧化膜之界面的雜質、粒子等。因此，可製造能進一步提高特性之SiC半導體裝置。

本發明之其他形態之SiC半導體裝置之製造裝置具備第1形成部、第2形成部。第1形成部係於SiC半導體之第1表面形成第1氧化膜。第2形成部係去除第1氧化膜，且於SiC半導體中藉由去除第1氧化膜而露出之第2表面形成構成SiC半導體裝置之第2氧化膜。

根據本發明之其他形態之SiC半導體之製造裝置，於第1形成部中，能以摻入附著於SiC半導體之第1表面之雜質、粒子等之方式形成第1氧化膜。第2形成部中藉由去除第1氧化膜，而去除附著於SiC半導體之第1表面之雜質、粒子等，從而可形成經潔淨化之第2表面。由於在相同的第2形成部中可形成構成SiC半導體裝置之第2氧化膜，因此於去除第1氧化膜後至形成第2氧化膜為止之間，可將具有去除了雜質、粒子等之第2表面之SiC半導體配置於阻隔了大氣的環境中。藉此，可抑制大氣中之雜質、粒子等再次附著於SiC半導體之第2表面，可於將SiC半導體之第2表面維持為潔淨之狀態下形成構成SiC半導體裝置之第2氧化膜。因

此，可減少存在於SiC半導體之第2表面與第2氧化膜之界面的雜質、粒子等。因此，可製造能提高特性之SiC半導體裝置。

上述其他形態之SiC半導體裝置之製造裝置中較佳為，第1形成部與第2形成部相同。

藉此，於形成第1氧化膜後、及去除第1氧化膜後，可抑制雜質、粒子等再次附著。因此，可進一步減少存在於SiC半導體與第2氧化膜之界面的雜質、粒子等。因此，可製造能進一步提高特性之SiC半導體裝置。

發明之效果

如以上所說明般，根據本發明之SiC半導體裝置之製造方法及製造裝置，由於將清洗後之SiC半導體配置於阻隔了大氣之環境中，因此可減少存在於SiC半導體與構成SiC半導體裝置之氧化膜之界面的雜質、粒子等。因此，可製造提高了特性之SiC半導體。

【實施方式】

以下，根據圖式對本發明之實施形態進行說明。再者，於以下圖式中對相同或相當之部分賦予相同之參照符號，並且不再重複其說明。

(實施形態1)

圖1係表示本發明之實施形態1之SiC半導體裝置之製造裝置的示意圖。參照圖1，對本發明之一實施形態之SiC半導體裝置之製造裝置10進行說明。

如圖1所示，SiC半導體裝置之製造裝置10具備第1形成部

11、去除部12、第2形成部13、第1連接部14、以及第2連接部15。去除部12與第2形成部13藉由第1連接部14而連接。第1形成部11與去除部12藉由第2連接部15而連接。去除部12、第2形成部13及第1連接部14之內部會阻隔大氣，內部可相互連通。第1形成部11、去除部12及第2連接部15之內部會阻隔大氣，內部可相互連通。

第1形成部11係於SiC半導體之第1表面形成第1氧化膜。第1形成部11例如可使用熱氧化裝置、電漿產生裝置、利用臭氣水等含氧溶液形成第1氧化膜之裝置等。

去除部12係將由第1形成部11所形成之第1氧化膜去除。去除部12例如可使用熱分解裝置、使用氣體之蝕刻裝置、電漿產生裝置、利用氟化氫(HF)等之溶液去除第1氧化膜之裝置等。

第1形成部11及去除部12所用之電漿產生裝置並無特別限定，例如可使用：平行平板型RIE(Reactive Ion Etching：反應性離子蝕刻)裝置、ICP(Inductive Coupled Plasma：感應耦合電漿)型RIE裝置、ECR(Electron Cyclotron Resonance：電子回旋共振)型RIE裝置、SWP(Surface Wave Plasma：表面波電漿)型RIE裝置等。

第2形成部13係於利用去除部12於SiC半導體中藉由去除第1氧化膜而露出之第2表面形成構成SiC半導體裝置(參照圖9)之第2氧化膜。第2形成部13例如可使用熱氧化裝置、CVD(Chemical Vapor Deposition：化學蒸鍍)裝置等。

第1連接部14係為了能搬送SiC半導體而將去除部12與第

2形成部13連接。第2連接部15係為了能搬送SiC半導體而將第1形成部11與去除部12連接。第1連接部14及第2連接部15中搬送SiC半導體之區域(內部空間)可阻隔大氣。

此處，所謂阻隔大氣(阻隔大氣之環境)，係指不混入大氣之環境，例如為包含惰性氣體或氮氣之環境、真空。具體而言，阻隔大氣之環境例如為填充包含氮(N)、氦(He)、氖(Ne)、氬(Ar)、氪(Kr)、氙(Xe)、氡(Rn)、或該等之組合之氣體之環境。又，阻隔大氣之環境例如為1 Pa以下、較佳為0.1 Pa以下。

於本實施形態中，第1連接部14係將去除部12之內部與第2形成部13之內部進行連結。第1連接部14於內部具有用以將自去除部12搬出之SiC半導體搬送至第2形成部13之空間。即，第1連接部14係以不將SiC半導體暴露於大氣中之方式，為了自去除部12搬送至第2形成部13而設置的。

同樣，第2連接部15係將第1形成部11之內部與去除部12之內部進行連結。第2連接部15於內部具有用以將自第1形成部11搬出之SiC半導體搬送至去除部12之空間。即，第2連接部15係以不將SiC半導體暴露於大氣中之方式，為了自第1形成部11搬送至去除部12而設置的。再者，第2連接部15亦可省略。

第1連接部14及第2連接部15具有如能於內部搬送SiC半導體之大小。又，第1連接部14及第2連接部15可具有能以將SiC半導體載置於基座之狀態而搬送之大小。第1連接部14例如為將去除部12之出口與第2形成部13之入口連接的

承載室。第2連接部15例如為將第1形成部11之出口與去除部12之入口連結的承載室。

又，製造裝置10進而可具備第1搬送部，其配置於第1連接部14之內部，並且用以將SiC半導體自去除部12搬送至第2形成部13。同樣地製造裝置10進而可具備第2搬送部，其置於第2連接部15之內部，並且用以將SiC半導體自第1形成部11搬送至去除部12。第1搬送部與第2搬送部可相同亦可不同。

又，製造裝置10進而可具備覆蓋第1連接部14及第2連接部15之隔熱構件。又，製造裝置10進而可具備加熱部，其配置於第1連接部14及第2連接部15之外周，將第1連接部14及第2連接部15加熱。此時，可減少第1形成部11、去除部12及第2形成部13之間的溫度差，因此可抑制因搬送所致之SiC半導體之溫度下降。

又，製造裝置10進而可具備第1阻隔部，其配置於第1連接部14內，且用以將去除部12之內部與第2形成部13之內部阻隔。又，製造裝置10進而可具備第2阻隔部，其配置於第2連接部15內，且用以將第1形成部11之內部與去除部12之內部阻隔。第1阻隔部及第2阻隔部例如可使用能堵塞各連通部之閥或門等，可為複數個。

又，製造裝置10進而可具備用以排出內部之環境氣體的真真空泵、或用以將內部之環境氣體置換之置換氣罐。真真空泵或置換氣罐可分別與第1形成部11、去除部12、第2形成部13、第1連接部14及第2連接部15連接，亦可與至少任意

一個連接。

再者，製造裝置10可包含上述以外之各種要素，為了便於說明，而省略該等要素之圖示及說明。

又，圖1中表示第1連接部14僅將去除部12與第2形成部13之間連結，第2連接部15僅將第1形成部11與去除部12之間連結的形狀，但並不特別限定於此。作為第1連接部14及第2連接部15，例如可使用阻隔了大氣之腔室，並於該腔室內配置第1形成部11、去除部12及第2形成部13。

圖2係表示本發明之實施形態1之SiC半導體裝置之製造方法的流程圖。圖3~圖10係概略地表示本發明之實施形態1之SiC半導體裝置之各製造步驟的剖面圖。繼而，參照圖1~圖10，對本發明之一實施形態之SiC半導體裝置之製造方法進行說明。於本實施形態中，使用圖1所示之SiC半導體之製造裝置10，製造作為SiC半導體裝置之一例的MOSFET(Metal Oxide Semiconductor Field Effect Transistor：場效電晶體)。

如圖2及圖3所示，首先，準備具有表面2a之SiC基板2(步驟S1)。SiC基板2並無特別限定，例如可藉由以下方法準備。

具體而言，例如準備藉由昇華法、CVD法、HVPE(Hydride Vapor Phase Epitaxy：氫化氣相成長)法、MBE(Molecular Beam Epitaxy：分子束磊晶)法、OMVPE(Organo Metallic Vapor Phase Epitaxy：有機金屬氣相成長)法等氣相成長法，助熔劑法、高氮壓溶液法等液相成長法等而成長之SiC錠塊。然後，自SiC錠塊切出具有表面之SiC基板。所切出

之方法並無特別限定，藉由切片等自SiC錠塊切出SiC基板。

繼而，研磨所切出之SiC基板之表面。研磨之面可僅為表面，亦可進而對與表面相反側之背面進行研磨。研磨之方法並無特別限定，為了使表面平坦化、並且減少傷痕等損傷，例如可採用CMP(Chemical Mechanical Polishing：化學機械研磨)。CMP中，研磨劑係使用膠體二氧化矽，研磨粒係使用鑽石、氧化鉻，固定劑係使用黏接劑、蠟等。再者，代替CMP或與CMP一起進行電場研磨法、化學研磨法、機械研磨法等之其他研磨。又可省略研磨。

然後，對SiC基板之表面進行清洗。清洗之方法並無特別限定，例如可採用藉由熱氧化等形成氧化膜後，藉由熱分解、熱蝕刻等去除該氧化膜之清洗。再者可省略清洗。

藉此，可準備圖3所示之具有表面2a之SiC基板2。作為此種SiC基板2，例如使用導電型為n型、電阻為 $0.02\ \Omega\text{cm}$ 之基板。

繼而，如圖2及圖4所示，於SiC基板2之表面2a上藉由氣相成長法、液相成長法等而形成磊晶層120(步驟S2)。於本實施形態中，例如按以下方式形成磊晶層120。

具體而言，如圖4所示，於SiC基板2之表面2a上形成緩衝層121。緩衝層121為例如包含導電型為n型之SiC、例如厚度為 $0.5\ \mu\text{m}$ 之磊晶層。又緩衝層121中之導電性雜質之濃度例如為 $5 \times 10^{17}\ \text{cm}^{-3}$ 。

然後，如圖4所示，於緩衝層121上形成耐壓保持層122。作為耐壓保持層122，藉由氣相成長法、液相成長法等，而

形成包含導電型為n型之SiC之層。耐壓保持層122之厚度例如為15 μm 。又耐壓保持層122中之n型導電性雜質之濃度例如為 $5 \times 10^{15} \text{ cm}^{-3}$ 。

繼而，如圖2及圖5所示，對磊晶層120注入離子(步驟S3)。於本實施形態中，如圖5所示，按以下方式形成p型井區域123、n⁺源極區域124、以及p⁺接觸區域125。首先，藉由將導電型為p型之雜質選擇性地注入至耐壓保持層122之一部分，而形成井區域123。然後，藉由將n型導電性雜質選擇性地注入至特定區域而形成源極區域124，又藉由將導電型為p型之導電性雜質選擇性地注入至特定區域而形成接觸區域125。再者，雜質之選擇性注入例如可使用包含氧化膜之遮罩來進行。該遮罩於雜質注入後分別去除。

於此種離子注入之步驟S3後，可進行活化退火處理。例如於氬氣中於加熱溫度1700℃下進行30分鐘之退火。

又於離子注入之步驟S3後，進而進行有機清洗、酸清洗、RCA清洗等之表面清潔化。

藉由該等步驟，如圖5所示，可準備具備SiC基板2、與形成於SiC基板2上之磊晶層120的磊晶晶圓100。

繼而，將磊晶晶圓100(SiC半導體)之表面100a(第1表面)清洗。具體而言，如圖2及圖6所示，於磊晶晶圓100之表面100a形成第1氧化膜3(步驟S4)。第1氧化膜3例如為氧化矽。本實施形態之步驟S4中，於圖1所示之製造裝置10之第1形成部11中形成第1氧化膜3。

第1氧化膜3之形成方法並無特別限定，例如使用如下方

法：利用含O之溶液、O電漿、含O氣體之環境下的熱氧化等，而將磊晶晶圓100之表面100a氧化。

所謂含O之溶液，係指含氧之溶液，例如可列舉臭氧水。若考慮到SiC為穩定之化合物，則較佳為例如使用具有30 ppm以上之濃度之臭氧水。此時，可抑制臭氧之分解，並可提高磊晶晶圓100之表面100a與臭氧之反應速度，而可容易於表面100a形成第1氧化膜3。

又，所謂O氣體，係指含氧之氣體，含O氣體之熱氧化若考慮到SiC為穩定之化合物，則較佳為例如於700℃以上之溫度之乾式環境下進行。再者，所謂乾式環境，係指於氣相中形成第1氧化膜3，可包含與目的無關之液相成分。

又，所謂O電漿，係指由含氧之氣體生成之電漿，例如可將氧氣(O₂)供至電漿產生裝置而產生。所謂「藉由O電漿形成第1氧化膜3」，係指藉由使用含氧之氣體的電漿而形成第1氧化膜3。換言之係指，藉由由含氧之氣體生成之電漿進行處理，而形成第1氧化膜3。

於該步驟S4中，於為了將附著於表面100a之雜質、粒子去除時，例如形成1分子層以上10 nm以下之厚度(自表面100a向SiC基板2之方向的厚度)之第1氧化膜3。藉由形成具有1分子層以上之厚度的第1氧化膜3，而可將附著於表面100a之雜質、粒子等摻入至第1氧化膜3之表面或內部。藉由形成10 nm以下之厚度的氧化膜，而於後述步驟S5中容易去除第1氧化膜3。摻入表面100a之雜質、粒子而氧化時，可使用液相之清洗(濕式清洗)及氣相之清洗(乾式清洗)。

藉由離子注入或活化退火處理等使磊晶晶圓100之表面100a受到損傷，於為了去除形成於磊晶晶圓100之表面100a的損傷層之情形下，係於該步驟S4中將損傷層氧化。此時，例如形成具有超過10 nm且100 nm以下之厚度的第1氧化膜3。亦可藉由將損傷層氧化而將附著於表面100a之雜質、粒子等摻入至第1氧化膜3。將損傷層氧化時，採用氣相之清洗(乾式清洗)。此處，損傷層與其他區域相比會產生表面粗糙等，因此例如藉由進行SIMS分析，藉由與非注入區域相比矽或碳(C)會過量存在來確定。

繼而，參照圖1，將於第1形成部11中形成第1氧化膜3之磊晶晶圓100搬送至去除部12。此時，將磊晶晶圓100於阻隔了大氣之環境下的第2連接部15內搬送。換言之，於形成第1氧化膜3之步驟S4與去除第1氧化膜3之步驟S5之間，將磊晶晶圓100配置於阻隔了大氣之環境中。藉此，於形成第1氧化膜3後，可抑制大氣中所含之雜質附著於磊晶晶圓100之表面101a。

繼而，如圖2及圖7所示，去除第1氧化膜3(步驟S5)。於本實施形態之步驟S5中，藉由圖1所示之製造裝置10之去除部12去除第1氧化膜3。

第1氧化膜3之去除方法並無特別限定，例如可使用濕式蝕刻、乾式蝕刻、熱分解、F電漿等。

濕式蝕刻例如使用HF、 NH_4F (氟化銨)等之溶液去除第1氧化膜3。

乾式蝕刻較佳為，於 800°C 以上SiC之昇華溫度以下、較

佳為 1000°C 以上 SiC 之昇華溫度以下，使用包含選自由氫氣、氯化氫氣體、氟化硫氣體及氟化碳氣體所組成群中之至少 1 種的氣體，去除第 1 氧化膜 3。 800°C 以上之氫氣、氯化氫氣體、氟化硫氣體及氟化碳氣體還原第 1 氧化膜 3 之效果較高。就此觀點而言，更佳為 1000°C 以上。於第 1 氧化膜為 SiO_x 時，氫氣會將 SiO_x 分解為 H_2O 與 SiH_y ，氯化氫氣體會將 SiO_x 分解為 H_2O 與 SiCl_z 。藉由為 SiC 之昇華溫度以下，可抑制磊晶晶圓 100 之劣化。又，乾式蝕刻就可促進反應之觀點而言，較佳為於減壓下進行。

熱分解較佳為於不含氧之環境下於 1200°C 以上 SiC 之昇華溫度以下將第 1 氧化膜 3 熱分解。若於 1200°C 以上之不含氧之環境下加熱形成於磊晶晶圓 100 之表面 100a 的第 1 氧化膜 3，則可容易將第 1 氧化膜 3 熱分解。藉由為 SiC 之昇華溫度以下，而可抑制磊晶晶圓 100 之劣化。又，熱分解就可促進反應之觀點而言，較佳為於減壓下進行。

所謂 F 電漿，係指由含氟 (F) 之氣體生成之電漿，例如可藉由將四氟化碳氣體 (CF_4)、三氟化甲烷氣體 (CHF_3)、氟隆氣體 (C_2F_6) (fluon gas)、六氟化硫氣體 (SF_6)、三氟化氮氣體 (NF_3)、二氟化氙氣體 (XeF_2)、氟氣 (F_2)、及三氟化氯氣體 (ClF_3) 之單獨氣體或混合氣體供給至電漿產生裝置而產生。所謂「藉由 F 電漿去除第 1 氧化膜 3」，係指藉由使用含氟之氣體的電漿而去除第 1 氧化膜 3。換言之係指，藉由由含氟之氣體生成之電漿進行處理，而去除第 1 氧化膜 3。

藉由實施該步驟 S5，而於步驟 S4 中去除摻入了雜質、粒

子等之第1氧化膜3，因此可去除磊晶晶圓100之表面100a的雜質、粒子等。藉此，如圖7所示，可形成具有雜質、粒子等減少之表面101a(第2表面)的磊晶晶圓101。

又，於步驟S4中形成使損傷層氧化之第1氧化膜3時，藉由實施步驟S5，亦可進一步去除損傷層。藉此，如圖7所示，可形成具有雜質、粒子等減少之表面101a的磊晶晶圓101。藉此，如圖7所示，可形成具有雜質、粒子等減少、且去除了損傷層之表面101a的磊晶晶圓101。

再者，可重複上述步驟S4及S5。又，視需要亦可追加其他的藥液之清洗步驟、純水沖洗步驟、乾燥步驟等而實施。其他的藥液例如可列舉包含硫酸與過氧化氫水之SPM。於步驟S2前藉由SPM進行清洗時，亦可去除有機物。但於去除第1氧化膜3之步驟S5、與後述形成閘極氧化膜126之步驟S6之間追加其他步驟時，向其他步驟轉移時亦可將磊晶晶圓配置於阻隔了大氣之環境中。

繼而，參照圖1，將由去除部12去除了第1氧化膜3之磊晶晶圓101搬送至第2形成部13。此時，將磊晶晶圓101於阻隔了大氣之環境下的第1連接部14內搬送。換言之，於去除第1氧化膜3之步驟S5與形成作為第2氧化膜之閘極氧化膜之步驟S6之間，將磊晶晶圓101配置於阻隔了大氣之環境中。藉此，於去除了第1氧化膜3後，可抑制大氣中所含之雜質附著於磊晶晶圓101之表面101a。

繼而，如圖2及圖8所示，於磊晶晶圓101中藉由去除第1氧化膜3而露出之表面101a(第2表面)形成構成SiC半導體裝

置之作為第2氧化膜的閘極氧化膜126(步驟S6)。具體而言，如圖8所示，以覆蓋耐壓保持層122、井區域123、源極區域124、以及接觸區域125之上之方式形成閘極氧化膜126。該形成例如可藉由熱氧化(乾式氧化)來進行。熱氧化例如於 O_2 、 O_3 、 N_2O 等含氧之環境中加熱至高溫。熱氧化之條件例如加熱溫度為 $1200^{\circ}C$ ，又加熱時間為30分鐘。再者，閘極氧化膜126之形成並不限定於熱氧化，例如可藉由CVD法、濺鍍法等而形成。閘極氧化膜126例如包含具有50 nm之厚度的矽氧化膜。

較佳為，於去除第1氧化膜3之步驟S5、與形成閘極氧化膜126之步驟S6之間，將具有經清洗之表面101a之磊晶晶圓101之溫度差保持為 $500^{\circ}C$ 以下。此時，由於在步驟S5與步驟S6之間的磊晶晶圓之溫度差較小，因此可提高處理量。更佳為，分別於形成第1氧化膜3之步驟S4、與去除第1氧化膜3之步驟S5、以及形成閘極氧化膜126之步驟S6之間，將磊晶晶圓100、101之溫度差保持為 $500^{\circ}C$ 以下。此時，於自步驟S4開始至步驟S6結束之間，由於磊晶晶圓之溫度差較小，因此可提高處理量。

又，較佳為，於去除第1氧化膜3之步驟S5與形成閘極氧化膜126之步驟S6之間，將具有經清洗之表面101a之磊晶晶圓101保持為 $800^{\circ}C$ 以上，更佳為保持為 $1000^{\circ}C$ 以上。此時，可抑制於步驟S5與步驟S6之間的磊晶晶圓之溫度下降，因此可提高處理量。又，較佳為，分別於形成第1氧化膜3之步驟S4、與去除第1氧化膜3之步驟S5、以及形成閘極氧化

膜126之步驟S6之間，將磊晶晶圓100、101保持為800℃以上，更佳為保持為1000℃以上。此時，於自步驟S4開始至步驟S6結束之間，可抑制磊晶晶圓之溫度下降，因此可提高處理量。

然後，進行氮退火(步驟S7)。具體而言，於一氧化氮(NO)環境中進行退火處理。該處理之條件例如加熱溫度為1100℃、加熱時間為120分鐘。其結果係可於耐壓保持層122、井區域123、源極區域124、及接觸區域125各部分與閘極氧化膜126之界面附近導入氮原子。

再者，於該使用一氧化氮之退火步驟後，還可進行使用作為惰性氣體之氬氣之退火處理。該處理之條件例如加熱溫度為1100℃、加熱時間為60分鐘。

該氮退火步驟(步驟S7)後，還可進行有機清洗、酸清洗、RCA清洗等之表面清潔化。

繼而，如圖2、圖9及圖10所示，形成電極(步驟S8)。首先，按以下方式形成圖9所示之源極電極111。具體而言，於閘極氧化膜126上使用光微影法形成具有圖案之光阻膜。使用該光阻膜作為遮罩，藉由蝕刻去除閘極氧化膜126中位於源極區域124及接觸區域125上之部分。藉此於閘極氧化膜126形成開口部126a。例如藉由蒸鍍法於該開口部126a以與源極區域124及接觸區域125各區域接觸之方式形成導電體膜。繼而，藉由去除光阻膜而去除(剝離)上述導體膜中位於光阻膜上之部分。該導體膜可為金屬膜，例如包含鎳(Ni)。該剝離之結果係形成源極電極111。

再者，此處較佳為進行用以合金化之熱處理。例如於作為惰性氣體之氬(Ar)氣體環境中，於加熱溫度950℃下進行2分鐘之熱處理。

然後，如圖10所示，例如藉由蒸鍍法於源極電極111上形成上部源極電極127。又，例如藉由蒸鍍法，於SiC基板2之背面上形成汲極電極112。

又，例如按以下方式形成閘極電極110。預先形成具有位於閘極氧化膜126上之區域的開口圖案之光阻膜，以覆蓋該光阻膜之整個面之方式形成構成閘極電極之導電體膜。並且，藉由去除光阻膜，而去除(剝離)應成為閘極電極之導電體膜之部分以外的導電體膜。其結果係如圖10所示般可於閘極氧化膜126上形成閘極電極110。

藉由實施以上步驟(步驟S1~S8)，而可製造作為圖10所示之SiC半導體裝置的MOSFET102。

再者，亦可使用替換本實施形態之導電型之構成、即替換p型與n型之構成。

又，為了製作MOSFET102而使用SiC基板2，基板之材料並不限定於SiC，可使用其他材料之結晶而製作。又，亦可省略SiC基板2。

如以上所說明，作為本實施形態之SiC半導體裝置之一例的MOSFET102之製造方法，於去除第1氧化膜3之步驟S5、與形成作為第2氧化膜的構成MOSFET102之閘極氧化膜126之步驟S6之間，將作為SiC半導體之磊晶晶圓101配置於阻隔了大氣之環境中。

作為本實施形態之SiC半導體裝置之一例的MOSFET102之製造裝置10，為了能搬送磊晶晶圓101而具備將去除部12與第2形成部13連接之第1連接部14，第1連接部14之搬送磊晶晶圓101之區域可阻隔大氣。

根據本發明之MOSFET102之製造方法及製造裝置，於形成第1氧化膜之步驟S4中，可將附著於磊晶晶圓100之表面100a之鈦(Ti)等雜質、粒子等摻入至第1氧化膜3。藉由去除第1氧化膜3之步驟S5，而可去除附著於磊晶晶圓100之表面100a之雜質、粒子等。藉由將具有去除了雜質、粒子等之表面101a的磊晶晶圓101配置於阻隔了大氣之環境中(第1連接部14)，而可抑制大氣中之雜質、粒子等再次附著於清洗後之磊晶晶圓101之表面101a，因此可將閘極氧化膜126形成前之磊晶晶圓101之表面101a維持為潔淨狀態。於形成閘極氧化膜126之步驟S6中，可於該狀態之磊晶晶圓101之表面101a形成構成SiC半導體裝置之閘極氧化膜126，因此可減少存在於磊晶晶圓101與閘極氧化膜126之界面的雜質、粒子等。又，由於可將磊晶晶圓101之表面101a維持為潔淨狀態，因此亦可減少存在於形成於表面101a上之閘極氧化膜126中的雜質、粒子等。進而亦可提高閘極氧化膜126之膜質。因此，可提高MOSFET102之反方向電壓施加時之耐壓，並且可提高正方向電壓施加時之動作之穩定性及長期可靠性。因此可製造能提高特性之MOSFET102。

於本實施形態中，於磊晶晶圓100之表面形成第1氧化膜3，藉由去除第1氧化膜3而清洗表面後，而減少因磊晶晶圓

101暴露於大氣引起的再次污染之可能性。由於SiC為穩定之化合物，因此與Si相比更不容易於磊晶晶圓100之表面100a形成第1氧化膜3。因此，將作為SiC半導體之磊晶晶圓100之表面100a清洗後，不使磊晶晶圓101暴露於大氣而搬送至下一步驟(形成閘極氧化膜之步驟S6)，可簡化清洗，而大大有助於提高所製造之SiC半導體裝置之特性。

又，藉由在阻隔了大氣之環境的第1連接部14內配置磊晶晶圓101，而難以於去除第1氧化膜3之去除部12與第2形成部13之間相互帶入粒子、雜質等污染物質。同樣可減少來自去除第1氧化膜3之步驟S5及形成閘極氧化膜126之步驟S6的各步驟間的污染之帶入的可能性。因此，由於可維持去除部12及第2形成部13之潔淨化，因此大大有助於提高所製造之SiC半導體裝置之特性。

於作為本實施形態之SiC半導體裝置之一例的MOSFET102之製造方法中較佳為，於形成第1氧化膜3之步驟S4、與去除第1氧化膜3之步驟S5、以及形成閘極氧化膜126之步驟S6之間，將磊晶晶圓100、101配置於阻隔了大氣之環境中。

於作為本實施形態之SiC半導體裝置之一例的MOSFET102之製造裝置10中較佳為，進而具備第2連接部15，其為了可搬送磊晶晶圓100而將第1形成部11與去除部12連接，第2連接部15之搬送磊晶晶圓101之區域可阻隔大氣。

藉此，於自清洗步驟開始直至結束為止可抑制磊晶晶圓暴露於大氣中，且於自清洗步驟結束直至閘極氧化膜形成

為止可抑制磊晶晶圓101暴露於大氣中。因此，可抑制清洗中及清洗後之磊晶晶圓100表面100a、101之表面101a被再次污染，因此可製造能進一步提高特性之SiC半導體裝置。

再者，於本實施形態中舉例說明作為SiC半導體裝置的MOSFET之製造方法，本發明可應用於具備具有表面之SiC磊晶晶圓、與形成於該表面之構成SiC半導體裝置的氧化膜(作為SiC半導體裝置而殘留之氧化膜)之半導體裝置。SiC磊晶晶圓包括自表面進行離子注入者、與不進行離子注入者。即，本發明例如可應用於MOSFET或IGBT(Insulated Gate Bipolar Transistor：絕緣閘極雙極電晶體)等具有絕緣閘極型場效部之半導體裝置，或JFET(Junction Field-Effect Transistor：接合場效電晶體)等具有氧化膜之SiC半導體裝置之所有SiC半導體裝置。

(實施形態2)

圖11係本發明之實施形態2之SiC半導體裝置之製造裝置的示意圖。參照圖11等，對本實施形態2之SiC半導體裝置之製造裝置進行說明。

如圖11所示，本實施形態之製造裝置20具備腔室21、第1氣體供給部22、第2氣體供給部23、真空泵24。第1氣體供給部22、第2氣體供給部23及真空泵24與腔室21連接。

腔室21係於內部收納磊晶晶圓100、101(參照圖5~圖7)。腔室21例如可使用電漿產生裝置。

第1氣體供給部22係將為了於磊晶晶圓100形成第1氧化膜3(參照圖6)、及為了形成構成SiC半導體裝置(本實施形態

中為MOSFET102)之氧化膜(本實施形態中為閘極氧化膜126)(參照圖8)而使用之氣體供給至腔室21。第1氣體供給部22例如供給含氧之氣體。

第2氣體供給部23係將為了去除形成於磊晶晶圓100之第1氧化膜3而使用之氣體供給至腔室21。第2氣體供給部23例如將 H_2 氣體、 HCl 氣體等將矽(Si)與氧還原之氣體供給至腔室21。

真空泵24係使腔室21之內部達到真空。因此，可於藉由第1氣體供給部22於磊晶晶圓100形成第1氧化膜3後，使腔室21之內部達到真空，而藉由第2氣體供給部23去除第1氧化膜3。又，於去除第1氧化膜3後，使腔室21之內部達到真空，而藉由第1氣體供給部22於磊晶晶圓101形成構成SiC半導體裝置之第2氧化膜(閘極氧化膜126)。再者，真空泵24可省略。

再者，圖11所示之製造裝置20可包含上述以外之各種要素，為了便於說明，而省略該等要素之圖示及說明。

本實施形態之SiC半導體裝置之製造方法係製造圖9所示之MOSFET102，基本上與實施形態1相同，但於使用圖11所示之製造裝置20之方面不同。因此，於形成第1氧化膜之步驟S4與去除第1氧化膜之步驟S5之間、及去除第1氧化膜之步驟S5與形成閘極氧化膜126之步驟S6之間，將磊晶晶圓配置於腔室21內，因此可配置於阻隔了大氣之環境中。

又，可使用去除第1氧化膜3之步驟S5中所用之裝置而形成作為第2氧化膜之閘極氧化膜126。換言之，去除第1氧化

膜3之步驟S5與形成閘極氧化膜126之步驟S6係藉由相同之裝置來實施。因此，亦可於去除第1氧化膜之步驟S5與形成閘極氧化膜之步驟S6之間，以儘可能不降低磊晶晶圓之溫度之方式(例如500°C以下)進行維持。又，於去除第1氧化膜之步驟S5與形成閘極氧化膜之步驟S6之間，亦可將磊晶晶圓之溫度保持為800°C以上、較佳為1000°C以上。

進而，於本實施形態中，形成第1氧化膜3之步驟S4、去除第1氧化膜3之步驟S5、以及形成閘極氧化膜126之步驟S6係藉由相同之裝置來實施。因此，亦可於形成第1氧化膜3之步驟S4與去除第1氧化膜3之步驟S5之間、及於去除第1氧化膜3之步驟S5與形成閘極氧化膜126之步驟S6之間，以儘可能不降低磊晶晶圓之溫度之方式(例如500°C以下)進行維持。又，亦可於形成第1氧化膜之步驟S4與去除第1氧化膜之步驟S5之間、及於去除第1氧化膜之步驟S5與形成閘極氧化膜之步驟S6之間，將磊晶晶圓之溫度保持為800°C以上、較佳為1000°C以上。

又較佳為，於形成第1氧化膜3之步驟S4結束後、及去除第1氧化膜3之步驟S5結束後，藉由真空泵24將腔室21之內部抽成真空(例如抽成真空至0.1 Pa以下)。換言之較佳為，於形成第1氧化膜3之步驟S4與去除第1氧化膜3之步驟S5之間的氣體更換時、及去除第1氧化膜3之步驟S5與形成閘極氧化膜126之步驟S6之間的氣體更換時，對環境之壓力進行減壓(例如減壓至0.1 Pa以下)。藉此，可減少腔室21內之殘留氣體，因此可減少使用第2氣體供給部23或第1氣體供給

部22之置換氣體導入時的氣相反應所致之粒子的產生。例如於第1氧化膜3為 SiO_x 時，於去除第1氧化膜3之步驟S5與形成閘極氧化膜126之步驟S6之更換時，藉由減少於去除第1氧化膜3之步驟S5中所分解之Si，而可減少該殘留之Si與為了形成閘極氧化膜126而導入之 O_2 氣體反應而成的 SiO_2 粒子之產生。因此，可使磊晶晶圓之表面進一步潔淨。即，可抑制氣體更換所伴隨之粒子產生。

根據以上所述，根據本實施形態之SiC半導體之製造裝置20，具備腔室21，其用以去除第1氧化膜3，且於磊晶晶圓100中藉由去除第1氧化膜3而露出之表面，形成構成作為SiC半導體裝置之MOSFET102的作為第2氧化膜之閘極氧化膜126。因此，藉由將去除了雜質、粒子等之磊晶晶圓101配置於阻隔了大氣之環境中(腔室21內)，而可抑制大氣中之雜質、粒子等再次附著於磊晶晶圓101之表面101a，因此可將閘極氧化膜126形成前之磊晶晶圓101之表面101a維持為潔淨狀態。於形成閘極氧化膜126之步驟S6中，可於該狀態之磊晶晶圓101之表面101a形成構成作為SiC半導體裝置之MOSFET102的閘極氧化膜126，因此可減少存在於磊晶晶圓101與閘極氧化膜126之界面的雜質、粒子等。又，由於可將磊晶晶圓101之表面101a維持為潔淨狀態，因此亦可減少存在於閘極氧化膜126中之雜質、粒子等。進而亦可提高形成於表面101a上之閘極氧化膜126之膜質。因此，可提高MOSFET102之反方向電壓施加時之耐壓，並且可提高正方向電壓施加時之動作之穩定性及長期可靠性。因此，可製

造能提高特性之MOSFET102。

再者，於本實施形態中，用以於磊晶晶圓100之表面100a形成第1氧化膜3之第1形成部，與用以去除第1氧化膜3、且於磊晶晶圓100中藉由去除第1氧化膜3而露出之表面101a形成構成MOSFET102之閘極氧化膜126的第2形成部，係以相同的製造裝置20為例進行說明。但本發明中，第1形成部與第2形成部亦可為不同之裝置。即本發明之製造裝置係第2形成部為圖11所示之構成，並可配置與第2形成部不同之第1形成部。此時較佳為，製造裝置進而具備為了可搬送SiC半導體而將第1形成部與第2形成部連接之連接部，並且該連接部中之搬送SiC半導體之區域可阻隔大氣。

如以上所述，對本發明之實施形態進行了說明，但一開始就預先規定了將各實施形態之特徵加以適當組合。又，應認為此次所揭示之實施形態於所有方面均為例示，並非限制性者。本發明之範圍係由申請專利範圍所揭示而非由上述實施形態所揭示，並且旨在包括與申請專利範圍均等之含義及範圍內之所有變更。

【圖式簡單說明】

圖1係表示本發明之實施形態1之SiC半導體裝置之製造裝置的示意圖；

圖2係表示本發明之實施形態1之SiC半導體裝置之製造方法的流程圖；

圖3係概略地表示本發明之實施形態1之SiC半導體裝置之各製造步驟的剖面圖；

圖 4 係概略地表示本發明之實施形態 1 之 SiC 半導體裝置之各製造步驟的剖面圖；

圖 5 係概略地表示本發明之實施形態 1 之 SiC 半導體裝置之各製造步驟的剖面圖；

圖 6 係概略地表示本發明之實施形態 1 之 SiC 半導體裝置之各製造步驟的剖面圖；

圖 7 係概略地表示本發明之實施形態 1 之 SiC 半導體裝置之各製造步驟的剖面圖；

圖 8 係概略地表示本發明之實施形態 1 之 SiC 半導體裝置之各製造步驟的剖面圖；

圖 9 係概略地表示本發明之實施形態 1 之 SiC 半導體裝置之各製造步驟的剖面圖；

圖 10 係概略地表示本發明之實施形態 1 之 SiC 半導體裝置之各製造步驟的剖面圖；及

圖 11 係本發明之實施形態 2 之 SiC 半導體裝置之製造裝置的示意圖。

【主要元件符號說明】

2	SiC 基板
2a、100a、101a	表面
3	第 1 氧化膜
10、20	製造裝置
11	第 1 形成部
12	去除部
13	第 2 形成部

14	第1連接部
15	第2連接部
21	腔室
22	第1氣體供給部
23	第2氣體供給部
24	真空泵
100、101	磊晶晶圓
102	MOSFET
110	閘極電極
111、127	源極電極
112	汲極電極
120	磊晶層
121	緩衝層
122	耐壓保持層
123	井區域
124	源極區域
125	接觸區域
126	閘極氧化膜
126a	開口部
129	汲極區域
131	p型SiC層

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：100112575

※ 申請日：100. 4. 11

※IPC 分類：H01L 21/336 (2006.01)

H01L 29/02 (2006.01)

一、發明名稱：(中文/英文)

H01L 29/78 (2006.01)

碳化矽半導體裝置之製造方法及碳化矽半導體裝置之製造裝置

二、中文發明摘要：

本發明之SiC半導體裝置之製造方法包括：於SiC半導體之第1表面形成第1氧化膜之步驟(S4)、去除第1氧化膜之步驟(S5)、於SiC半導體中藉由去除第1氧化膜而露出之第2表面形成構成SiC半導體裝置之第2氧化膜之步驟(S6)。於去除第1氧化膜之步驟(S4)、與形成第2氧化膜之步驟(S6)之間，將SiC半導體配置於阻隔了大氣之環境中。

三、英文發明摘要：

七、申請專利範圍：

1. 一種碳化矽半導體裝置(102)之製造方法，其係用於製造碳化矽半導體裝置(102)者；且包括
於碳化矽半導體之第1表面(100a)形成第1氧化膜(3)之步驟；
去除上述第1氧化膜(3)之步驟；
於上述碳化矽半導體中於藉由去除上述第1氧化膜(3)而露出之第2表面(101a)，形成構成上述碳化矽半導體裝置(102)之第2氧化膜(126)之步驟；
於去除上述第1氧化膜(3)之步驟與形成上述第2氧化膜(126)之步驟之間，將上述碳化矽半導體配置於阻隔了大氣之環境中。
2. 如請求項1之碳化矽半導體裝置(102)之製造方法，其中於形成上述第1氧化膜(3)之步驟、與去除上述第1氧化膜(3)之步驟之間，將上述碳化矽半導體配置於阻隔了大氣之環境中。
3. 如請求項1之碳化矽半導體裝置(102)之製造方法，其中於形成上述第1氧化膜(3)之步驟中，將形成於上述碳化矽半導體之上上述第1表面(100a)之損傷層氧化。
4. 如請求項1之碳化矽半導體裝置(102)之製造方法，其中去除上述第1氧化膜(3)之步驟包括：於不含氧之環境下於1200℃以上碳化矽之昇華溫度以下將上述第1氧化膜(3)熱分解之步驟，以及於800℃以上碳化矽之昇華溫度以下使用包含選自由氫氣、氯化氫氣體、氯化硫氣體及氟化

碳氣體所組成群中的至少1種氣體進行蝕刻之步驟的至少一個步驟。

5. 如請求項1之碳化矽半導體裝置之製造方法，其中於去除上述第1氧化膜(3)之步驟與形成上述第2氧化膜(126)之步驟之間，將上述碳化矽半導體之溫度差保持為500°C以下。
6. 如請求項5之碳化矽半導體裝置(102)之製造方法，其中於形成上述第2氧化膜(126)之步驟中，使用去除上述第1氧化膜(3)之步驟中所用的裝置，形成上述第2氧化膜(126)。
7. 如請求項2之碳化矽半導體裝置(102)之製造方法，其中分別於形成上述第1氧化膜(3)之步驟、去除上述第1氧化膜(3)之步驟、形成上述第2氧化膜(126)之步驟之間，將上述碳化矽半導體之溫度差保持為500°C以下。
8. 如請求項7之碳化矽半導體裝置之製造方法，其中形成上述第1氧化膜(3)之步驟中所用之裝置、與去除上述第1氧化膜(3)之步驟中所用之裝置、以及形成上述第2氧化膜之步驟中所用之裝置相同。
9. 一種碳化矽半導體裝置(102)之製造裝置，其係製造碳化矽半導體裝置(102)之裝置(10)；且具備：

第1形成部(11)，其用以於碳化矽半導體之第1表面(100a)形成第1氧化膜(3)；

去除部(12)，其用以去除上述第1氧化膜(3)；

第2形成部(13)，其用以於利用上述去除部(12)於上述碳化矽半導體中藉由去除上述第1氧化膜(3)而露出之第2

表面(101a)，形成構成上述碳化矽半導體裝置(102)之第2氧化膜(126)；

第1連接部(14)，其為了可搬送上述碳化矽半導體而將上述去除部(12)與上述第2形成部(13)連接；

上述第1連接部(14)之搬送上述碳化矽半導體之區域可阻隔大氣。

10. 如請求項9之碳化矽半導體裝置(102)之製造裝置(10)，其進而具備：

第2連接部(15)，其為了可搬送上述碳化矽半導體而將上述第1形成部(11)與上述去除部(12)連接；

上述第2連接部(15)之搬送上述碳化矽半導體之區域可阻隔大氣。

11. 一種碳化矽半導體裝置之製造裝置(20)，其係用於製造碳化矽半導體裝置(102)者；且具備：

第1形成部，其用以於碳化矽半導體之第1表面(100a)形成第1氧化膜(3)；

第2形成部，其用以去除上述第1氧化膜(3)，且於上述碳化矽半導體中藉由去除上述第1氧化膜(3)而露出之第2表面(101a)，形成構成上述碳化矽半導體裝置之第2氧化膜(126)。

12. 如請求項11之碳化矽半導體裝置之製造裝置(20)，其中上述第1形成部與上述第2形成部相同。

八、圖式：

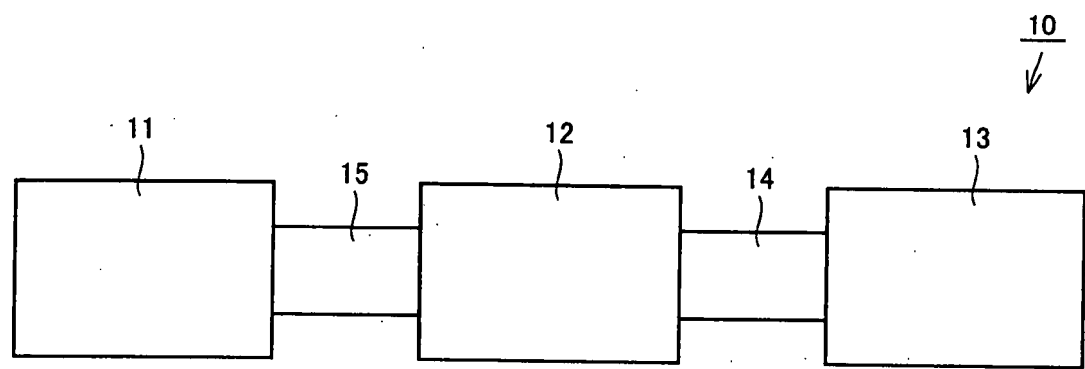


圖1

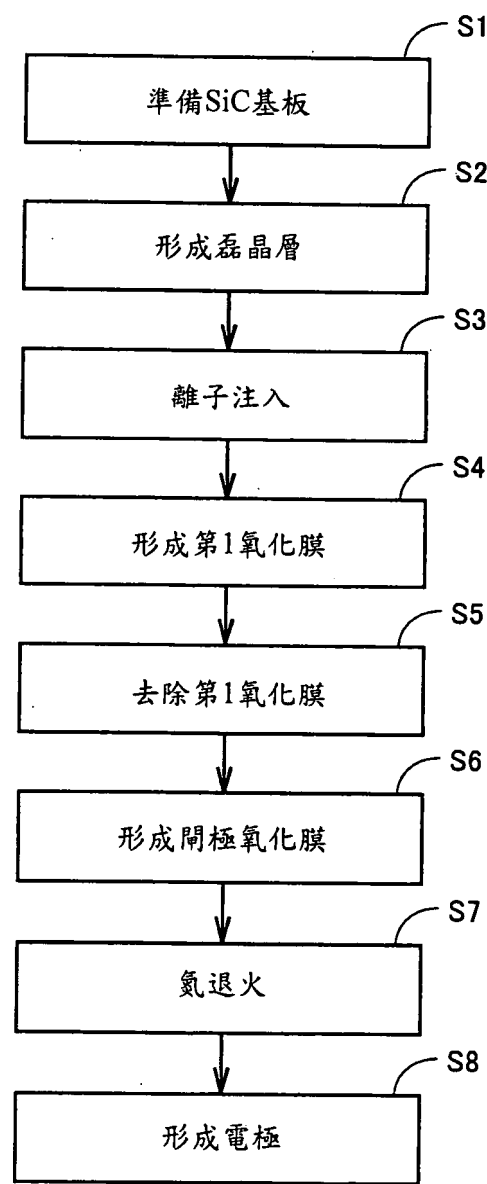


圖2

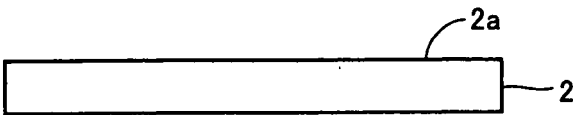


圖3

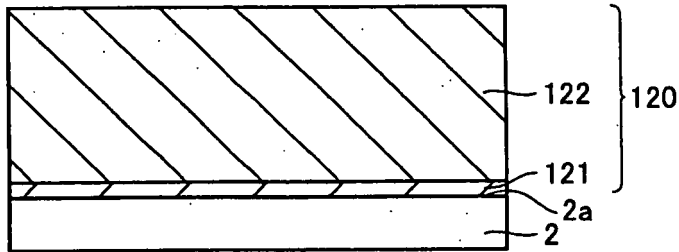


圖4

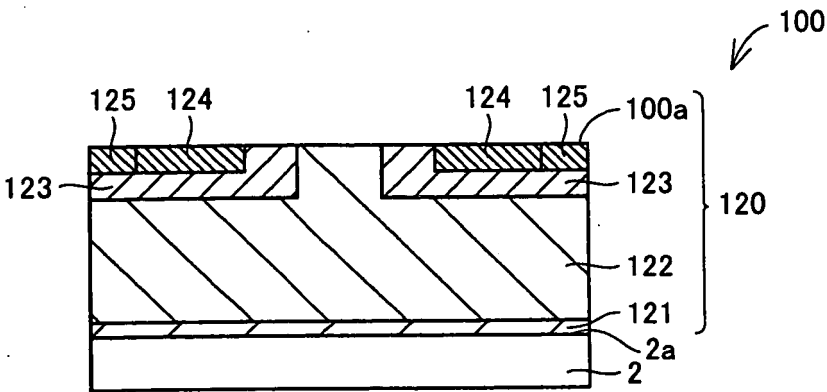


圖5

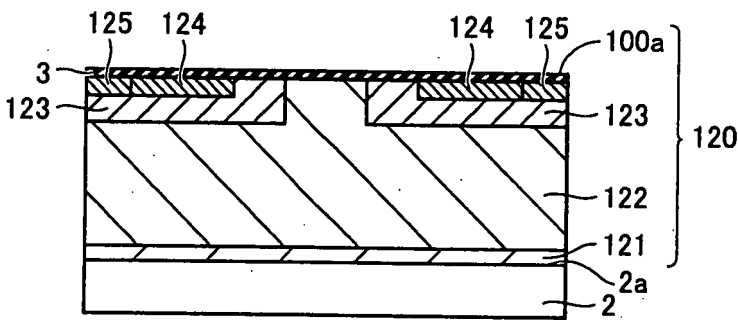


圖6

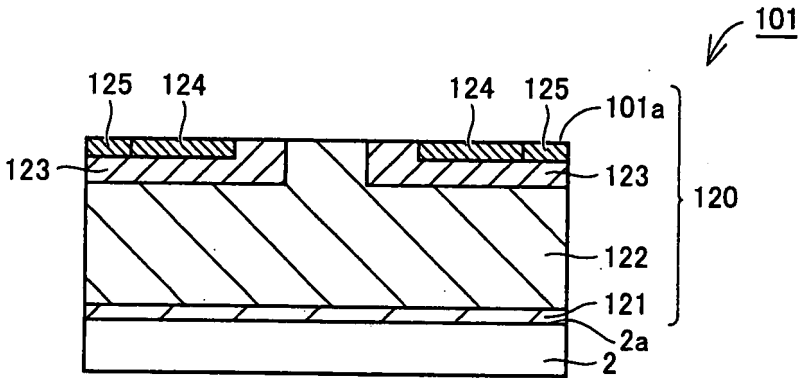


圖7

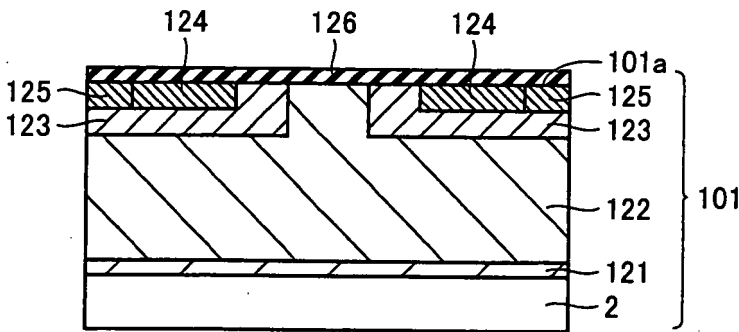


圖8

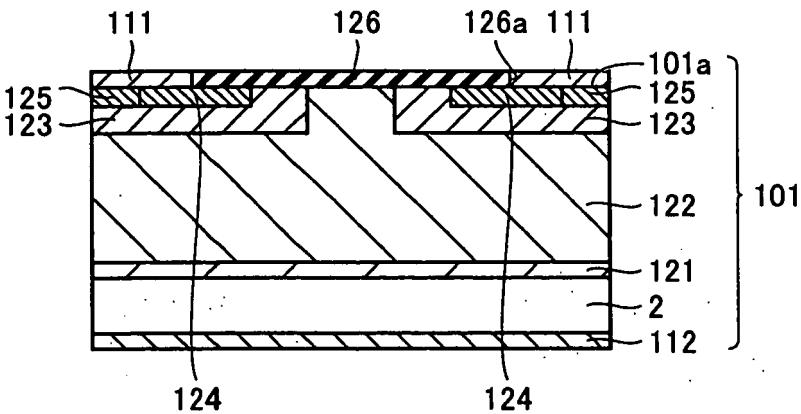


圖9

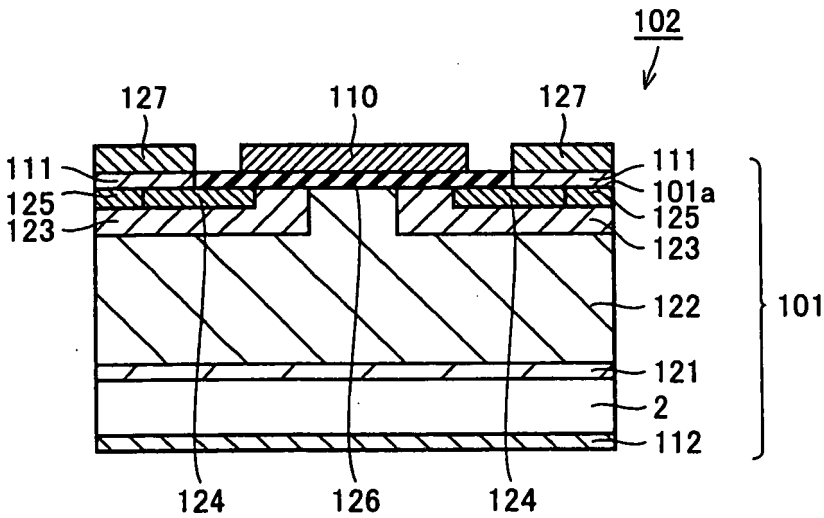


圖10

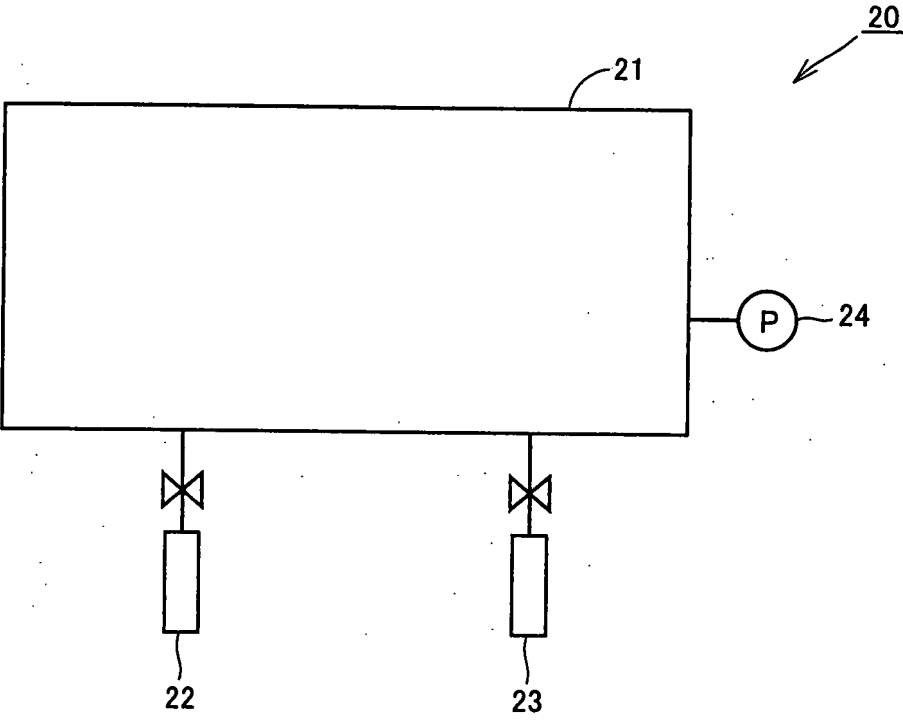


圖11

四、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

S1	準備 SiC 基板
S2	形成磊晶層
S3	離子注入
S4	形成第1氧化膜
S5	去除第1氧化膜
S6	形成閘極氧化膜
S7	氮退火
S8	形成電極

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)