

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 21 年 4 月 30 日 (2009.4.30)

【公開番号】特開 2007-5775 (P2007-5775A)

【公開日】平成 19 年 1 月 11 日 (2007.1.11)

【年通号数】公開・登録公報 2007-001

【出願番号】特願 2006-139863 (P2006-139863)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

G 0 2 F 1/1368 (2006.01)

G 0 9 F 9/30 (2006.01)

H 0 1 L 51/50 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 23/52 (2006.01)

【F I】

H 0 1 L 29/78 6 1 7 K

G 0 2 F 1/1368

G 0 9 F 9/30 3 3 8

H 0 5 B 33/14 A

H 0 1 L 29/78 6 1 7 L

H 0 1 L 29/78 6 1 8 F

H 0 1 L 29/78 6 1 7 J

H 0 1 L 21/88 R

【手続補正書】

【提出日】平成 21 年 3 月 16 日 (2009.3.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のチャネル形成領域と、第 2 のチャネル形成領域と、前記第 1 のチャネル形成領域と前記第 2 のチャネル形成領域との間に設けられた中間不純物領域と、を有する半導体層と、

前記半導体層上に設けられたゲート絶縁層と、

前記ゲート絶縁層上に設けられた第 1 の導電層と、

前記第 1 の導電層上に設けられた第 2 及び第 3 の導電層と、を有し、

前記第 1 の導電層は、前記第 1 のチャネル形成領域と、第 2 のチャネル形成領域と、及び中間不純物領域と重なる位置に設けられており、

前記第 2 の導電層は、前記第 1 のチャネル形成領域と重なる位置に設けられており、

前記第 3 の導電層は、前記第 2 のチャネル形成領域と重なる位置に設けられていることを特徴とする半導体装置。

【請求項 2】

第 1 及び第 2 の高濃度不純物領域と、前記第 1 の高濃度不純物領域と第 2 の高濃度不純物領域との間に設けられた第 1 及び第 2 の低濃度不純物領域と、前記第 1 の低濃度不純物領域と第 2 の低濃度不純物領域との間に設けられた第 1 及び第 2 のチャネル形成領域と、前記第 1 のチャネル形成領域と前記第 2 のチャネル形成領域との間に設けられた第 3 の低

濃度不純物領域と、を有する半導体層と、

前記半導体層上に設けられたゲート絶縁層と、

前記ゲート絶縁層上に設けられた第１の導電層と、

前記第１の導電層上に設けられた第２及び第３の導電層と、を有し、

前記第１の導電層は、前記第１及び第２のチャンネル形成領域、及び第１乃至第３の低濃度不純物領域と重なる位置に設けられており、

前記第２の導電層は、前記第１のチャンネル形成領域と重なる位置に設けられており、

前記第３の導電層は、前記第２のチャンネル形成領域と重なる位置に設けられていることを特徴とする半導体装置。

【請求項３】

複数のチャンネル形成領域と、隣接するチャンネル形成領域の間にそれぞれ設けられた複数の中間不純物領域と、を有する半導体層と、

前記半導体層上に設けられたゲート絶縁層と、

前記ゲート絶縁層上に設けられた第１の導電層と、

前記第１の導電層上に設けられた複数の第２の導電層と、を有し、

前記第１の導電層は、前記複数のチャンネル形成領域及び前記複数の中間不純物領域と重なる位置に設けられており、

前記複数の第２の導電層はそれぞれ、前記複数のチャンネル形成領域と重なる位置に設けられていることを特徴とする半導体装置。

【請求項４】

第１及び第２の高濃度不純物領域と、前記第１の高濃度不純物領域と第２の高濃度不純物領域との間に設けられた第１及び第２の低濃度不純物領域と、前記第１の低濃度不純物領域と第２の低濃度不純物領域との間に設けられた複数のチャンネル形成領域と、隣接するチャンネル形成領域の間にそれぞれ設けられた複数の第３の低濃度不純物領域と、を有する半導体層と、

前記半導体層上に設けられたゲート絶縁層と、

前記ゲート絶縁層上に設けられた第１の導電層と、

前記第１の導電層上に設けられた複数の第２の導電層と、を有し、

前記第１の導電層は、前記複数のチャンネル形成領域、前記第１及び第２の低濃度不純物領域、並びに前記複数の第３の低濃度不純物領域と重なる位置に設けられており、

前記複数の第２の導電層はそれぞれ、前記複数のチャンネル形成領域と重なる位置に設けられていることを特徴とする半導体装置。

【請求項５】

請求項１乃至請求項４のいずれか一項において、

前記半導体層は、絶縁表面を有する基板上に設けられていることを特徴とする半導体装置。

【請求項６】

請求項１乃至請求項４のいずれか一項において、

前記半導体層として、半導体基板が用いられていることを特徴とする半導体装置。

【請求項７】

半導体層と、前記半導体層上に設けられたゲート絶縁層と、前記ゲート絶縁層上に設けられた第１の導電膜と、前記第１の導電膜上に設けられた第２の導電膜と、を形成し、

前記第２の導電膜上に、第１及び第２の領域と、前記第１の領域と前記第２の領域との間に設けられた第３の領域と、を有し、前記第３の領域の膜厚よりも前記第１及び前記第２の領域の膜厚が厚い第１のレジストパターンを形成し、

前記第１のレジストパターンを用いて、前記第２の導電膜をエッチングして第２の導電層を形成し、前記第１の導電膜をエッチングして第１の導電層を形成し、且つ、前記第１のレジストパターンの前記第３の領域を除去して前記第１の領域と前記第２の領域が残存した第２のレジストパターンを形成し、

前記第２のレジストパターンを用いて、前記第２の導電層をエッチングして、第３の導

電層及び第４の導電層を形成し、

前記第２のレジストパターンを除去し、

前記半導体層に不純物を添加することによって、前記第３の導電層と重なる位置に第１のチャンネル形成領域を形成し、第４の導電層と重なる位置に第２のチャンネル形成領域を形成し、前記第３の導電層と前記第４の導電層と重ならず且つ前記第１の導電層と重なる位置に中間不純物領域を形成することを特徴とする半導体装置の作製方法。

【請求項８】

第１の半導体層と、前記第１の半導体層上に設けられたゲート絶縁層と、前記ゲート絶縁層上に設けられた第１の導電膜と、前記第１の導電膜上に設けられた第２の導電膜と、を形成し、

前記第２の導電膜上に、第４及び第５の領域と、前記第４の領域と前記第５の領域との間に設けられた第１及び第２の領域と、前記第１の領域と前記第２の領域との間に設けられた第３の領域と、を有し、前記第３乃至５の領域の膜厚よりも前記第１及び前記第２の領域の膜厚が厚い第１のレジストパターンを形成し、

前記第１のレジストパターンを用いて、前記第２の導電膜をエッチングして第２の導電層を形成し、前記第１の導電膜をエッチングして第１の導電層を形成し、且つ、前記第１のレジストパターンの前記第３乃至５の領域を除去して前記第１の領域と前記第２の領域が残存した第２のレジストパターンを形成し、

前記第２のレジストパターンを用いて、前記第２の導電層をエッチングして、第３の導電層及び第４の導電層を形成し、

前記第２のレジストパターンを除去し、

前記半導体層に不純物を添加することによって、前記第３の導電層と重なる位置に第１のチャンネル形成領域を形成し、第４の導電層と重なる位置に第２のチャンネル形成領域を形成し、前記第３の導電層及び前記第４の導電層と重ならず且つ前記第１の導電層と重なる位置に低濃度不純物領域を形成し、前記第１の導電層と重ならない位置に高濃度不純物領域を形成することを特徴とする半導体装置の作製方法。

【請求項９】

半導体層と、前記半導体層上に設けられたゲート絶縁層と、前記ゲート絶縁層上に設けられた第１の導電膜と、前記第１の導電膜上に設けられた第２の導電膜と、を形成し、

前記第２の導電膜上に、複数の第１の領域と、隣接する第１の領域の間にそれぞれ設けられた複数の第２の領域と、を有し、前記第２の領域の膜厚よりも前記第１の領域の膜厚が厚い第１のレジストパターンを形成し、

前記第１のレジストパターンを用いて、前記第２の導電膜をエッチングして第２の導電層を形成し、前記第１の導電膜をエッチングして第１の導電層を形成し、且つ、前記第１のレジストパターンの前記複数の第２の領域を除去して前記複数の第１の領域が残存した第２のレジストパターンを形成し、

前記第２のレジストパターンを用いて、前記第２の導電層をエッチングして、複数の第３の導電層を形成し、

前記第２のレジストパターンを除去し、

前記半導体層に不純物を添加することによって、前記複数の第３の導電層と重なる位置にそれぞれ複数のチャンネル形成領域を形成し、前記複数の第３の導電層と重ならず且つ前記第１の導電層と重なる位置に中間不純物領域を形成することを特徴とする半導体装置の作製方法。

【請求項１０】

半導体層と、前記半導体層上に設けられたゲート絶縁層と、前記ゲート絶縁層上に設けられた第１の導電膜と、前記第１の導電膜上に設けられた第２の導電膜と、を形成し、

前記第２の導電膜上に、第３及び第４の領域と、前記第３の領域と前記第４の領域との間に設けられた複数の第１の領域と、隣接する第１の領域の間にそれぞれ設けられた複数の第２の領域と、を有し、前記第２乃至４の領域の膜厚よりも前記第１の領域の膜厚が厚い第１のレジストパターンを形成し、

前記第 1 のレジストパターンを用いて、前記第 2 の導電膜をエッチングして第 2 の導電層を形成し、前記第 1 の導電膜をエッチングして第 1 の導電層を形成し、且つ、前記第 1 のレジストパターンの第 3 及び第 4 の領域並びに前記複数の第 2 の領域を除去して前記複数の第 1 の領域が残存した第 2 のレジストパターンを形成し、

前記第 2 のレジストパターンを用いて、前記第 2 の導電層をエッチングして、複数の第 3 の導電層を形成し、

前記第 2 のレジストパターンを除去し、

前記半導体層に不純物を添加することによって、前記複数の第 3 の導電層と重なる位置にそれぞれ複数のチャネル形成領域を形成し、前記複数の第 3 の導電層と重ならず且つ前記第 1 の導電層と重なる位置に低濃度不純物領域を形成し、前記第 1 の導電層と重ならない位置に高濃度不純物領域を形成することを特徴とする半導体装置の作製方法。

【請求項 1 1】

請求項 7 乃至請求項 1 0 のいずれか一項において、

前記半導体層は、絶縁表面を有する基板上に設けられていることを特徴とする半導体装置の作製方法。

【請求項 1 2】

請求項 7 乃至請求項 1 0 のいずれか一項において、

前記半導体層として、半導体基板が用いられていることを特徴とする半導体装置の作製方法。