

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4886077号

(P4886077)

(45) 発行日 平成24年2月29日(2012.2.29)

(24) 登録日 平成23年12月16日(2011.12.16)

(51) Int.Cl.

F I

G O 1 R 27/26 (2006.01)

G O 1 R 27/26

C

請求項の数 5 (全 10 頁)

(21) 出願番号	特願2011-29949 (P2011-29949)	(73) 特許権者	000002325
(22) 出願日	平成23年2月15日(2011.2.15)		セイコーインスツル株式会社
(62) 分割の表示	特願2005-38180 (P2005-38180)		千葉県千葉市美浜区中瀬1丁目8番地
の分割		(74) 代理人	100154863
原出願日	平成17年2月15日(2005.2.15)		弁理士 久原 健太郎
(65) 公開番号	特開2011-137827 (P2011-137827A)	(74) 代理人	100142837
(43) 公開日	平成23年7月14日(2011.7.14)		弁理士 内野 則彰
審査請求日	平成23年2月17日(2011.2.17)	(74) 代理人	100123685
(31) 優先権主張番号	特願2004-141942 (P2004-141942)		弁理士 木村 信行
(32) 優先日	平成16年5月12日(2004.5.12)	(72) 発明者	須藤 稔
(33) 優先権主張国	日本国(JP)		千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内
		(72) 発明者	鎗田 光男
			千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内
			最終頁に続く

(54) 【発明の名称】 C V変換回路

(57) 【特許請求の範囲】

【請求項1】

反転入力端子が出力端子に接続された演算増幅器と、
 一端が前記演算増幅器の非反転入力端子に接続され、他端が接地された抵抗と、
 一端が前記非反転入力端子に接続され、他端が第一の信号電圧源に接続された第一の容量と、
 一端が前記非反転入力端子に接続され、他端が第一の信号電圧源の反転出力に接続された第二の容量と、
 一端が前記非反転入力端子に接続され、他端が第二の信号電圧源に接続された第三の容量と、
 一端が前記非反転入力端子に接続され、他端が第二の信号電圧源の反転出力に接続された第四の容量と、
 を有するC V変換回路において、

前記第一の信号電圧源と、前記第二の信号電圧源が、時分割的に信号パルスが発生するとともに、前記信号パルスに同期して検波することを特徴とするC V変換回路。

【請求項2】

前記非反転入力端子に接続される全容量値の和Cと、前記抵抗の値RによるC Rの時定数の値が、前記第一及び前記第二の信号電圧源の信号パルス時間よりも、小さいことを特徴とする請求項1に記載のC V変換回路。

【請求項3】

前記抵抗の値を前記信号電圧源に同期して変更することを特徴とする請求項1または2に記載のC V変換回路。

【請求項4】

前記第一の信号電圧源と第二の信号電圧源の振幅電圧値が異なることを特徴とする請求項1乃至3のいずれか1項に記載のC V変換回路。

【請求項5】

さらに、一端が前記非反転入力端子に接続され、他端が第三の信号電圧源に接続された第五の容量と、一端が前記非反転入力端子に接続され、他端が第三の信号電圧源の反転出力に接続された第六の容量と、を有することを特徴とする請求項1に記載のC V変換回路。

10

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、複数の静電容量の値を電圧に変換するC V変換回路に関する。

【背景技術】

【0002】

従来のC V変換回路としては、図7に示されるような回路が知られていた（例えば、特許文献1参照。）。

【0003】

即ち、非反転入力端子が接地された演算増幅器1と、前記演算増幅器1の出力端子と、反転入力端子の間に接続された抵抗3と、一端が前記演算増幅器1の反転入力端子に接続され、他端が信号電圧源4に接続された、検出すべき容量2があり、前記信号電圧源4には、ある電圧振幅Vとある角周波数 ω の信号が与えられている。すなわち、信号電圧源4の信号電圧を V_s とすれば、(1)式で表される。

20

【0004】

$$V_s = V \cdot \sin(\omega t) \quad \cdots (1)$$

図7において、反転入力端子は仮想接地されているため、非反転入力端子の接地電位に等しくなっている。仮に、この接地電位を0Vとすれば、容量2に流れる電流Iは、容量2の値をCとすれば、(2)式で与えられる。

【0005】

$$I = j\omega C \cdot V \cdot \sin(\omega t) \quad \cdots (2)$$

従って、演算増幅器1の出力端子5には、抵抗3の抵抗値をRとすれば、(3)式で与えられる電圧 V_o が発生する。

30

【0006】

$$V_o = -j\omega CR \cdot V \cdot \sin(\omega t) \quad \cdots (3)$$

(3)式より、演算増幅器1の出力電圧の振幅 V_o は、容量2の値に比例するため、前記振幅 V_o を測定する事で、容量2の値を測定する事ができる。

【0007】

図8に、図7のC V変換回路の各部の時間に対する電圧・電流波形を示す。図8(A)は、信号電圧源4の信号電圧を示している。ここでは、正弦波を与えている。図8(B)は、容量2及び抵抗3に流れる電流波形であり、図8(C)は、演算増幅器1の出力端子5に現れる電圧波形である。

40

【0008】

複数の容量の値を測定する場合、図8の回路を、測定する容量の数だけ用意する事で、複数の容量値を測定する事ができる。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2001-124807号公報（第2図）

【発明の概要】

50

【発明が解決しようとする課題】

【0010】

従来のC V変換回路では、測定する容量の数だけ、C V変換回路が必要となり、複数の容量を測定すると回路の規模が大きくなるという課題があった。

【0011】

そこで、この発明の目的は従来のこのような課題を解決するために、少ない回路規模で複数の容量を測定することを目的としている。

【課題を解決するための手段】

【0012】

本願発明にかかるC V変換回路は、反転入力端子が出力端子に接続された演算増幅器と、
一端が前記演算増幅器の非反転入力端子に接続され、他端が接地された抵抗と、
一端が前記非反転入力端子に接続され、他端が第一の信号電圧源に接続された第一の容量と、
一端が前記非反転入力端子に接続され、他端が第一の信号電圧源の反転出力に接続された第二の容量と、
一端が前記非反転入力端子に接続され、他端が第二の信号電圧源に接続された第三の容量と、
一端が前記非反転入力端子に接続され、他端が第二の信号電圧源の反転出力に接続された第四の容量と、
を有するC V変換回路において、
前記第一の信号電圧源と、前記第二の信号電圧源が、時分割的に信号パルスが発生するとともに、前記信号パルスに同期して検波することを特徴とするC V変換回路とした。

【0013】

また、前記非反転入力端子に接続される全容量値の和Cと、前記抵抗の値RによるCRの時定数の値が、前記第一及び前記第二の信号電圧源の信号パルス時間よりも、小さいことを特徴とするC V変換回路とした。

【0014】

また、前記抵抗の値を前記信号電圧源に同期して変更することを特徴とするC V変換回路とした。

【0015】

また、前記第一の信号電圧源と第二の信号電圧源の振幅電圧値が異なることを特徴とするC V変換回路とした。

また、さらに、一端が非反転入力端子に接続され、他端が第三の信号電圧源に接続された第五の容量と、一端が非反転入力端子に接続され、他端が第三の信号電圧源の反転出力に接続された第六の容量とを有することを特徴とするC V変換回路とした。

【発明の効果】

【0016】

本願発明にかかるC V変換回路は、複数の容量の値を少ない回路で測定できるという効果がある。

【図面の簡単な説明】

【0017】

【図1】本発明の第一の実施例のC V変換回路である。

【図2】本発明の第一の実施例のC V変換回路の電圧波形である。

【図3】同期検波回路の例である。

【図4】本発明の第二の実施例のC V変換回路である。

【図5】本発明の第二の実施例のC V変換回路の電圧波形である。

【図6】本発明の第三の実施例のC V変換回路である。

【図7】従来のC V変換回路である。

【図8】従来のC V変換回路の電圧電流波形である。

【発明を実施するための形態】

【0018】

上記課題を解決するために、この発明ではC V変換回路において、複数の測定する容量に対して時分割で信号パルス容量に印加するようにした。さらに、駆動電圧に同期して、抵抗の値を変えるようにした。

【実施例1】

【0019】

以下に、本発明の実施例を図面に基いて説明する。図1は、本発明の第一の実施例を示すC V変換回路である。第一の容量2Aと第二の容量2Bとがあり、2Aと2Bは、どちらか一方が基準容量で、他方の容量が、測定すべき容量である。同様に、第三の容量3Aと第四の容量3Bとがあり、どちらか一方が基準容量で、他方の容量が、測定すべき容量である。

10

【0020】

前記4つの容量全ての一端が、共通になっており、それが演算増幅器1の非反転入力端子に接続されている。演算増幅器1は、出力端子10と反転入力端子を接続した、ボルテージ・フォロアとなっている。演算増幅器1の非反転入力端子には、抵抗9が接続され、抵抗9の他端は、接地されている。

【0021】

第一の容量2Aの他端は、第一の信号電圧源4に接続されている。インバータ6の入力は第一の信号電圧源4に接続されており、そのインバータ6の出力は、第二の容量2Bの他端に接続されている。すなわち、第一の容量2Aと第二の容量2Bは、逆相で駆動している。

20

【0022】

第三の容量3Aの他端は、第二の信号電圧源5に接続されている。インバータ7の入力は第二の信号電圧源5に接続されており、そのインバータ7の出力は、第四の容量3Bの他端に接続されている。すなわち、第三の容量3Aと第四の容量3Bは、逆相で駆動している。

【0023】

図2に、横軸を時間とした、図1のCV変換回路の各部の電圧波形を示す。

【0024】

30

図2(A)は、信号電圧源4及び5の基本となるクロックの波形を示している。図2(B)は、図2(A)のクロックを分周した波形を示している。図2(C)は、図1の第一の信号電圧源4の出力波形である。この波形は、図2(A)と(B)のANDによって、簡単に生成することができる。図2(D)は、図2(C)の電圧波形にて、容量2A及び2Bを駆動したときに、演算増幅器1の出力端子10に現れる電圧波形である。

【0025】

今、第一の容量2Aの値を C_{2A} 、第二の容量2Bの値を C_{2B} とすると、その容量値の引き算を、 C_x とする。すなわち、 $C_x = C_{2A} - C_{2B}$ とする。

【0026】

図2(D)の電圧波形は、 C_x の値に依存し、 C_x が正の場合は、図2(D)のように図2(C)の波形の立ち上がりで、上にスパイクが発生する。逆に、 C_x が負の場合は、図2(D)とは逆に、図2(C)の波形の立ち上がりで、下にスパイクが発生する。

40

【0027】

図2(D)のスパイクの高さは、第一の信号電圧源4の信号パルス振幅及び、インバータ6の電源、すなわち、信号パルス振幅が一定であれば、 C_x の値に依存し、 C_x が大きければ、スパイクの高さは高くなり、 C_x が小さければ、スパイクの高さは低くなる。

【0028】

すなわち、このスパイクを計測することで、CV変換が可能となる。

【0029】

また、図2(D)のスパイクの放電波形は、非反転入力端子の全容量を C_T とし、抵抗

50

9の抵抗値を R とすれば、 $C_T \cdot R$ の時定数で、放電されることになる。

ここで、その時定数が、図2(C)の“H”となっている時間(駆動パルス時間)を超える場合、図2(C)の波形が“H”→“L”に下がる時点で、演算増幅器1の出力10が接地電圧にならず、測定誤差が発生する。したがって、 $C_T \cdot R$ の値は、信号電圧源が、容量を駆動するときのパルス時間よりも、小さいことが必要である。

【0030】

図2(E)は、図1の第二の信号電圧源5の出力波形である。この波形は、図2(A)と(B)の反転波形のANDによって、簡単に生成することができる。図2(F)は、図2(E)の電圧波形にて、容量3A及び3Bを駆動したときに、演算増幅器1の出力端子10に現れる電圧波形である。

10

【0031】

今、第三の容量3Aの値を C_{3A} 、第四の容量3Bの値を C_{3B} とすると、その容量値の引き算を、 C_y とする。すなわち、 $C_y = C_{3A} - C_{3B}$ とする。図2(F)の波形は、図2(C)と同様に、 C_y の値に依存する。

【0032】

図2(G)は、信号電圧源4と5によって、容量2A、2B、3A、3Bが駆動された結果、演算増幅器1の出力端子10に現れる電圧波形で、図2(D)及び(F)の和である。

【0033】

図2(H)～(K)は、演算増幅器1の出力端子10の電圧波形を検波するときの信号を示している。図2(H)は(C)と同じで、(A)と(B)のANDによって、簡単に生成することができる。図2(I)は、(A)の反転と、(B)のANDによって、簡単に生成することができる。図2(J)は、(E)と同じで、(A)と(B)の反転のANDによって、簡単に生成することができる。図2(K)は、(A)の反転と、(B)の反転のANDによって、簡単に生成することができる。

20

【0034】

図3に、同期検波回路の例を示す。スイッチS1～S4があり、S1とS3及び、S2とS4は相補的にON/OFFする。すなわち、S1がONの時には、S3がOFF、S2がOFFの時には、S4がONとなるように動作する。

【0035】

図1の演算増幅器1の出力端子10が、図3の同期検波回路の入力端子INに接続される。

30

【0036】

図3の同期検波回路は、測定しようとする容量の数だけ必要になる。

【0037】

今、第一の容量2Aと第二の容量2Bによる容量差 C_x を測定する場合、図2(H)の信号が“H”の時、S2とS3をON(S1とS4をOFF)し、図2(I)の信号が“H”の時、S1とS4をON(S2とS3をOFF)する。

【0038】

これによって、第一の容量2Aと第二の容量2Bによる容量差 C_x によって発生する演算増幅器1の出力を検出することが可能となる。

40

【0039】

別の同期検波回路によって、第三の容量3Aと第四の容量3Bによる容量差 C_y を測定する場合、図2(J)の信号が“H”の時、S2とS3をON(S1とS4をOFF)し、図2(K)の信号が“H”の時、S1とS4をON(S2とS3をOFF)する。

【0040】

これによって、第三の容量3Aと第四の容量3Bによる容量差 C_y によって発生する演算増幅器1の出力を検出することが可能となる。

【0041】

同期検波後は、図3のOUT端子の出力を必要に応じてロー・パス・フィルタにかけ、必

50

要に応じて増幅することで、CV変換が可能となる。

【0042】

すなわち、一つの演算増幅器と一つの抵抗で、2つの容量値の測定が可能となる。

【0043】

尚、前述の説明では、簡単化のため、第一の容量2Aと第二の容量2Bの、どちらか一方が基準容量で、他方の容量が、測定すべき容量とし、同様に、第三の容量3Aと第四の容量3Bのどちらか一方が基準容量で、他方の容量が、測定すべき容量と述べたが、本回路は、あくまでも、第一の容量2Aと第二の容量2Bの容量差、または、第三の容量3Aと第四の容量3Bの容量差を検出する回路であり、必ずしも、どちらか一方を基準容量とする必要は無いことは、明白である。

10

【0044】

また、前述の説明では、一組の容量の差を検出すると記載しているが、片側の容量がなくとも、すなわち片側の容量値がゼロであっても容量の差として検出可能なことは明白である。

【実施例2】

【0045】

図4は、本発明の第二の実施例を示すCV変換回路である。図1との違いは、第五の容量12Aと第六の容量12Bの一端が演算増幅器1の非反転入力端子に接続されており、第五の容量12Aの他端は第三の信号電圧源14に接続されている。また、インバータ16の入力は第三の信号電圧源14に接続されており、そのインバータ16の出力は、第六の容量12Bの他端に接続されている。すなわち、第五の容量12Aと第六の容量12Bは、逆相で駆動している。また、第一の信号電圧源4と、第二の信号電圧源5と第三の信号電圧源14は、時分割的に信号パルスが発生している。それ以外は、図1と同様である。

20

【0046】

図5に図4のCV変換回路の横軸時間に対する各部の電圧波形を示す。

【0047】

図5(A)は、基本となるクロックの波形を示している。図5(B)は、図4の第一の信号電圧源4の出力波形である。図5(C)は、図5(B)の電圧波形にて、容量2A及び2Bを駆動したときに、演算増幅器1の出力端子10に現れる電圧波形である。

【0048】

図5(D)は、図4の第二の信号電圧源5の出力波形である。図5(E)は、図5(D)の電圧波形にて、容量3A及び3Bを駆動したときに、演算増幅器1の出力端子10に現れる電圧波形である。

30

【0049】

図5(F)は、図4の第三の信号電圧源14の出力波形である。図5(G)は、図5(F)の電圧波形にて、容量12A及び12Bを駆動したときに、演算増幅器1の出力端子10に現れる電圧波形である。

【0050】

図5(H)は、信号電圧源4と5と14によって、容量2A、2B、3A、3B、12A、12Bが駆動された結果、演算増幅器1の出力端子10に現れる電圧波形で、図5(C)及び(E)及び(G)の和である。

40

【0051】

図5(J)～(P)は、演算増幅器1の出力端子10の電圧波形を検波するときの信号を示している。図5(J)～(M)は、実施例1と同様である。

【0052】

同期検波回路によって、第五の容量12Aと第六の容量12Bによる容量差Czを測定する場合、図5(O)の信号が“H”の時、図3のS2とS3をON(S1とS4をOFF)し、図5(P)の信号が“H”の時、図3のS1とS4をON(S2とS3をOFF)する。

【0053】

50

これによって、第五の容量 1 2 A と第六の容量 1 2 B による容量差 C_z によって発生する演算増幅器 1 の出力を検出することが可能となる。

【0054】

すなわち、一つの演算増幅器と一つの抵抗で、3つの容量値の測定が可能となる。

【0055】

以上、説明から判るように、測定する容量の数だけ、時分割でその容量を駆動することで、3つ以上の容量値を一つの演算増幅器と一つの抵抗で、測定することが可能となることは、明白である。

【実施例3】

【0056】

10

図6は、本発明の第三の実施例を示すCV変換回路である。図1との違いは、抵抗9が、9Aと9Bの2つの抵抗となっており、9Bに並列に、スイッチ21が付加されており、前記スイッチ21は、第一の信号電圧源4の信号と、第二の信号電圧源5の信号を入力とするロジック回路20の出力によって、制御されている。（ロジック回路20の入力は、第一の信号電圧源4の信号と、第二の信号電圧源5の信号そのものである必要はなく、第一の信号電圧源4の信号または、第二の信号電圧源5の信号と同期した信号が得られれば良い。）

非反転入力端子の全容量を C_T とし、抵抗9Aの抵抗値を R_{9A} 、抵抗9Bの抵抗値を R_{9B} とすれば、スイッチ21がONしているときは、容量検出時のスパイク電圧が $C_T \cdot R_{9A}$ の時定数で放電され、スイッチ21がOFFしているときは、容量検出時のスパイク電圧が $C_T \cdot (R_{9A} + R_{9B})$ の時定数で放電することになる。

20

【0057】

仮に、第一の容量2Aと第二の容量2Bの容量差 C_x の値が大きいときは、第一の電圧信号源4及び、インバータ6で、容量を駆動したときに、図2(D)のピーク電圧が大きくなる。一方、第三の容量3Aと第四の容量3Bの容量差 C_y の値が小さいときは、第二の電圧信号源5及び、インバータ7で、容量を駆動したときに、図2(F)のピーク電圧が小さくなる。その場合、非反転入力端子と接地電位間に接続されている抵抗の値を大きくすれば、図2(D)の波形が歪むことになり、抵抗の値を小さくすれば、図2(F)の波形が、ほとんど得られない（ノイズにうもれる）という問題が発生する。

【0058】

30

しかし、図2(B)が“H”の時に、図6のスイッチ21を、ONするようにすることで容量差が大きいときには、非反転入力端子と接地電位間の抵抗値を小さくし (R_{9A})、容量差が小さいときには、非反転入力端子と接地電位間の抵抗値を大きく ($R_{9A} + R_{9B}$) することで、良好なCV変換を行うことが可能となる。

【0059】

抵抗値を変えることは、CV変換の感度を変えることになるため、同期検波後の出力は、フィルタにかけた後、抵抗値に応じて、必要があれば増幅率を変えてCV変換の出力をとりだす。

【0060】

また、第一の容量2Aと第二の容量2Bの容量差 C_x の値が大きいときは、第一の電圧信号源4及び、インバータ6の電源振幅を小さくし、第三の容量3Aと第四の容量3Bの容量差 C_y の値が小さいときは、第二の電圧信号源5及び、インバータ7の電源振幅を大きくすることで、図2(D)及び図2(F)のピーク電圧をある程度の範囲内に設定することが可能となる。すなわち、容量差に応じて、容量を駆動する電圧の振幅を変えることで、良好なCV変換を行うことが可能となる。

40

【0061】

容量を駆動する電圧の振幅を変えることは、CV変換の感度を変えることになるため、同期検波後の出力は、フィルタにかけた後、容量を駆動する電圧の振幅に応じて、必要があれば増幅率を変えてCV変換の出力をとりだす。

【0062】

50

以上、実施例 1～3 では、演算増幅器 1 の非反転入力端子は全て、0 V に接地しているが、0 V である必要はなく、ある任意の電圧であれば、その任意の電圧を基準に、演算増幅器 1 の出力電圧が発生する。

【0063】

また、第一の容量 2 A と第二の容量 2 B、第三の容量 3 A と第四の容量 3 B、第五の容量 1 2 A と第六の容量 1 2 B のどちらか片方が必ずしも、基準容量である必要はなく、本発明の CV 変換回路は、2 つの容量差を検出することができる。

【0064】

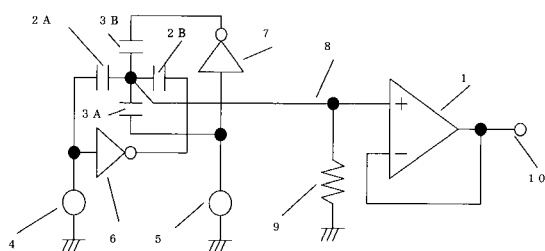
以上説明したように、本発明によれば CV 変換回路において、少ない回路で複数の容量を測定することが可能となる。

【符号の説明】

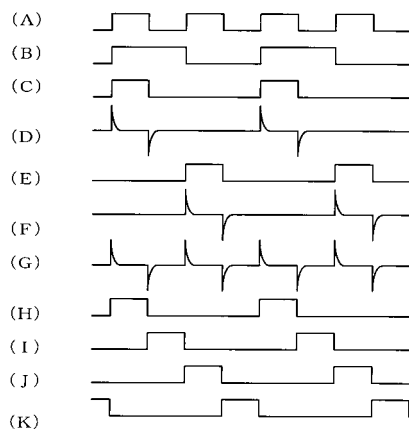
【0065】

1 演算増幅器
2 A、2 B、3 A、3 B、1 2 A、1 2 B 容量
9、9 A、9 B 抵抗
4、5、1 4 信号電圧源
6、7、1 6 インバータ

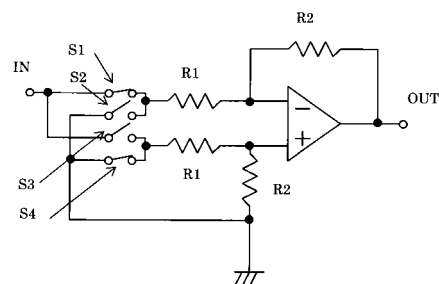
【図 1】



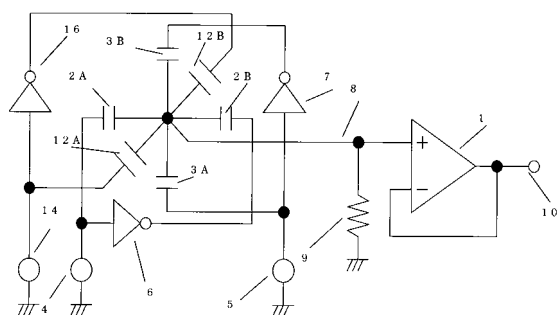
【図 2】



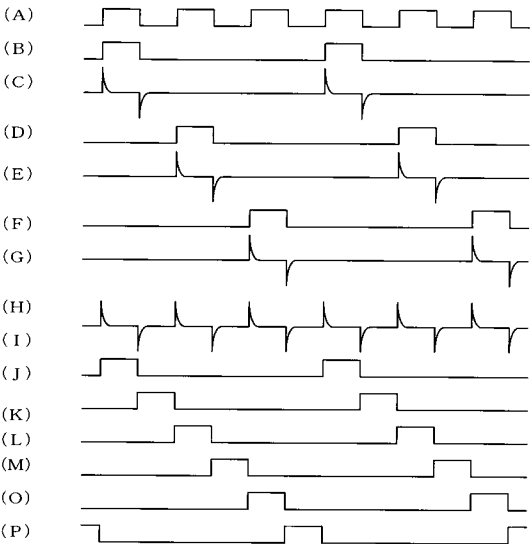
【図 3】



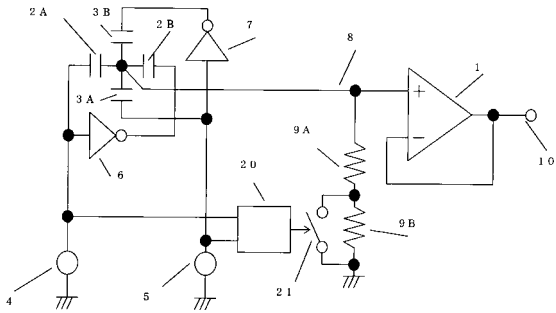
【図 4】



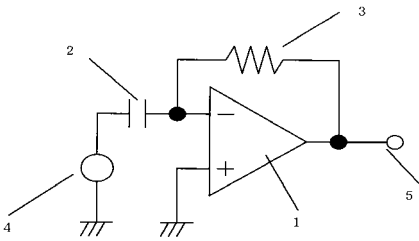
【図 5】



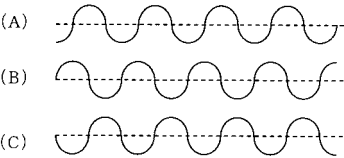
【図 6】



【図 7】



【図 8】



フロントページの続き

(72)発明者 加藤 健二

千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内

審査官 荒井 誠

(56)参考文献 特開昭62-121312 (JP, A)

特開昭53-147577 (JP, A)

特開2000-234939 (JP, A)

特開2003-207529 (JP, A)

特開昭62-182673 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G01R 27/26

G01B 7/00

G01D 5/00

G01N 27/00

G01L 7/00