

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年6月5日(2024.6.5)

【国際公開番号】WO2023/042615

【出願番号】特願2023-548379(P2023-548379)

【国際特許分類】

H 0 1 L 2 5 / 0 7 ( 2 0 0 6 . 0 1 )

H 0 1 L 2 3 / 1 2 ( 2 0 0 6 . 0 1 )

H 0 1 L 2 1 / 6 0 ( 2 0 0 6 . 0 1 )

H 0 1 L 2 3 / 5 2 ( 2 0 0 6 . 0 1 )

H 0 1 L 2 3 / 2 8 ( 2 0 0 6 . 0 1 )

10

【 F I 】

H 0 1 L 2 5 / 0 4 C

H 0 1 L 2 3 / 1 2 F

H 0 1 L 2 3 / 1 2 Q

H 0 1 L 2 1 / 6 0 3 1 1 S

H 0 1 L 2 3 / 5 2 D

H 0 1 L 2 1 / 9 2 6 0 2 E

H 0 1 L 2 3 / 2 8 E

20

【手続補正書】

【提出日】令和5年12月25日(2023.12.25)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

30

厚さ方向を向く主面を有する基板と、

前記主面の上に設けられた第1配線および第2配線と、

前記主面に対向する第1電極と、前記主面に対向し、かつ前記第1電極の隣に位置する第2電極と、を有する半導体素子と、を備え、

前記第1電極が前記第1配線に導通接合されており、

前記第2電極が前記第2配線に導通接合されており、

前記基板は、第1部、第2部および第3部を含み、

前記第1部は、前記主面の一部を含み、かつ前記厚さ方向に視て前記第1配線および前記第1電極に重なっており、

前記第2部は、前記主面の一部を含み、かつ前記厚さ方向に視て前記第2配線および前記第2電極に重なっており、

40

前記第3部は、前記厚さ方向に視て前記第1部と前記第2部との間に位置しており、

前記第3部は、第1面を有し、

前記第1面の法線方向は、前記厚さ方向に対して交差する、半導体装置。

【請求項2】

前記第3部は、前記厚さ方向において前記主面と同じ側を向く第2面を有する、請求項1に記載の半導体装置。

【請求項3】

前記第1面および前記第2面は、前記厚さ方向において前記主面を間に挟んで前記半導体素子とは反対側に位置する、請求項2に記載の半導体装置。

50

## 【請求項 4】

前記第 1 面の前記厚さ方向における寸法は、前記第 1 電極および前記第 2 電極が互いに離れる方向における前記第 2 面の寸法よりも大きい、請求項 3 に記載の半導体装置。

## 【請求項 5】

前記第 3 部は、前記厚さ方向において前記主面と同じ側を向き、かつ前記厚さ方向に視て前記第 2 面から離れて位置する第 3 面を有し、

前記第 3 面は、前記厚さ方向において前記主面と前記第 2 面との間に位置する、請求項 4 に記載の半導体装置。

## 【請求項 6】

前記第 1 面および前記第 2 面は、前記厚さ方向において前記主面と前記半導体素子との間に位置する、請求項 2 に記載の半導体装置。 10

## 【請求項 7】

前記第 3 部は、前記第 1 面および前記第 2 面を有するとともに、絶縁体である材料からなる突起を含み、

前記突起は、前記主面に接合されている、請求項 6 に記載の半導体装置。

## 【請求項 8】

前記第 3 部は、前記厚さ方向に対して直交する方向に延びている、請求項 4 に記載の半導体装置。

## 【請求項 9】

前記第 1 電極および前記第 2 電極は、前記厚さ方向に対して直交する方向に延びている、請求項 8 に記載の半導体装置。 20

## 【請求項 10】

前記厚さ方向に視て、前記第 3 部は、前記主面の周縁から離れて位置する、請求項 4 に記載の半導体装置。

## 【請求項 11】

前記第 1 配線と前記第 1 電極とを導通接合し、かつ前記第 2 配線と前記第 2 電極とを導通接合する接合層をさらに備え、

前記接合層の組成は、錫を含む、請求項 1 ないし 10 のいずれかに記載の半導体装置。

## 【請求項 12】

前記接合層は、金属核と、前記金属核を覆う金属層と、を有し、 30

前記金属層の組成は、錫を含む、請求項 11 に記載の半導体装置。

## 【請求項 13】

前記半導体素子を覆う封止樹脂をさらに備え、

前記封止樹脂は、前記第 1 面に接している、請求項 1 ないし 10 のいずれかに記載の半導体装置。

## 【請求項 14】

前記第 1 配線および前記第 2 配線のいずれかに導通する端子をさらに備え、

前記基板は、前記厚さ方向において前記主面とは反対側を向く裏面を有し、

前記端子は、前記裏面の上に設けられている、請求項 1 ないし 10 のいずれかに記載の半導体装置。 40

## 【請求項 15】

前記第 1 配線および前記第 2 配線のいずれかと、前記端子と、につながる連絡配線をさらに備え、

前記連絡配線は、前記基板に埋め込まれている、請求項 14 に記載の半導体装置。

## 【請求項 16】

前記第 1 配線および前記第 2 配線のいずれかに導通し、前記半導体素子を駆動する I C をさらに備え、

前記半導体素子は、第 1 素子および第 2 素子を含み、

前記第 2 素子の前記第 1 電極が、前記第 1 素子の前記第 2 電極に導通している、請求項 1 ないし 10 のいずれかに記載の半導体装置。 50

**【請求項 17】**

厚さ方向を向く主面を有する基板と、前記主面の上に設けられた第1配線および第2配線と、を有する配線基板と、

前記主面に対向する第1電極と、前記主面に対向し、かつ前記第1電極の隣に位置する第2電極と、を有する半導体素子と、を備え、

前記第1電極が前記第1配線に導通接合されており、

前記第2電極が前記第2配線に導通接合されており、

前記基板は、第1部、第2部および第3部を含み、

前記第1部は、前記主面の一部を含み、かつ前記厚さ方向に視て前記第1配線および前記第1電極に重なっており、

前記第2部は、前記主面の一部を含み、かつ前記厚さ方向に視て前記第2配線および前記第2電極に重なっており、

前記第3部は、前記厚さ方向に視て前記第1部と前記第2部との間に位置しており、

前記第3部は、第1面を有し、

前記第1面の法線方向は、前記厚さ方向に対して交差する、半導体素子の実装構造。

**【請求項 18】**

前記半導体素子を覆う封止樹脂をさらに備え、

前記封止樹脂は、前記第1面に接している、請求項17に記載の半導体素子の実装構造

。

10

20

30

40

50