



(12)发明专利

(10)授权公告号 CN 104412706 B

(45)授权公告日 2017.05.31

(21)申请号 201380031524.0

(22)申请日 2013.06.14

(65)同一申请的已公布的文献号

申请公布号 CN 104412706 A

(43)申请公布日 2015.03.11

(30)优先权数据

2012-135898 2012.06.15 JP

(85)PCT国际申请进入国家阶段日

2014.12.15

(86)PCT国际申请的申请数据

PCT/JP2013/066446 2013.06.14

(87)PCT国际申请的公布数据

W02013/187500 JA 2013.12.19

(73)专利权人 须贺唯知

地址 日本东京都

专利权人 网络技术服务株式会社

(72)发明人 须贺唯知 松本好家

(74)专利代理机构 北京林达刘知识产权代理事务
所(普通合伙) 11277

代理人 刘新宇 张会华

(51)Int.Cl.

H05B 33/04(2006.01)

H01L 51/50(2006.01)

H05B 33/10(2006.01)

(56)对比文件

JP 特开2003-323974 A,2003.11.14,

JP 特开2005-347204 A,2005.12.15,

CN 101257036 A,2008.09.03,

US 2007/0210702 A1,2007.09.13,

US 2007/0210702 A1,2007.09.13,

审查员 郭冰冰

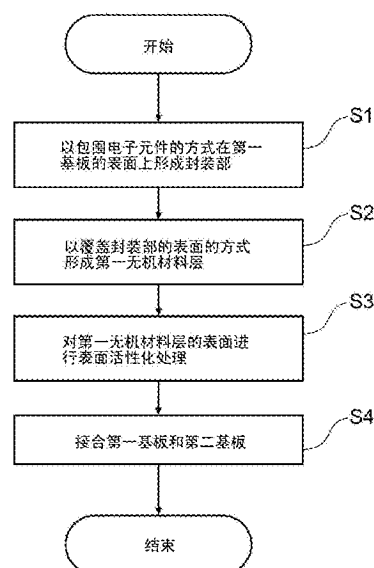
权利要求书3页 说明书15页 附图8页

(54)发明名称

电子元件的封装方法以及基板接合体

(57)摘要

本申请发明的目的在于提供一种电子元件的封装方法,在有机EL元件等的电子元件的封装方法中,抑制水、氧等的外部空气经由利用有机材料形成的封装部(围坝部)或者封装部与盖体基板之间的接合界面而透过,并适用能够以较低的温度进行接合的常温接合法。电子元件的封装方法的方法包括如下工序:封装部形成工序,在形成有电子元件的第一基板的表面上,以比该电子元件的厚度大的厚度包围该电子元件地形成包含有机材料的封装部;第一无机材料层形成工序,至少在上述封装部的暴露表面形成第一无机材料层;以及基板接合工序,将第一基板上的封装部与第二基板的接合部位彼此按压,从而将第一基板与第二基板接合。



1. 一种电子元件的封装方法,包括如下工序:

封装部形成工序,在形成有电子元件的第一基板的表面上,以比该电子元件的厚度大的厚度包围该电子元件地形成包含有机材料的封装部;

第一无机材料层形成工序,至少在上述封装部的暴露表面形成第一无机材料层;

第二无机材料层形成工序,在第二基板的至少与第一基板上的上述封装部对应的接合部位形成第二无机材料层;

表面活性化工序,通过照射具有预定的动能的粒子而使相互接触的第一基板侧表面以及第二基板侧表面中的至少一者活性化;

以及

基板接合工序,使第一基板的第一无机材料层与第二基板的第二无机材料层彼此直接接触,从而将第一基板与第二基板接合,

从上述表面活性化工序至上述基板接合工序在压力为 1×10^{-5} Pa以下的真空气氛中进行。

2. 根据权利要求1所述的电子元件的封装方法,其中,

上述电子元件的封装方法还包括如下工序:

填充部形成工序,在上述封装部形成工序后,且在上述第一无机材料层形成工序前,形成利用填充剂覆盖第一基板的表面上的电子元件的填充部;以及

形成填充部无机材料层的工序,在上述第一无机材料层形成工序中以利用无机材料覆盖该填充部的表面的方式形成填充部无机材料层,或者以利用无机材料覆盖第二基板上的与填充部对应的部位的方式形成填充部无机材料层。

3. 根据权利要求1或2所述的电子元件的封装方法,其中,

上述电子元件的封装方法还包括如下工序:

填充部形成工序,在上述封装部形成工序后并且在上述第一无机材料层形成工序后,利用填充剂覆盖第一基板的表面上的电子元件而形成填充部;以及

形成填充部无机材料层的工序,以利用无机材料覆盖该填充部的表面或者第二基板上的与填充部对应的部位的方式形成填充部无机材料层。

4. 根据权利要求1或2所述的电子元件的封装方法,其中,

上述电子元件的封装方法还包括如下工序:

形成填充部的工序,在第二基板的与第一基板的表面上的电子元件对应的表面部位形成由填充剂构成的填充部;

形成填充部无机材料层的工序,以利用无机材料覆盖该填充部的表面的方式形成填充部无机材料层。

5. 根据权利要求1所述的电子元件的封装方法,其中,

以不覆盖电子元件的方式形成第一无机材料层、以及/或者第二无机材料层。

6. 根据权利要求2所述的电子元件的封装方法,其中,

以不覆盖电子元件的方式形成填充部无机材料层。

7. 根据权利要求1所述的电子元件的封装方法,其中,

以从由金属、半导体、氮化物、氮氧化物、氧化物以及碳化物构成的组中选择的无机材料作为主要成分形成上述第一无机材料层、以及/或者第二无机材料层。

8. 根据权利要求2所述的电子元件的封装方法, 其中,

以从由金属、半导体、氮化物、氮氧化物、氧化物以及碳化物构成的组中选择的无机材料作为主要成分形成上述填充部无机材料层。

9. 根据权利要求1所述的电子元件的封装方法, 其中,

在形成上述第一无机材料层、以及/或者第二无机材料层之前, 在要形成第一无机材料层、以及/或者第二无机材料层的暴露表面形成由无机材料或者有机材料构成的单层或者多层。

10. 根据权利要求2所述的电子元件的封装方法, 其中,

在形成上述填充部无机材料层之前, 在要形成填充部无机材料层的暴露表面形成由无机材料或者有机材料构成的单层或者多层。

11. 根据权利要求1或2所述的电子元件的封装方法, 其中,

上述封装部形成工序通过呈嵌套状包围电子元件而形成多个封装部。

12. 根据权利要求1或2所述的电子元件的封装方法, 其中,

上述无机材料层形成工序使用线型粒子束源进行。

13. 一种电子元件的封装方法, 包括如下工序:

封装部形成工序, 在形成有电子元件的第一基板的表面上, 以比该电子元件的厚度大的厚度包围该电子元件地形成包含有机材料的封装部;

第一无机材料层形成工序, 至少在上述封装部的暴露表面形成第一无机材料层;

第二无机材料层形成工序, 在第二基板的至少与第一基板上的上述封装部对应的接合部位形成第二无机材料层;

表面活性化工序, 通过照射具有预定的动能的粒子而使相互接触的第一基板侧表面以及第二基板侧表面中的至少一者活性化;

以及

基板接合工序, 使第一基板的第一无机材料层与第二基板的第二无机材料层彼此直接接触, 从而将第一基板与第二基板接合,

上述表面活性化工序在压力为 1×10^{-5} Pa以下的真空气氛中进行,

上述基板接合工序在非活性气体气氛中进行。

14. 一种电子元件的封装方法, 在于表面上形成有电子元件、且以比该电子元件的厚度大的厚度包围该电子元件的方式形成有包含有机材料的封装部的第一基板上接合第二基板而封装该电子元件, 在该电子元件的封装方法中包括如下工序:

第一无机材料层形成工序, 至少在上述封装部的暴露表面形成第一无机材料层;

第二无机材料层形成工序, 在第二基板的至少与第一基板上的上述封装部对应的接合部位形成第二无机材料层;

表面活性化工序, 通过照射具有预定的动能的粒子而使相互接触的第一基板侧表面以及第二基板侧表面中的至少一者活性化;

以及

基板接合工序, 使第一基板的第一无机材料层与第二基板的第二无机材料层彼此直接接触, 从而将第一基板与第二基板接合,

从上述表面活性化工序至上述基板接合工序在压力为 1×10^{-5} Pa以下的真空气氛中进

行。

15. 一种基板接合体,其利用权利要求1至11中任一项所述的电子元件的封装方法封装有电子元件,该基板接合体包括:

第一基板,其在表面具备电子元件;

封装部,其在上述第一基板的表面上以比电子元件的厚度大的厚度包围电子元件而形成;

第一无机材料层,其形成于上述封装部的表面;

第二基板,其与上述第一基板以在它们之间夹设有电子元件以及封装部的方式接合;以及

第二无机材料层,其与所述第一无机材料层直接接触,形成于第二基板的至少与第一基板上的上述封装部对应的接合部位。

16. 根据权利要求15所述的基板接合体,其中,

上述无机材料层以从由金属、半导体、氮化物、氮氧化物、氧化物以及碳化物构成的组中选择的无机材料作为主要成分而形成。

17. 根据权利要求15或16所述的基板接合体,其中,

上述无机材料层还包括由无机材料或者有机材料构成的单层或者多层。

18. 根据权利要求15或16所述的基板接合体,其中,

上述封装部包含呈嵌套状包围电子元件而形成的多个封装部。

电子元件的封装方法以及基板接合体

技术领域

[0001] 本发明涉及有机电致发光器件等的电子元件的封装方法、以及电子元件的基板接合体。

背景技术

[0002] 利用了有机电致发光(有机EL)的有机电致发光器件(有机EL元件)在透明基板上利用由有机化合物构成的面状的发光层构成,并逐渐实用于薄型显示器等。与液晶显示器相比,利用了有机EL元件的有机EL显示器的视场角较大,电力消耗较小,具有能够柔软地弯折的柔软性,因此商业利用价值较高。

[0003] 然而,在有机EL元件中,存在出于电极所使用的活性的金属与水、氧反应而形成绝缘体等的理由,而功能劣化的问题。因此,作为自包含水、氧的外部空气隔绝有机EL元件的方法,利用玻璃料玻璃(frit glass)对基板端面进行封装。此外,也开发有利用有机或者无机材料的薄膜保护有机EL元件、并在其之上通过所谓的围坝填充(dam-and-fill)法进行封装的技术。作为利用围坝填充法对有机EL元件的封装,首先,在形成有有机EL元件的器件基板上,以包围该有机EL元件的方式涂覆由有机材料构成的围坝剂而形成围坝部(封装部),接下来,在有机EL元件上涂覆由有机材料构成的填充剂而形成填充部。在该情况下,利用薄膜维持了封装功能。

[0004] 然而,玻璃料封装(frit seal)由于是利用激光照射使玻璃料玻璃熔融,因此担心会给有机EL元件带来热量的影响。此外,在基板是膜的情况下,不能在盖体基板侧烧结玻璃料而形成封装。而且,在进行了薄膜封装的基础上使用围坝填充法的情况下,对于形成的多层构造的薄膜要求较高的封装性能,制造成本较高。另外,存在难以控制污染粒子(颗粒)、成品率较差等的问题。

[0005] 而且,经由由有机材料形成的封装部内部或者经由封装部与盖体基板之间的接合界面而透过的水、氧的量不能忽略,加速了有机EL元件的劣化。最有效的封装方法是在端面堵住水分等的透过。玻璃料玻璃封装是将该端面的封装具体化的封装,但利用激光照射的熔融存在较多的问题。现在,作为电子元件等的真空封装方法,提出了不使用有机粘接剂,而是在真空中使通过粒子束源的照射而活性化的材料的新生表面直接接触,从而利用在低温低压下进行接合的方法(常温接合法)提高接合界面的封装性。由此,可知能够无粘接剂或者中间层地以低温直接接合各种无机材料。由此,常温接合法以低温进行封装工序对于包含不能以高温进行处理的有机材料的电子元件来说是有利的。但是,难以使用常温接合法直接接合有机材料。

发明内容

[0006] 为了解决上述的课题,本申请发明的目的在于提供一种有机EL元件等的电子元件的封装方法,能够抑制水、氧等的外部空气经由利用有机材料形成的封装部(围坝部)或者封装部与盖体基板之间的接合界面而透过,并能够以相对较低的温度进行接合。

[0007] 在本申请发明中,基板可以利用板状或者薄片状的半导体、玻璃、陶瓷、金属、有机材料、塑料等的材料、或者它们的复合材料形成,也可以形成圆形、长方形等的各种形状。

[0008] 在本申请发明中,电子元件并不限于包含有机EL器件。在电子元件中也包含例如电子器件、光器件、光电子器件、MEMS (Micro—Electro—Mechanical Systems) 器件等。

[0009] 为了解决上述的技术课题,本申请发明的电子元件的封装方法包括如下工序:封装部形成工序,在形成有电子元件的第一基板的表面上,以比该电子元件的厚度大的厚度包围该电子元件地形成包含有机材料的封装部;第一无机材料层形成工序,至少在上述封装部的暴露表面形成第一无机材料层;以及基板接合工序,将第一基板上的封装部与第二基板的接合部位彼此按压,从而将第一基板与第二基板接合。根据本申请发明,起到如下效果:不经过高温工序而是以相对较低的温度封装会因暴露于水、氧等的环境中而功能劣化的电子元件,能够抑制水、氧等的外部空气经由封装部或者封装部与盖体基板之间的接合界面而透过,从而抑制电子元件的劣化。

[0010] 本申请发明的电子元件的封装方法还包括在第二基板的至少与第一基板上的封装部对应的接合部位形成第二无机材料层的第二无机材料层形成工序,将第一基板的第一无机材料层与第二基板的第二无机材料层彼此接合。由此,能够在预定的无机材料之间形成接合界面,形成强度相对较高且封装性较高的接合界面。

[0011] 本申请发明的电子元件的封装方法还包括如下工序:填充部形成工序,在封装部形成工序后,且在第一无机材料层形成工序前,形成利用填充剂覆盖第一基板的表面上的电子元件的填充部;以及形成填充部无机材料层的工程,在第一无机材料层形成工序中以利用无机材料覆盖该填充部的表面的方式形成填充部无机材料层,或者以利用无机材料覆盖第二基板上的与填充部对应的部位的方式形成填充部无机材料层。由此,利用填充部保护电子元件,并且无机材料层彼此的接合面积增加,因此能够提高接合强度。另外,通过利用无机材料层覆盖填充剂,能够抑制在真空中进行例如表面活性化处理的情况下的、来自填充剂的气体的释放,从而能够在适当的真空度中进行表面活性化处理。

[0012] 本申请发明的电子元件的封装方法还包括如下工序:填充部形成工序,在上述封装部形成工序后并且在上述第一无机材料层形成工序后,利用填充剂覆盖第一基板的表面上的电子元件;以及形成填充部无机材料层的工序,以利用无机材料覆盖该填充部的表面或者第二基板上的与填充部对应的部位的方式形成填充部无机材料层。由此,无机材料层彼此的接合面积增加,因此能够提高接合强度。另外,通过利用例如一次工序形成覆盖填充剂与封装部的无机材料层,能够高效地形成无机材料层。另外,通过利用无机材料层覆盖填充剂,能够抑制在真空中进行例如表面活性化处理的情况下的、来自填充剂的气体的释放,从而能够在适当的真空度中进行表面活性化处理。

[0013] 本申请发明的电子元件的封装方法还包括如下工序:形成填充部的工序,在第二基板的与第一基板的表面上的电子元件对应的表面部位形成由填充剂构成的填充部;形成填充部无机材料层的工序,以利用无机材料覆盖该填充部的表面的方式形成填充部无机材料层。由此,能够与形成封装部等针对第一基板的工序分离地进行形成填充部的工序,因此能够高效地进行电子元件的封装的各工序。

[0014] 本申请发明的电子元件的封装方法以不覆盖电子元件的方式形成第一无机材料层、第二无机材料层、以及填充部无机材料层。由此,例如在电子元件是发光器件的情况下,

能够从第二基板侧高效地释放出自该发光器件放射的光。

[0015] 本申请发明的电子元件的封装方法以从由金属、半导体、氮化物、氮氧化物、氧化物以及碳化物构成的组中选择的无机材料作为主要成分形成第一无机材料层、第二无机材料层、以及/或者填充部无机材料层。由此,能够高效地抑制包含水、氧等的外部空气经由封装部而透过。

[0016] 本申请发明的电子元件的封装方法在形成第一无机材料层、第二无机材料层、以及/或者填充部无机材料层之前,在要形成第一无机材料层、第二无机材料层、以及/或者填充部无机材料层的暴露表面形成由无机材料或者有机材料构成的单层或者多层。由此,利用多层膜构造,能够更高效地抑制包含水、氧等的外部空气经由封装部而透过。

[0017] 本申请发明的电子元件的封装方法还包括如下表面活性化工序,在基板接合工序之前,通过照射具有预定的动能的粒子而使在基板接合工序中接触的第一基板侧表面以及第二基板侧表面中的至少一者活性化。由此,在基板接合工序中,能够提高接合界面的接合强度,并且,能够更高效地抑制包含水、氧等的外部空气经由接合界面而透过。

[0018] 本申请发明的电子元件的封装方法的封装部形成工序通过呈嵌套状包围电子元件而形成多个封装部。由此,电子元件被多个封装部包围,因此即使在某一封装部的封装性能较低的情况下,也能够利用其他封装部进行封装,电子元件能够保持为自外部空气被保护起来的状态。结果,能够延长电子元件的寿命。

[0019] 本申请发明的电子元件的封装方法的基板接合工序在真空气氛中或者非活性气体气氛中进行。由此,能够在真空气氛或者非活性气氛中封装电子元件,能够延长电子元件的寿命。

[0020] 本申请发明的电子元件的封装方法在于表面上形成电子元件、且以比该电子元件的厚度大的厚度包围该电子元件的方式形成有包含有机材料的封装部的第一基板上接合第二基板而封装该电子元件,在该电子元件的封装方法中包括如下工序:第一无机材料层形成工序,至少在封装部的暴露表面形成第一无机材料层;以及基板接合工序,将第一基板上的封装部与第二基板的接合部位彼此按压,从而将第一基板与第二基板接合。

[0021] 本申请发明的、封装有电子元件的基板接合体包括:第一基板,其在表面具备电子元件;封装部,其在第一基板的表面上以比电子元件的厚度大的厚度包围电子元件而形成;无机材料层,其形成于封装部的表面;以及第二基板,其与第一基板以在它们之间夹设有电子元件以及封装部的方式接合。根据本申请发明,起到如下效果:针对会因暴露于水、氧等的环境而功能劣化的电子元件,抑制了包含水、氧等的外部空气经由封装部或者封装部与盖体基板之间的接合界面而透过,从而抑制了电子元件的劣化。

[0022] 本申请发明的、封装有电子元件的基板接合体还包括形成于第二基板的至少与第一基板上的封装部对应的接合部位的无机材料层。由此,能够在预定的无机材料之间形成接合界面,形成强度相对较高且封装性较高的接合界面,提高电子元件的封装性能。

[0023] 本申请发明的、封装有电子元件的基板接合体的无机材料层以从由金属、半导体、氮化物、氮氧化物、氧化物以及碳化物构成的组中选择的无机材料作为主要成分而形成。由此,能够高效地抑制包含水、氧等的外部空气经由封装部而透过。

[0024] 本申请发明的、封装有电子元件的基板接合体的无机材料层还包括由无机材料或者有机材料构成的单层或者多层。由此,利用多层膜构造,能够更高效地抑制包含水、氧等

的外部空气经由封装部而透过。

[0025] 本申请发明的、封装有电子元件的基板接合体的封装部包含呈嵌套状包围电子元件而形成的多个封装部。由此,电子元件被多个封装部包围,因此即使在某一封装部的封装性能较低的情况下,也能够利用其他封装部进行封装,因此电子元件能够保持为自外部空气被保护起来的状态。结果,能够延长电子元件的寿命。

[0026] 本申请发明的、在于表面上形成有电子元件、且以比该电子元件的厚度大的厚度包围该电子元件地形成有由有机材料构成的封装部的第一基板上接合第二基板的电子元件的封装装置具有:无机材料层形成部件,其至少在封装部的暴露表面上形成无机材料层;表面活性化部件,其对第一无机材料层的表面照射具有预定的动能的粒子而使表面活性化;以及基板接合部件,其将第二基板按压于第一基板上的具有第一无机材料层的被活性化的表面的封装部,将第一基板与第二基板接合。

[0027] 根据本申请发明,不经过高温工序而是以相对较低的温度封装会因暴露于水、氧等的环境中而功能劣化的电子元件,能够抑制水、氧等的外部空气经由封装部或者封装部与盖体基板之间的接合界面而透过,并抑制电子元件的劣化。

附图说明

[0028] 图1是表示第一实施方式的电子元件的封装方法的流程图。

[0029] 图2是表示第一实施方式的电子元件的封装方法的各工序的概略剖视图。

[0030] 图3是表示电子元件的封装方法的一变形例的概略剖视图。

[0031] 图4是表示无机材料层的形成方法的一变形例的概略剖视图。

[0032] 图5是表示电子元件的封装方法的一变形例的概略剖视图。

[0033] 图6是示意性地表示进行第一实施方式的电子元件的封装方法的装置结构的图。

[0034] 图7是线型粒子束源的立体图。

[0035] 图8a是通过本申请发明的实施例的封装方法封装的有机EL元件的环境试验开始时的照片。

[0036] 图8b是通过本申请发明的实施例的封装方法封装的有机EL元件的环境试验中的照片。

具体实施方式

[0037] 以下,参照添附的附图说明本申请发明的实施方式。

[0038] <1. 第一实施方式>

[0039] 图1是表示本申请发明的电子元件的第一实施方式的电子元件的封装方法的流程图。图2是表示本申请发明的第一实施方式的电子元件的封装方法的各工序的概略剖视图。

[0040] 在器件基板(第一基板)1的、接合时与第二基板相对的面(第一基板侧接合面)2上形成有电子元件3。以包围该电子元件3的方式在第一基板1的第一基板侧接合面2上利用有机材料形成围坝(封装部)4与覆盖电子元件的填充部(工序S1、图2的(a))。以至少覆盖通过工序S1形成的封装部4的表面的方式形成第一无机材料层6(工序S2、图2的(b))。对通过工序S2形成的第一无机材料层6的表面照射具有预定的动能的粒子7而进行表面活性化处理(工序S3、图2的(c))。以使通过工序S3进行了表面活性化处理的第一无机材料层6的表面与

第二基板8的接合面(第二基板侧接合面)9接触的方式(在图2的(d)所示的情况下,以与形成在第二基板侧接合面9上的第二无机材料层10接触的方式),隔着封装部4将第一基板与第二基板之间接合(工序S4、图2的(d)以及图2的(e))。

[0041] <1.1封装部的形成>

[0042] 在工序S1中,封装部4形成在形成有电子元件3的器件基板(第一基板)1的表面(第一基板侧接合面)2上。通常,为了进行电子元件3与外部之间的信号的收发,在第一基板侧接合面2上设有自电子元件3延伸的电配线(未图示)。因此,通过电配线之上而以包围电子元件3的方式涂覆液状的围坝剂,从而无论有无电配线,都能够第一基板侧接合面2上形成大致相同高度的封装部4。能够隔着以大致相同高度形成在第一基板侧接合面2上的封装部4,与电配线等带来的第一基板侧接合面2上的凹凸无关系地将器件基板(第一基板)1与盖体基板(第二基板)8接合,从而形成由第一基板1、第二基板8以及封装部4构成的封装空间。为了形成该封装空间,需要使封装部4的在第一基板侧接合面2上的高度大于电子元件3、电配线等的第一基板1配置在接合面上的构造的高度。

[0043] 通过例如使液状材料用的分配器以围绕电子元件3的方式移动、并且将液状的围坝剂释放到第一基板侧接合面2上,从而形成封装部4。但是,形成封装部4的方法并不限定于此。

[0044] 关于围坝剂,优选的是,由环氧类树脂构成的有机材料作为主要成分,但并不限定于此。

[0045] 作为典型例,封装部4的剖面形状构成为,宽度为1毫米(mm)~2mm的程度、第一基板侧接合面2上的高度为50微米(μm)~100 μm 。但是,该剖面形状可与电子元件3、电配线等的尺寸、封装部4所使用的材料的特性、封装特性相应地进行适当的设定。

[0046] 另外,封装部4在第一基板侧接合面2上以包围电子元件3的方式形成,该包围的形状可适当地选择四边形、多边形或者由曲线定义的图形等。

[0047] 而且,封装部4可以形成为在第一基板侧接合面2上仅绕电子元件3一周的构造,但也可以将多个封装部以包围电子元件的方式形成为嵌套状。由此,在万一某个封装部因缺陷等导致封装特性劣化的情况下,也能够利用其他封装部维持电子元件的封装特性。因此,在利用具有相同特性的材质形成这些多个封装部的情况下,优选的是使封装部的第一基板侧接合面2上的高度大致相同。由此,能够提高多个封装部对电子元件的封装特性。在将多个封装部形成为嵌套状的情况下,既可以将多个封装部彼此分离,也可以使封装部彼此局部连结。

[0048] 也可以在封装部之中混入用于将器件基板(第一基板)与盖体基板(第二基板)之间的距离保持为恒定的粒子状的隔件。由此,通过在将工序S4的第一基板与第二基板彼此按压时,将封装部沿高度方向压缩而变形至利用隔件的直径确定的恒定的高度为止,从而能够不依赖于这些基板面上的位置地将第一基板与第二基板之间的距离保持为恒定的值。隔件的粒子的直径优选的是10 μm ~50 μm 的值,但并不限定于此。

[0049] 在封装部之中,出于上述隔件的目的以外的目的,也能够混合由有机材料或者无机材料构成的物质。例如,也可以在封装部的有机材料中混合玻璃微珠(glass beads)。另外,也可以在有机材料中混合铁等金属、金属络合物等。

[0050] 另外,也可以在封装部中附加各种功能。例如,也能够使形成封装部的有机材料具

有吸收水分的功能。

[0051] <1.2填充部的形成>

[0052] 例如如图2的(b)所示,填充部通过以覆盖电子器件的方式涂覆液状填充剂而形成。关于液状填充剂,优选的是由环氧类树脂构成的有机材料作为主要成分,但并不限于此。此外,填充部并不限于由液状的填充剂形成。例如,也可以通过在预定的位置粘贴片状的填充剂而形成填充部。

[0053] <1.3无机材料层的形成>

[0054] 以覆盖通过工序S1形成的封装部4的表面的方式形成第一无机材料层6(工序S2)。第一无机材料层特别优选的是水、氧的透过性较低的材料。

[0055] 例如,作为第一无机材料层的材料,能够采用包含铝(Al)、镍(Ni)、铜(Cu)、铁(Fe)、钛(Ti)、钽(Ta)、铬(Cr)、金(Au)、白金(Pt)等的过渡性金属在内的金属、包含锡(Sn)、银(Ag)在内的焊料合金或者它们的合金、硅(Si)等的半导体、氧化硅(SiO_2)、氮化硅(SiN_x)、氮氧化硅(SiN_xO_y)、氧化铝(Al_2O_3)、氮化铝(AlN)、氮化钛(TiN)等、碳化硅(SiC)、碳化钛(TiC)等的氮化物、氮氧化物、氧化物或者碳化物。

[0056] 也可以将无机材料层形成为利用上述材料形成了各层的多层膜。在将无机材料层形成为多层膜的情况下,也可以在与接合相关的、除最表面层的位置设置例如由聚丙烯酸酯形成的有机材料层。

[0057] 无机材料层优选的是通过等离子体增强化学气相堆积法(PECVD)、溅射蒸镀等堆积方法形成,但并不限于此。在形成无机材料层时,通过使用预定的掩模,能够仅形成在第一基板侧接合面上的预定的区域。

[0058] 另外,对于预定的无机材料,在通过等离子体增强化学气相堆积法(PECVD)、溅射蒸镀等使预定的无机材料堆积而形成无机材料层时,也可以混合除该预定的无机材料以外的无机材料。例如,在通过将粒子束照射到溅射靶材从而自该溅射靶材释放溅射靶材的预定的无机材料而进行溅射蒸镀时,也可以在粒子束的路径配置由除该预定的无机材料以外的无机材料构成的靶材。由此,能够将在预定的无机材料中混合有除该预定的无机材料以外的无机材料的混合无机材料溅射蒸镀。例如,优选的是对上述预定的无机材料采用硅(Si),对除上述预定的无机材料以外的无机材料采用铁(Fe)等的过渡性金属。由此,无机材料层的接合力提高,能够形成强度较高且封装性能较高的接合界面。

[0059] 有机材料层可以通过例如在真空中将丙烯酸单体进行闪蒸蒸镀、接着进行UV固化而形成。

[0060] 例如,如图2的(b)所示,在填充部5形成于电子元件3上的情况下,第一无机材料层6优选的是涂覆在封装部4的表面上与填充部5的表面上。通过不仅在封装部4的表面上涂覆第一无机材料层6(填充部无机材料层),而且在填充部5的表面上也涂覆第一无机材料层6(填充部无机材料层),从而在后述的表面活性化处理的过程中,能够利用无机材料层隔绝或者抑制自填充部5向气氛的脱气。由此,能够将表面活性化处理中的气氛保持为清洁,防止表面活性化处理后的接合面再次污染,形成清洁的接合界面。但是,也可以不在填充部5的表面上形成无机材料层(填充部无机材料层)。

[0061] “至少在封装部的暴露表面形成第一无机材料层”并非是例如在如图2的(b)所示那样形成第一无机材料层之前、封装部4的表面的一部分已经被填充部5等覆盖了的情况

下,必须利用第一无机材料将该封装部4的表面的已被覆盖的那一部分也覆盖起来的意思。在该情况下,例如如图2的(b)所示,只要将第一无机材料层6涂覆在封装部4的表面上、以使封装部4的自电子元件3观察时外侧的表面在接合后也被第一无机材料层覆盖(图2的(d))即可。由此,第一无机材料层6能够发挥在接合后隔绝或者抑制透过封装部4的水等的功能。

[0062] <1.4在第二基板上形成无机材料层>

[0063] 也可以在第二基板侧接合面9上的至少与封装部4接合的区域(第二基板侧接合区域)使用可被第一无机材料层采用的材料而形成第二无机材料层10。虽然第二无机材料层10可以不形成在第二基板侧接合面9上的除第二基板侧接合区域以外的区域,但也可以如图2的(b)~图2的(d)所示那样形成于第二基板侧接合面9上的、与填充部5对应的区域。只要至少第一基板侧接合面上的封装部4隔着第一无机材料层6而与第二基板侧接合面9紧密地接合即可。

[0064] <1.5表面活性化处理>

[0065] 第一无机材料层6的表面活性化处理是通过使具有预定的动能的粒子7碰撞于第一无机材料层6的表面而进行表面活性化处理(工序S3、图2的(c))。

[0066] 通过使具有预定的动能的粒子7碰撞,产生将形成接合面的物质物理弹开的现象(溅射现象),从而能够去除氧化物、污染物等表面层,使表面能量较高的、即活性的无机材料的新生表面暴露。

[0067] 作为使用于表面活性化处理的粒子,例如能够采用氖(Ne)、氩(Ar)、氪(Kr)、氙(Xe)等的稀有气体或者非活性气体。由于这些稀有气体难以与形成被碰撞的接合面的物质起化学反应,因此不会形成化合物等而导致接合面的化学性质较大地变化。

[0068] 碰撞于要被表面活性化的接合面的粒子可以通过使用粒子束源、等离子体产生装置使粒子朝向接合面加速,从而被赋予预定的动能。

[0069] 碰撞于要被表面活性化的接合面的粒子的动能优选的是 $1\text{eV}\sim 2\text{keV}$ 。认为利用上述动能可高效地产生表面层上的溅射现象。也能够与应去除的表面层的厚度、材质等的性质、新生表面的材质等相应地自上述动能的范围设定所希望的动能的值。

[0070] 优选的是也对第二基板上的盖体基板(第二基板)的第二基板侧接合面进行表面活性化处理。由此,最终能够提高接合强度。

[0071] 能够使用粒子束源对粒子施加预定的动能。粒子束源例如在压力为 $1\times 10^{-5}\text{Pa}$ (帕斯卡)以下等的、相对较高的真空中工作。为了抽成相对较高的真空,利用真空泵的工作将自金属区域的表面去除的物质高效地向气氛外排出。由此,能够抑制不希望的物质向暴露的新生表面附着。而且,由于粒子束源能够施加相对较高的加速电压,因此能够对粒子赋予较高的动能。因而,认为能够高效地进行表面层的去除以及新生表面的活性化。

[0072] 作为粒子束源,能够使用放射离子束的离子束源、放射中性原子束的中性原子束源。

[0073] 作为离子束源,能够使用冷阴极型离子源。

[0074] 作为中性原子束源,能够使用高速原子束源(FAB, Fast Atom Beam)。典型的高速原子束源(FAB)具有产生气体的等离子体并对该等离子体施加电场,取出自等离子体电离的粒子的阳离子而使其通过电子云之中进而中性化的结构。在该情况下,例如在作为稀有气体的氩(Ar)的情况下,可以将向高速原子束源(FAB)供给的电力设定为 1.5kV (千伏)、

15mA(毫安),或设定在0.1~500W(瓦特)之间的值。例如,若将高速原子束源(FAB)以100W(瓦特)~200W(瓦特)工作来照射约两分钟氩(Ar)的高速原子束,则接合面的上述氧化物、污染物等(表面层)被去除,能够使新生表面暴露。

[0075] 在本申请发明中,表面活性化所使用的粒子既可以是中性原子或者离子,而且也可以是自由基种类,此外,还可以是混合它们而成的粒子组。

[0076] 表面层的去除速度能够与各等离子体或者束源的工作条件、或者粒子的动能相应地变化。因此,需要调节表面活性化处理所需的处理时间。例如,可以使用俄歇电子能谱法(AES,Auger Electron Spectroscopy)、X射线光电子能谱法(XPS,X-ray Photo Electron Spectroscopy)等的表面分析法,将不再能够确认到表面层所包含的氧、碳存在的时间或者比其长的时间用作表面活性化处理的处理时间。

[0077] 也能够使用等离子体产生装置对粒子施加预定的动能。通过对基板的接合面施加交变电压,从而在接合面周围产生包含粒子的等离子体,利用上述电压使等离子体中的电离的粒子的阳离子朝向接合面加速,从而带来预定的动能。由于等离子体能够在几帕斯卡(Pa)程度的低真空度的气氛中产生,因此能够简化真空系统,并且缩短抽真空等的工序。

[0078] 另外,也可以不进行表面活性化处理(工序S3)而进行基板接合(工序S4)。例如在真空中通过蒸镀等形成的无机材料层在表面处的氧化、因杂质引起的污染等不会发展,处于表面能量较高的状态。通过使该无机材料层的表面彼此接触,能够形成强度相对较高的接合界面。另外,在第二基板的表面与形成在封装部上的无机材料强力结合的情况下,无需在第二基板上形成第二无机材料层。

[0079] <1.6基板接合>

[0080] 在表面活性化处理后,使盖体基板(第二基板)8的第二基板侧接合面9面向器件基板(第一基板)1的第一基板侧接合面2(图2的(d)),以使第二基板侧接合面9上的、与封装部4接合的第二基板侧接合区域隔着第二无机材料层10而与第一无机材料层6的表面接触的方式,将第二基板8与第一基板1彼此相对按压,将第一基板1与第二基板8接合(工序S4、图2的(e))。因表面活性化后的无机材料层彼此的表面的接触而形成的接合界面具有相对较高的机械强度。

[0081] 优选的是,在从表面活性化处理完成至接合的期间,将进行了表面活性化处理的第一基板、或者进一步地将第二基板的气氛保持在表面活性化处理前的真空度,例如 1×10^{-5} Pa(帕斯卡)以下的真空度。或者,也可以在表面活性化处理后将氮、氩等的非活性气体导入气氛,在非活性气体气氛中进行基板接合。

[0082] 在不进行表面活性化处理(工序S3)的情况下,在形成无机材料层(工序S2)之后进行基板接合。在进行基板接合时,优选的是将气氛保持为例如 1×10^{-5} Pa(帕斯卡)以下的真空度。或者,也可以在表面活性化处理后将氮、氩等的非活性气体导入气氛,在非活性气体气氛中进行基板接合。

[0083] 由此,能够抑制因气氛中的氧、杂质等不希望的物质附着导致表面活性化处理了的无机材料层的表面等的接合的接合面的表面能量减少。而且,能够提高最终形成的接合界面的接合强度。

[0084] 在将第一基板与第二基板彼此相对按压时,优选的是将第一基板与第二基板的间隔沿基板面调节为恒定。在封装部是由例如环氧类树脂这种具有弹性的有机材料形成的情

况下,在将第二基板按压于第一基板的过程中,封装部沿高度方向压缩变形。在该情况下,优选的是在封装部之中混合具有预定的直径或者尺寸的弹性较小的粒子(隔件)。由此,即使在封装部沿高度方向被压缩的情况下,也能够将封装部的与粒子的直径对应的间隔沿基板面保持为恒定。作为在这种目的中使用的粒子,可列举塑料、二氧化硅等几 μm ~20 μm 程度的颗粒直径的粒子。

[0085] 也可以在将第一基板与第二基板按压为具有预定的间隔的状态下使形成封装部的围坝剂固化。由此,能够固定在第一基板与第二基板之间确定的间隔,并且能够抑制封装部的弹性变形且提高接合界面的强度。

[0086] 围坝剂的固化例如能够使用通常的液状的紫外线(UV)固化树脂作为围坝剂,并通过照射预定时间紫外线(UV)光而进行固化。

[0087] <1.7变形例1>

[0088] 此外,例如,如图3的(a)所示,第一无机材料层6也可以在第一基板侧接合面2上的、形成有电子元件3的区域的外侧以至少覆盖封装部4的方式涂覆而形成。即,第一无机材料层6也可以形成为涂覆在封装部4的表面上,但不涂覆在电子元件3上、或者不覆盖电子元件3。在该情况下,优选的是通过在形成无机材料层的工序中使用预定的掩模,从而避免在基板上的预定的部位涂覆无机材料层。之后,也可以将填充部5形成在电子元件3上(图3的(b))。而且,优选的是将该电子元件3形成有机EL元件这种发光元件,利用针对该发光元件所产生的光或者电磁波的波长透明的材料构成第二基板8以及填充部5,且不将第二无机材料层10形成在与电子元件3对应的第一基板上的区域(图3的(c))。由此,能够制造可将发光元件所产生的光等通过第二基板而向由第一基板与第二基板构成的接合体的外部高效地释放出的电子元件的封装构造(图3的(d))。即,由此,能够制造所谓顶部发光型的有机EL显示器。

[0089] <1.8变形例2>

[0090] 如图4所示,也可以在形成封装部4之后,以覆盖封装部4的表面的方式涂覆第一无机材料6(图4的(a)),接着将填充剂以覆盖电子元件的方式进行涂覆而形成填充部5(图4的(b)),接着,以覆盖填充部5的表面的方式涂覆第一无机材料(图4的(c)),从而形成第一无机材料层6。由此,能够利用第一无机材料层6覆盖封装部4的整个表面,因此若自电子元件3观察,在封装部4的内侧与外侧的面形成有第一无机材料层6。即,能够利用双层的第一无机材料层6隔绝通过封装部4的水等,因此在通过接合而形成的封装构造中,能够隔绝或者抑制水等通过封装部4。即,能够提高电子元件3的封装性。而且,利用第一无机材料层6覆盖填充部5的表面,从而能够提高与第二基板接合时的接合强度。

[0091] 也可以不形成第一无机材料层6中的覆盖的填充部5的表面的部分(填充部无机材料层)。

[0092] <2.第二的实施方式>

[0093] 如图5所示,填充部5也可以形成于盖体基板(第二基板)8侧而并非器件基板(第一基板)1侧。在该情况下,在第一基板1与第二基板8接合时,填充部5形成于第二基板接合面9上的、与形成在第一基板侧接合面2上的电子元件3对应的区域。由此,通过将第一基板1与第二基板8接合,从而电子元件3的表面被填充部5覆盖。

[0094] 优选的是,第一无机材料层6以覆盖封装部4的表面与电子元件3的表面的方式形

成在第一基板接合面2上,第二无机材料10形成于第二基板侧接合面9上的、与封装部4接合的第二基板侧接合面9上的区域,但并不限于此。对应于预定的最终产品的特性、封装工序的各条件等,也可以不在电子元件3上形成无机材料层。另外,优选的是以覆盖第二基板侧接合面9上的填充部5的表面的方式形成第二无机材料10(图5)。由此,能够利用无机材料层隔绝或者抑制自填充部5向气氛的脱气。

[0095] <3.装置结构>

[0096] 参照图6,说明用于实施封装本申请发明的电子元件的方法的装置结构的一个例子与使用了该装置电子元件的封装方法。

[0097] 图6的(a)所示的电子元件封装装置100具有如下构件来构成:真空容器101;基板支承体104,其配置于真空容器101的内部,将第一基板102与第二基板103支承为能够移动;粒子束源105,其作为表面活性化处理部件;以及无机材料溅射源106,其作为用于形成无机材料层的无机材料形成部件;作为接合部件的基板支承体104具有旋转轴104A与加压部件(未图示)。利用该结构,在真空中进行优质的无机材料层的形成,而且,能够不破坏真空地进行表面活性化处理与基板接合,因此能够形成强度较高的接合界面。

[0098] 另外,能够独立于电子元件封装装置100地构成用于在形成有电子元件的基板的表面上以包围电子元件的方式形成由有机材料构成的封装部的封装部部件(未图示)。作为封装部部件,例如可列举作为在预定的路径上以预定量排出液状树脂等的液体或者液状物质的装置的分配器等。

[0099] <3.1无机材料层形成部件>

[0100] 如图6的(a)所示,在真空容器101连接有真空泵(未图示),能够将真空容器101内部的真空度维持为 1×10^{-5} Pa以下的压力。另外,粒子束源105以如下方式构成:能够绕旋转轴105A旋转,朝向无机材料溅射源106使粒子加速而使无机材料溅射,另外,能够与基板支承体104的位置相应地朝向第一基板102或者第二基板103的表面放射由具有预定的动能的粒子带来的粒子束105B,从而进行基板表面的表面活性化处理。无机材料溅射源106以如下方式构成:能够绕旋转轴106A旋转,通过固定预定的旋转角度,从而使溅射靶材T1、T2、T3以及T4中的任一者接收来自粒子束源105的粒子束105B,将自溅射靶材T1设置至T4的无机材料朝向第一基板102或者第二基板103中的任一者放射。由此,预定的第一无机材料以及第二无机材料分别堆积在第一基板侧接合面或者第二基板侧接合面上,形成第二无机材料层以及第二无机材料层。在无机材料仅堆积在这些基板上的预定的区域的情况下,在基板上配置限定该预定的区域的掩模(未图示)。

[0101] 另外,在无机材料堆积期间,扫描基板支承体104,能够使第一基板102或者第二基板103上的堆积条件变得均匀。针对预定的粒子束源105的工作条件、粒子束源105、无机材料溅射源106、以及基板102、103在真空容器101内的预定的配置位置,可以通过扫描次数逐级地控制无机材料层的厚度。

[0102] 作为设置于溅射靶材的材料,能够采用包含铝(Al)、镍(Ni)、铜(Cu)、铁(Fe)、钛(Ti)、钽(Ta)、铬(Cr)、金(Au)、白金(Pt)等的过渡性金属在内的金属、包含锡(Sn)、银(Ag)在内的焊料合金或者它们的合金、硅(Si)等的半导体、氧化硅(SiO_2)、氮化硅(SiN_x)、氮氧化硅(SiN_xO_y)、氧化铝(Al_2O_3)、氮化铝(AlN)、氮化钛(TiN)等、碳化硅(SiC)、碳化钛(TiC)等的氮化物、氮氧化物、氧化物或者碳化物。另外,在形成有机材料层的情况下,能够准备设置

有有机材料的溅射靶材。

[0103] 另外,在图6所示的装置中,溅射靶的数量N为四个,但并不限于此。例如,也可以通过将垂直于无机材料溅射源106的旋转轴106A的剖面形状做成N边形并改变该N而变更溅射靶的数量N。

[0104] 为了将无机材料层形成为多层膜,只要使无机材料溅射源106旋转、使设置有应形成的各层的材料的预定的溅射靶材朝向粒子束105B所照射的方向而形成各层即可。

[0105] <3.2表面活性化部件>

[0106] 如图6的(b)所示,使粒子束源105绕旋转轴105A旋转,并将该粒子束源105固定在朝向第一基板102或者第二基板103的位置,对第一基板102或者第二基板103放射由具有预定的动能的粒子构成的粒子束105B,从而进行表面活性化处理。在仅对基板上的预定的区域进行表面活性化处理的情况下,在基板上配置限定该预定的区域的掩模(未图示)。

[0107] 图7所示的粒子束源105的一个例子是线型的粒子束源(图7),更具体而言是线型的冷阴极型离子束源。线型粒子束源是具有线型(线状)的或者细长的粒子束放射口105C的粒子束源105,能够自该放射口呈线型(线状)放射粒子束。优选的是放射口105C的长度大于被粒子束照射的基板的直径。在基板不是圆形的情况下,优选的是放射口105C的长度大于相对于粒子束源相对移动的基板在放射口105C的延伸方向上的最大尺寸。

[0108] 在表面活性化处理中的某一时刻,自线型粒子束源105放射的粒子束105B照射到基板上的、在图6中向与纸面的垂直方向延伸的线状的区域。然后,自线型粒子束源105朝向基板102或者103放射粒子束105B,并且沿与放射口延伸的方向垂直的方向(图6中的横方向)扫描基板支承体104。结果,线状的粒子束的照射区域通过基板的全部的接合部之上。若线型的粒子束源结束通过基板之上,则基板整体被粒子束105B均匀地照射,从而表面活性化。

[0109] 线型的粒子束源适合利用粒子束相对较均匀地照射面积相对较大的基板的表面的情况。另外,线型的粒子束源能够对应于基板的各种形状相对较均匀地照射粒子束。

[0110] 在形成多层膜的情况下,在形成各层之后,通过对形成了层的表面进行适当的表面活性化处理,能够提高各层间的粘接强度。

[0111] 另外,在以非金属材料作为主要成分形成无机材料层的情况下,优选的是在无机材料层中混合预定量的金属。由此,能够提高接合强度。例如,在以硅(Si)为主要成分形成无机材料层的情况下,优选的是将铁、镍等的过渡性金属以存在不足一层原子层的比率的方式混合于无机材料层的表面。在该情况下,在粒子束源105内或者附近,在与加速的粒子束105B的一部分碰撞的位置配置由应混合的金属构成的构件。结果,在利用硅(Si)等的预定的非金属材料形成无机材料层之后,自粒子束源105使粒子束105B工作,从而能够在粒子束105B中混合预定的铁、镍等的金属。根据粒子束源105的工作条件、由应混合的金属构成的构件的配置、真空容器101内的各构件的配置等从而控制该金属的混合量。

[0112] <3.3接合部件>

[0113] 如图6的(c)所示,作为接合部件的基板支承体104具有旋转轴104A,该旋转轴104A设于支承第一基板102与第二基板103的位置之间。基板支承体104以绕该旋转轴104A折叠而使第一基板102和第二基板103相对的方式构成。由此,如图6的(c)所示,能够使用简略的结构使第一基板102与第二基板103抵接,对彼此的大致整个面积均等地施加相同的压力。

[0114] 也可以配置如下加压部件(未图示):在接合时,该加压部件自以使第一基板102与第二基板103彼此按压的方式折叠的基板支承体104的外侧施加预定的力。另外,也可以配置如下加热部件(未图示):在接合时,该加热部件在不降低电子元件的功能的范围内以预定的温度加热第一基板102与第二基板103。

[0115] 另外,也可以配置如下紫外线照射部件(未图示):在使第一基板102与第二基板103彼此按压期间,该紫外线照射部件能够对封装部照射紫外线(UV)。

[0116] 图6所示的装置结构是用于实施封装本申请发明的电子元件的方法的装置结构的一个例子,并不限于此。

[0117] 在图6中,示意性地以在相同的真空容器101内进行表面活性化处理工序与基板接合工序的方式构成装置,但并不限于此。例如,也可以采用分别设置进行基板接合工序的真空容器或者腔室和进行表面活性化处理工序的真空容器的装置结构(未图示)。

[0118] 在图6中,示意性地以使基板支承体104绕旋转轴104A折叠从而将第一基板与第二基板接合的方式构成装置,但并不限于此。例如,也可以构成为如下装置:设置能够将第一基板与第二基板的接合面大致平行地支承为彼此相对的一对基板支承体,使任意一个基板靠近另一个基板,或者能够进一步施加压力。此时,也可以构成为如下装置:一对基板支承体利用机器人来工作,利用伺服马达等控制基板支承体的靠近移动。此外,既可以自两侧的基板的背面侧施加加压,也可以构成为固定任意一个基板而仅自另一个基板的背面侧施加加压的装置(未图示)。

[0119] 也可以在接合部件设置定位机构,在接合第一基板与第二基板时,该定位机构进行沿平行于接合面的X-Y方向的定位、绕接合面的法线的旋转角的定位等的两基板之间的定位。例如能够通过用CCD照相机等观察基板上的标记、基板支承体的标记、并且在两基板间使该标记彼此在预定的精度内对准而进行这些定位(未图示)。

[0120] 实施例

[0121] 以下,通过实施例详细地说明本申请发明,本申请发明并不限于这些实施例。

[0122] 作为第一实施方式的一实施例,分别说明在无机材料层中采用铝(Al)、铜(Cu)或者硅(Si)的情况下的接合。

[0123] 这些实施例中,使用厚度为125微米(μm)、各边约7cm的正方形的大小的一对PET膜作为第一基板以及第二基板。

[0124] <实施例1>

[0125] 首先,说明采用铝(Al)或者硅(Si)作为无机材料层的情况。以相同的线型粒子束源的动作条件进行利用铝(Al)形成无机材料层以及利用硅(Si)形成无机材料层。自线型粒子束源对铝(Al)或者硅(Si)的溅射靶材照射利用等离子体产生并以1.2kV的电位差加速的氩(Ar)粒子。将线型粒子束源(冷阴极型离子束源)以93sccm的氩(Ar)供给量在1.2kV、400mA的条件下驱动。加速后的氩离子的大部分在中和器的作用下大致保持动能并且被中性化。利用由自粒子束源放射的氩原子束的碰撞带来的溅射现象,自溅射靶材朝向无机材料层放射铝(Al)或者硅(Si)的原子或者簇。使线型粒子束源以及线型溅射靶材作为一体以1200mm/min的相对速度对基板扫描共计三次。在上述条件下,在基板上形成10nm左右的铝(Al)或者硅(Si)的层。

[0126] 接着,不破坏真空气氛地对形成的铝(Al)或者硅(Si)的层的表面进行表面活性化

处理。在表面活性化处理中使用了与形成无机材料层所使用的线型粒子束源相同的线型粒子束源。以70sccm的氩(Ar)供给量在1.0kV、100mA的条件下驱动线型粒子束源,从而朝向基板放射氩粒子束,以1200mm/min的相对速度对基板扫描一次。

[0127] <实施例2>

[0128] 接下来,说明采用铜作为无机材料层的情况。自线型粒子束源对铜(Cu)溅射靶材照射通过等离子体而产生并以1.2kV的电位差加速的氩(Ar)粒子。将线型粒子束源以93sccm的氩(Ar)供给量在1.2kV、400mA的条件下驱动。加速后的氩离子的大部分在中和器的作用下大致保持动能并且被中性化。利用由自粒子束源放射的氩原子束的碰撞带来的溅射现象,自溅射靶材朝向基板放射铜(Cu)的原子或者簇。使线型粒子束源以及线型溅射靶材作为一体以1200mm/min的相对速度对基板扫描共计六次。在上述条件下,在基板上形成10nm左右的铜的层。

[0129] 接着,不破坏真空气氛地对形成的铜的层的表面进行表面活性化处理。在表面活性化处理中使用了与形成无机材料层所使用的线型粒子束源相同的线型粒子束源。以70sccm的氩(Ar)供给量在1.0kV、100mA的条件下驱动线型粒子束源,从而朝向基板放射氩粒子束,以1200mm/min的相对速度对基板扫描共计两次。

[0130] 使以上述的条件进行表面活性化的、由作为铝、铜、或者硅的相同的材料形成的两层无机材料层相互抵接,能够在常温下接合基板彼此。此时,利用具有直径为50mm左右的大致平坦的表面的圆形的夹具施加三分钟的约5MPa左右的压力。

[0131] <实施例3>

[0132] 在实施例3中,采用PEN作为基板,将硅的层与铝的层层叠而形成无机材料层。在本实施例中,形成无机材料层的条件以及表面活性化处理的条件不同于实施例1,除这些以外的条件相同。以下,说明形成无机材料层的条件以及表面活性化处理的条件。

[0133] 首先,为了在基板上形成硅的层,利用线型粒子束源对硅(Si)的溅射靶材照射被等离子体化并以1.2kV的电位差加速的氩(Ar)粒子。将线型粒子束源以93sccm的氩(Ar)供给量在1.2kV、400mA的条件下驱动。加速后的氩离子的大部分在中和器的作用下大致保持动能并且被中性化。利用由自粒子束源放射的氩粒子的碰撞带来的溅射现象,自溅射靶材朝向基板放射硅(Si)的原子或者簇。使线型粒子束源以及线型溅射靶材作为一体以1200mm/min的相对速度对基板扫描一次。

[0134] 接下来,将溅射靶材自硅(Si)取代为铝(Al),以相同的条件将铝(Al)的层堆积在硅(Si)的层上。由此,形成5纳米左右的无机材料层。

[0135] 接着,不破坏真空气氛地对形成的铝(Al)的层的表面进行表面活性化处理。在表面活性化处理中使用了与形成无机材料层所使用的线型粒子束源相同的线型粒子束源。以70sccm的氩(Ar)供给量在1.0kV、100mA的条件下驱动线型粒子束源,从而朝向基板放射氩粒子束,以1200mm/min的相对速度对基板扫描一次。

[0136] 另外,也进行了如下实验:替换无机材料层内的材料的层叠的顺序,首先在基板上形成铝(Al)的层,在这之上形成硅(Si)的层,其他条件相同,得到了相同的结果(未图示)。

[0137] <实施例4>

[0138] 以下,说明为了进行本实施例的封装构造的性能评价而进行的试验。

[0139] <本实施例的封装构造的准备>

[0140] 首先,说明本实施例的封装构造的准备方法。利用各边45mm的正方形的玻璃材料形成盖体基板,利用各边50mm的正方形的玻璃材料形成供电子元件形成的基板,并采用了有机EL元件作为电子元件。利用光刻法等的光学处理与旋涂在电子元件基板上形成围坝部酚醛清漆系树脂。在本实施例中,在围坝部中使用了酚醛清漆系树脂,但即使使用PI(聚酰亚胺),也能够形成相同的形状的围坝部并获得相同的效果。该围坝部的高度为 $1\mu\text{m}\sim 3\mu\text{m}$,围坝部的宽度为2mm左右。

[0141] 之后,以覆盖有机EL元件的方式粘附片材。该片材的作用是,由于在真空中进行贴合,因此为了避免中央部挠曲导致划伤有机EL元件而进行。该片材不具有干燥剂的作用。之后,为了使该片材在热量作用下固化,以 100°C 的固化条件加热了两小时。

[0142] 之后,在盖体基板(盖体玻璃)的围坝部上与对应于该围坝部的电子元件基板的位置分别以覆盖它们的方式形成了厚度约为30nm的SiN薄膜。这样,能够通过用绝缘膜覆盖基板表面而防止基板上的导通。为了形成上述SiN薄膜,在使背景压力小于 $1.0\times 10^{-5}\text{Pa}$ 的状态下,利用线型粒子束源对氮化硅(SiN)的溅射靶材照射被等离子体化并以1.5kV的电位差加速的氩(Ar)粒子。将线型粒子束源以80sccm的氩(Ar)供给量在1.5kV、400mA的条件下驱动。加速后的氩离子的大部分在中和器的作用下大致保持动能并且被电中性化。利用由自粒子束源放射的氩粒子的碰撞带来的溅射现象,自溅射靶材朝向基板的预定的部位放射氮化硅(SiN)的簇。使线型粒子束源以及线型溅射靶材作为一体以1200mm/min的相对速度对基板扫描20次。由此,在盖体基板的围坝部上与对应于该围坝部的电子元件基板的位置形成厚度约为30nm的SiN薄膜。

[0143] 之后,在盖体基板(盖体玻璃)的围坝部上与对应于该围坝部的电子元件基板的位置分别以覆盖它们的方式形成了厚度约为20nm的Si薄膜。该Si薄膜起到接合用的薄膜的作用。为了形成上述Si薄膜,在使背景压力小于 $1.0\times 10^{-5}\text{Pa}$ 的状态下,利用线型粒子束源对硅(Si)的溅射靶材照射被等离子体化并以1.2kV的电位差加速的氩(Ar)粒子。将线型粒子束源以80sccm的氩(Ar)供给量在1.2kV、400mA的条件下驱动。加速后的氩离子的大部分在中和器的作用下大致保持动能并且被电中性化。利用由自粒子束源放射的氩粒子的碰撞带来的溅射现象,自溅射靶材朝向基板的预定的部位放射硅(Si)的原子或者簇。使线型粒子束源以及线型溅射靶材作为一体以1200mm/min的相对速度对基板扫描五次。由此,在盖体基板的围坝部上与对应于该围坝部的电子元件基板的位置形成厚度约为20nm的Si薄膜。

[0144] 接着,不破坏真空气氛地对形成的Si薄膜的表面进行了表面活性化处理。在表面活性化处理中使用了与形成无机材料层所使用的线型粒子束源相同的线型粒子束源。以70sccm的氩(Ar)供给量在1.0kV、100mA的条件下驱动线型粒子束源,从而朝向基板放射氩粒子束,以1200mm/min的相对速度对基板扫描一次。

[0145] 之后,不破坏真空气氛地以5.0kN的力对表面活性化处理了的两基板的Si薄膜的表面彼此加压5分钟。由此,形成了封装构造。

[0146] <环境试验>

[0147] 接下来,关于本实施例的封装构造A,使用环境试验器,以未将有机EL元件点亮的状态,在温度为摄氏度85度、湿度为85%的条件下进行了耐久试验。图8的(a)是表示耐久试验开始时的发光状况的照片。另一方面,图8的(b)是表示自耐久试验开始起经过了约140小时的时刻的发光状况的照片。在多个位置,自最初起可见的发光缺陷无变化,而且也没能确

认到在发光部位发现缺陷。若经过300小时,则一些水分进入,或者本来存在于内部的暗斑开始生长。

[0148] 这样,即使在85℃/85%RH环境试验中,即使经过140小时后也没能确认到发光特性变化、缺陷生长或者增加。即,在本试验中,也确认到能够利用本申请发明格外提高封装性能。认为能够通过工序的再验证、以及改善有机EL蒸镀工序的水分进入主要因素而进一步延长该环境试验中的耐久时间。

[0149] 如上述,利用本申请发明,能够提供在可将PI或者酚醛清漆系树脂用作围坝部的基础上、在环境试验中也表现出较高的封装性能的封装构造。

[0150] 以上,说明了本申请发明的几个实施方式以及实施例,但这些实施方式以及实施例用于示例地说明本申请发明。权利要求书在不脱离本申请发明的技术的思想的范围内包括针对实施方式的多个变形方式。因此,本说明书所公开的实施方式以及实施例为了示例而示出,并不应认为是用于限定本申请发明的范围。

[0151] 附图标记说明

[0152] 1第一基板;2第一基板侧接合面;3电子元件;4封装部;5填充部;6第一无机材料层;7具有预定的动能的粒子;8第二基板;9第二基板侧接合面;10第二无机材料层;100电子元件封装装置;101真空容器;102第一基板;103第二基板;104基板支承体;104A基板支承体的旋转轴;105粒子束源;105A粒子束源的旋转轴;105B粒子束;105C放射口;106无机材料溅射源;106A无机材料溅射源的旋转轴;T1~T4靶材。

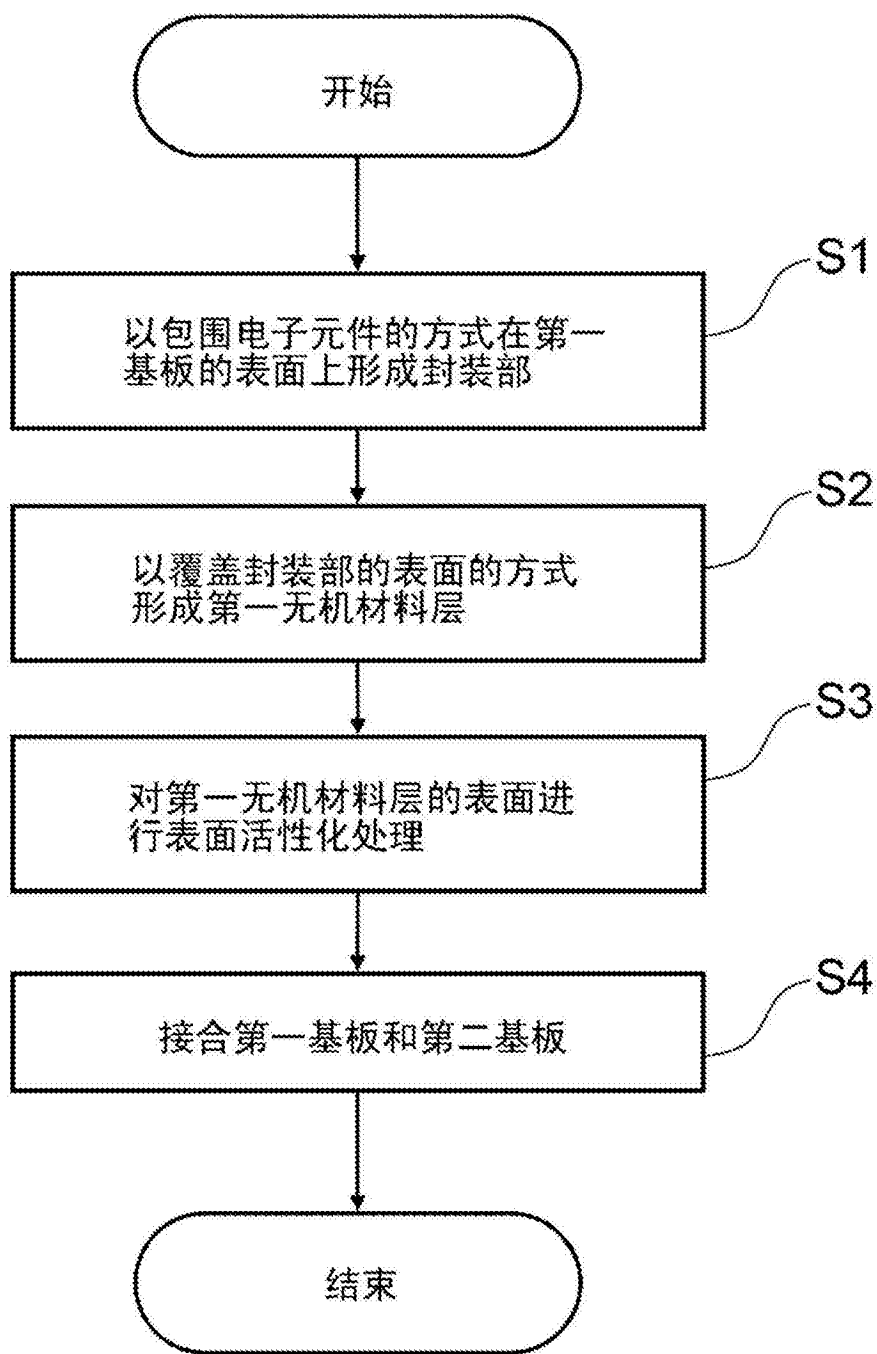


图1

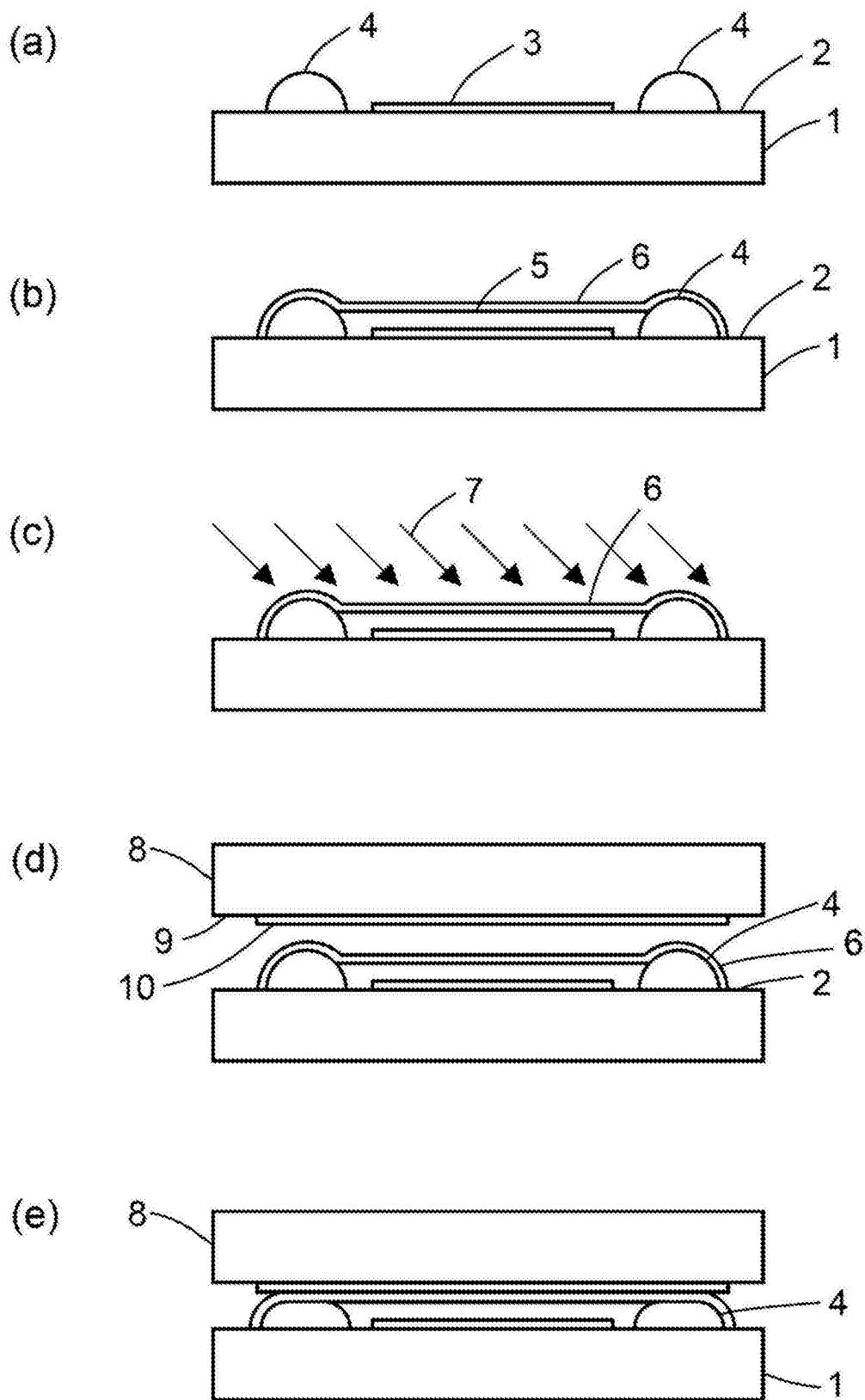


图2

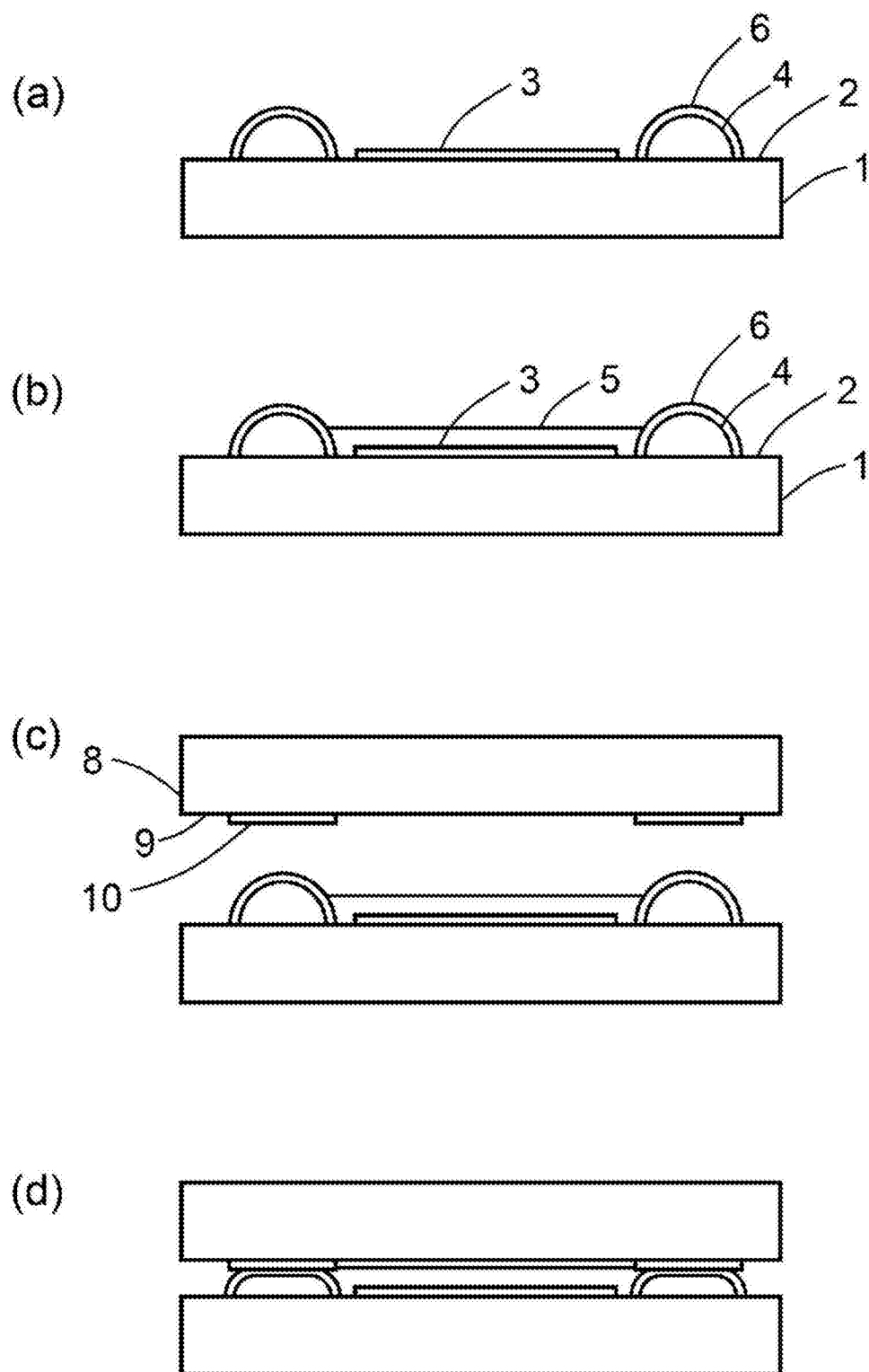


图3

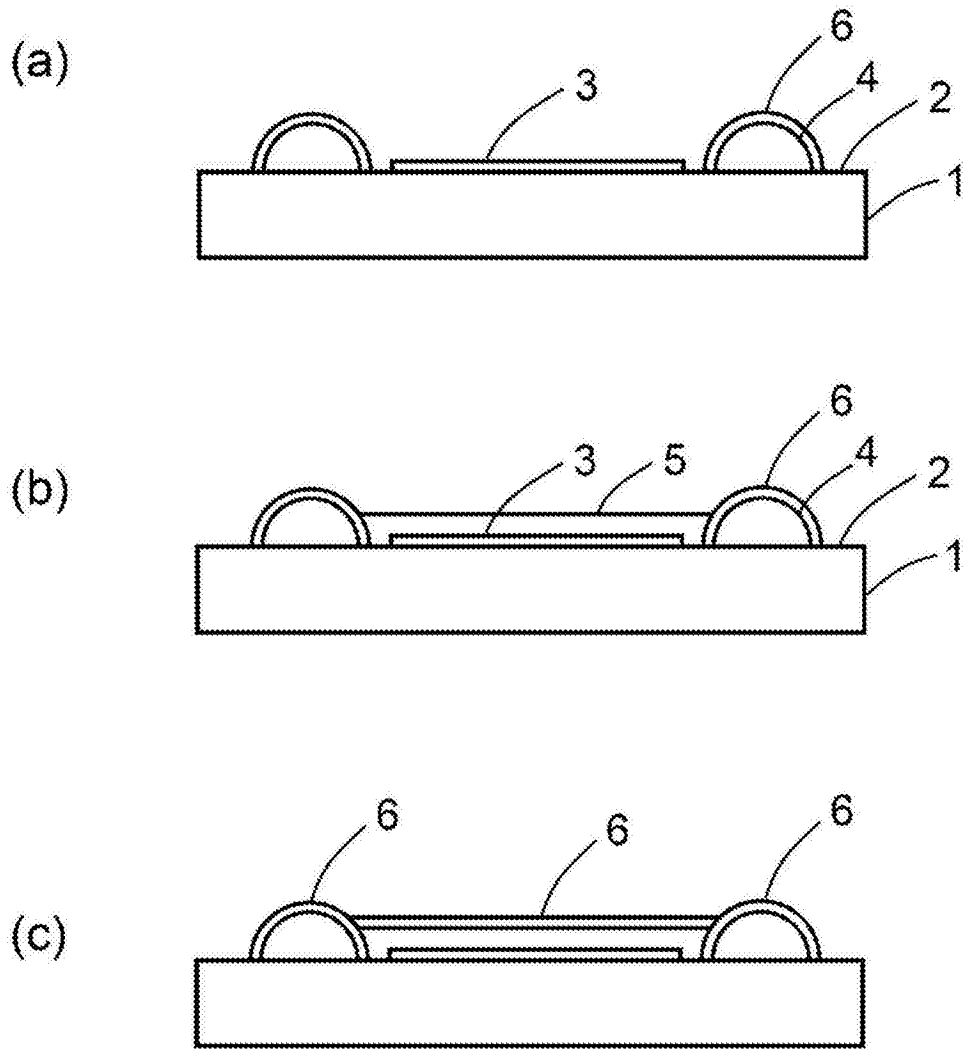


图4

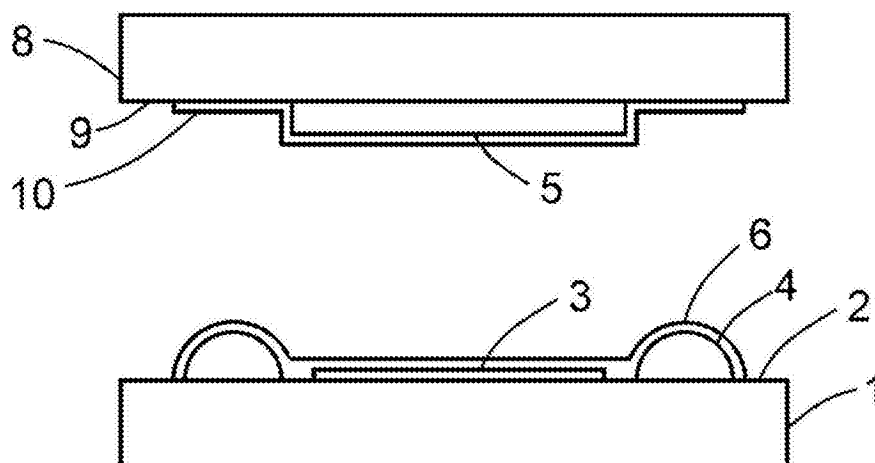


图5

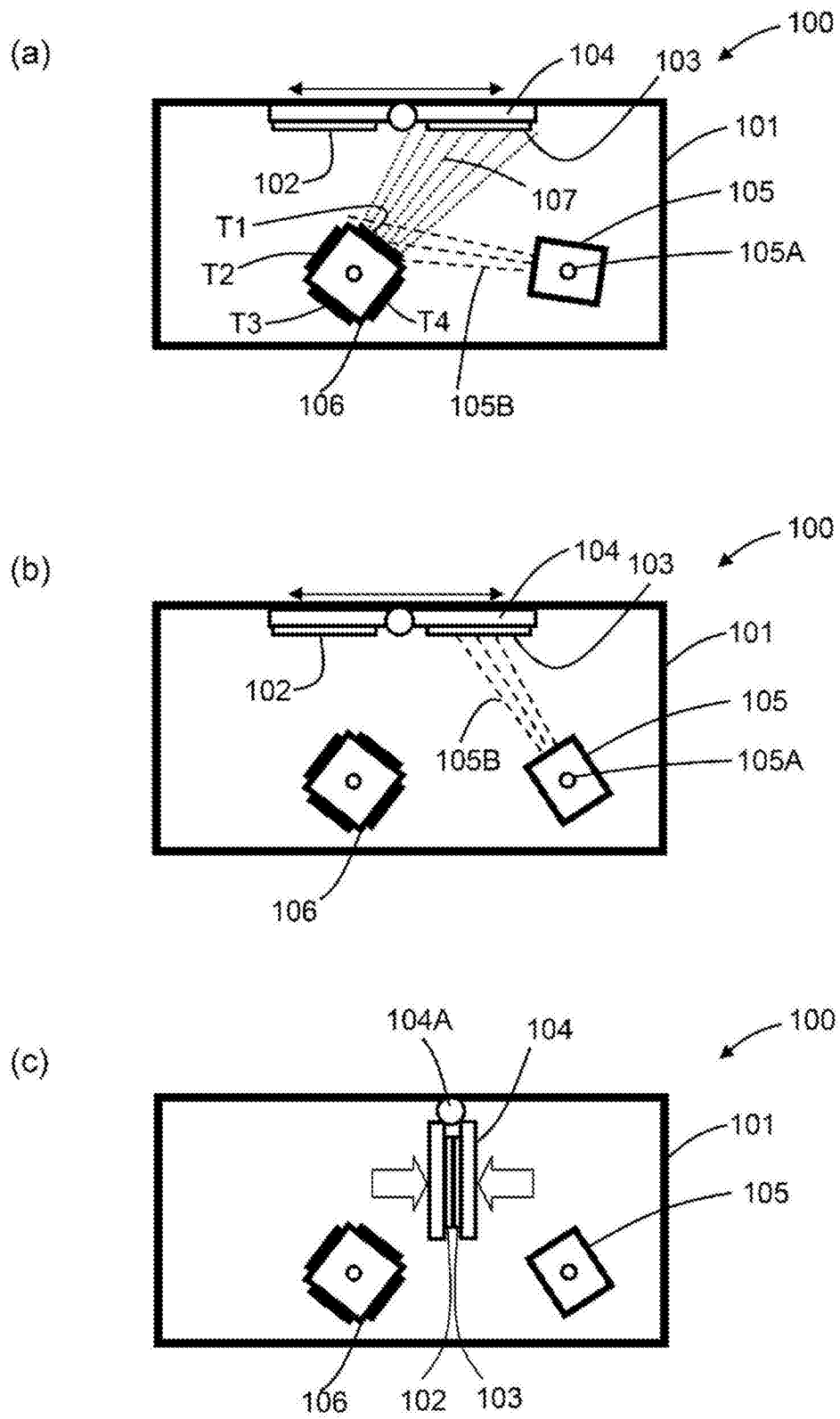


图6

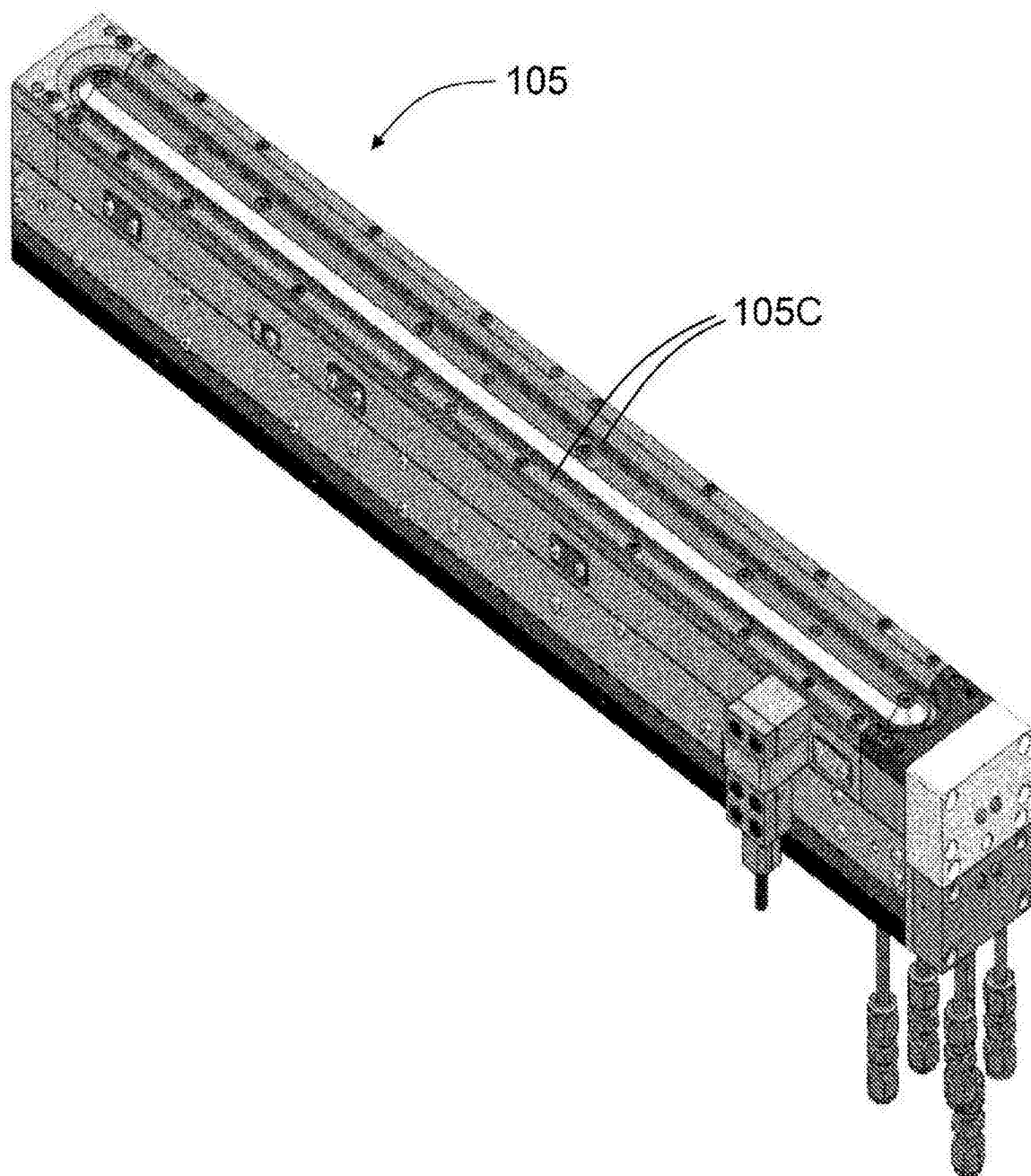


图7

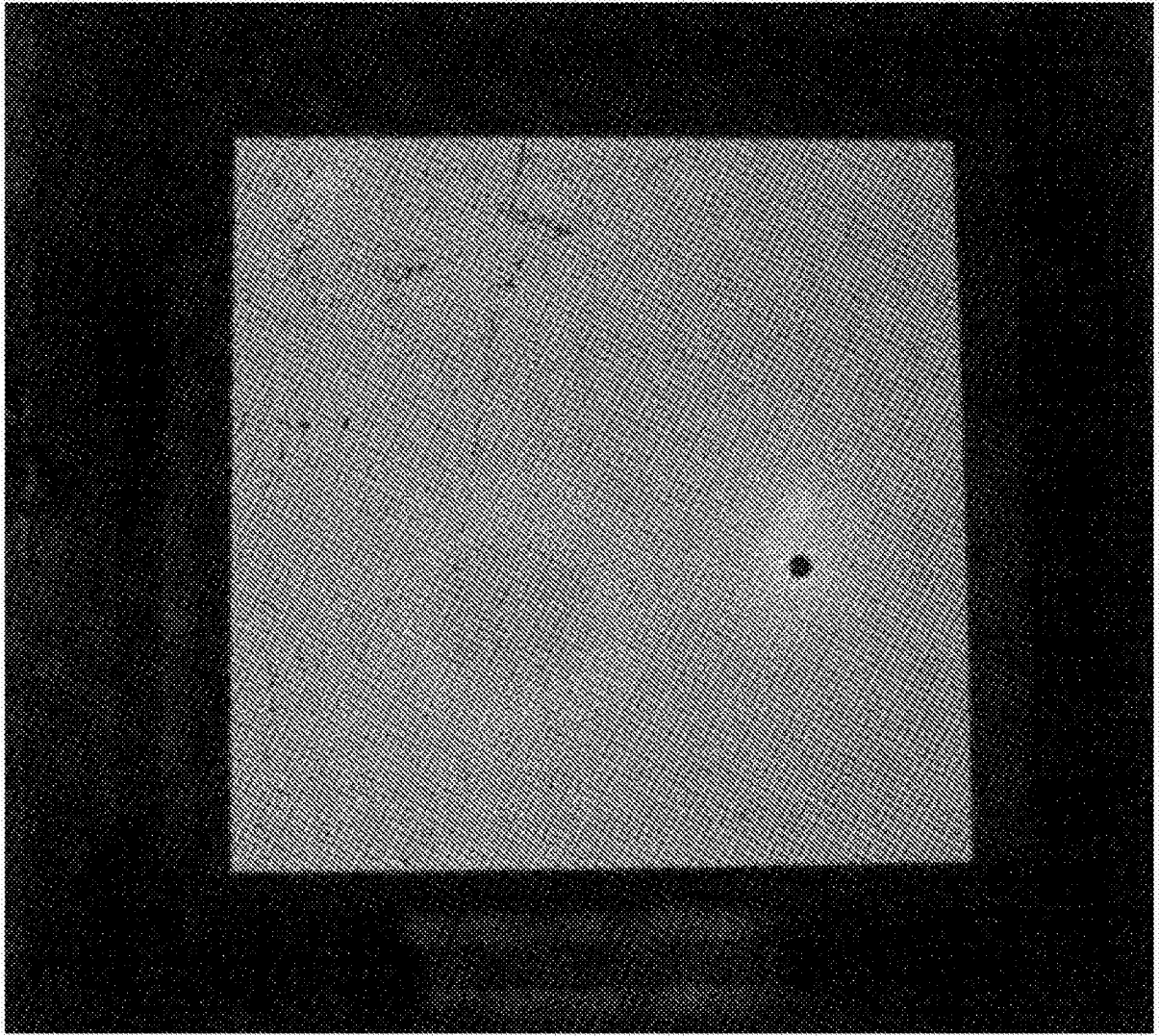


图8a

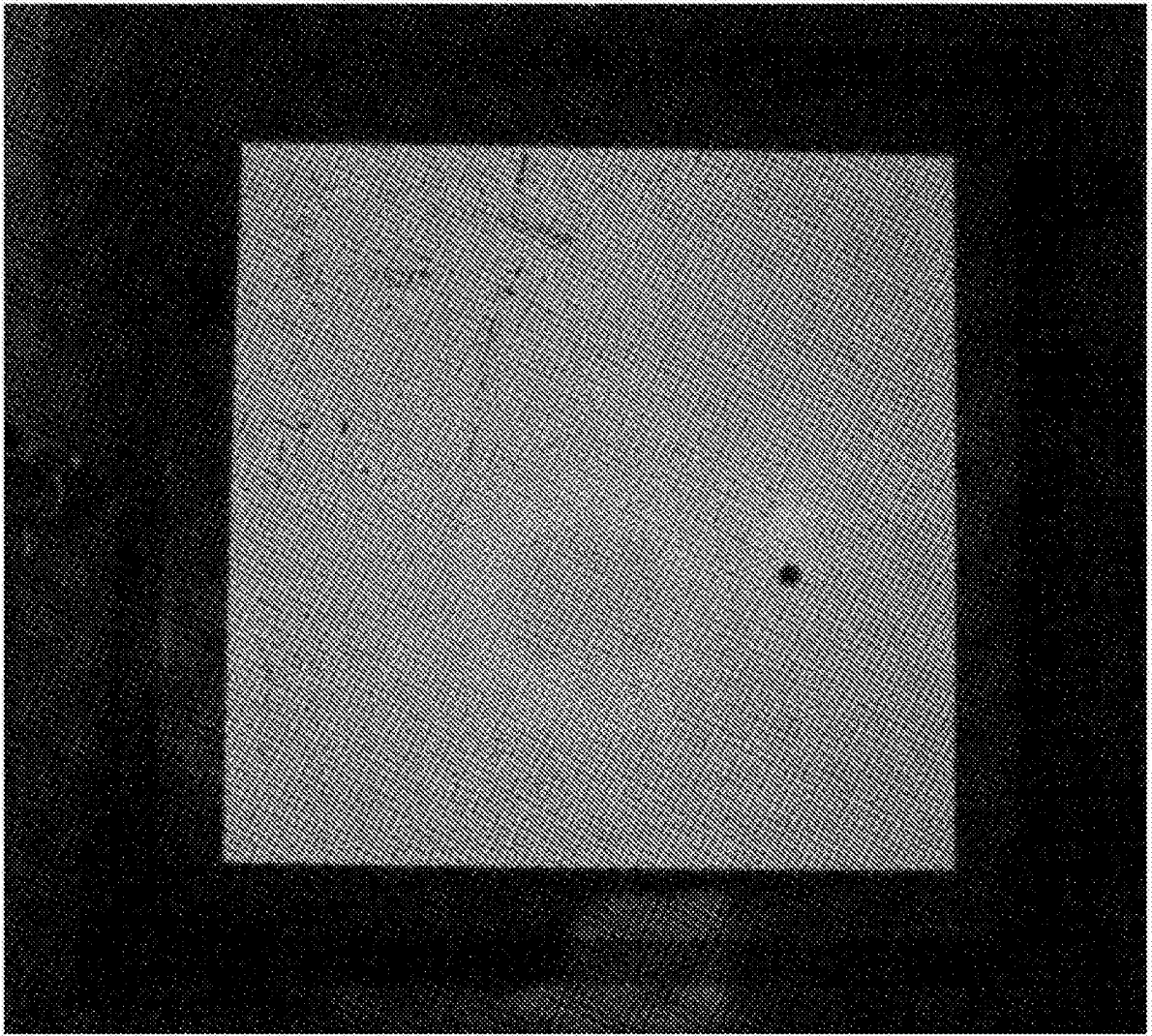


图8b