

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第4区分
 【発行日】平成17年5月12日(2005.5.12)

【公開番号】特開2003-178574(P2003-178574A)
 【公開日】平成15年6月27日(2003.6.27)
 【出願番号】特願2002-290172(P2002-290172)
 【国際特許分類第7版】
 G 1 1 C 11/15
 【F I】
 G 1 1 C 11/15 1 5 0

【手続補正書】
 【提出日】平成16年6月30日(2004.6.30)
 【手続補正1】
 【補正対象書類名】明細書
 【補正対象項目名】特許請求の範囲
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項1】

センシングされる複数状態のメモリセル(R_M)の両端に印加された読み取り電圧に
 応答して、抵抗性メモリアレイ(30)の前記メモリセル(R_M)のデータを読み取るための
 センス増幅器(38)であって、

(a)第1と第2の入力ノード(74、75)を備えた差動増幅器(Q5、Q6)と、

(b)印加された読み取り電圧で前記メモリセルの電流を決定し、前記メモリセル電流
 を表すセンス電流を前記差動増幅器(Q5、Q6)の第1の入力ノード(74)に加えるための
 センス回路(A1、Q1、Q2)と、及び

(c)前記差動増幅器(Q5、Q6)の前記第2の入力ノード(75)に平均基準電流を加え
 るための第1と第2の抵抗素子(R_H 、 R_L)を備える基準回路(A2、Q3、Q4)とを含み
 、前記基準電流が、前記メモリセル(R_M)の状態を判定するために前記センス電流と比
 較される値を提供する、センス増幅器(38)。

【請求項2】

前記第1の抵抗素子(R_H)が、前記メモリセル(R_M)の第1の状態を表す第1の抵
 抗を有し、前記第2の抵抗素子(R_L)が、前記メモリセル(R_M)の第2の状態を表す
 第2の抵抗を有する、請求項1に記載のセンス増幅器。

【請求項3】

前記基準回路(A2、Q3、Q4)が、前記第1及び第2の抵抗素子(R_H 、 R_L)を通る電
 流の平均として基準電流を発生するための平均回路である、請求項1に記載のセンス増
 幅器。

【請求項4】

前記平均回路が、前記第1及び第2の抵抗素子(R_H 、 R_L)を通る電流を合計して合
 計電流を提供し、その合計電流を2分割して、前記平均電流を得るための平均要素(A2、
 Q3、Q4)を含む、請求項3に記載のセンス増幅器。

【請求項5】

前記差動増幅器(Q5、Q6)が、前記第1の入力ノード(74)に結合されたミラートラン
 ジスタ(Q5)、及び前記第2の入力ノード(75)に結合された基準トランジスタ(Q6)を
 備える電流ミラーセンシング回路を含む、請求項4に記載のセンス増幅器。

【請求項6】

前記差動増幅器(Q5、Q6)の前記第1及び第2の入力ノード(74、75)における信号を

比較して、前記センシングされるメモリセル (R_M) の状態を示す出力 (V_0) を提供するためのコンパレータ (76) をさらに含む、請求項 5 に記載のセンス増幅器。

【請求項 7】

前記差動増幅器の前記第 1 のノード (74) に前記センス電流を加えるための第 1 の変換トランジスタ (Q_2) と、前記差動増幅器の前記第 2 のノード (75) に前記基準電流を加えるための第 2 の変換トランジスタ (Q_4) とをさらに含む、請求項 1 に記載のセンス増幅器。

【請求項 8】

差動増幅器を利用して、抵抗性メモリアレイのセンシングされる複数状態のメモリセルのデータを読み取る方法であって、

(a) 印加される読み取り電圧を利用して、前記メモリセルに電流を発生させるステップと、

(b) 前記差動増幅器の前記第 1 の入力ノードに、前記メモリセル電流の電流を表すセンス電流を加えるステップと、

(c) 第 1 と第 2 の抵抗素子を備えた基準回路を利用して、基準電流を発生させるステップと、及び

(d) 前記差動増幅器の前記第 2 の入力ノードに前記基準電流を加えるステップとからなり、前記基準電流が、前記メモリセルの状態を判定するために前記センス電流と比較される値を提供する、方法。

【請求項 9】

前記基準電流が、(a) 前記メモリセルの第 1 の状態を表す抵抗を有する第 1 の基準エレメントの両端に読み取り電圧を印加することによって、第 1 の基準電流を発生させ、(b) 前記メモリセルの第 2 の状態を表す抵抗を有する第 2 の基準エレメントの両端に読み取り電圧を印加することによって、第 2 の基準電流を発生させ、及び(c) 前記第 1 及び第 2 の基準電流から平均電流を発生させ、差動増幅器の前記第 2 の入力ノードに前記平均電流を加えることによって、発生する、請求項 8 に記載の方法。

【請求項 10】

前記差動増幅器の前記第 1 のノードに、前記センス電流を表す第 1 の電圧を発生させるステップと、前記第 2 のノードに、前記基準電流を表す第 2 の電圧を発生させるステップと、前記差動増幅器の前記第 1 と第 2 の入力ノードにおける前記第 1 と第 2 の電圧を比較して、前記センシングされるメモリセルの状態を示す出力を提供するステップとをさらに含む、請求項 8 に記載の方法。