

(21)申請案號：102107283

(22)申請日：中華民國 102 (2013) 年 03 月 01 日

(51)Int. Cl. : **H01L33/48 (2010.01)**

(30)優先權：2012/03/02 美國

13/411,275

(71)申請人：艾索勒塔什加拿大公司 (加拿大) EXCELITAS CANADA INC. (CA)

加拿大

(72)發明人：朱錦韓 JU, JIN HAN (CA)；布爾曼羅伯特 BURMAN, ROBERT (CA)；迪里昂傑

瑞 DELEON, JERRY (PH)

(74)代理人：蔡坤財；李世章

申請實體審查：無 申請專利範圍項數：16 項 圖式數：6 共 29 頁

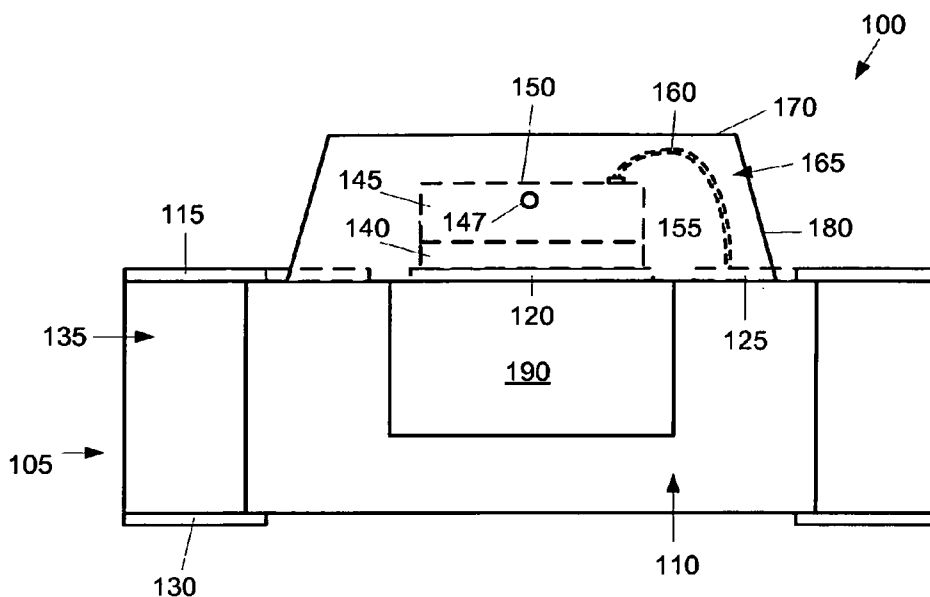
(54)名稱

鑄於基材上具有密封凹槽的半導體雷射晶片封裝及其形成方法

SEMICONDUCTOR LASER CHIP PACKAGE WITH ENCAPSULATED RECESS MOLDED ON SUBSTRATE AND METHOD FOR FORMING SAME

(57)摘要

一種積層無導線載體封裝，擁有一半導體晶片黏著在支撐該晶片的基材內之一凹槽區邊緣，該基材具有複數個導電與介電層、與該光電晶片耦合的引線接合以及設置在該基材頂表面上的引線接合墊。一封包覆蓋該雷射晶片、該引線接合、以及該基材頂表面包含該凹槽區的至少一部分。該封包係一光透鑄模化合物。該封裝係經配置以黏著為一側視件及/或頂視件。



第1圖

100：半導體雷射封裝

105：基材

110：介電層

115：頂導電層

120：晶粒黏接墊

125：引線接合墊

130：底導電層

135：導電介層洞

140：黏著層

145：晶片

147：主動面

160：引線接合

165：封包

170：頂表面

180：側表面

190：凹槽區

(21)申請案號：102107283

(22)申請日：中華民國 102 (2013) 年 03 月 01 日

(51)Int. Cl. : **H01L33/48 (2010.01)**

(30)優先權：2012/03/02 美國 13/411,275

(71)申請人：艾索勒塔什加拿大公司 (加拿大) EXCELITAS CANADA INC. (CA)
加拿大

(72)發明人：朱錦韓 JU, JIN HAN (CA)；布爾曼羅伯特 BURMAN, ROBERT (CA)；迪里昂傑瑞 DELEON, JERRY (PH)

(74)代理人：蔡坤財；李世章

申請實體審查：無 申請專利範圍項數：16 項 圖式數：6 共 29 頁

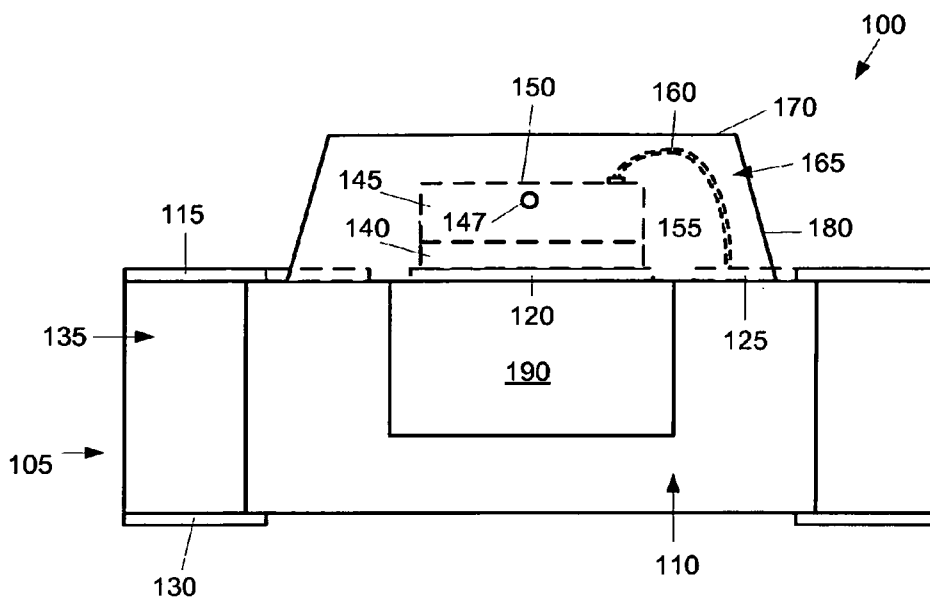
(54)名稱

鑄於基材上具有密封凹槽的半導體雷射晶片封裝及其形成方法

SEMICONDUCTOR LASER CHIP PACKAGE WITH ENCAPSULATED RECESS MOLDED ON SUBSTRATE AND METHOD FOR FORMING SAME

(57)摘要

一種積層無導線載體封裝，擁有一半導體晶片黏著在支撐該晶片的基材內之一凹槽區邊緣，該基材具有複數個導電與介電層、與該光電晶片耦合的引線接合以及設置在該基材頂表面上的引線接合墊。一封包覆蓋該雷射晶片、該引線接合、以及該基材頂表面包含該凹槽區的至少一部分。該封包係一光透鑄模化合物。該封裝係經配置以黏著為一側視件及/或頂視件。



第1圖

100：半導體雷射封裝

105：基材

110：介電層

115：頂導電層

120：晶粒黏接墊

125：引線接合墊

130：底導電層

135：導電介層洞

140：黏著層

145：晶片

147：主動面

160：引線接合

165：封包

170: 頂表面

180: 側表面

190：凹槽區

發明摘要

※ 申請案號：102107283

※ 申請日：2013 年 03 月 01 日

※IPC 分類：

H01L 33/48 (2011.01)

【發明名稱】（中文/英文）

鑄於基材上具有密封凹槽的半導體雷射晶片封裝及其形成方法 / Semiconductor Laser Chip Package With Encapsulated Recess Molded on Substrate and Method for Forming Same

【中文】

一種積層無導線載體封裝，擁有一半導體晶片黏著在支撐該晶片的基材內之一凹槽區邊緣，該基材具有複數個導電與介電層、與該光電晶片耦合的引線接合以及設置在該基材頂表面上的引線接合墊。一封包覆蓋該雷射晶片、該引線接合、以及該基材頂表面包含該凹槽區的至少一部分。該封包係一光透鑄模化合物。該封裝係經配置以黏著為一側視件及／或頂視件。

【英文】

A laminate leadless carrier package having a semiconductor chip mounted at the edge of a recess region in a substrate supporting the chip, the substrate having a plurality of conductive and dielectric layers, a wire bond coupled to the optoelectronic chip and a wire bond pad

positioned on the top surface of the substrate. An encapsulation covers the laser chip, the wire bond, and at least a portion of the top surface of the substrate including the recess region. The encapsulation is an optically transparent molding compound. The package is arranged to be mounted as a side-looker and/or a top-looker.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

100 半導體雷射封裝

105 基材

110 介電層

115 頂導電層

120 晶粒黏接墊

125 引線接合墊

130 底導電層

135 導電介層洞

140 黏著層

145 晶片

147 主動面

160 引線接合

165 封包

170 頂表面

positioned on the top surface of the substrate. An encapsulation covers the laser chip, the wire bond, and at least a portion of the top surface of the substrate including the recess region. The encapsulation is an optically transparent molding compound. The package is arranged to be mounted as a side-looker and/or a top-looker.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

100 半導體雷射封裝

105 基材

110 介電層

115 頂導電層

120 晶粒黏接墊

125 引線接合墊

130 底導電層

135 導電介層洞

140 黏著層

145 晶片

147 主動面

160 引線接合

165 封包

170 頂表面

201344994

180 側表面

190 凹槽區

▼ 【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

- 無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

鑄於基材上具有密封凹槽的半導體雷射晶片封裝及其形成方法 / Semiconductor Laser Chip Package With Encapsulated Recess Molded on Substrate and Method for Forming Same

相關申請案的交叉引用

本申請案為 2009 年 10 月 1 日共同申請且標題為「OPTOELECTRONIC DEVICES WITH LAMINATE LEADLESS CARRIER PACKAGING IN SIDE-LOOKER OR TOP-LOOKER DEVICE ORIENTATION」之美國專利申請案第 12/572,074 號之部份接續案，且主張該案之優先權，該案以引用方式全文併入本文。

【技術領域】

【0001】 本發明係有關於電路組件，並且更明確地說，係有關於一種半導體雷射晶片。

【先前技術】

【0002】 表面黏著技術(SMT)係用來建構電子電路，其中組件(表面黏著組件／SMC)係直接黏著在印刷電路板(PCBs)表面上。如此製出的電子元件稱為表面黏著元件(SMD)。SMT 大幅取代插入式封裝技術建構法，其將具有導線的組件裝設在電路板內的孔洞中。

【0003】 一 SMT 組件通常比其插入式對應物要小，因為其具

有較小的導線或者根本無導線。其可擁有各種類型的短插腳或導線、扁平接點、鉍錫球陣列(BGAs)、或位於該組件主體上的終端結構。

【0004】 邊射型雷射擁有在與黏著表面垂直方向上迅速擴張的光束。邊射型雷射可黏著在具有導線的封裝內，其將雷射定向為與該主驅動器板垂直。該封裝必須有視窗密封罩(window cap)或封包以保護設置在導線架邊緣或封裝基座托架處的雷射。當黏著在一大的平坦表面上時，例如直接在該主驅動器板上或隨後黏著在該主驅動板上可能是 PCB、陶瓷或其他基材的第二基材上時，至少一部分的光束可能交叉該表面。為了克服此限制，常將邊射型雷射黏著在驅動板或第二基材邊緣處，其中雷射邊緣毗鄰或近乎毗鄰驅動板或基材邊緣，因此光束在超越驅動板或基材的區域擴張。此種配置有若干缺點。例如，雷射面通常對污染與濕氣敏感，除了其他敏感性之外，而與驅動板或基材邊緣的鄰近性會增加該面的易損性。此外，將雷射設置在驅動板或基材邊緣的必要性限制了驅動板設計的彈性，並可能使某些封裝選擇無法實行，例如，某些晶片載體，像積層無導線載體(LLC)。積層無導線載體使用與印刷電路板接觸的平坦金屬墊。無延伸出封裝的插腳並且可直接黏著在印刷電路板上。積層無導線載體含有多個層積在一起的導電與介電層。

【0005】 雖然 SMT 提供製造及電路佈局上的優勢，但半導體邊射型雷射晶片的限制為 SMT 雷射帶來挑戰。除了與將半導體雷射晶片設置在表面黏著封裝邊緣有關的邏輯問題外，散

熱考量可能與表面黏著特徵衝突。明確地說，SMT 通常使半導體雷射晶片產生的熱難以傳導至封裝表面，在此熱可進一步散去，例如運用散熱裝置(heat sink)或對流法。

【0006】 因此，業界有克服某些或所有上述缺點的需要。

【發明內容】

【0007】 本發明實施例提供一種鑄於基材上的半導體雷射及其形成方法。簡短描述，本發明係針對積層無導線載體封裝。該封裝包含一半導體雷射晶片，以及一基材，其支撐該半導體雷射晶片。該基材擁有複數個層積在一起的導電與介電層，以及嵌入該基材邊緣設置的邊緣凹槽區，其中該半導體雷射晶片係毗鄰該邊緣凹槽區黏著。該封裝更包含設置在該基材頂表面上的引線接合墊，與該半導體雷射晶片及該引線接合墊耦合的引線接合，以及一封包，其覆蓋該半導體雷射晶片、該邊緣凹槽區、該引線接合、以及至少一部分的基材頂表面，其中該封包係一鑄模化合物。

【0008】 該半導體雷射晶片可以是一邊射型雷射。該積層無導線載體封裝可經配置以以側視配置型態黏著在印刷電路板上，其中該半導體雷射晶片的主動區與該印刷電路板垂直，或者該積層無導線載體封裝可經配置以以頂視配置型態黏著在印刷電路板上，其中該半導體雷射晶片的主動區與該印刷電路板平行。該複數個導電與介電層可包含一底導電層、一頂導電層、以及介於該頂與底導電層之間的介電層。該封裝可更包含複數個導電介層洞，提供該頂導電層與該底導電層間的電氣連接與熱導通。該鑄模化合物係透光的。

【0009】 簡短的在架構中描述，本發明的第二態樣係針對一種積層無導線載體封裝，其包含一半導體雷射晶片，以及一基材，其支撐該半導體雷射晶片。該基材擁有複數個層積在一起的導電與介電層，以及設置在該基材邊緣一凹槽內的邊緣凹槽區，其中該半導體雷射晶片係毗鄰該邊緣凹槽區黏著。該封裝包含設置在該基材頂表面上的引線接合墊，與該光電晶片及該引線接合墊耦合的引線接合，以及一封包，其覆蓋該光電晶片、該引線接合、以及至少一部分的基材頂表面。該封包係一鑄模化合物。該積層無導線載體封裝係經配置以以選自由側視配置以及一頂視配置型態組成的族群之配置型態黏著在印刷電路板上，側視配置中該光電晶片的主動區與該印刷電路板垂直，頂視配置中該光電晶片的主動區與該印刷電路板平行。

【0010】 簡短描述，本發明的第三態樣係針對製造複數個積層無導線半導體雷射載體封裝的方法。該方法包含如下步驟：製備一基材，其中製備該基材包含在該基材內形成複數個凹槽區，將一頂導電層、一底導電層、及介於該頂與底導電層之間的介電層層積在一起，並且其中該頂導電層包含一晶粒黏接墊、一引線接合墊、以及兩個槽孔式介層洞。其他步驟包含施加環氧黏著劑至該晶粒黏接墊，在該晶粒黏接墊上黏著一半導體雷射晶片，利用一引線接合打線接合該半導體雷射晶片與該引線接合墊，鑄造一鑄模化合物以形成一封包，其填充該複數個凹槽區且覆蓋該光電晶片、該引線接合、與至少一部分的基材頂表面，以及將該基材切割成個別的積

層無導線載體封裝。

【0011】 該第三態樣可更包含製備複數個導電介層洞，其提供該頂導電層與該底導電層間的電氣連接與熱導通。該第三態樣也可包含研磨填充該複數個凹槽區的鑄模化合物的步驟。該複數個凹槽區可以至少一系列的型態配置，並且可在該複數個凹槽區仍以列配置時在完成切割前執行研磨。

【0012】 在檢驗如下圖式與詳細描述後，對熟知技藝者而言本發明之其他系統、方法與特徵將會或將變得顯而易見。預期所有此類額外系統、方法、與特徵係包含在本說明書中、落在本發明範圍內且為伴隨的申請專利範圍保護。

【圖式簡單說明】

【0013】 包含附圖以提供對本發明的進一步了解，並且附圖係併入且構成此說明書的一部分。該等圖式示出本發明實施例且，連同說明，供於解釋本發明的原理。

【0014】 第 1 圖係根據本發明之一範例半導體雷射封裝的示意圖。

【0015】 第 2 圖係一範例半導體雷射封裝的透視示意圖。

【0016】 第 3 圖係示出雷射光束路徑之範例半導體雷射封裝的透視示意圖。

【0017】 第 4 圖示出黏著在印刷電路板上成一側視件或一頂視件的範例半導體雷射封裝。

【0018】 第 5 圖係製造本申請案中所述半導體雷射封裝的範例本體組裝製程流程圖。

【0019】 第 6A-6F 圖示出處於該範例本體組裝製程的不同階

段下的一片基材。

【0020】 第 6G 圖示出一個別的光電封裝，其係第 5 圖之範例本體組裝製程的產物。

【實施方式】

【0021】 現在將詳論本發明實施例，其範例在附圖中示出。可能時，在該等圖式中使用相同的元件符號來表示相同或相似部件。

【0022】 提出製造一半導體雷射封裝的一設備與方法之範例實施例。一雷射晶片係毗鄰從一基材邊緣嵌入的凹槽區黏著。該雷射晶片係經定向使該雷射晶片面俯瞰該凹槽區。複數個導電介層洞提供該基材上一頂導電層與一底導電層間的電氣連接及／或熱導通。一上方鑄模光學環氧化合物密封該基材頂表面的至少一部分、該雷射晶片與該凹槽區。該半導體雷射封裝可黏著在一印刷電路板上，使雷射光束與該印刷電路板平行，或使雷射光束與該印刷電路板垂直。

【0023】 第 1 圖示出根據本發明之半導體雷射封裝 100 的範例實施例之剖面圖。該半導體雷射封裝 100 包含一基材 105、一晶片 145、以及一封包 165。

【0024】 該晶片 145 可以是任何雷射元件，包含邊射型雷射，及諸如此類。例如，該晶片 145 可以是由任何適當材料形成的雷射晶片，例如 IV 族(矽)半導體與 III-V 族半導體。該雷射晶片 145 可有任何結構，例如磊晶晶圓(EPI)或穿透結構(reach-through structure)。

【0025】 該半導體雷射封裝 100 可以是一積層無導線載體

(LLC)。一無導線載體使用與印刷電路板接觸的平坦金屬墊。無延伸出封裝的插腳並且可直接黏著在印刷電路板上。該積層晶片載體包含多個層積在一起的導電與介電層。在一範例中，該積層無導線載體包含一頂導電層與一底導電層，連同位於其間的介電層，如下方更詳細描述者。取決於設計複雜度，該積層晶片載體可有許多不同導電及／或介電層。

【0026】 該半導體雷射封裝 100 包含支撐該晶片 145 的基材 105。該基材 105 可以是，但不限於，任何薄膜陶瓷基材、厚膜陶瓷基材、及不同種類的印刷電路板(PCBs)。在一較佳實施例中，該半導體雷射封裝 100 不含任何導線架。該基材 105 可包含一介電層 110，一頂導電層 115 及一底導電層 130，分別提供在該介電層 110 的上方及下方；與複數個導電介層洞 135，提供該頂與底導電層 115 與 130 間的電氣連接及／或熱導通。該導電介層洞 135 可應用在頂視或側視元件定向中(下文會更詳細描述此兩種定向)。該導電介層洞 135 可作用為電及／或熱傳輸的通道。此種熱傳輸是重要的，以分散由一雷射晶片所產生的熱，否則其可能對晶片效能與可靠度不利。

【0027】 該頂導電層 115 包含一晶粒黏接墊 120，用以黏接晶片 145 至該基材 105 上。明確地說，可在該基材 105 上方用一黏著層 140 將晶片 145 黏著在晶粒黏接墊 120 上。該頂導電層 115 也包含一引線接合墊 125，用以黏接一引線接合 160，其提供該晶片 145 與該頂導電層 115 間的電氣連接。雖然在此實施例中使用單一個引線接合 160，但並不反對在備選實施例中視情況使用兩個或更多個引線接合。每一個導電介

層洞 135 可以是不同槽孔形狀的小開口，例如一個小的圓形開口。

【0028】 該基材 105 擁有一凹槽區 190，如第 2 圖所示般，在此除去該基材材料以在該基材 105 邊緣形成一後退區。該晶片 145 較佳地係經黏著而使該晶片 145 的雷射發射邊緣毗鄰或近乎毗鄰該凹槽邊緣 190，如第 2 圖所示般。將該晶片 145 設置在該凹槽區邊緣使光束 310(第 3 圖)可從該晶片 145 往外投射，但不會交叉該基材 105。同樣地，形成該凹槽區 190 因而能從一雷射晶片 145 面輸出完整光束而不會發生可能扭曲光束剖面的基材反射。該凹槽區 190 使該雷射晶片 145 能夠被設置在從該封裝 100 邊緣嵌入的位置上，讓光束 310(第 3 圖)不會交叉該基材 105。

【0029】 提供該封包 165 以密封並保護該晶片 145、該引線接合 160、該凹槽區 190、與該基材 105 或部分的基材 105。在一範例實施例中，該封包 165 係用來密封一邊射型雷射晶片。因為邊射型雷射晶片通常在高電壓下運作，該封包 165 可以是低離子含量與高抗濕的鑄模化合物。該封包可以是，例如，一光學環氧化合物。在某些範例實施例中，該封包 165 可以是一鑄模化合物，其提供該晶片 145 與該引線接合 160 保護，但不會使該引線接合 160 承受高應力。在某些範例實施例中，該鑄模化合物可以是透光的，因此不會過濾或衰減特定波長的光線。例如，可使用 APTEK 6100-1 A/B 做為該鑄模化合物。APTEK 6100-1 A/B 是一種設計來在光電封裝內密封 LED 晶片的雙成份、未填滿、無色透明、剛性的系統。其

提供環境保護，並且鑄造後可作用為該元件的透鏡部分，展現出絕佳的清澈度與透光性。

【0030】 第 1 圖所示封包 165 僅覆蓋一部分的基材 105 頂表面，但是可根據終端應用之需要該封包 165 可覆蓋整個基材 105 頂表面。該封包 165 的側表面 180 可以是垂直的、傾斜的、或在該封包的不同區段以不同角度傾斜。該封包 165 的頂表面 170(光學介面)可經鑄模為一平坦表面或一柱狀、球狀、非球狀(aspherical)、圓頂狀、環形透鏡、及諸如此類者。

【0031】 將該雷射晶片 145 的邊緣設置於該封包 165 內的好處是在，例如，製造之後與組裝在一 PCB 上之前的部件組裝或搬運期間能夠保護該雷射晶片 145 的主動區或面 147。若該晶片 145 係黏著在無凹陷區 190 的基材 105 邊緣，該雷射晶片 145 的面 147 即無法受到該封包 165 的保護。

【0032】 第 3 圖係該半導體雷射封裝 100 的簡要示意圖，示出該半導體雷射封裝 100 內來自該晶片 145 的雷射光束 310 的投射。該光束 310 在其投射方向上以一發散角迅速擴張。若該凹槽 190 不存在，並且若該凹槽 190 所在的區域反之係由基材材料填充，該光束 310 即會與該基材 105 交叉。此種交叉因若干原因造成問題。首先，該交叉阻礙該光束 310 的路徑，吸收欲傳輸的能量的一部分。再者，該基材 105 會被從該光束 310 吸收到的能量加熱。第三，該交叉區會反射一部分光線，造成不預期後果。

【0033】 該凹槽區 190 可經量製以使該晶片 145 毗鄰或近乎毗鄰該凹槽區 190 設置。該凹槽區 190 可擁有終端應用需求

的各種寬度與深度。例如，光束分散廣闊的應用可有比光束分散較窄的應用有較深的凹陷區 190。雖然此實施例的凹陷區 190 係經示為矩形，但並不反對其他形狀的凹陷區 190，例如，半圓形、三角楔形、或其他形狀。該凹槽區 190 交叉該基材 105 的頂表面，並且可以不延伸交叉該基材 105 的底表面，如第 3 圖所示。但是，並不反對該凹槽區 190 延伸至該基材 105 底表面的半導體雷射封裝 100 的實施例。

【0034】 如第 4 圖所示，該半導體雷射封裝 100 可以側視件 410 或頂視件 420 的型態黏著在一印刷電路板上。一般而言，可基於從該雷射晶片主動區發射出的光線相對於該印刷電路板表面的方向來選擇定向。例如，若來自一雷射主動區的發射與該印刷電路板垂直，則可使用一頂視配置 420。在此配置中，該雷射晶片的主動區與該印刷電路板垂直。相反地，若該光線與該印刷電路板平行，則可使用一側視配置 410。在此配置中，該光電晶片的主動區與該印刷電路板平行。

【0035】 雖然第 2 圖所示的範例實施例擁有單一個晶片 145 及單一個凹陷區 190，但並不反對備選實施例擁有兩個或更多個晶片 145。可對齊兩個或更多個晶片 145 以投射平形光束，例如，並分享單一個凹槽 190，或者可以有多个沿著該基材 105 單邊的凹槽 190。同樣地，該半導體雷射封裝 100 可以有沿著該基材 105 的兩個或更多邊的凹槽區 190，以容納多個投射不同方向光束 310 的晶片 145。應了解在某些實施例中，可在單一個半導體雷射封裝中設置多於一個雷射晶片、引線接合、或晶粒接合墊。

【0036】 熱考量

【0037】 該基材設計考量多種導熱材料。除此之外，該介層洞 135 提供熱導通以將由該雷射晶片 145 產生的熱傳導至該表面黏著封裝的邊緣，隨後可在此利用熟知技藝者熟習的方式將熱從半導體雷射封裝散去。例如，銅製成的介層洞 135 可擁有降低從雷射晶片至最終 PCA 的熱阻抗的熱傳導特性。

【0038】 確保該黏著板溫度保持在低於一門限溫度，例如，25℃ 以下會是有益的。可用，例如，將該晶片 145 黏附至該基材 105 的導電膠之熱特性來輔助將溫度保持在低於該門限溫度以下。該導電膠 140 可以是，例如，導電環氧樹脂或焊料。

【0039】 方法

【0040】 第 5 圖係製造本申請案中所述半導體雷射封裝的本體組裝製程 500 之範例實施例的流程圖。應注意到流程圖中的任何製程描述或區塊當被理解為代表模組、片段、部分代碼、或步驟，其包含一或多個用來在該製程中實施特定邏輯功能的指令，並且備選實施係包含在本發明範圍內，其中功能可不依循所示或所討論的順序執行，包含實質上同時或顛倒的次序，取決於所牽涉到的功能，熟知本發明技藝者可理解此情況。

【0041】 該主體組裝製程係經設計以符合低成本、大量、微型化、以及與 SMT(表面黏著)相容產品的市場要求。如區塊 510 所示，利用技藝中習知的方法製備該基材，包含將凹槽區形成在該基材內。可藉由蝕刻該基材，例如，溼式或乾式蝕

刻，藉由雷射剝離，或藉由熟知技藝者熟悉的其他方法形成凹槽區。基材可以是，但不限於，薄膜陶瓷基材、厚膜陶瓷基材、以及任何種類的印刷電路板。基材材料應有適當的熱特性，例如，耐熱範圍約 $10\text{ W/}^{\circ}\text{C/m}$ 至 $100\text{ W/}^{\circ}\text{C/m}$ 。如區塊 520 所示，施加晶粒黏接環氧樹脂。可利用分配、打印、或印刷法施加該環氧黏著劑。應注意到可用其他電及熱傳導媒介，例如，焊料，來取代晶粒黏接環氧樹脂。

【0042】 如區塊 530 所示，手動或利用半自動或自動晶粒黏接器將雷射晶片黏著在基材上。如區塊 540 所示，手動或利用半自動或自動晶粒黏接器添加引線接合至基材。取決於應用，該引線接合可使用不同材料，例如氧化鋁或金；不同尺寸，例如直徑 0.7 密耳和 1 密耳，或不同配置，例如球形楔 (ball-wedge) 與楔形楔 (wedge-wedge)。如區塊 550 所示，添加鑄模化合物至該基材透過鑄模成爲一封包。可作爲液體灌注該鑄模化合物然後固化。固化溫度與時間取決於鑄模材料，並且通常可從材料產品說明單取得資訊。如區塊 560 所示，將基材切割成個別的半導體雷射封裝。可利用，例如，鋸刀或雷射光束完成該切割。

【0043】 第 6A-6F 圖示出處於上述範例本體組裝製程 500 的不同階段下的一片基材，而第 6G 圖示出由範例本體組裝製程形成的個別半導體雷射封裝。第 6A 圖示出一片製備後的基材，包含形成凹槽區。但是，不反對在製備基材的其餘部分之前或之後形成凹槽。第 6B 圖示出施加晶粒黏接環氧樹脂後的組件。第 6C 圖示出在基材上黏著雷射晶片後的組件。第

6D 圖示出添加引線接合至基材後的組件。第 6E 圖示出添加鑄模化合物至基材做為封包之後的組件。第 6F 圖示出切割成為個別半導體雷射封裝後的組件。一組件係多於一種材料的整合體；其可以是一個封裝或一個陣列的封裝。

【0044】 應了解在製程 500 之前可有做為一組裝製程的一部分來執行之任何數量的製程。例如，在一前段製程中，可處理該基材使其具有孔洞及／或壓印以坐落晶片。此外，可在製程 500 後執行任何數量的製程做為該組裝製程的一部分。例如，在一後段製程中，可以本體型態或個別地測試已切割元件。

【0045】 應了解該製程 500 可包含額外步驟及／或子步驟。例如，光線從該 LLC 射出處的封裝材料前表面之研磨可在切割開始之後，如第 6F 圖所示，但在完成切割之前發生。例如，該研磨可在多個凹槽區前表面以列或條狀設置時發生，因此可在最終切割前同時研磨覆蓋一條內的多個凹槽區之封裝材料。這會比在最終切割後個別研磨每一個凹槽區上的封裝材料更有效率。

【0046】 總結來說，已提出製造一半導體雷射封裝的一設備與方法之範例實施例。一 LLC SMD 半導體雷射提供較小底面積、較佳的光學零組件機械校準、透過零組件陣列組裝製程而有較低成本、以及在雷射光軸的定向上之彈性。能夠在不背離本發明的範圍或精神下對本發明的結構做各種調整與改變對於熟知技藝者而言必是顯而易見的。鑒於前述，意欲使本發明涵蓋本發明的調整與改變，前提為其落在如下申請專

利範圍及其等效物的範圍內。

【符號說明】

【0047】	100	半導體雷射封裝
【0048】	105	基材
【0049】	110	介電層
【0050】	115	頂導電層
【0051】	120	晶粒黏接墊
【0052】	125	引線接合墊
【0053】	130	底導電層
【0054】	135	導電介層洞
【0055】	140	黏著層
【0056】	145	晶片
【0057】	147	主動面
【0058】	160	引線接合
【0059】	165	封包
【0060】	170	頂表面
【0061】	180	側表面
【0062】	190	凹槽區
【0063】	310	光束
【0064】	410	側視件
【0065】	420	頂視件
【0066】	500	本體組裝製程
【0067】	510	區塊
【0068】	520	區塊

201344994

【0069】 530 區塊

【0070】 540 區塊

【0071】 550 區塊

【0072】 560 區塊

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

無

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

無

【序列表】(請換頁單獨記載)

無

申請專利範圍

1. 一種積層無導線載體封裝，包括：

一半導體雷射晶片；

一基材，支撐該半導體雷射晶片，該基材包含複數個層積在一起的導電與介電層，以及嵌入該基材邊緣設置的一邊緣凹槽區，其中該半導體雷射晶片係毗鄰該邊緣凹槽區黏著；

一引線接合墊，設置在該基材頂表面上；

一引線接合，與該半導體雷射晶片及該引線接合墊耦合；及

一封包，覆蓋該半導體雷射晶片、該邊緣凹槽區、該引線接合、以及至少一部分的該基材頂表面，其中該封包係一鑄模化合物。

2. 如請求項 1 所述之積層無導線載體封裝，其中該半導體雷射晶片係一邊射型雷射。

3. 如請求項 2 所述之積層無導線載體封裝，其中該積層無導線載體封裝係經配置以以一側視配置型態黏著在一印刷電路板上，其中該半導體雷射晶片的主動區與該印刷電路板垂直。

4. 如請求項 2 所述之積層無導線載體封裝，其中該積層無導線載體封裝係經配置以以一頂視配置型態黏著在一印刷電路板上，其中該半導體雷射晶片的主動區與該印刷電路板平行。

5. 如請求項 1 所述之積層無導線載體封裝，其中該複數個導電與介電層包含一底導電層、一頂導電層、以及介於該頂與底導電層之間的一介電層。

6. 如請求項 5 所述之積層無導線載體封裝，進一步包括：

複數個導電介層洞，提供該頂導電層與該底導電層間的電氣連接與熱導通。

7. 如請求項 1 所述之積層無導線載體封裝，其中該鑄模化合物係透光的。

8. 一種積層無導線載體封裝，包括：

一半導體雷射晶片；

一基材，支撐該半導體雷射晶片，該基材包含複數個層積在一起的導電與介電層，以及設置在該基材邊緣一凹槽內的邊緣凹槽區，其中該半導體雷射晶片係毗鄰該邊緣凹槽區黏著；

一引線接合墊，設置在該基材頂表面上；

一引線接合，與該光電晶片及該引線接合墊耦合；及

一封包，覆蓋該光電晶片、該引線接合、以及至少一部分的該基材頂表面，其中該封包係一鑄模化合物，

其中該積層無導線載體封裝係經配置以以選自由在一印刷電路板上之一側視配置以及在一印刷電路板上之一頂視配置組成的族群之一配置型態黏著，

該側視配置中該光電晶片的主動區與該印刷電路板垂直，該頂視配置中該光電晶片的主動區與該印刷電路板平行。

9. 一種製造複數個積層無導線半導體雷射載體封裝的方法，包括如下步驟：

製備一基材，其中製備該基材之步驟包括以下步驟

在該基材內形成複數個凹槽區，

將一頂導電層、一底導電層、及介於該頂與底導電層之間的一介電層層積在一起，並且其中該頂導電層包含一晶粒黏接墊、一引線接合墊、以及兩個槽孔式介層洞；

施加環氧黏著劑至該晶粒黏接墊；

在該晶粒黏接墊上黏著一半導體雷射晶片；

利用一引線接合打線接合該半導體雷射晶片與該引線接合墊；

鑄造一鑄模化合物以形成一封包，其填充該複數個凹槽區且覆蓋該光電晶片、該引線接合、與至少一部分的該基材頂表面；及

將該基材切割成個別的積層無導線載體封裝。

10. 如請求項 9 所述之方法，其中製備該基材之步驟進一步包括如下步驟：

製備複數個導電介層洞，其提供該頂導電層與該底導電層間的電氣連接與熱導通。

11. 如請求項 9 所述之方法，其中製備該基材之步驟進一步包括以下步驟：

在該頂導電層上提供複數個槽孔式介層洞，以焊接該頂導電層至一印刷電路板上的黏接墊。

12. 如請求項 9 所述之方法，其中鑄造該鑄模化合物之步驟不會使該引線接合或該半導體雷射晶片承受高應力。

13. 如請求項 9 所述之方法，其中鑄造該鑄模化合物之步驟進一步包括以下步驟：

將該封包的頂表面鑄造成一平坦表面。

14. 如請求項 9 所述之方法，其中鑄造該鑄模化合物之步驟進一步包括以下步驟：

當黏著成一側視件時，鑄造一基腳以穩定該半導體雷射封裝。

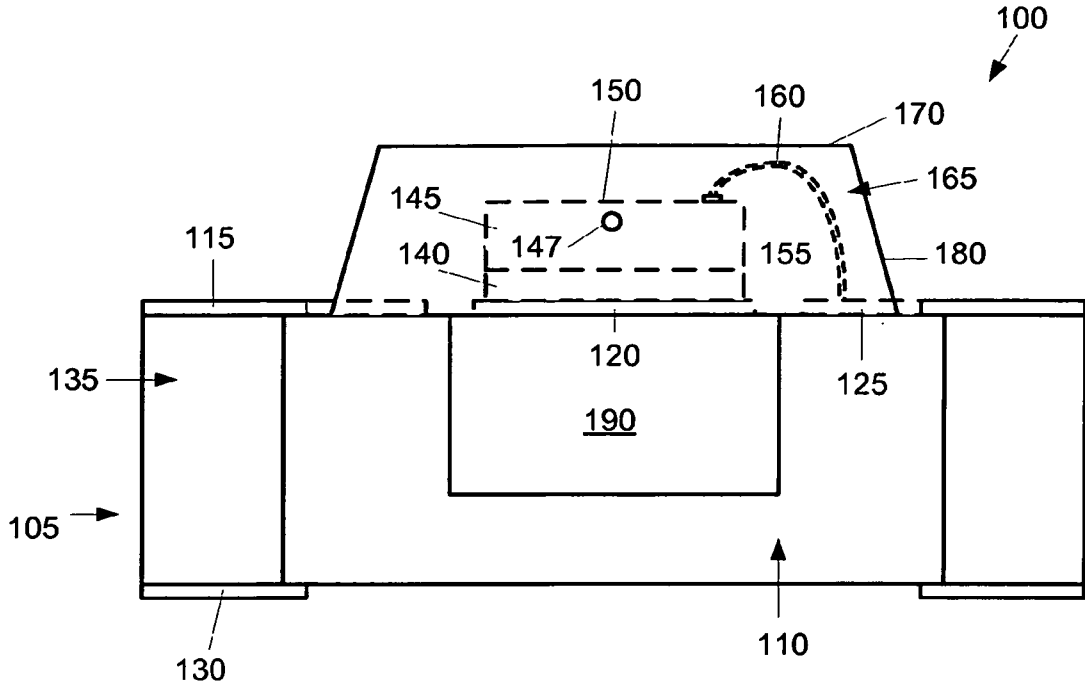
15. 如請求項 9 所述之方法，進一步包括如下步驟：

研磨填充該複數個凹槽區的鑄模化合物。

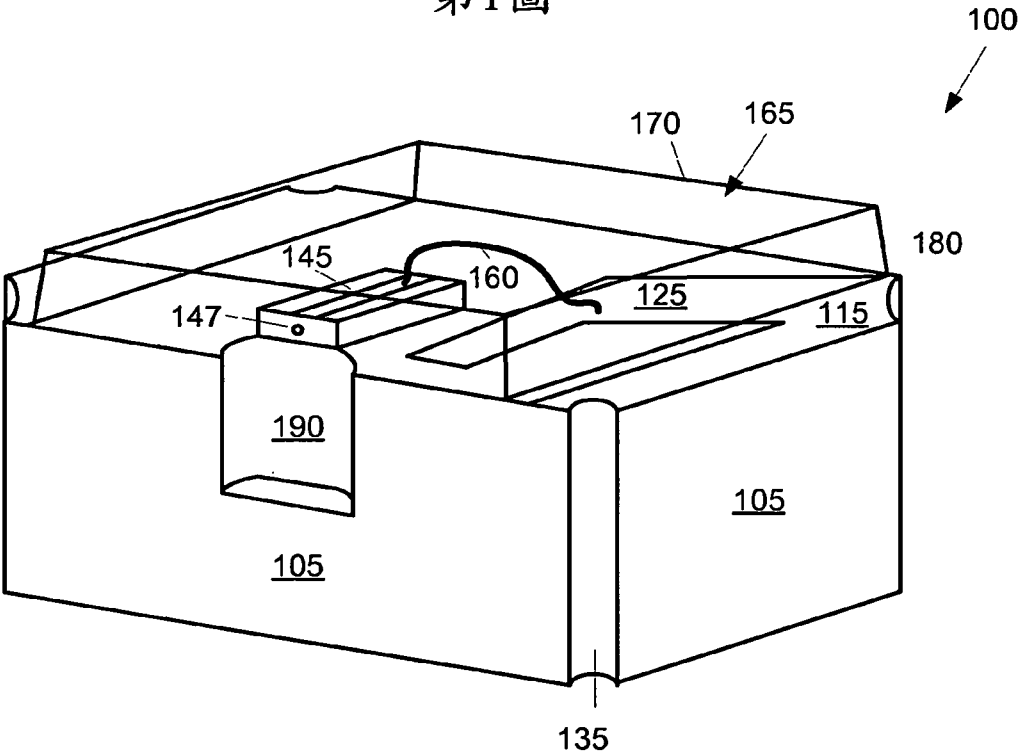
16. 如請求項 15 所述之方法，其中：

該複數個凹槽區係以至少一系列的型態配置，並且該研磨步驟係在該複數個凹槽區仍以該至少一系列配置時在完成該切割前執行。

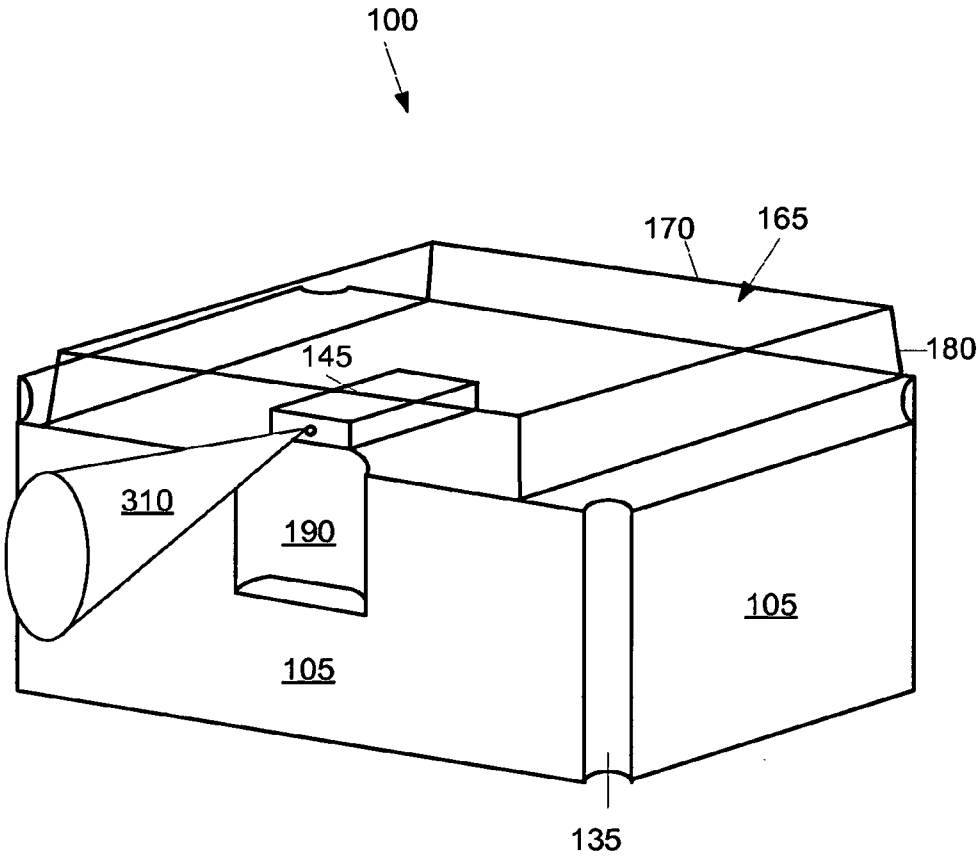
圖 式



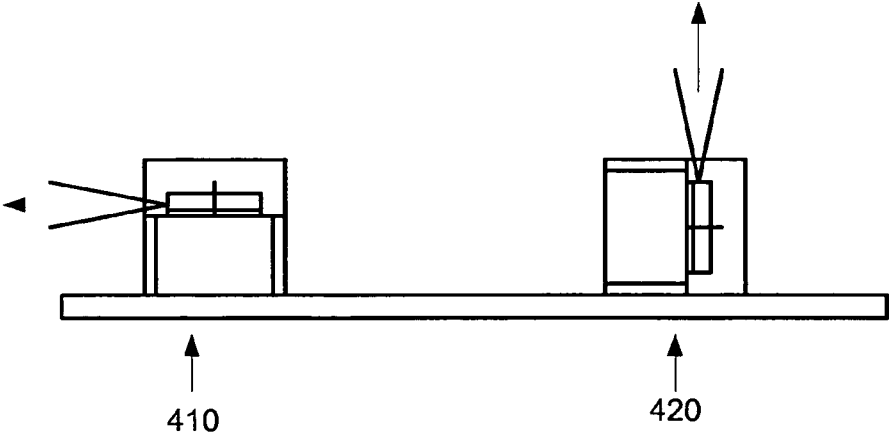
第1圖



第2圖

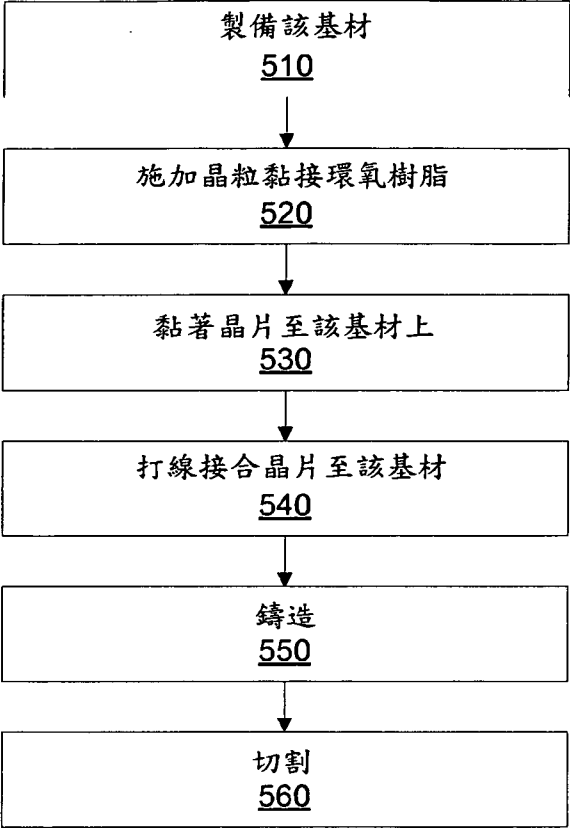


第3圖

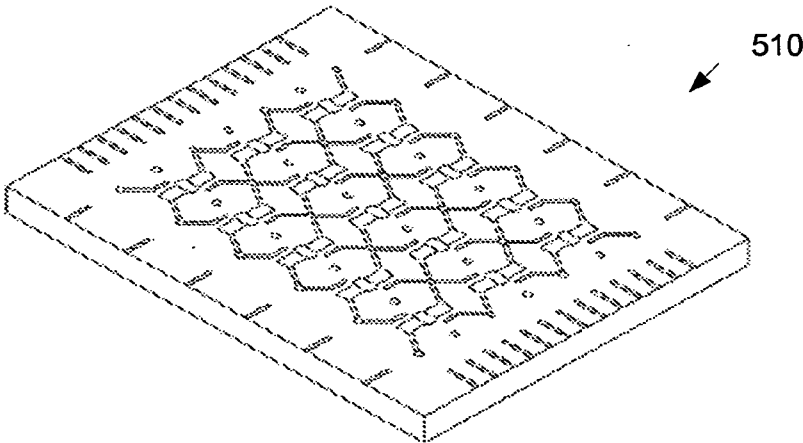


第4圖

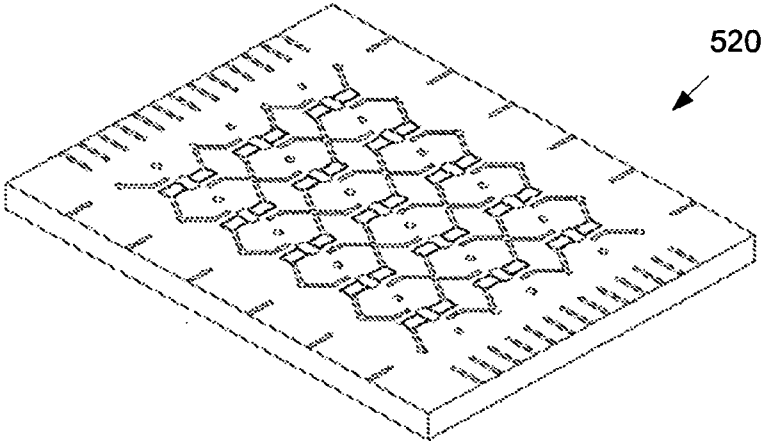
500 ↗



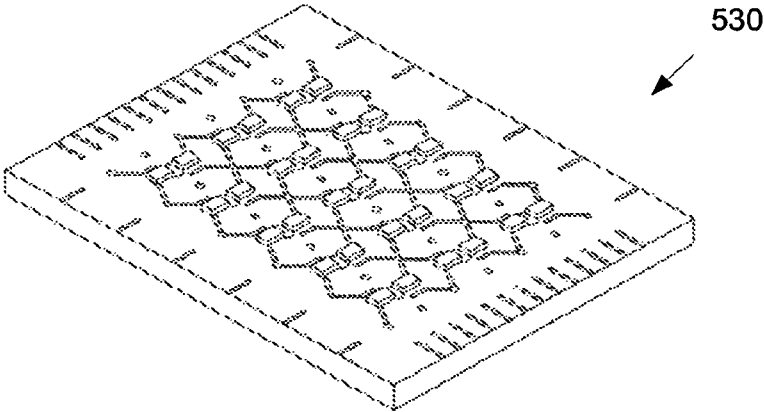
第5圖



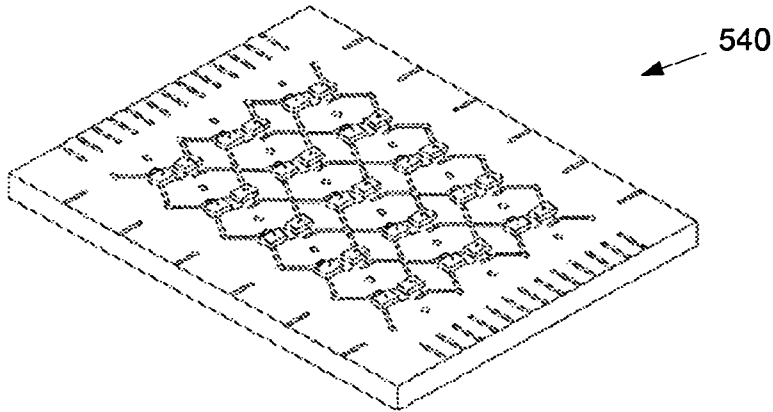
第6A圖



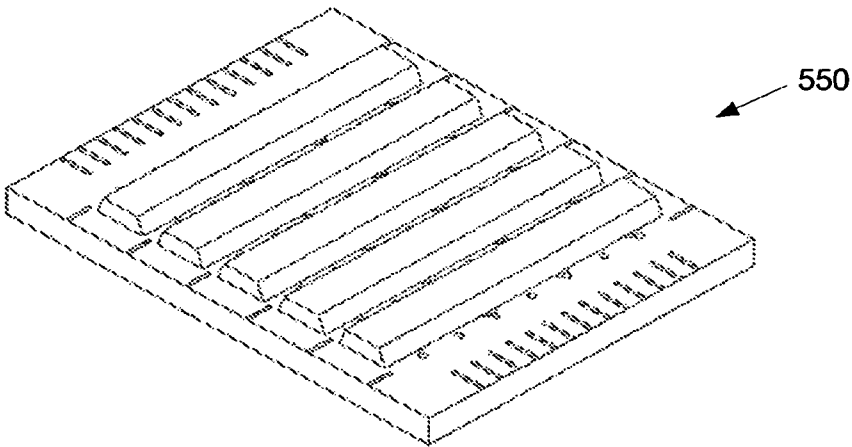
第6B圖



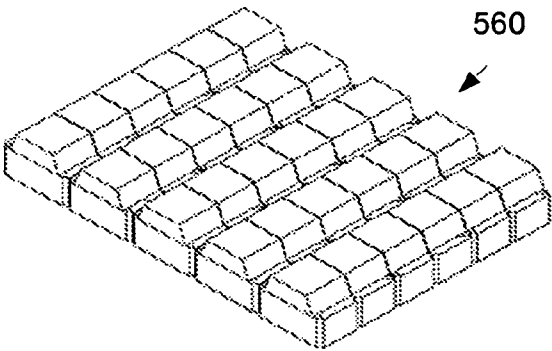
第6C圖



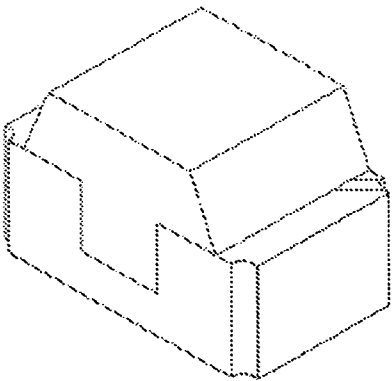
第6D圖



第6E圖



第6F圖



第6G圖