

[21] 申请号 200610142523.5

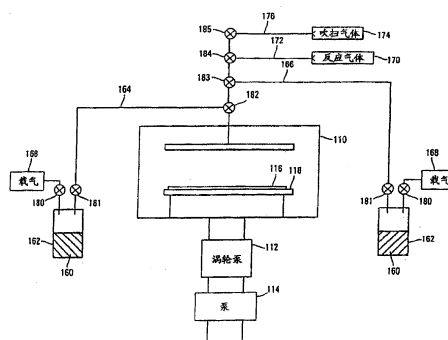
C23C 16/40 (2006.01)

[11] 公开号 CN 1937253A

[72] 发明人 B·A·瓦尔茨特拉

权利要求书 2 页 说明书 18 页 附图 2 页

本发明涉及一种采用气相淀积工艺和一种或多种式 $\text{Si}(\text{OR})_4$ 的硅前体化合物与一种或多种式 $\text{M}(\text{NR}'\text{R}'')_4$ 的锆和/或铪前体化合物(其中 R 、 R' 和 R'' 各自独立为有机基团, M 为锆或铪)在底材(特别是半导体底材或底材组件)上形成含锆和/或铪层的方法及装置。



1. 一种元件，其中包括：
一种底材；
一种在所述底材上的门电路介质层，其中所述门电路介质层包括硅酸铪；和
一种在所述门电路上的氮化钛门电路。
2. 权利要求1的元件，其中所述门电路介质层的厚度为约30Å至约80Å。
3. 权利要求1的元件，其中进一步包括在所述门电路介质层和所述氮化钛门电路之间的门电路多晶硅膜。
4. 权利要求1的元件，其中进一步包括在所述门电路介质层和所述氮化钛门电路之间的阻挡层。
5. 权利要求4的元件，其中所述阻挡层包括掺氮多晶硅。
6. 权利要求1的元件，其中进一步包括在所述门电路介质层上的绝缘盖。
7. 权利要求6的元件，其中所述绝缘盖包括二氧化硅或氮化硅。
8. 权利要求1的元件，其中所述底材是半导体底材或底材组件。
9. 权利要求8的元件，其中所述半导体底材或底材组件是硅晶片。
10. 权利要求8的元件，其中所述半导体底材包括电导掺杂多晶硅。
11. 权利要求1的元件，其中所述门电路介电层是通过气相淀积工艺来淀积的。
12. 权利要求11的元件，其中所述气相淀积工艺包括提供至少一种式 $\text{Si}(\text{OR})_4$ 的硅前体化合物和至少一种式 $\text{M}(\text{NR}'\text{R}'')_4$ 的前体化合物，其中R、R'和R''各自独立为有机基团，M为铪。
13. 权利要求11的元件，其中所述气相淀积工艺是化学气相淀积

工艺。

14.权利要求 11 的元件，其中所述气相淀积工艺是包括多个淀积周期的原子层淀积工艺。

15.权利要求 1 的元件，其中所述元件形成一种场效应晶体管装置的至少一部分。

包括底材、门电路介质层和一氧化钛门电路的元件

本申请是申请号为 03824587.6 母案的分案申请。该母案的申请日为 2003 年 8 月 27 日；发明名称为“用于形成含锆和/或铪层的系统和方法”。

技术领域

本发明涉及在气相淀积工艺期间，采用一种或多种硅前体化合物和一种或多种锆和/或铪前体化合物在底材上形成层的方法。所述前体化合物和方法特别适用于在半导体底材或底材组件上形成金属硅酸盐介电层、尤其是硅酸锆和/或硅酸铪介电层。

背景技术

电容器是随机存取存储器元件，如动态随机存取存储器(DRAM)元件和静态随机存取存储器(SRAM)元件中的基本储能装置。它们由两个导体构成，所述导体例如为起电极作用(即存储节点电极和电池板电容器电极)并通过介电材料彼此绝缘的平行金属板或多晶硅板。

近年来微电子元件(如电容器和门电路(gate))的持续微型化已导致传统用于集成电路技术的各种材料正接近其性能极限。底材通常选取硅(即掺杂多晶硅)，二氧化硅(SiO_2)常用作介电材料与硅一起构成微电子元件。然而，当二氧化硅层满足最新的微型元件的要求其厚度薄至 1nm(即仅有 4 个或 5 个分子厚)时，由于隧道电流通过其中而使该层不能再作为绝缘体进行有效工作。

因此需要新的高介电常数的材料来扩大元件的性能。这种材料需要表现出高的介电常数、势垒高度足以防止隧道效应、与硅直接接触时稳定以及良好的界面质量和薄膜形态。此外，这种材料必须与门电路材料、电极、半导体加工温度和操作条件相匹配。

基于 ZrO_2 和 HfO_2 的高品质介电材料具有高的介电常数，因此

人们正研究将其作为存储器中层厚要求相当薄的 SiO_2 的替代品。在硅的存在下, 这些高度晶态的多价金属氧化物层是热力学稳定的, 在加温退火时最大限度地减少硅的氧化, 并表现出与金属门电路电极相容。

该发现引发人们对生成层、尤其是基于硅酸锆和硅酸铪的介电层的各种淀积方法进行研究。这些淀积方法包括气相淀积、金属热氧化和高真空喷镀。包括化学气相淀积(CVD)和原子层淀积(ALD)的各种气相淀积工艺由于其能够出色地控制电介质在底材上的均匀性和厚度而相当引人注目。但气相淀积工艺通常包括反应性金属前体化合物与氧源(如氧或水)之间的共反应, 氧源中的任何一种都能导致不需要的二氧化硅界面层的形成。因此人们正在尝试开发无水和无氧的气相淀积工艺。

Ritala 等在 “Atomic Layer Deposition of Oxide Thin Films with Metal Alkoxides as Oxygen Sources” (采用金属醇盐作为氧源原子层淀积氧化物薄膜), SCIENCE, 288:319-321(2000)中描述了一种 ALD 氧化物薄膜的化学方法。在该方法中, 用作金属源和氧源的金属醇盐与另一种金属化合物(如金属氯化物或烷基金属)反应以将金属氧化物淀积于硅上而不出现氧化硅界面层。但该方法也生成了各种不合需要的氯残余物。此外, 烷基锆和烷基铪通常是不稳定的, 并且无法在市场上购得。同时它们很可能在所得的膜中留下碳。

尽管在半导体介电层中有这些持续的改进, 但仍需要一种利用具有足够挥发性的金属前体化合物的气相淀积工艺, 采用该气相淀积工艺, 这些前体化合物能够在特别是半导体底材上形成薄的、高质量的硅酸锆和/或硅酸铪(或二氧化硅稳定的氧化锆和/或氧化铪)层。

发明内容

本发明提供了各种在底材上气相淀积含金属层的方法。这些气

相淀积方法包括通过将一种或多种二有机氨基(如二烷基氨基) 锆和/或铪前体化合物与一种或多种四有机氧基硅烷(如四烷氧基硅烷)前体化合物结合来形成所述层。重要的是,本发明的方法不需要使用水或强氧化剂,因而减少了(并且通常避免了)在所需的含金属层与底材之间产生不合需要的界面氧化物层的问题。通常并优选所述层为介电层,主要由硅酸锆、硅酸铪、硅酸锆-铪或相关的二氧化硅稳定的氧化锆和/或二氧化硅稳定的氧化铪组成。

本发明的方法包括在底材上形成含金属层。这些方法包括:提供底材(优选为半导体底材或底材组件,例如硅晶片);提供至少一种式 $\text{Si}(\text{OR})_4$ 的硅前体化合物和至少一种式 $\text{M}(\text{NR}'\text{R}'')_4$ 的前体化合物,其中 R、R'和 R''各自独立为有机基团, M 为锆或铪;和采用气相淀积工艺使所述前体化合物在所述底材的一个或多个表面上接触,形成含金属层(优选为介电层)。

优选本发明的方法包括:在淀积室内提供底材(优选为半导体底材或底材组件,例如硅晶片);提供至少一种式 $\text{Si}(\text{OR})_4$ 的硅前体化合物和至少一种式 $\text{M}(\text{NR}'\text{R}'')_4$ 的前体化合物,其中 R、R'和 R''各自独立为有机基团, M 为锆或铪;气化所述前体化合物形成气化的前体化合物;和将所述气化的前体化合物引向所述底材,在所述底材的一个或多个表面上形成含金属层(优选为介电层)。

另一个优选方法涉及制造存储器元件结构,所述方法包括:提供在其上具有第一电极的底材(优选为半导体底材或底材组件,例如硅晶片);提供至少一种式 $\text{Si}(\text{OR})_4$ 的硅前体化合物和至少一种式 $\text{M}(\text{NR}'\text{R}'')_4$ 的前体化合物,其中 R、R'和 R''各自独立为有机基团, M 为锆或铪;气化所述前体化合物形成气化的前体化合物;将所述气化的前体化合物引向所述底材,在所述底材的第一电极上形成层(优选为介电层);和在所述介电层上形成第二电极。虽然所述电介质可以形成门电路,但优选其形成电容器层。

本发明的方法可利用化学气相淀积(CVD)工艺(可以是脉冲式)或

原子层淀积(ALD)工艺(一种包括多个淀积周期,通常在各周期之间进行清除的自限性气相淀积工艺)。优选本发明的方法使用 ALD。对于某些 ALD 工艺,可在每一个淀积周期期间交替地将所述前体化合物引入至淀积室内。

对某些实施方案而言,所述含金属层可包括金属硅酸盐(如硅酸锆、硅酸铪、硅酸锆-铪)、金属氧化物、氧化硅及其组合。对于某些实施方案,所述含金属层可包括固溶体(包括例如氧化锆、氧化铪和氧化硅)。

本发明还提供气相淀积装置,所述装置包括:其中放置有底材的气相淀积室;一个或多个包含一种或多种式 $\text{Si}(\text{OR})_4$ 的硅前体化合物的容器;和一个或多个包含一种或多种式 $\text{M}(\text{NR}'\text{R}'')_4$ 的前体化合物(其中 R、R'和 R''各自独立为有机基团, M 为锆或铪)的容器。

本文中所用的“半导体底材”或“底材组件”指的是半导体底材,例如基础半导体层,或在其上形成了一个或多个层、结构或区域的半导体底材。基础半导体层通常是晶片上最低的硅材料层,或淀积于另一种材料上的硅层,如蓝宝石上的硅。当提及底材组件时,可预先使用各种工艺步骤来生成或介定各种区域、连接、各种结构或构造以及开孔,例如电容器板或电容器隔板。

本文中所用的“层”指的是可采用气相淀积工艺由本发明的前体化合物在底材上形成的任何含金属层。术语“层”包括各种半导体工业特定的层,如“阻挡层”、“介电层”和“导电层”(术语“层”与半导体工业中常用的术语“膜”同义)。术语“层”的意义还包括在半导体技术以外的技术中所见到的各种层,如玻璃上的涂层。

本文中所用的“介电层”指的是主要含有硅酸锆和/或硅酸铪(或二氧化硅稳定的氧化锆和/或氧化铪)的高介电常数的层(或膜)。硅酸锆和硅酸铪可分别通过简式 ZrSiO_4 和 HfSiO_4 进行描述,但就本发明而言术语“硅酸锆”和“硅酸铪”还包括分别具有通式 $\text{Zr}_a\text{Si}_b\text{O}_c$ 和 $\text{Hf}_a\text{Si}_b\text{O}_c$ 的 SiO_2 、 ZrO_2 和 HfO_2 的其他化学计量反应产物,其中

$c=2(a+b)$ ，其意义还包括二氧化硅稳定的氧化锆和/或氧化铪。在本发明的范畴内还包括含有通式为 $Zr_aHf_bSi_cO_d$ (其中 $d=2(a+b+c)$) 的混和硅酸锆/硅酸铪的含金属层。

本文中所用的“前体化合物”指的是在气相淀积工艺中能够单独或与其他前体化合物一起在底材上形成含金属层的锆、铪或硅化合物。在气化温度、更优选在室温下，优选所述锆、铪或硅前体化合物均为液态。优选所述前体化合物为通过反应能生成挥发性副产物的有机金属化合物。

本文中所用的“淀积工艺”和“气相淀积工艺”指的是一种在底材(如掺杂多晶硅晶片)的一个或多个表面上由气化的前体化合物形成含金属层的工艺。具体而言，将一种或多种金属前体化合物气化并引向放置在淀积室内的预热底材(如半导体底材或底材组件)的一个或多个表面。这些前体化合物在底材的表面上(例如通过反应或分解)形成了不挥发的、薄的、均匀的含金属层。就本发明而言，术语“气相淀积工艺”包括化学气相淀积工艺(包括脉冲式化学气相淀积工艺)和原子层淀积工艺两种。

本文中所用的“化学气相淀积”(CVD)指的是一种在淀积室内由气化的金属前体化合物(和所用的任何反应气体)淀积于底材上形成所需层，而无须分离各反应组分的气相淀积工艺。与涉及基本上同时使用前体化合物和任何反应气体的“简单”CVD工艺相反，“脉冲式”CVD交替地将这些物质脉冲输送至淀积室内，但不似原子层淀积或ALD那样(以下将更详细讨论)通常要求严格避免前体与反应气流之间的混合。

本文中所用的“原子层淀积”(ALD)指的是一种在淀积室进行多个连续的淀积周期的气相淀积工艺。通常在每个周期期间金属前体被化学吸附至底材表面上；清除过量的前体；引入后续的前体和/或反应气体以便与化学吸附层进行反应；除去过量的反应气体(如果使用的话)和各种副产物。与所述一个周期的化学气相淀积(CVD)工艺

相比,持续时间更长的多周期 ALD 工艺通过自限制层的形成并通过分离各种反应组分从而最大限度地减少有害的气相反应,使得对层厚的控制得以改进。当采用前体化合物、反应气体和清除(即惰性载体)气体进行交替的脉冲时,本文中所用的术语“原子层淀积”包括相关的术语原子层取向生长(ALE)、分子束取向生长(MBE)、气源 MBE、有机金属 MBE 和化学束取向生长。

本文中所用的“化学吸附”指的是气化的反应性前体化合物在底材的表面上的化学吸附。由于较强的结合力(特征为吸附能高,例如大于 30kcal/mol)使被吸附的物质不可逆地结合到底材的表面上,其强度可与普通化学键相媲美。被化学吸附的物质通常在底材的表面上形成了单分子层(参见“The Condensed Chemical Dictionary”,第 10 版, G. G. Hawley 修订, Van Nostrand Reinhold Co., New York 出版, 225(1981))。ALD 技术的原理基于通过化学吸附形成反应性前体分子的饱和单分子层。在 ALD 中,将一种或多种适当的前体化合物或反应气体交替地引入(例如脉冲输送)至淀积室并化学吸附到底材的表面上。通常通过惰性载气吹扫将每次按顺序引入的反应性化合物(如一种或多种前体化合物和一种或多种反应气体)分开。每次前体化合物的共反应为之前淀积的层增加一层新的原子层以形成累积的固体层。重复所述周期(通常为数百次)以逐渐形成所需的层厚。应理解的是,ALD 可以交替采用一种前体化合物(被化学吸附)和一种反应气体(与被化学吸附的物质反应)。

附图说明

图 1 为根据本发明制造的晶体管的剖视图。

图 2 为适用于本发明方法中的气相淀积涂覆系统的透视图。

具体实施方式

本发明提供了使用一种或多种式 $\text{Si}(\text{OR})_4$ 的硅前体化合物和一种

或多种式 $M(NR'R'')_4$ 的锆和/或铪前体化合物(其中 R、R'和 R''各自独立为有机基团, M 为锆或铪)在底材(优选为半导体底材或底材组件)上形成层(优选为硅酸锆和/或硅酸铪层)的方法。

所形成的层或膜可以是含金属膜的形式, 本文指的是硅酸锆、硅酸铪或硅酸锆-铪, 也可以是锆、铪和硅的各种氧化物(如二氧化硅稳定的氧化锆和/或氧化铪)的固溶体的形式。硅酸盐和氧化物的各种组合也可以。

在其上形成含金属层的底材优选为半导体底材或底材组件。任何适宜的半导体材料均可考虑, 例如电导掺杂多晶硅(本发明简称为“硅”)。底材组件也可含有包括以下物质的层: 铂、铱、铑、钌、氧化钌、一氮化钛、一氮化钽、钽-硅-氮化物、二氧化硅、铝、砷化镓、玻璃等, 以及用于半导体结构(例如动态随机存取存储器(DRAM)元件和静态随机存取存储器(SRAM)元件)中的其他现有或正在开发中的各种材料。

半导体底材或底材组件以外的各种底材可用于本发明的方法中。这些底材包括例如纤维、导线等。如果所述底材为半导体底材或底材组件, 则所述层可直接在底材的最低半导体表面上形成, 或者可在例如带花纹晶片(patterned wafer)中的各种层(即表面)上形成。

可用于本发明中的前体化合物为式 $Si(OR)_4$ 和 $M(NR'R'')_4$ 的化合物, 其中 R、R'和 R''各自独立为有机基团, M 为锆或铪。

本文中所用的术语“有机基团”就本发明而言是烃基, 如脂族基团、环状基团或脂族基团与环状基团的组合(如烷基芳基和芳烷基)。在本发明的上下文中, 适用于本发明前体化合物的有机基团是那些不影响采用气相淀积技术形成含金属层的基团。在本发明的上下文中, 术语“脂族基团”指的是饱和或不饱和的直链或支链烃基。使用该术语来包含例如烷基、链烯基和炔基。术语“烷基”指的是饱和的直链或支链的一价烃基, 包括例如甲基、乙基、正丙基、异丙基、叔丁基、戊基、庚基等。术语“链烯基”指的是不饱和的直链

或支链的、具有一个或多个烯属不饱和基团(如碳-碳双键)的一价烃基,例如乙烯基。术语“炔基”指的是不饱和的直链或支链的、具有一个或多个碳-碳三键的一价烃基。术语“环状基团”指的是闭环烃基,如脂族环状基团、芳族基团或杂环基团。术语“脂族环状基团”指具有类似脂族基团性质的环状烃基。术语“芳族基团”指的是单核或多核的芳族烃基。术语“杂环基团”指的是闭环烃基,其环中的一个或多个原子为非碳元素(如氮原子、氧原子、硫原子等)。

作为一种简化整篇本申请书所用的某些专用名词的描述和陈述方式,术语“基团”和“部分”用来区分允许取代或可被取代的化学种类与不允许取代或不能被取代的化学种类。因此,当术语“基团”用于描述化学取代基时,所述的化学物质包括未取代的基团和在链中具有非过氧化的 O、N、S、Si 或 F 原子的基团,以及羰基或其他常见的取代基。当术语“部分”用于描述化学化合物或取代基时,只包括未取代的化学物质。例如,短语“烷基基团”不仅包括纯开链饱和烃的烷基取代基(如甲基、乙基、丙基、叔丁基等),而且还包括带有本领域中所知的其他取代基(如羟基、烷氧基、烷基磺酰基、卤素原子、氰基、硝基、氨基、羧基等)的烷基取代基。因此,“烷基基团”包括醚基、卤代烷基、硝基烷基、羧基烷基、羟基烷基、磺基烷基等。另一方面,短语“烷基部分”仅限于包括纯开链饱和烃的烷基取代基,如甲基、乙基、丙基、叔丁基等。

对本发明所有前体化合物而言,R 为有机基团(优选为有机部分),优选为(C1-C10)烷基基团(优选为烷基部分),更优选为(C1-C8)烷基基团(优选为烷基部分),还更优选(C1-C6)烷基基团(优选为烷基部分),最优选为“低级的”(即 C1-C4)烷基基团(优选为烷基部分)。

对本发明具有式 $\text{Si}(\text{OR})_4$ 的硅前体化合物而言,R 优选为(C1-C8)烷基基团(优选为烷基部分),更优选为(C1-C6)烷基基团(优选为烷基部分),最优选为“低级的”(即 C1-C4)烷基基团(优选为烷基部分,如甲基、乙基、正丙基、异丙基或丁基)。优选所有的 R 基团都相同。

由式 $\text{Si}(\text{OR})_4$ 表示的化合物具有两个常用的同意义名称：四有机氧基硅烷(如四烷氧基硅烷)或原硅酸四有机酯(如原硅酸四烷基酯)。适宜的硅前体化合物的例子包括原硅酸四甲酯、原硅酸四乙酯、原硅酸四丙酯、原硅酸四丁酯、原硅酸四(2-丁氧基乙基)酯和原硅酸四烯丙酯，所有这些化合物均可购自 Sigma-Aldrich Chemical Co., Milwaukee, WI。

也可通过一摩尔的四氯硅烷与四摩尔用于提供所需 R 基团的醇反应制备所述硅前体化合物。例如，可通过四氯硅烷与异丙醇反应，然后蒸馏粗制的反应产物可制备一种优选的硅前体化合物，即四异丙氧基硅烷。优选所述硅前体化合物为四异丙氧基硅烷或四乙氧基硅烷。

对式 $\text{Zr}(\text{NR}'\text{R}'')_4$ 的锆前体化合物而言，R'和 R''优选均为甲基、均为乙基或一个为甲基，另一个为乙基。适宜的锆前体化合物的例子包括四(二甲基氨基)锆、四(二乙基氨基)锆和四(乙基甲基氨基)锆，这些化合物均可购自 Sigma-Aldrich Chemical Co.。

对式 $\text{Hf}(\text{NR}'\text{R}'')_4$ 的铪前体化合物而言，R'和 R''优选均为甲基、均为乙基或一个为甲基，另一个为乙基。适宜的铪前体化合物的例子包括四(二甲基氨基)铪和四(乙基甲基氨基)铪，这些化合物均可购自 Sigma-Aldrich Chemical Co.。

与其他的锆和铪前体化合物相比，所述二烷基氨基锆和铪化合物提供了以下各种优点：例如与表面基团的反应性高、高挥发性、挥发性的副产物以及与四烷氧基硅烷的反应性最佳。

可采用标准技术制备所述二烷基氨基锆和铪化合物。例如，可使氯化锆和氯化铪与二烷基氨基锂进行反应。或者这些化合物可从市面上购得。例如，四(二甲基氨基)锆和四(二甲基氨基)铪可购自 Strem Chemical Co.。

各种前体化合物可以各种组合形式使用，任选与一种或多种有机溶剂一起(特别是采用 CVD 工艺时)用于形成前体组合物。室温下

所述前体化合物可为液体或固体(优选在气化温度下为液体)。通常所述前体化合物为挥发性足以应用于已知的气相淀积技术的液体。然而,作为固体,它们的挥发性也应足以采用已知的气相淀积技术使其从固态气化或升华。如果它们是挥发性不足的固体,则优选其在有机溶剂中具有足够的溶解度或其熔点低于其分解温度,使得其可用于闪蒸、鼓泡、微滴形成技术等。此处,可单独使用气化的前体化合物,也可任选与其他前体化合物的气化分子或任选与气化的溶剂分子(如果使用的话)一起使用。本文中所用的“液体”指的是溶液或纯液体(室温下为液体或室温下为固体但在高温下熔化)。本文中所用的“溶液”并不要求固体完全溶解,但可允许一些固体不溶解,只要有足够量的固体通过有机溶剂传递至气相用于化学气相淀积工艺即可。如果在淀积中使用溶剂稀释,则所产生的溶剂蒸气的总摩尔浓度也可视为惰性载气。

适用于这种应用(尤其是 CVD 工艺)的溶剂可以是一种或多种以下溶剂:脂族烃或不饱和烃(环状、支链或直链 C3-C20, 优选 C5-C10);芳族烃(C5-C20, 优选 C5-C10);卤代烃;甲硅烷基化烃(如烷基硅烷、硅酸烷基酯);醚;聚醚;硫醚;酯;内酯;氨;氨基;胺(脂族或芳族的伯胺、仲胺或叔胺);多元胺;腈;氰酸酯;异氰酸酯;硫氰酸酯;硅油;醇或含有上述任何物质组合的化合物或上述一种或多种物质的混合物。所述化合物还通常彼此相容,以便各种前体化合物的可改变量的混合物不会互相影响,从而明显改变其物理特性。

就本发明而言,优选不使用反应气体以便最大限度减少底材(通常为硅)氧化为其氧化物(通常为二氧化硅);取而代之,由所述原硅酸酯前体化合物提供形成所需金属硅酸盐层的氧源和硅源。

如果需要,可在惰性载气的存在下,将所述前体化合物气化。此外,惰性载气可用于 ALD 工艺的清除步骤中。所述惰性载气通常选自氮气、氦气、氩气及其组合。在本发明的上下文中,惰性载气为不影响含金属层的形成的气体。不管惰性载气存在与否,优选在

没有氧的存在下进行气化以避免对所述层造成氧污染(例如使硅氧化为二氧化硅)。

用于本发明的淀积工艺是一种气相淀积工艺。由于气相淀积工艺即使在深的连接面和其他开孔内也能快速提供高度保形的层,因此人们在半导体工业中通常倾向于使用该工艺。化学气相淀积(CVD)和原子层淀积(ALD)是两种常用来在半导体底材上形成薄的、连续均匀的含金属(优选为电介质)层的气相淀积工艺。无论采用哪一种气相淀积工艺,一种或多种前体化合物都通常在淀积室内被气化,并任选与一种或多种反应气体结合,以在底材上形成含金属层。对本领域技术人员而言显而易见的是,通过采用各种相关技术,例如等离子辅助、光辅助、激光辅助以及其他技术可增强所述气相淀积工艺。

优选最后形成的层(优选为介电层)的厚度范围为约 10Å 至约 500Å。更优选所述含金属层的厚度范围为约 30Å 至约 80Å。

在大多数气相淀积工艺中,前体化合物通常与氧化或还原反应气体(例如水蒸气、氧或氨)在高温下反应形成含金属层。然而,在实施本发明中,由于与锆和/或钪前体化合物进行反应时,所述前体硅化合物提供气相淀积工艺中所需的氧源用于形成所述硅酸锆和/或硅酸钪层(即不需氧化或水解共反应剂),因此不需要这种反应气体。但如果需要,则可使用例如 O₂、O₃、H₂O 和 H₂O₂ 等氧化气体。

在半导体加工中,由于化学气相淀积(CVD)能够以较快的加工时间提供高度保形和高品质的介电层,因此该工艺已广泛用于含金属层(如介电层)的制备。将所需的前体化合物气化,然后导入至含有预热底材、任选的反应气体和/或惰性载气的淀积室内。在典型的 CVD 工艺中,使气化的前体与反应气体在所述底材表面处接触,形成层(如介电层)。连续进行单个淀积周期直至获得所需的层厚。

典型的 CVD 工艺通常在与加工室(其中放置淀积表面或晶片)分开的气化室中使用前体化合物。例如,通常将液态前体化合物放置于扩散器内并加热至其气化温度,然后由经过扩散器或流经液态前

体化合物的惰性载气将已气化的液态前体化合物输送。然后所述蒸气经气体管线流至淀积室，在置于其中的底材表面上淀积成层。人们已开发许多技术以精确控制该过程。例如，通过包含前体化合物的储存器的温度及经储存器扩散或流经其中的惰性载气的流量可精确控制转移至淀积室的前体物质的量。

本文所述的前体化合物的优选实施方案特别适用于化学气相淀积(CVD)。在底材表面的淀积温度优选保持在约 100℃ 至约 600℃、更优选在约 200℃ 至约 500℃ 的温度范围内。淀积室的压力优选保持在约 0.1 托至约 10 托的淀积压力范围内。惰性载气中前体化合物的分压优选为约 0.001 托至约 10 托。

可对 CVD 工艺和淀积室进行一些修改，例如采用常压化学气相淀积技术、低压化学气相淀积(LPCVD)技术、等离子增强化学气相淀积(PECVD)技术、热壁或冷壁反应器，或任何其他化学气相淀积技术。此外还可采用与 ALD(见下文的详细描述)相类似的脉冲式 CVD，但强度不要太激烈以免前体与反应气体流互相混合。另外，对脉冲式 CVD 而言，与自限性的 ALD(见下文的详细描述)不同，其淀积厚度取决于接触时间。

典型的 CVD 工艺可在化学气相淀积反应器内进行，这些反应器为例如可购自 Genus, Inc.(Sunnyvale, CA)的商业名称为 7000 的淀积室、可购自 Applied Materials, Inc.(Santa Clara, CA)的商业名称为 5000 的淀积室或可购自 Novellus, Inc.(San Jose, CA)的商业名称为 Prism 的淀积室。然而，任何适用于进行 CVD 的淀积室均可使用。

或者并优选用于本发明方法中的气相淀积工艺为多周期 ALD 工艺。这种工艺的优点(特别是相对于 CVD 工艺而言)在于可为淀积层(如介电层)的原子层厚度和均匀性及对金属前体化合物的接触提供最佳控制以降低气化和反应温度，从而最大限度地减少降解的发生。在 ALD 工艺中，通常在约 25℃ 至约 400℃(优选为约 150℃ 至约 300℃)的淀积温度下将每一种反应剂按顺序脉冲至适宜的底材上，该淀积

温度比目前用于 CVD 工艺的温度要低。在这种条件下,薄膜的生长通常是自限性的(即在 ALD 工艺中,当位于表面的活性物用完时,一般将停止淀积),不但保证了优异的一致性,而且还保证了大面积良好的均匀性,以及对厚度实现简单而精密的控制。由于前体化合物和/或反应气体实行交替定量给料,与通过前体和/或反应气体的连续共反应进行的 CVD 工艺相比,ALD 工艺从根本上消除了有害的气相反应。(参见 Vehkamäki 等,“Growth of SrTiO_3 and BaTiO_3 Thin Films by Atomic Layer Deposition”, *Electrochemical and Solid-State Letters*, 2(10):504-506(1999))。

典型的 ALD 工艺包括将初始的底材暴露于第一种化学物质(如硅前体化合物)中以完成所述物质化学吸附于底材上。理论上所述化学吸附在整个暴露的初始底材上形成了一个原子或分子厚度均匀的单层。换言之,它是一个饱和的单层。实践上,化学吸附不可能发生于底材的所有部分。尽管如此,这种不完整的单层在本发明的上下文中仍为一个单层。在许多应用中,只要基本上饱和的单层就是适宜的。基本上饱和的单层是一种已经能够使沉积层展现出所需的品质和/或性能的层。

将第一种物质从底材上清除,并提供第二种化学物质(如不同的硅前体化合物或锆或钪的前体化合物)以便与第一种物质的第一单层进行反应。然后清除第二种物质,使第二种物质单层暴露于第一种物质中重复各步骤。在一些情况下,所述两个单层可能是相同的物质。任选第二种物质可与第一种物质反应,但不再化学吸附其他的物质。也就是说第二种物质可以粘合一部分被化学吸附的第一种物质,改变这种单层而不在其上形成另一个单层。同样,第三种或更多种物质可以如同第一种和第二种物质所述的那样依次进行化学吸附(或反应)和清除。如果需要,任选第二种物质(或第三种或更多种)可以包括至少一种反应气体。

清除涉及各种技术,包括但不限于使底材和/或单层与载气接触

和/或将压力降低至淀积压力以下以减少与底材和/或被化学吸附物质接触的物质浓度。载气的例子包括 N_2 、Ar、He 等。清除还可包括在引入另一种物质之前,使底材和/或单层与任何允许化学吸附的副产物解吸和降低接触物质的浓度的物质接触。根据具体淀积工艺产物的技术规格,可将所述接触物质降低至本领域技术人员所公知的适宜浓度或分压。ALD 通常被描述成一种自限性工艺,其中有限数量的部位存在于底材上,第一种物质可与之形成化学键。第二种物质可能仅键合于第一种物质上,因此也是自限性的。一旦底材上有限数量的所有部位都与第一种物质键合,则第一种物质通常不和已与底材键合的第一种物质键合。但在 ALD 中可以改变各种工艺操作条件以促进这种键合并使 ALD 呈现非自限性。因此,通过物质堆积形成一个原子或分子以上厚度的层,ALD 还可包含每次形成不同于单层的物质。

所述方法指出在第一种前体的化学吸附期间“基本上不存在”第二种前体(即第二种物质)是由于可能存在微量的第二种前体。根据本领域技术人员的专业知识和喜好,可以确定所选择的第二种前体的允许量及工艺操作条件以实现基本上不存在第二种前体。

由此,在 ALD 工艺期间,在淀积室中进行多次连续的淀积周期,每一个周期淀积极薄的含金属层(通常小于一个单层,因此每个周期的平均增长速率为约 0.2 至约 3.0 埃),直至在相关的底材上形成所需厚度的层为止。层的淀积通过以下步骤完成:交替地将硅前体化合物和锆/铪前体化合物(即四烷氧基硅烷或二烷基氨基锆/铪)导入(即通过脉冲)到包含半导体底材的淀积室内,将前体化合物作为单层化学吸附至底材表面上,然后使被化学吸附的前体化合物与其他共反应的前体化合物进行反应。前体化合物及惰性载气的脉冲持续时间足以使底材表面饱和。脉冲持续时间通常为约 0.1 秒至约 5 秒,优选为约 0.2 秒至约 1 秒。

与主要由热驱动的 CVD 相比,ALD 主要由化学驱动。因此,ALD

通常在远比 CVD 低的温度下进行。在 ALD 工艺期间, 将底材的温度保持在足够低的温度下, 以便使被吸附的前体化合物与下面底材表面之间保持完整的键合并防止前体化合物发生分解。同时温度应足够高以避免前体化合物发生冷凝。通常将底材的温度保持在约 25 °C 至约 400 °C (优选为约 150 °C 至约 300 °C) 的范围内, 这通常低于目前用于 CVD 工艺的温度。由此, 第一种物质或前体化合物在该温度下被化学吸附。第二种物质或前体化合物的表面反应可在与第一种前体的化学吸附基本相同的温度下进行, 或者在基本上不同的温度下进行(不太优选)。显然, 温度可发生一些小的变化, 但由于统计学上的反应速率与在第一种前体发生化学吸附的温度下的反应速率相同, 本领域的技术人员判断温度仍基本相同。化学吸附与随后的反应可在完全相同的温度下进行。

对典型的 ALD 工艺而言, 淀积室内的压力保持在约 10^{-4} 托至约 1 托, 优选为约 10^{-4} 托至约 0.1 托。通常每个周期在气化的前体化合物导入至淀积室内和/或反应后用惰性载气吹扫淀积室。每个周期期间惰性载气也可以与气化的前体化合物一起导入。

前体化合物的反应性可以显著影响 ALD 中的各工艺参数。在典型的 CVD 工艺条件下, 高度反应性的化合物可在气相中反应产生微粒, 过早地淀积于不合要求的表面上, 得到质量差的薄膜, 和/或获得差的逐步覆盖或获得不均匀的淀积物。至少由于这种原因, 认为高度反应性的化合物不适合于 CVD。但不适合于 CVD 的某些化合物却是优良的 ALD 前体。例如, 如果第一种前体与第二种前体是气相反应性的话, 则虽然这种化合物的组合可用于 ALD, 但它们却不适合于 CVD。在 CVD 中, 当采用高度气相反应性的前体时, 如本领域技术人员所公知的那样, 还与粘附系数和表面迁移率有关联, 但在 ALD 中则很少或者没有这种关联。

在底材上形成层后, 可任选在氮气气氛或氧化气氛的淀积室中原位进行退火加工。优选退火温度范围为约 400 °C 至约 1000 °C。特

别是在 ALD 之后，退火温度更优选为约 400℃至约 750℃，最优选为约 600℃至约 700℃。退火操作优选进行约 0.5 分钟至约 60 分钟，更优选为约 1 分钟至约 10 分钟。本领域的技术人员将会认识到这些温度及时间均是可以改变的。例如可以使用炉内退火和快速加温退火，此外，这种退火可在一个或多个退火步骤中进行。

如上所述，使用络合物和本发明的成膜方法有利于各种半导体结构中的薄膜应用，尤其是那些使用高介电材料的半导体结构应用。例如，这些应用包括各种电容器，如平面型单元、沟槽式单元(如双侧壁沟槽式电容器)、堆积式单元(如冠状(crow)V-单元、三角单元、多指状或圆柱形容容器(container)堆积式电容器)以及场效应晶体管装置。

根据本发明形成的含金属层的一个具体例子可用作具有硅基的门电路或新型金属门电路的门电路电介质。现参见图 1，该图示意了位于底材 50 和门电路介质 54 之上的带花纹的(patterned)门电路结构 66。这包括门电路多晶硅膜 56、阻挡膜 58(如掺氮多晶硅)、金属层 60、绝缘盖 62(如二氧化硅或氮化硅)以及侧壁隔板 68(如二氧化硅或氮化硅)。

图 2 示意可用于进行气相淀积工艺(化学气相淀积或原子层淀积)的系统。该系统包括封闭的气相淀积室 110，其中采用气轮泵 112 和前级泵 114 可产生真空。将一个或多个底材 116(如半导体底材或底材组件)放置于淀积室 110 内。为底材 116 设置恒定的标称温度，该温度可随所用工艺的不同而异。底材 116 可通过例如底材 116 安置于其上的电阻加热器 118 进行加热。也可以采用加热所述底材的其他已知方法。

在该工艺中，前体化合物 160(如硅金属前体化合物)储存在容器 162 内。将前体化合物气化并分别沿管线 164 和 166 采用例如惰性载气 168 进料至淀积室中。根据需要可沿管线 172 提供反应气体 170。同时根据需要可沿管线 176 提供通常与所述惰性载气 168 相同的吹

扫气体 174。如图所示，一系列阀门 180-185 按需要开启和关闭。

提供以下的实施例以便进一步说明各种具体及优选的实施方案和技术。但应理解的是，在本发明范畴内可进行许多变更和改进，因此本发明的范畴并非受限于这些实施例。除非另有说明，否则所述实施例中所示的所有百分数均为重量百分数。

实施例

实施例 1. 四异丙氧基硅烷 $\text{Si}[\text{OCH}(\text{CH}_3)_2]_4$ 的合成

将 100 毫升无水异丙醇(通过卡尔-费歇尔水分分析法测定其水分含量为 230 ppm)装入干燥的经氩气吹扫过的烧瓶内，该烧瓶装配有搅拌器和温度计。然后在室温下通过注射器在 25 分钟内缓慢将 25 毫升的四氯化硅(购自 Sigma-Aldrich Co., Milwaukee, WI)加入到所述异丙醇内。反应期间，烧瓶的内容物生成了乳状液并放热至 35℃。

在环境条件下静置 24 小时后，烧瓶的内容物分为两层。将下层连同一些上层转移至与整体蒸馏装置连接的烧瓶内。采用氩气吹扫，通过在 78℃ 和大气压下进行蒸馏将异丙醇从反应混合物中分离出来。蒸馏期间副产物氯化氢气体从所述体系中排出。去除醇和 HCl 后，在 166℃ 和不进行氩气吹扫的条件下，蒸馏粗制的反应产物以回收纯化后的反应产物 $\text{Si}[\text{OCH}(\text{CH}_3)_2]_4$ ，其纯度和鉴定采用 GCMS 分析进行检验。

实施例 2. $(\text{Hf},\text{Si})\text{O}_2$ 的原子层淀积

采用 ALD 工艺，将前体化合物二甲基氨基铪 $\text{Hf}(\text{N}(\text{CH}_3)_2)_4$ (Strem Chemicals, Newbury Port, MA) 和四异丙氧基硅烷 $\text{Si}[\text{OCH}(\text{CH}_3)_2]_4$ 交替脉冲进含有顶层由 1500 埃的 p-掺杂(p-doped)多晶硅组成的硅底材的淀积室内，进行 200 个周期。淀积的 $(\text{Hf},\text{Si})\text{O}_2$ 层为 350Å，含有 25% 原子的 Hf、10% 原子的 Si 和氧。在 ALD 工艺结束后马上进行测定以在 750℃ 的氧中退火 1 分钟后进行测定，X 射线衍射分析(XRD)结

果均显示所述层为非晶态。

此处所引述的完整的各专利公开、专利文件和刊物通过全部引用并入本文，如同每一篇单独引用那样。在不偏离本发明范畴和精神实质的前提下，其各种改进及变更对本领域的技术人员而言都将变得显而易见。应理解本发明并非想过度受限于此处所提及的示例性实施方案和实施例，这种实施例和实施方案仅作为例子出现，本发明的范畴只受限于以下提出的权利要求。

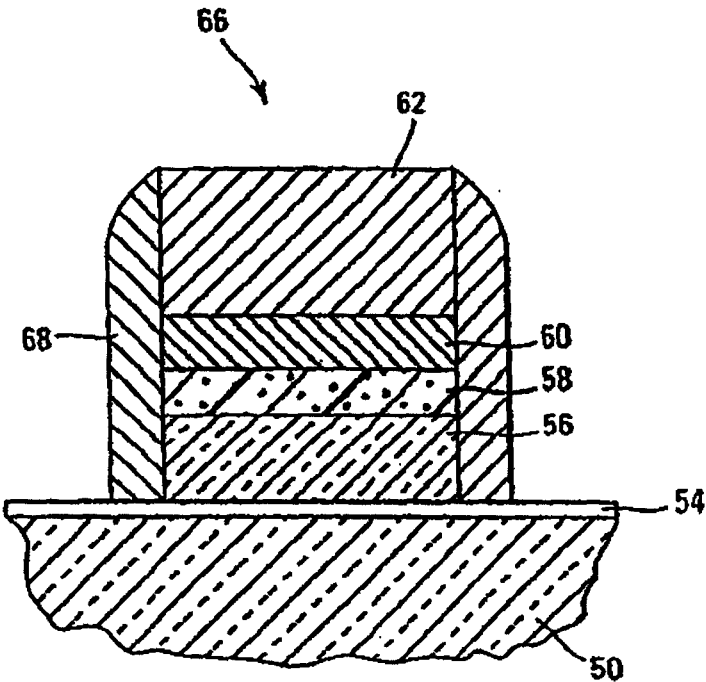


图 1

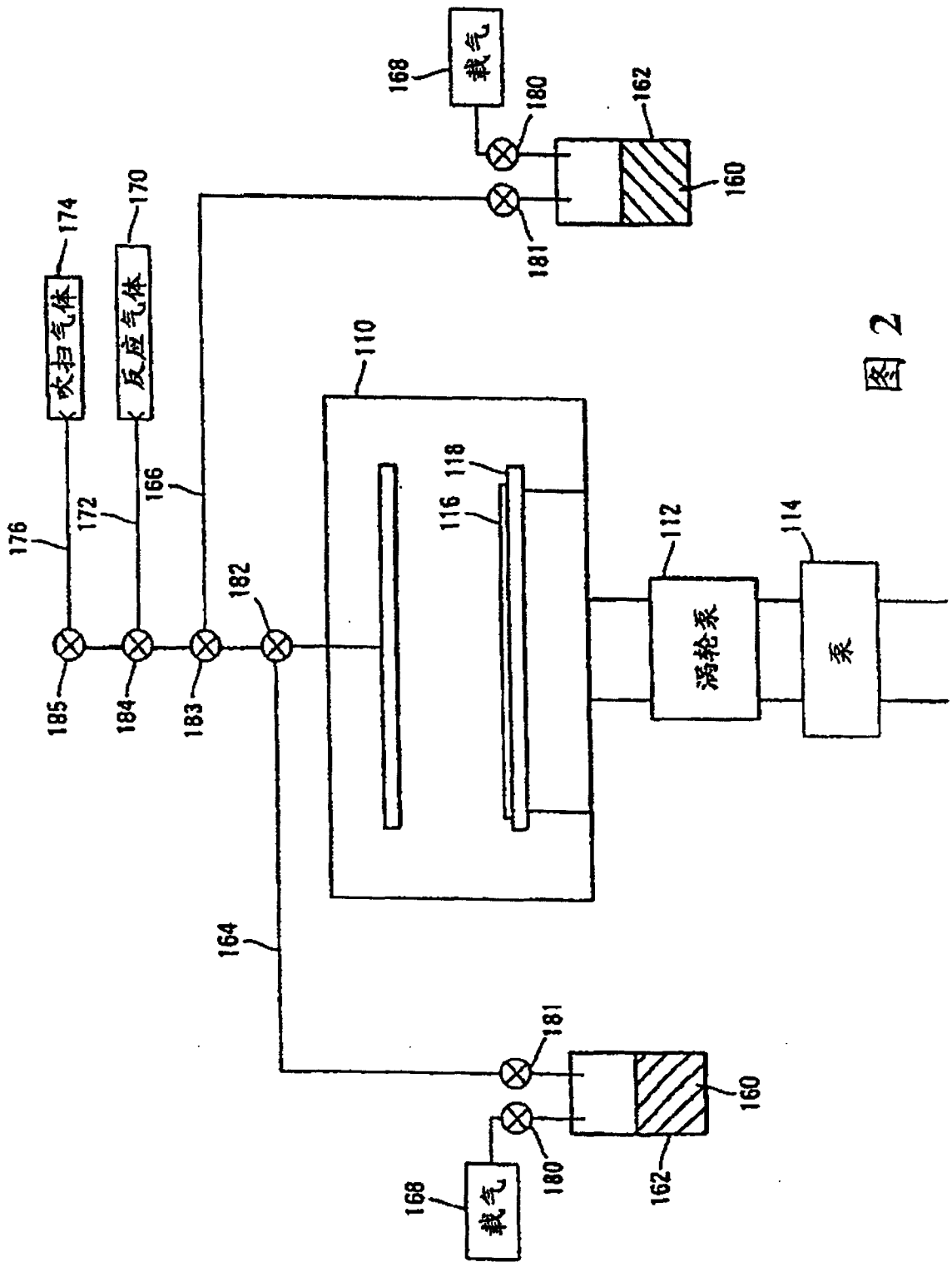


图 2