

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 3 月 17 日 (17.03.2022)



(10) 国际公布号
WO 2022/052224 A1

- (51) 国际专利分类号:
G02F 1/1362 (2006.01) **G02F 1/1339** (2006.01)
G02F 1/1368 (2006.01) **H01L 27/12** (2006.01)
G02F 1/1343 (2006.01) **H01L 21/77** (2017.01)
- (21) 国际申请号: PCT/CN2020/122857
- (22) 国际申请日: 2020 年 10 月 22 日 (22.10.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202010939538.4 2020 年 9 月 9 日 (09.09.2020) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO.,

LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

- (72) 发明人: 张舰 (ZHANG, Jian); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。 刘超凡 (LIU, Chaofan); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

- (74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道 006 号 TCL 工业研究院大厦 A802, Guangdong 518057 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 阵列基板及其制造方法

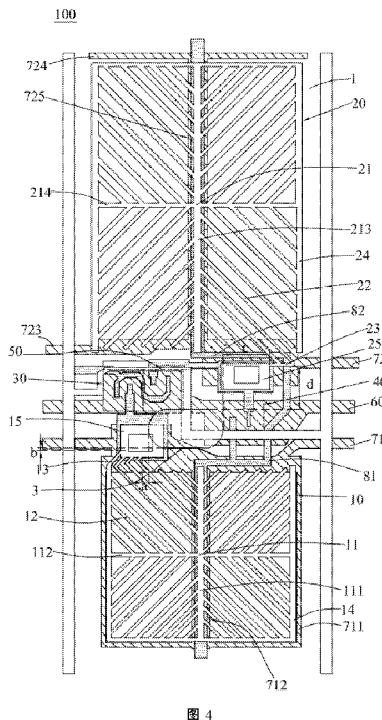


图 4

(57) Abstract: Disclosed are an array substrate and a manufacturing method therefor. The array substrate comprises a base substrate, pixel units, and spacers. Each pixel unit is disposed on the base substrate and comprises a master pixel electrode, a slave pixel electrode, and a thin film transistor disposed between the master pixel electrode and the slave pixel electrode. The master pixel electrode comprises a main electrode, multiple branch electrodes, and multiple connection lines. The main electrode comprises a first strip-shaped electrode and a second strip-shaped electrode which intersect with each other. The branch electrodes extend diagonally from the main electrode. The connection lines extend from multiple ones of the branch electrodes and are electrically connected to the thin film transistor. Each spacer is disposed on the pixel unit and between the master pixel electrode and the slave pixel electrode. The projections of the spacer and the connection lines on the base substrate do not overlap, and the two projections do not overlap in a direction parallel to the first strip-shaped electrode and a direction parallel to the second strip-shaped electrode.

(57) 摘要: 本揭示公开一种阵列基板及其制造方法。所述阵列基板包含衬底基板、像素单元及间隔子。像素单元设置在衬底基板上, 包含主像素电极、从像素电极及设置在主像素电极及从像素电极之间的薄膜晶体管。主像素电极包含主干电极、多个分支电极, 以及多个连接线。主干电极包含相交的第一条状电极及第二条状电极。分支电极从主干电极往对角线方向延伸。连接线从分支电极中的多个延伸且电连接至薄膜晶体管。间隔子设置在像素单元上且在主像素电极及从像素电极之间。间隔子与连接线的投影在衬底基板上的投影不重叠, 且两投影在平行于第一条状电极的方向上及在平行于第二条状电极的方向上不重叠。

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

发明名称：阵列基板及其制造方法

技术领域

[0001] 本揭示涉及显示技术领域，特别是涉及一种阵列基板及其制造方法。

背景技术

[0002] 曲面面板的曲率设计成与人眼的视网膜的曲率实质相同。因此，相较于平面面板，曲面面板不仅具有更大的显示面积，更具有画面临场感，使人有更舒适的观影感觉。

[0003] 曲面面板的传统制作方法包含：将红/绿/蓝色阻层和间隙子(Photo Spacer, PS)设置在彩膜(Color Filter, CF)基板上；将CF基板和薄膜晶体管(Thin Film Transistor, TFT)阵列基板相对设置，以形成面板；以及弯曲面板，以形成曲面面板。在面板弯曲时，相对于TFT阵列基板，CF基板的曲率半径较小，因此CF基板上的红/绿/蓝色阻层和间隙子易发生位移，进而容易产生液晶盒厚(Liquid Crystal Cell Gap)不均和颜色混合(color-Mix)不均。因此，现今的方法一般会将红/绿/蓝色阻层和间隙子设置在TFT阵列基板上，即POA(Photo Spacer on Array)技术，以避免液晶盒厚(Liquid Crystal Cell Gap)不均和颜色混合(color-Mix)不均。

[0004] 再者，为了提升面板的视角及改善色偏，具有8畴3晶体管(3T_8domain)的聚合物稳定垂直配向(polymer sustained vertical alignment, PSVA)像素逐渐应用于大尺寸面板。

发明概述

技术问题

[0005] 请参阅图1，在现今采用POA技术和PSVA像素的阵列基板500的像素中，间隙子501通常会覆盖及/或临近主像素电极510的连接线511的一部份及连接部512的一部份。请参阅图2A，色阻层502容易因为成膜异常而产生裂纹503。请参阅图2B，外力F会通过间隙子501传递到下方的色阻层502，使裂纹503扩展到连接线511的下方，进而使得连接线511剥离并弯曲。请参阅图2C及图3，在外力F的持续作

用下，微小裂纹503逐渐扩大，使连接线511断裂，导致信号无法传输到主像素区，进而导致阵列基板500显示不良。

问题的解决方案

技术解决方案

- [0006] 为了解决现今的阵列基板中间隙子附近的主像素电极的连接线易因色阻层裂纹而断裂的技术问题，本揭示提供下列解决方案。
- [0007] 本揭示提供一种阵列基板，其包含衬底基板、像素单元及间隔子。所述像素单元设置在所述衬底基板上，包含主像素电极、从像素电极及设置在所述主像素电极及所述从像素电极之间的第一薄膜晶体管。所述主像素电极包含第一主干电极、多个第一分支电极，以及多个第一连接线。所述第一主干电极包含相交的第一条状电极及第二条状电极。所述第一分支电极从所述第一主干电极往对角线方向延伸。每个第一连接线从相对应的第一分支电极延伸且电连接至所述第一薄膜晶体管。所述间隔子设置在所述像素单元上且在主像素电极及从像素电极之间。所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第一条状电极的方向上及在平行于所述第二条状电极的方向上不重叠。
- [0008] 在一实施例中，所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影在平行于所述第一条状电极的方向上相距第一距离，以及在平行于所述第二条状电极的方向上相距第二距离。
- [0009] 在一实施例中，所述主像素电极还包含呈U型的第一边框电极。所述第一连接线中的一个从所述第一边框电极的一端延伸且电连接至所述第一薄膜晶体管。
- [0010] 在一实施例中，所述主像素电极还包含第一连接部，连接所述第一连接线。所述第一薄膜晶体管包含第一漏极及从第一漏极延伸的第一漏极延伸部。第一连接部通过第一通孔与第一漏极延伸部电连接，使得所述第一连接线与所述第一薄膜晶体管电连接。
- [0011] 在一实施例中，所述像素单元还包含第二薄膜晶体管，设置在所述主像素电极及所述从像素电极之间。所述从像素电极包含第二主干电极、多个第二分支电极，以及多个第二连接线。所述第二主干电极包含相交的第三条状电极及第四

条状电极。所述第三条状电极与所述第一条状电极平行。所述第二分支电极从所述第二主干电极往对角线方向延伸。每个第二连接线从相对应的第二分支电极延伸且电连接至所述第二薄膜晶体管。所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第三条状电极的方向上及在平行于所述第四条状电极的方向上不重叠。

[0012] 在一实施例中，所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影在平行于所述第三条状电极的方向上相距第三距离，以及在平行于所述第四条状电极的方向上相距第四距离。

[0013] 在一实施例中，所述从像素电极还包含呈U型的第二边框电极。所述第二连接线中的一个从所述第二边框电极的一端延伸且电连接至所述第二薄膜晶体管。

[0014] 在一实施例中，所述从像素电极还包含第二连接部，连接所述第二连接线。所述第二薄膜晶体管包含第二漏极及从第二漏极延伸的第二漏极延伸部。第二连接部通过第二通孔与第二漏极延伸部电连接，使得所述第二连接线与所述第二薄膜晶体管电连接。

[0015] 本揭示还提供一种阵列基板的制造方法，其包含提供衬底基板、设置像素单元于所述衬底基板上，以及设置间隔子于像素单元上。所述像素单元包含主像素电极、从像素电极及设置在所述主像素电极及所述从像素电极之间的第一薄膜晶体管。所述主像素电极包含第一主干电极、多个第一分支电极，以及多个第一连接线。所述第一主干电极包含相交的第一条状电极及第二条状电极。所述第一分支电极从所述第一主干电极往对角线方向延伸。其中每个第一连接线从相对应的第一分支电极延伸且电连接至所述第一薄膜晶体管。所述间隔子设置在所述像素单元上且在主像素电极及从像素电极之间。所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第一条状电极的方向上及在平行于所述第二条状电极的方向上不重叠。

[0016] 在一实施例中，所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影在平行于所述第一条状电极的方向上相距第一距离，以及在平行于所述第二条状电极的方向上相距第二距离。

- [0017] 在一实施例中，所述主像素电极还包含呈U型的第一边框电极。所述第一连接线中的一个从所述第一边框电极的一端延伸且电连接至所述第一薄膜晶体管。
- [0018] 在一实施例中，所述主像素电极还包含第一连接部，连接所述第一连接线。所述第一薄膜晶体管包含第一漏极及从第一漏极延伸的第一漏极延伸部。第一连接部通过第一通孔与第一漏极延伸部电连接，使得所述第一连接线与所述第一薄膜晶体管电连接。
- [0019] 在一实施例中，所述像素单元还包含第二薄膜晶体管，设置在所述主像素电极及所述从像素电极之间。所述从像素电极包含第二主干电极、多个第二分支电极，以及多个第二连接线。所述第二主干电极包含相交的第三条状电极及第四条状电极。所述第三条状电极与所述第一条状电极平行。所述第二分支电极从所述第二主干电极往对角线方向延伸。每个第二连接线从相对应的第二分支电极延伸且电连接至所述第二薄膜晶体管。所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第三条状电极的方向上及在平行于所述第四条状电极的方向上不重叠。
- [0020] 在一实施例中，所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影在平行于所述第三条状电极的方向上相距第三距离，以及在平行于所述第四条状电极的方向上相距第四距离。
- [0021] 在一实施例中，所述从像素电极还包含呈U型的第二边框电极。所述第二连接线中的一个从所述第二边框电极的一端延伸且电连接至所述第二薄膜晶体管。
- [0022] 在一实施例中，所述从像素电极还包含第二连接部，连接所述第二连接线。所述第二薄膜晶体管包含第二漏极及从第二漏极延伸的第二漏极延伸部。第二连接部通过第二通孔与第二漏极延伸部电连接，使得所述第二连接线与所述第二薄膜晶体管电连接。

发明的有益效果

有益效果

- [0023] 在本揭示所提供的阵列基板及其制造方法中，通过将主像素电极及/或从像素电极的连接线设置在远离间隔子处，使得间隔子与主像素电极及/或从像素电极的连接线在衬底基板上的投影不重叠，亦在平行于第一/第三条状电极的方向上

及在平行于第二/第四条状电极的方向上不重叠。较佳地，间隔子在衬底基板上的投影与主像素电极及/或从像素电极的连接线在衬底基板上的投影在平行于第一/第三条状电极的方向上及在平行于第二/第四条状电极的方向上的距离皆大于 $0\ \mu\text{m}$ 。藉此，使得外力难以通过间隙子使色阻层裂纹扩展到远离间隙子的连接线的下方，进而避免连接线断裂。再者，通过将主像素电极及/或从像素电极的连接线设计成多个，使得一个或二个连接线断裂时，信号仍可藉由其它未断裂的连接线传输到主像素电极及/或从像素电极。因此，本发明可有效避免阵列基板显示不良。

对附图的简要说明

附图说明

[0024] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0025] 图1为先前技术中的阵列基板的局部示意图。

[0026] 图2A至图2C为图1的阵列基板沿A-A线的剖面示意图，显示在外力的持续作用下，色阻层的裂纹逐渐扩大，使连接线弯曲，进而断裂的过程。

[0027] 图3为图1的阵列基板沿A-A线的电子显微镜剖面图，显示连接线因色阻层裂纹而断裂。

[0028] 图4为本揭示实施例的阵列基板的示意图。

[0029] 图5为图4的阵列基板的局部放大示意图

[0030] 图6为图5的阵列基板沿E-E线的剖面示意图。

发明实施例

本发明的实施方式

[0031] 下面将结合附图，对本揭示实施例中的技术方案进行清楚、完整地描述。所描述的实施例仅仅是本揭示一部分实施例，而非全部的实施例。基于本揭示中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本揭示保护的范围。

[0032] 在本揭示的描述中，术语“上”、“下”、“垂直”、“平行”、“内”、“外”、“中心”及“侧边”等所指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本揭示和简化描述。再者，“第一”及“第二”等术语仅用于描述目的，而不能理解为指示或暗示相对重要性。以“第一”及“第二”等术语限定的特征可明示或者隐含地包括一个或者更多个所述特征。

[0033] 请参阅图4，本揭示提供了一种阵列基板100。所述阵列基板100包含衬底基板1、像素单元及间隔子3。所述像素单元设置在所述衬底基板1上，包含主像素电极10、从像素电极20及设置在所述主像素电极10及所述从像素电极20之间的第一薄膜晶体管30。所述主像素电极10包含第一主干电极11、多个第一分支电极12，以及多个第一连接线13。在此实施例中，第一连接线13的数量为4个，但不限于此。第一连接线13的数量至少为二个。所述第一主干电极11包含相交的第一条状电极111及第二条状电极112。在一实施例中，第一条状电极111及第二条状电极112可垂直相交，但不限于此。所述第一分支电极12从所述第一主干电极11往对角线方向延伸。每个第一连接线13从相对应的第一分支电极12延伸且电连接至所述第一薄膜晶体管30。具体地，所述主像素电极10还包含第一连接部15，连接所述第一连接线13。请参阅图5，所述第一薄膜晶体管30包含第一漏极31、从第一漏极31延伸的第一漏极延伸部311，以及第一源极32。第一连接部15通过第一通孔91与第一漏极延伸部311电连接，使得所述第一连接线13与所述第一薄膜晶体管30连接。所述间隔子3设置在所述像素单元上且在主像素电极10及从像素电极20之间。所述间隔子3在所述衬底基板1上的投影与所述第一连接线13在所述衬底基板1上的投影不重叠，且所述两投影在平行于所述第一条状电极111的方向上及在平行于所述第二条状电极112的方向上不重叠。所述间隔子3是用于在所述阵列基板100与另一基板组成面板后，保持持液晶盒厚（Liquid Crystal Cell Gap）的均一性。

[0034] 请参阅图4，在一实施例中，所述间隔子3在所述衬底基板上的投影与所述第一连接线13在所述衬底基板1上的投影在平行于所述第一条状电极111的方向上相距第一距离a，以及在平行于所述第二条状电极112的方向上相距第二距离b。第

一距离a与第二距离b皆大于0 μm 。第一距离a与第二距离b可相同或不同。第一距离a与第二距离b可依实际需要进行调整。

[0035] 请参阅图4，在一实施例中，所述主像素电极10还包含呈U型的第一边框电极14。所述第一边框电极14的U型缺口朝向所述从像素电极20。亦即，所述第一边框电极14的两端朝向所述从像素电极20。所述第一连接线13中的一个从所述第一边框电极14的一端延伸且电连接至所述第一薄膜晶体管30。

[0036] 请参阅图4及图5，在一实施例中，所述像素单元还包含第二薄膜晶体管40，设置在所述主像素电极10及所述从像素电极20之间。所述从像素电极20包含第二主干电极21、多个第二分支电极22，以及多个第二连接线23。在此实施例中，第二连接线23的数量为2个，但不限于此。在一实施例中，第二连接线23的数量可为3个、4个或5个以上。第二连接线23的数量至少为二个。所述第二主干电极21包含相交的第三条状电极213及第四条状电极214。在一实施例中，第三条状电极213及第四条状电极214可垂直相交，但不限于此。所述第三条状电极213可与所述第一条状电极111平行。所述第四条状电极214可与所述第二条状电极112平行。所述第二分支电极22从所述第二主干电极21往对角线方向延伸。每个第二连接线23从相对应的第二分支电极22延伸且电连接至所述第二薄膜晶体管40。具体地，所述从像素电极20还包含第二连接部25，连接所述第二连接线23。所述第二薄膜晶体管40包含第二漏极41、从第二漏极41延伸的第二漏极延伸部411，以及第二源极42。第二连接部25通过第二通孔92与第二漏极延伸部411电连接，使得所述第二连接线23与所述第二薄膜晶体管40电连接。所述间隔子3在所述衬底基板1上的投影与所述第二连接线23在所述衬底基板1上的投影不重叠，且所述两投影在平行于所述第三条状电极213的方向上及在平行于所述第四条状电极214的方向上不重叠。

[0037] 请参阅图4，在一实施例中，所述间隔子3在所述衬底基板1上的投影与所述第二连接线23在所述衬底基板1上的投影在平行于所述第三条状电极213的方向上相距第三距离c，以及在平行于所述第四条状电极214的方向上相距第四距离d。第三距离c与第四距离d皆大于0 μm 。第三距离c与第四距离d可相同或不同。第三距离c与第四距离d可依实际需要进行调整。

- [0038] 请参阅图4，在一实施例中，所述从像素电极20还包含呈U型的第二边框电极24。所述第二边框电极24的U型缺口朝向所述主像素电极10。亦即，所述第二边框电极24的两端朝向所述主像素电极10。所述第二连接线23中的一个从所述第二边框电极24的一端延伸且电连接至所述第二薄膜晶体管40。
- [0039] 请参阅图5，在一实施例中，所述像素单元还包含第三薄膜晶体管50，设置在所述主像素电极10及所述从像素电极20之间。所述第三薄膜晶体管50包含第三漏极51及第三源极52。在一实施例中，第一薄膜晶体管30的第一源极32与第三薄膜晶体管50的第三源极52一体成型。
- [0040] 请参阅图5，在一实施例中，所述像素单元还包含栅极线60，设置在衬底基板1上，且通过所述第一薄膜晶体管30、所述第二薄膜晶体管40及所述第三薄膜晶体管50，以作为所述第一薄膜晶体管30、所述第二薄膜晶体管40及所述第三薄膜晶体管50的栅极。
- [0041] 请参阅图5，所述像素单元还包含第一公共电极71及第二公共电极72。第一公共电极71及第二公共电极72设置在衬底基板1上。第一公共电极71、第二公共电极72及所述栅极线60同层设置，亦即由第一金属层图案化形成。请参阅图6，图案化的第一金属层201包含第一公共电极71、第二公共电极72及所述栅极线60。
- [0042] 在本实施例中，第一公共电极71包含第一电极711及第二电极712。所述第一电极711设计成方框结构。所述第一电极711在所述衬底基板1上的投影围绕所述主像素电极10在所述衬底基板1上的投影。所述第一电极711在所述衬底基板1上的投影与所述第一边框电极14在所述衬底基板1上的投影不重叠、部分重叠或完全重叠。所述第二电极712设计成在平行于所述第一条状电极111的方向上连接所述第一电极711的相对两侧。所述第二电极712在所述衬底基板1上的投影与所述第一条状电极111在所述衬底基板1上的投影部分重叠或完全重叠。
- [0043] 在本实施例中，第二公共电极72设计成I型结构，包含第三电极723、第四电极724及第五电极725。所述第三电极723及所述第四电极724平行于所述从像素电极20的第四条状电极214。第五电极725于所述第三电极723及所述第四电极724。第五电极725的两端分别连接所述第三电极723的中心及所述第四电极724的中心。所述第三电极723及所述第四电极724在所述衬底基板1上的投影在所述从像素

电极20在所述衬底基板1上的投影的两相对侧。所述第五电极725在所述衬底基板1上的投影与所述第三条状电极213在所述衬底基板1上的投影部分重叠或完全重叠。

[0044] 在一实施例中，第一公共电极71亦可采用前述第二公共电极72的形状设计。在一实施例中，第二公共电极72亦可采用前述第一公共电极71的形状设计。在一实施例中，第一公共电极71及第二公共电极72亦可采用其它的形状设计。

[0045] 请参阅图5，所述像素单元还包含第一数据线81及第二数据线82。所述第一数据线81、所述第二数据线82、所述第一漏极31、所述第一漏极延伸部311、所述第一源极32、所述第二漏极41、所述第二漏极延伸部411、所述第二源极42、所述第三漏极51及所述第三源极52为同层设置，亦即由第二金属层图案化形成。请参阅图6，图案化的第二金属层202包含所述第一数据线81、所述第二数据线82、所述第一漏极31、所述第一漏极延伸部311、所述第一源极32、所述第二漏极41、所述第二漏极延伸部411、所述第二源极42、所述第三漏极51及所述第三源极52。所述图案化的第二金属层202在所述图案化的第一金属层201上。所述图案化的第一金属层201与所述图案化的第二金属层202之间设有第一绝缘层301。所述第一源极32及所述第三源极52可一体成形。所述第一数据线81、所述第二数据线82及所述第二源极42可一体成形。所述第二漏极41、所述第二漏极延伸部411及所述第三漏极51可一体成形。所述第一数据线81与所述第一条状电极111平行。所述第一数据线81在所述衬底基板1上的投影与所述第一条状电极111在所述衬底基板1上的投影部分重叠或完全重叠。所述第二数据线82与所述第三条状电极213平行。所述第二数据线82在所述衬底基板1上的投影与所述第三条状电极213在所述衬底基板1上的投影部分重叠或完全重叠。

[0046] 在一实施例中，所述阵列基板100可为POA型阵列基板(Photo Spacer on Array)。所述像素单元可为具有8畴3晶体管(3T_8domain)的聚合物稳定配向(polymer sustained vertical alignment, PSVA)像素。主像素电极10与从像素电极20为同层设置，亦即由第三金属层图案化形成。请参阅图6，所述图案化的第三金属层203包含主像素电极10与从像素电极20。所述图案化的第三金属层203设置在所述图案化的第二金属层202上。所述图案化的第二金属层202与所述图

案化的第三金属层203之间由下到上依序设有第二绝缘层302、色阻层303及平坦层304。所述色阻层303包含红色、绿色及蓝色色阻。所述间隔子3设置在所述平坦层304上，不覆盖到所述图案化的第三金属层203。

[0047] 在一实施例中，所述阵列基板100包含有多个前述像素单元，以阵列方式设置在衬底基板1上。每个像素单元皆以前述方式设有一个前述间隔子3。

[0048] 在一实施例中，所述阵列基板100可应用于曲面面板。

[0049] 本揭示还提供了一种阵列基板100的制造方法，其包含下列步骤。

[0050] 步骤1：提供衬底基板1。

[0051] 步骤2：设置像素单元于所述衬底基板1上。所述像素单元包含主像素电极10、从像素电极20及设置在所述主像素电极10及所述从像素电极20之间的第一薄膜晶体管30。所述主像素电极10包含第一主干电极11、多个第一分支电极12，以及多个第一连接线13。所述第一主干电极11包含相交的第一条状电极111及第二条状电极112。在一实施例中，第一条状电极111及第二条状电极112可垂直相交，但不限于此。所述第一分支电极12从所述第一主干电极11往对角线方向延伸。在此实施例中，第一连接线13的数量为4个，但不限于此。第一连接线13的数量至少为二个。每个第一连接线13从相对应的第一分支电极12延伸且电连接至所述第一薄膜晶体管30。具体地，所述主像素电极10还包含第一连接部15，连接所述第一连接线13。请参阅图5，所述第一薄膜晶体管30包含第一漏极31及从第一漏极31延伸的第一漏极延伸部311。第一连接部15通过第一通孔91与第一漏极延伸部311电连接，使得所述第一连接线13与所述第一薄膜晶体管电30连接。所述间隔子3设置在所述像素单元上且在主像素电极10及从像素电极20之间。

[0052] 步骤3：设置间隔子3在所述像素单元上且在主像素电极10及从像素电极20之间。所述间隔子3在所述衬底基板1上的投影与所述第一连接线13在所述衬底基板1上的投影不重叠，且所述两投影在平行于所述第一条状电极111的方向上及在平行于所述第二条状电极112的方向上不重叠。

[0053] 请参阅图4，在一实施例中，所述间隔子3在所述衬底基板上的投影与所述第一连接线13在所述衬底基板1上的投影在平行于所述第一条状电极111的方向上相距第一距离a，以及在平行于所述第二条状电极112的方向上相距第二距离b。第

一距离a与第二距离b皆大于0 μm 。第一距离a与第二距离b可相同或不同。第一距离a与第二距离b可依实际需要进行调整

[0054] 请参阅图4，在一实施例中，所述主像素电极10还包含呈U型的第一边框电极14。所述第一边框电极14的U型缺口朝向所述从像素电极20。亦即，所述第一边框电极14的两端朝向所述从像素电极20。所述第一连接线13中的一个从所述第一边框电极14的一端延伸且电连接至所述第一薄膜晶体管30。

[0055] 请参阅图4及图5，在一实施例中，所述像素单元还包含第二薄膜晶体管40，设置在所述主像素电极10及所述从像素电极20之间。所述从像素电极20包含第二主干电极21、多个第二分支电极22，以及多个第二连接线23。所述第二主干电极21包含相交的第三条状电极213及第四条状电极214。在一实施例中，第三条状电极213及第四条状电极214可垂直相交，但不限于此。所述第三条状电极213可与所述第一条状电极111平行。所述第四条状电极214可与所述第二条状电极112平行。所述第二分支电极22从所述第二主干电极21往对角线方向延伸。在此实施例中，第二连接线23的数量为2个，但不限于此。在一实施例中，第二连接线23的数量可为3个、4个或5个以上。第二连接线23的数量至少为二个。每个第二连接线23从相对应的第二分支电极22延伸且电连接至所述第二薄膜晶体管40。具体地，所述从像素电极20还包含第二连接部25，连接所述第二连接线23。所述第二薄膜晶体管40包含第二漏极41及从第二漏极41延伸的第二漏极延伸部411。第二连接部25通过第二通孔92与第二漏极延伸部411电连接，使得所述第二连接线23与所述第二薄膜晶体管40电连接。所述间隔子3在所述衬底基板1上的投影与所述第二连接线23在所述衬底基板1上的投影不重叠，且所述两投影在平行于所述第三条状电极213的方向上及在平行于所述第四条状电极214的方向上不重叠。

[0056] 请参阅图4，在一实施例中，所述间隔子3在所述衬底基板1上的投影与所述第二连接线23在所述衬底基板1上的投影在平行于所述第三条状电极213的方向上相距第三距离c，以及在平行于所述第四条状电极214的方向上相距第四距离d。第三距离c与第四距离d皆大于0 μm 。第三距离c与第四距离d可相同或不同。第三距离c与第四距离d可依实际需要进行调整。

- [0057] 请参阅图4，在一实施例中，所述从像素电极20还包含呈U型的第二边框电极24。所述第二边框电极24的U型缺口朝向所述主像素电极10。亦即，所述第二边框电极24的两端朝向所述主像素电极10。所述第二连接线23中的一个从所述第二边框电极24的一端延伸且电连接至所述第二薄膜晶体管40。
- [0058] 请参阅图4，在一实施例中，所述像素单元还包含第三薄膜晶体管50、栅极线60、第一公共电极71、第二公共电极72、第一数据线81及第二数据线82。关于这些元件的细节及阵列基板100的其它细节请参考前面的说明，在此不再赘述。
- [0059] 在一实施例中，所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影在平行于所述第一条状电极的方向上相距第一距离，以及在平行于所述第二条状电极的方向上相距第二距离。
- [0060] 在本揭示所提供的阵列基板及其制造方法中，通过将主像素电极及/或从像素电极的连接线设置在远离间隔子处，使得间隔子与主像素电极及/或从像素电极的连接线在衬底基板上的投影不重叠，亦在平行于第一/第三条状电极的方向上及在平行于第二/第四条状电极的方向上不重叠。较佳地，间隔子在衬底基板上的投影与主像素电极及/或从像素电极的连接线在衬底基板上的投影在平行于第一/第三条状电极的方向上及在平行于第二/第四条状电极的方向上的距离皆大于 $0\ \mu\text{m}$ 。藉此，使得外力难以通过间隔子使色阻层裂纹扩展到远离间隔子的连接线的下方，进而避免连接线断裂。再者，通过将主像素电极及/或从像素电极的连接线设计成多个，使得一个或二个连接线断裂时，信号仍可藉由其它未断裂的连接线传输到主像素电极及/或从像素电极。因此，本发明可有效避免阵列基板显示不良。
- [0061] 虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本发明的保护范围以权利要求界定的范围为准。本领域的普通技术人员，在不脱离本发明的保护范围内，均可作各种更动与润饰。例如，上述实施例是以具有八畴结构的像素单元作为例示，然而本领域的普通技术人员可将本发明的概念应用于具有多畴结构的像素单元中。

权利要求书

- [权利要求 1] 一种阵列基板，其包含：
衬底基板；
像素单元，设置在所述衬底基板上，包含主像素电极、从像素电极及设置在所述主像素电极及所述从像素电极之间的第一薄膜晶体管，其中所述主像素电极包含：
第一主干电极，包含相交的第一条状电极及第二条状电极；
多个第一分支电极，从所述第一主干电极往对角线方向延伸；及
多个第一连接线，其中每个第一连接线从相对应的第一分支电极延伸且电连接至所述第一薄膜晶体管；以及
间隔子，设置在所述像素单元上且在主像素电极及从像素电极之间，其中所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第一条状电极的方向上及在平行于所述第二条状电极的方向上不重叠。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中：所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影在平行于所述第一条状电极的方向上相距第一距离，以及在平行于所述第二条状电极的方向上相距第二距离。
- [权利要求 3] 根据权利要求1所述的阵列基板，其中：所述主像素电极还包含呈U型的第一边框电极，以及所述第一连接线中的一个从所述第一边框电极的一端延伸且电连接至所述第一薄膜晶体管。
- [权利要求 4] 根据权利要求1所述的阵列基板，其中：
所述主像素电极还包含第一连接部，连接所述第一连接线；
所述第一薄膜晶体管包含第一漏极及从第一漏极延伸的第一漏极延伸部；以及
第一连接部通过第一通孔与第一漏极延伸部电连接，使得所述第一连接线与所述第一薄膜晶体管电连接。
- [权利要求 5] 根据权利要求1所述的阵列基板，其中：

所述像素单元还包含第二薄膜晶体管，设置在所述主像素电极及所述从像素电极之间；

所述从像素电极包含：

第二主干电极，包含相交的第三条状电极及第四条状电极，其中所述第三条状电极与所述第一条状电极平行；

多个第二分支电极，从所述第二主干电极往对角线方向延伸；及

多个第二连接线，其中每个第二连接线从相对应的第二分支电极延伸且电连接至所述第二薄膜晶体管；以及

所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第三条状电极的方向上及在平行于所述第四条状电极的方向上不重叠。

[权利要求 6] 根据权利要求5所述的阵列基板，其中：所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影在平行于所述第三条状电极的方向上相距第三距离，以及在平行于所述第四条状电极的方向上相距第四距离。

[权利要求 7] 根据权利要求5所述的阵列基板，其中：所述从像素电极还包含呈U型的第二边框电极，以及所述第二连接线中的一个从所述第二边框电极的一端延伸且电连接至所述第二薄膜晶体管。

[权利要求 8] 根据权利要求5所述的阵列基板，其中：
所述从像素电极还包含第二连接部，连接所述第二连接线；
所述第二薄膜晶体管包含第二漏极及从第二漏极延伸的第二漏极延伸部；以及
第二连接部通过第二通孔与第二漏极延伸部电连接，使得所述第二连接线与所述第二薄膜晶体管电连接。

[权利要求 9] 一种阵列基板的制造方法，其包含：
提供衬底基板；
设置像素单元于所述衬底基板上，其中所述像素单元包含主像素电极、从像素电极及设置在所述主像素电极及所述从像素电极之间的第一

薄膜晶体管，所述主像素电极包含：

第一主干电极，包含相交的第一条状电极及第二条状电极；

多个第一分支电极，从所述第一主干电极往对角线方向延伸；及

多个第一连接线，其中每个第一连接线从相对应的第一分支电极延伸且电连接至所述第一薄膜晶体管；以及

设置间隔子于所述像素单元上且在主像素电极及从像素电极之间，其中所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第一条状电极的方向上及在平行于所述第二条状电极的方向上不重叠。

[权利要求 10] 根据权利要求9所述的方法，其中：所述间隔子在所述衬底基板上的投影与所述第一连接线在所述衬底基板上的投影在平行于所述第一条状电极的方向上相距第一距离，以及在平行于所述第二条状电极的方向上相距第二距离。

[权利要求 11] 根据权利要求9所述的方法，其中：所述主像素电极还包含呈U型的第一边框电极，以及所述第一连接线中的一个从所述第一边框电极的一端延伸且电连接至所述第一薄膜晶体管。

[权利要求 12] 根据权利要求9所述的阵列方法，其中：
所述主像素电极还包含第一连接部，连接所述第一连接线；
所述第一薄膜晶体管包含第一漏极及从第一漏极延伸的第一漏极延伸部；以及
第一连接部通过第一通孔与第一漏极延伸部电连接，使得所述第一连接线与所述第一薄膜晶体管电连接。

[权利要求 13] 根据权利要求9所述的方法，其中：
所述像素单元还包含第二薄膜晶体管，设置在所述主像素电极及所述从像素电极之间；
所述从像素电极包含：
第二主干电极，包含相交的第三条状电极及第四条状电极，其中所述第三条状电极与所述第一条状电极平行；

多个第二分支电极，从所述第二主干电极往对角线方向延伸；及
多个第二连接线，其中每个第二连接线从相对应的第二分支电极延伸且电连接至所述第二薄膜晶体管；以及
所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影不重叠，且所述两投影在平行于所述第三条状电极的方向上及在平行于所述第四条状电极的方向上不重叠。

[权利要求 14] 根据权利要求13所述的方法，其中：所述间隔子在所述衬底基板上的投影与所述第二连接线在所述衬底基板上的投影在平行于所述第三条状电极的方向上相距第三距离，以及在平行于所述第四条状电极的方向上相距第四距离。

[权利要求 15] 根据权利要求13所述的方法，其中，所述从像素电极还包含呈U型的第二边框电极，以及所述第二连接线中的一个从所述第二边框电极的一端延伸且电连接至所述第二薄膜晶体管。

[权利要求 16] 根据权利要求13所述的方法，其中：
所述从像素电极还包含第二连接部，连接所述第二连接线；
所述第二薄膜晶体管包含第二漏极及从第二漏极延伸的第二漏极延伸部；以及
第二连接部通过第二通孔与第二漏极延伸部电连接，使得所述第二连接线与所述第二薄膜晶体管电连接。

500

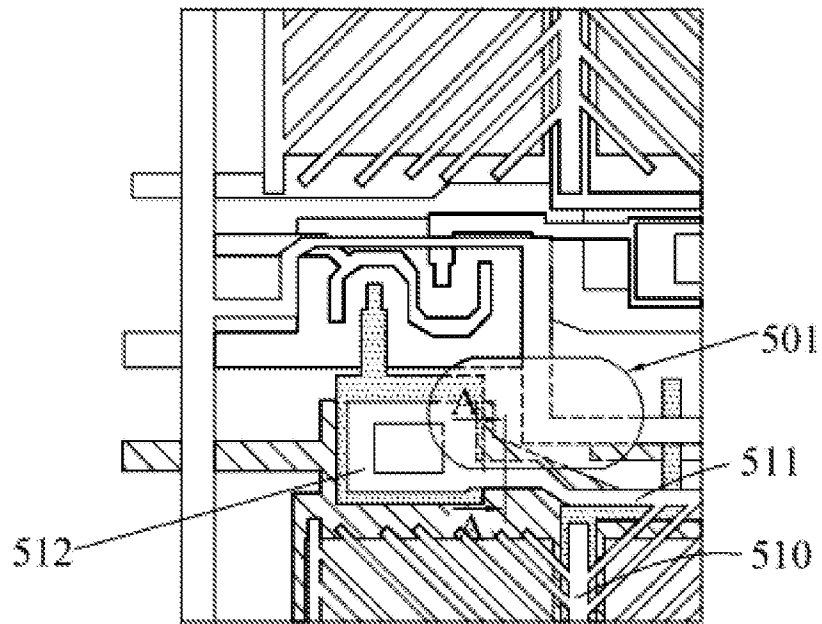


图 1

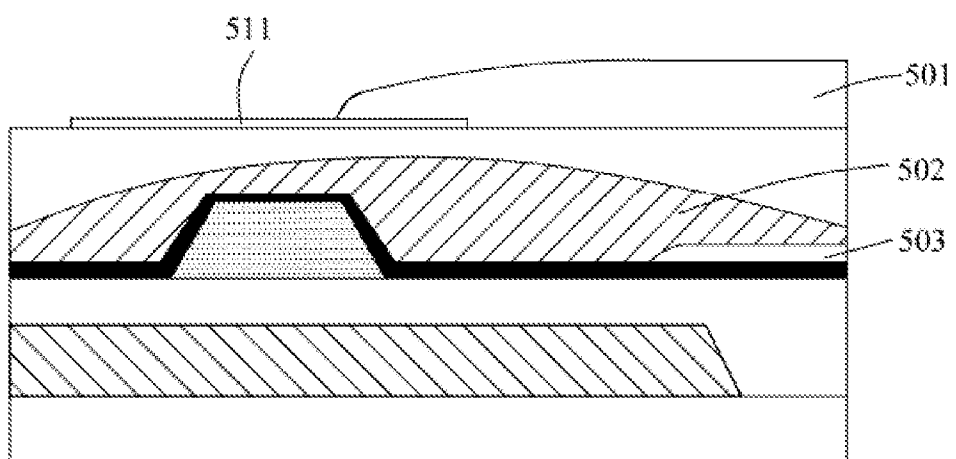


图 2A

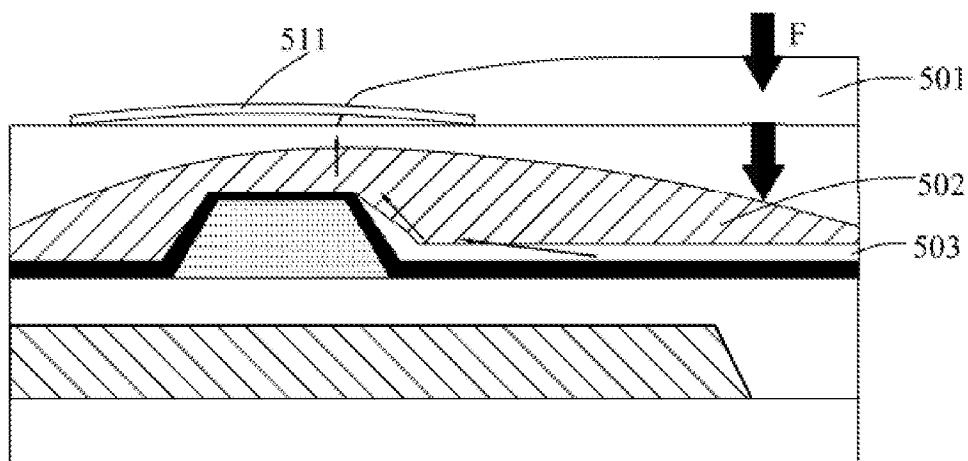


图 2B

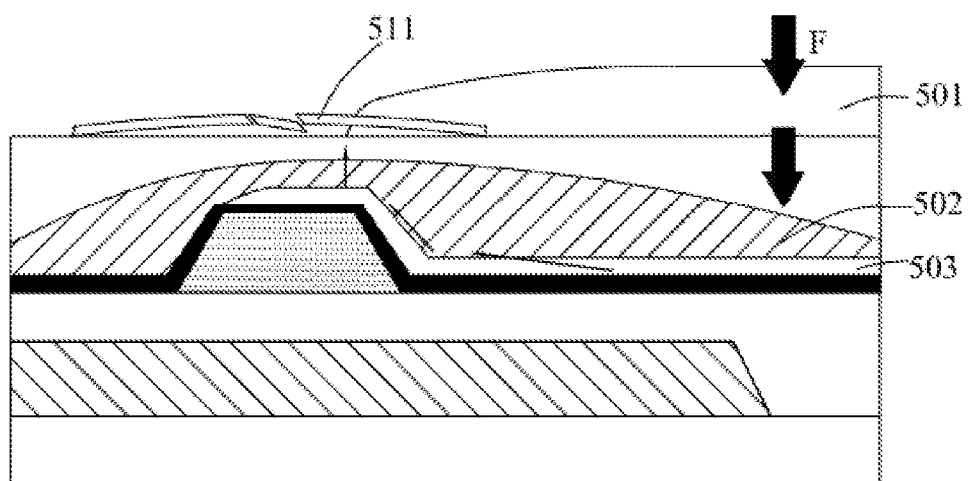


图 2C

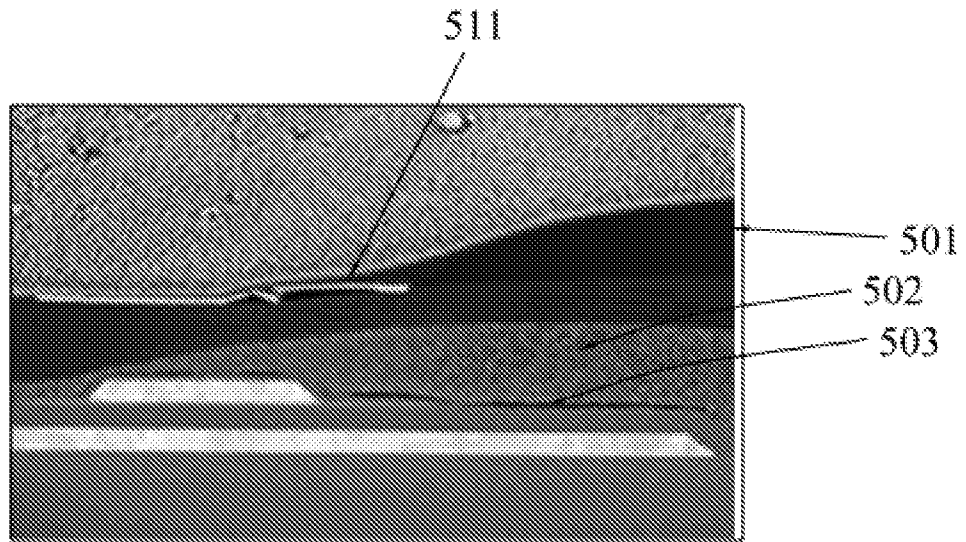


图 3

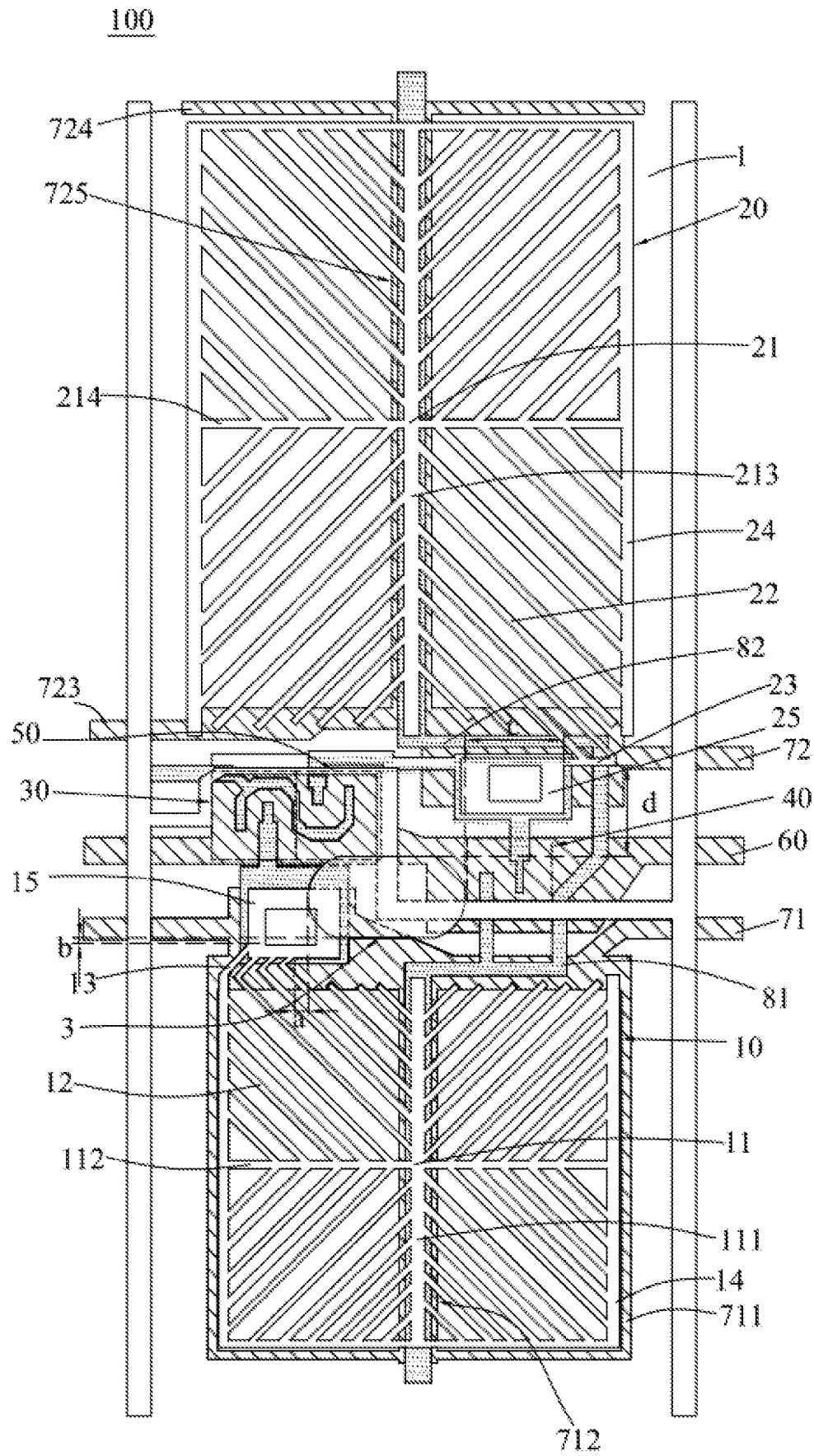


图 4

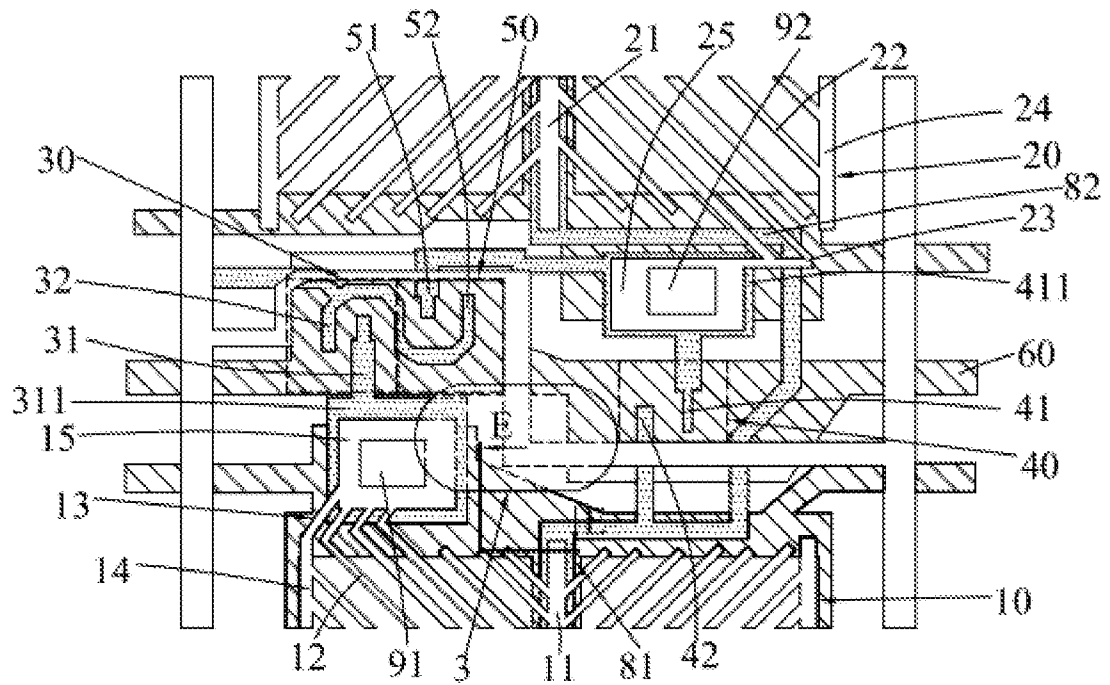


图 5

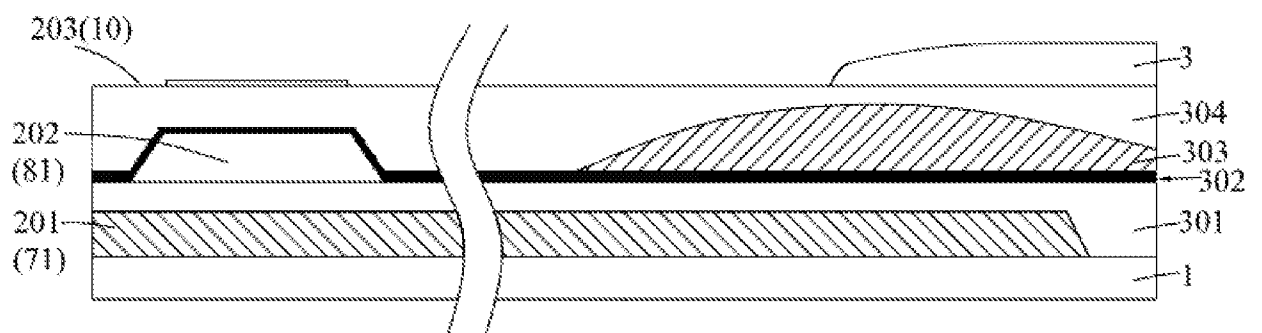


图 6

INTERNATIONAL SEARCH REP

International application No.

PCT/CN2020/122857

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i; G02F 1/1343(2006.01)i; G02F 1/1339(2006.01)i; H01L 27/12(2006.01)i; H01L 21/77(2017.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN, EPTXT, USTXT, WOTXT, JPTXT, CNKI, IEEE; 垫片, 衬垫, 间隔物, 间隙物, 间隙子, 间隔体, 隔离物, 隔片, 间隔器, 隔垫物, 间隔片, 间隔件, 投影, 薄膜晶体管, 主动元件, 开关, 线, 重叠, 交叠, 交迭, 重合, 重迭, 叠置, 层叠, 像素, 象素, 画素, 绘素, 压, 力, 断, 裂, 破坏, 缺陷, 破损, 损坏, spacer, gasket, septa, septum, TFT, thin film transistor, project, line, overlap, overlies, superposition

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2016299398 A1 (SAMSUNG DISPLAY CO., LTD.) 13 October 2016 (2016-10-13) description paragraphs [0061]-[0095], paragraphs [0129]-[0141], paragraphs [0175]-[0187], paragraphs [0221]-[0233], paragraphs [0267]-[0279]; figures 1, 3-4, 12, 21, 30, 39	1-16
X	CN 106990619 A (SAMSUNG DISPLAY CO., LTD.) 28 July 2017 (2017-07-28) description paragraphs [0055]-[0069], paragraphs [0079]-[0090], paragraphs [0104]-[0124]; figures 1-2, 7, 10	1-16
X	CN 104516153 A (SAMSUNG DISPLAY CO., LTD.) 15 April 2015 (2015-04-15) description paragraphs [0045]-[0055], paragraphs [0080]-[0087], paragraphs [0093]-[0102]; figures 1, 3, 6	1-16
Y	CN 106950767 A (SAMSUNG DISPLAY CO., LTD.) 14 July 2017 (2017-07-14) description paragraphs [0052]-[0143]; figures 1-3	1-16
Y	CN 109212842 A (SAMSUNG DISPLAY CO., LTD.) 15 January 2019 (2019-01-15) description paragraphs [0053]-[0115]; figures 2-3B	1-16
A	US 2014049717 A1 (SAMSUNG DISPLAY CO., LTD.) 20 February 2014 (2014-02-20) entire document	1-16



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

09 May 2021

Date of mailing of the international search report

27 May 2021

Name and mailing address of the ISA/CN

**China National Intellectual Property Administration (ISA/CN)
 No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
 100088
 China**

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REP

International application No.

PCT/CN2020/122857

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 103488015 A (AU OPTRONICS CORPORATION) 01 January 2014 (2014-01-01) entire document	1-16

INTERNATIONAL SEARCH REP
Information on patent family members

International application No.

PCT/CN2020/122857

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2016299398	A1	13 October 2016	US	9768206	B2	19 September 2017
				KR	20160120850	A	19 October 2016
				US	2017345848	A1	30 November 2017
				US	10396105	B2	27 August 2019
CN	106990619	A	28 July 2017	US	10437109	B2	08 October 2019
				US	2017199411	A1	13 July 2017
				KR	20170084385	A	20 July 2017
CN	104516153	A	15 April 2015	KR	20150039002	A	09 April 2015
				US	9529224	B2	27 December 2016
				US	2015092138	A1	02 April 2015
				KR	2127149	B1	08 July 2020
CN	106950767	A	14 July 2017	US	10684520	B2	16 June 2020
				US	10180609	B2	15 January 2019
				KR	20170082701	A	17 July 2017
				US	2019113815	A1	18 April 2019
				US	2017192322	A1	06 July 2017
CN	109212842	A	15 January 2019	US	2019011742	A1	10 January 2019
				US	10558082	B2	11 February 2020
				US	2020150493	A1	14 May 2020
				KR	20190005277	A	16 January 2019
US	2014049717	A1	20 February 2014	KR	20140023710	A	27 February 2014
				KR	101965305	B1	04 April 2019
				US	10274774	B2	30 April 2019
CN	103488015	A	01 January 2014	CN	103488015	B	03 February 2016
				TW	201500778	A	01 January 2015
				TW	I518382	B	21 January 2016

国际检索报告

国际申请号

PCT/CN2020/122857

A. 主题的分类 G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i; G02F 1/1343(2006.01)i; G02F 1/1339(2006.01)i; H01L 27/12(2006.01)i; H01L 21/77(2017.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F; H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, CNTXT, VEN, EPTXT, USTXT, WOTXT, JPTXT, CNKI, IEEE; 垫片, 衬垫, 间隔物, 间隙物, 间隙子, 间隔体, 隔离物, 隔片, 间隔器, 隔垫物, 间隔片, 间隔件, 投影, 薄膜晶体管, 主动元件, 开关, 线, 重叠, 交叠, 交迭, 重合, 重迭, 叠置, 层叠, 像素, 象素, 画素, 绘素, 压, 力, 断, 裂, 破坏, 缺陷, 破损, 损坏, spacer, gasket, septa, septum, TFT, thin film transistor, project, line, overlap, overlie, superposition																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>US 2016299398 A1 (SAMSUNG DISPLAY CO LTD) 2016年 10月 13日 (2016 - 10 - 13) 说明书第[0061]-[0095]段, 第[0129]-[0141]段, 第[0175]-[0187]段, 第[0221]-[0233]段, 第[0267]-[0279]段; 图1, 3-4, 12, 21, 30, 39</td> <td>1-16</td> </tr> <tr> <td>X</td> <td>CN 106990619 A (三星显示有限公司) 2017年 7月 28日 (2017 - 07 - 28) 说明书第[0055]-[0069]段, 第[0079]-[0090]段, 第[0104]-[0124]段; 图1-2, 7, 10</td> <td>1-16</td> </tr> <tr> <td>X</td> <td>CN 104516153 A (三星显示有限公司) 2015年 4月 15日 (2015 - 04 - 15) 说明书第[0045]-[0055]段, 第[0080]-[0087]段, 第[0093]-[0102]段; 图1, 3, 6</td> <td>1-16</td> </tr> <tr> <td>Y</td> <td>CN 106950767 A (三星显示有限公司) 2017年 7月 14日 (2017 - 07 - 14) 说明书第[0052]-[0143]段; 图1-3</td> <td>1-16</td> </tr> <tr> <td>Y</td> <td>CN 109212842 A (三星显示有限公司) 2019年 1月 15日 (2019 - 01 - 15) 说明书第[0053]-[0115]段; 图2-3B</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>US 2014049717 A1 (SAMSUNG DISPLAY CO LTD) 2014年 2月 20日 (2014 - 02 - 20) 全文</td> <td>1-16</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	US 2016299398 A1 (SAMSUNG DISPLAY CO LTD) 2016年 10月 13日 (2016 - 10 - 13) 说明书第[0061]-[0095]段, 第[0129]-[0141]段, 第[0175]-[0187]段, 第[0221]-[0233]段, 第[0267]-[0279]段; 图1, 3-4, 12, 21, 30, 39	1-16	X	CN 106990619 A (三星显示有限公司) 2017年 7月 28日 (2017 - 07 - 28) 说明书第[0055]-[0069]段, 第[0079]-[0090]段, 第[0104]-[0124]段; 图1-2, 7, 10	1-16	X	CN 104516153 A (三星显示有限公司) 2015年 4月 15日 (2015 - 04 - 15) 说明书第[0045]-[0055]段, 第[0080]-[0087]段, 第[0093]-[0102]段; 图1, 3, 6	1-16	Y	CN 106950767 A (三星显示有限公司) 2017年 7月 14日 (2017 - 07 - 14) 说明书第[0052]-[0143]段; 图1-3	1-16	Y	CN 109212842 A (三星显示有限公司) 2019年 1月 15日 (2019 - 01 - 15) 说明书第[0053]-[0115]段; 图2-3B	1-16	A	US 2014049717 A1 (SAMSUNG DISPLAY CO LTD) 2014年 2月 20日 (2014 - 02 - 20) 全文	1-16
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	US 2016299398 A1 (SAMSUNG DISPLAY CO LTD) 2016年 10月 13日 (2016 - 10 - 13) 说明书第[0061]-[0095]段, 第[0129]-[0141]段, 第[0175]-[0187]段, 第[0221]-[0233]段, 第[0267]-[0279]段; 图1, 3-4, 12, 21, 30, 39	1-16																					
X	CN 106990619 A (三星显示有限公司) 2017年 7月 28日 (2017 - 07 - 28) 说明书第[0055]-[0069]段, 第[0079]-[0090]段, 第[0104]-[0124]段; 图1-2, 7, 10	1-16																					
X	CN 104516153 A (三星显示有限公司) 2015年 4月 15日 (2015 - 04 - 15) 说明书第[0045]-[0055]段, 第[0080]-[0087]段, 第[0093]-[0102]段; 图1, 3, 6	1-16																					
Y	CN 106950767 A (三星显示有限公司) 2017年 7月 14日 (2017 - 07 - 14) 说明书第[0052]-[0143]段; 图1-3	1-16																					
Y	CN 109212842 A (三星显示有限公司) 2019年 1月 15日 (2019 - 01 - 15) 说明书第[0053]-[0115]段; 图2-3B	1-16																					
A	US 2014049717 A1 (SAMSUNG DISPLAY CO LTD) 2014年 2月 20日 (2014 - 02 - 20) 全文	1-16																					
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2021年 5月 9日		国际检索报告邮寄日期 2021年 5月 27日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 郭倩茜 电话号码 86-(20)-28958288																					

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 103488015 A (友达光电股份有限公司) 2014年 1月 1日 (2014 - 01 - 01) 全文	1-16

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/122857

检索报告引用的专利文件				公布日 (年/月/日)		同族专利		公布日 (年/月/日)	
US	2016299398	A1	2016年 10月 13日	US	9768206	B2	2017年 9月 19日		
				KR	20160120850	A	2016年 10月 19日		
				US	2017345848	A1	2017年 11月 30日		
				US	10396105	B2	2019年 8月 27日		
CN	106990619	A	2017年 7月 28日	US	10437109	B2	2019年 10月 8日		
				US	2017199411	A1	2017年 7月 13日		
				KR	20170084385	A	2017年 7月 20日		
CN	104516153	A	2015年 4月 15日	KR	20150039002	A	2015年 4月 9日		
				US	9529224	B2	2016年 12月 27日		
				US	2015092138	A1	2015年 4月 2日		
				KR	2127149	B1	2020年 7月 8日		
CN	106950767	A	2017年 7月 14日	US	10684520	B2	2020年 6月 16日		
				US	10180609	B2	2019年 1月 15日		
				KR	20170082701	A	2017年 7月 17日		
				US	2019113815	A1	2019年 4月 18日		
				US	2017192322	A1	2017年 7月 6日		
CN	109212842	A	2019年 1月 15日	US	2019011742	A1	2019年 1月 10日		
				US	10558082	B2	2020年 2月 11日		
				US	2020150493	A1	2020年 5月 14日		
				KR	20190005277	A	2019年 1月 16日		
US	2014049717	A1	2014年 2月 20日	KR	20140023710	A	2014年 2月 27日		
				KR	101965305	B1	2019年 4月 4日		
				US	10274774	B2	2019年 4月 30日		
CN	103488015	A	2014年 1月 1日	CN	103488015	B	2016年 2月 3日		
				TW	201500778	A	2015年 1月 1日		
				TW	1518382	B	2016年 1月 21日		