



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0052251
(43) 공개일자 2008년06월11일

(51) Int. Cl.

H01L 21/027 (2006.01)

(21) 출원번호 10-2007-0061450

(22) 출원일자 2007년06월22일

심사청구일자 2007년06월22일

(30) 우선권주장

1020060122348 2006년12월05일 대한민국(KR)

(71) 출원인

한국전자통신연구원

대전 유성구 가정동 161번지

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

문승언

대전 유성구 관평동 한화파트 105-1701

김은경

대전 유성구 신성동 대림아파트 105-703호

(뒷면에 계속)

(74) 대리인

신영무

전체 청구항 수 : 총 9 항

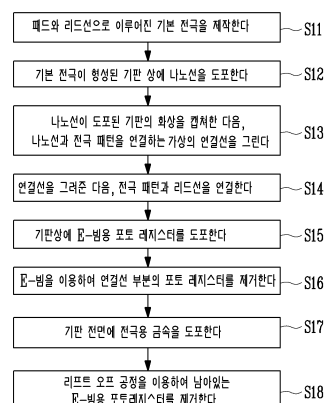
(54) 나노선을 이용한 전자 소자 제작 방법

(57) 요약

본 발명은 나노선을 이용한 전자 소자 제조 방법에 관한 것으로, 특히, E-빔 공정을 최소화하여 제조 수율을 향상시킨 나노선을 이용한 전자 소자 제조 방법에 관한 것이다. 본 나노선을 이용한 전자 소자 제조 방법은 기판 상에 전극을 제작하는 단계; 상기 전극이 형성된 상기 기판 상에 복수의 나노선을 도포하는 단계; 상기 나노선과 상기 전극이 형성된 상기 기판의 이미지를 캡처하는 단계; 상기 이미지를 캡처한 다음, 상기 이미지 상에 상기 나노선과 상기 전극을 연결하는 가상의 연결선 및 전극 패턴을 드로잉하는 단계; 상기 기판 상에 E-빔용 포토레지스터를 도포하는 단계; E-빔 리소그래피 공정을 이용하여 상기 가상의 연결선 및 전극 패턴과 대응하는 위치에 형성된 포토레지스터를 제거하는 단계; 상기 연결선 부분의 포토 레지스터가 제거된 다음, 상기 기판 상에 금속층을 증착하는 단계; 및 리프트 오프 공정을 이용하여 상기 기판 상에 남아있는 포토레지스터를 제거하는 단계를 포함한다.

이에 따라, 나노선을 이용한 전자 소자를 제작할 때 E-빔 리소그래피 방법만을 이용하여 전자 소자를 제작하는 종래의 방법에 비해 E-빔을 사용하는 공정이 대폭 줄어들기 때문에 전자 소자의 제작에 소요되는 시간이나 비용을 절감할 수 있다. 또한, 나노선이 도포된 기판의 이미지를 컴퓨터 프로그램에서 불러들인 다음, 이 이미지를 기준으로 전자 소자를 제작하기 때문에, 제작 수율을 향상시킬 수 있다.

대표도 - 도1a



(72) 발명자

이홍열

충북 청주시 상당구 용암동 2095번지 현대1차아파트 102동1201호

박종혁

대구 동구 신암동 766

박강호

대전 유성구 송강동 한마을아파트 110-206호

김중대

대전 서구 관저동 대자연마을아파트 108-2105

박소정

경기 이천시 신둔면 수광2리 633

김규태

서울 성북구 안암동 고려대학교 전기전자전파공학과

특허청구의 범위

청구항 1

기판 상에 전극을 제작하는 단계;

상기 전극이 형성된 상기 기판 상에 복수의 나노선을 도포하는 단계;

상기 나노선과 상기 전극이 형성된 상기 기판의 이미지를 캡처하는 단계;

상기 이미지를 캡처한 다음, 컴퓨터 프로그램을 통해 시뮬레이트된 전극 패턴을 이용하여 상기 이미지 상에 상기 나노선과 상기 전극을 연결하는 가상의 연결선을 드로잉하는 단계;

상기 기판 상에 E-빔용 포토레지스터를 도포하는 단계;

E-빔 리소그래피 공정을 이용하여 상기 가상의 연결선 및 상기 전극 패턴과 대응하는 위치에 형성된 포토레지스터를 제거하는 단계;

상기 연결선 부분의 포토 레지스터가 제거된 다음, 상기 기판 상에 금속층을 증착하는 단계; 및

리프트 오프 공정을 이용하여 상기 기판 상에 남아있는 포토레지스터를 제거하는 단계

를 포함하는 나노선을 이용한 전자소자 제조방법.

청구항 2

제1항에 있어서,

상기 나노선을 도포하는 단계는

상기 나노선을 유기용매에 혼합하여 상기 기판 상에 도포하는 단계, 및

상기 나노선을 상기 기판에 부착시키기 위해 상기 유기용매를 증발시키는 단계를 포함하는 나노선을 이용한 전자 소자 제조방법.

청구항 3

제2항에 있어서,

상기 나노선을 도포하는 단계는,

상기 유기용매를 증발시킨 다음, 상기 나노선에 잔존하는 이물질을 제거하기 위한 식각 단계를 더 포함하는 나노선을 이용한 전자 소자 제조방법.

청구항 4

제3항에 있어서,

상기 유기 용매는 알코올 또는 이소프로필 알콜인 나노선을 이용한 전자 소자 제조 방법.

청구항 5

제1항에 있어서,

상기 전극은 패드와 리드선을 포함하며, 포토 리소그래피 공정으로 형성되는 나노선을 이용한 전자 소자 제조 방법.

청구항 6

제1항에 있어서,

상기 기판은 실리콘, 폴리카보네이트, 퀴즈, GaAs, InP, 또는 유리 중 하나를 이용하는 나노선을 이용한 전자 소자 제조방법.

청구항 7

제1항에 있어서,

상기 전극과 상기 금속층은 은(silver), 금(gold), 플래티늄(platinum), 로듐(rhodium), 이리듐(iridium), 루테튬(ruthenium), 팔라듐(palladium), 또는 도전성 산화물 중 하나를 이용하는 나노선을 이용한 전자 소자 제조 방법.

청구항 8

제1항에 있어서,

상기 나노선은 단일 나노선 또는 다중 나노선인 나노선을 이용한 전자 소자 제조방법.

청구항 9

제1항에 있어서,

상기 리프트 오프 공정을 이용하여 상기 포토레지스터를 제거한 다음, 상기 나노선과 상기 전극을 오믹 콘택시키기 위해 열처리 하는 단계를 더 포함하는 나노선을 이용한 전자 소자 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 나노선을 이용한 전자 소자 제조 방법에 관한 것으로, 보다 상세하게는, 가상의 컴퓨터 시뮬레이팅된 전극 패턴을 이용함으로써 E-빔 공정수를 줄이고 제조 수율을 향상시킬 수 있는 나노선을 이용한 전자 소자 제조 방법에 관한 것이다.
- <15> 1948년 반도체 결정 속의 도선 작용을 이용한 증폭용 소자인 트랜지스터가 개발되었고, 트랜지스터는 기억소자나 센서 등 다양한 영역에 사용되고 있다. 최근 반도체 기술은 스케일의 축소에 의한 집적화와 비용 절감을 가장 중요한 팩터로 생각한다. 스케일의 축소를 위해 나노 기술이 이용되고 있는데, 저차원 나노물질은 높은 부피당 표면적 비와 양자 구속 효과로 인해서 벌크와는 다른 전기적, 광학적, 화학적, 열적 특성을 보고 있다.
- <16> 1991년 일본의 이지마(Iijima)가 전자소자에 탄소나노튜브(CNT)가 응용될 수 있음을 보인 후에, 나노선에 대한 연구가 활발하게 진행되고 있다. 다만, 나노선은 균일한 전기적 특성이 부족하고, 전자 소자를 제작할 때 공정의 안정성 및 재현성 등 수율 면이 다소 떨어진다는 단점이 있어 실제 전자소자의 응용 및 양산화가 용이하지 않다. 따라서, 최근에는 나노선을 이용한 전자 소자의 제작 수율을 높이기 위해 제작 공정을 개발하는데 초점을 맞추고 있다. 현재까지 개발된 나노선을 이용한 전자 소자를 제작하는 공정에서는 포토리소그래피, E-빔(E-beam), 이온 빔(Ion-beam), X-ray, 포토 리소그래피 및 원자 현미경(Atomic Force Microscope; AFM)을 이용한 패터닝 기술 등이 이용되고 있으며, 이들 방법에 의해 나노선을 전자소자에 실제로 응용하거나 집적회로에 응용하는 등 활발한 연구가 진행되고 있다. 이들 방법 중에는 포토 리소그래피 방법이 가장 일반적으로 이용되고 있다.
- <17> 그러나 나노선을 이용한 전자 소자 제조 방법 중 하나이며 가장 일반적으로 이용되는 포토 리소그래피 방법은, 기판 상에 나노선을 뿌린 후에 사진 공정을 통해 금속 전극을 그 상부에 제작하는 공정인데, 이 경우 E-빔, 이온-빔 등을 복수 회 사용해야 하기 때문에 공정 수가 증가하여 제작 수율이 상당히 떨어진다는 단점이 있다.

발명이 이루고자 하는 기술적 과제

- <18> 본 발명은 전술한 문제점을 해결하기 위해 고안된 발명으로, 본 발명의 목적은 기존의 나노선을 이용한 전자 소자 제작 방법에 비해, 빔을 사용하는 공정을 줄일 수 있어, 전자 소자의 제작 수율을 높일 수 있는 나노선을 이용한 전자 소자 제작 방법을 제공하는 것이다.
- <19> 본 발명의 또 다른 목적은 단일 나노선을 이용하여 전자 소자를 제작할 수 있어 나노선 자체의 전기적 특성을

분석할 수 있는 나노선을 이용한 전자 소자 제작 방법을 제공하는 것이다.

<20> 본 발명의 또 다른 목적은 컴퓨터 프로그램을 이용하여 실제 응용이 용이한 웨이퍼 단위의 나노선을 이용한 전자 소자 제작 방법을 제공하는 것이다.

발명의 구성 및 작용

- <21> 전술한 목적을 달성하기 위한, 본 발명의 일 측면에 따르면, 본 나노선을 이용한 전자 소자 제작 방법은 기판 상에 전극을 제작하는 단계; 상기 전극이 형성된 상기 기판 상에 복수의 나노선을 도포하는 단계; 상기 나노선과 상기 전극이 형성된 상기 기판의 이미지를 캡처하는 단계; 상기 이미지를 캡처한 다음, 상기 이미지 상에 상기 나노선과 상기 전극을 연결하는 가상의 연결선 및 전극 패턴을 드로잉하는 단계; 상기 기판 상에 E-빔용 포토레지스터를 도포하는 단계; E-빔 리소그래피 공정을 이용하여 상기 가상의 연결선 및 전극 패턴과 대응하는 위치에 형성된 포토레지스터를 제거하는 단계; 상기 연결선 부분의 포토 레지스터가 제거된 다음, 상기 기판 상에 금속층을 증착하는 단계; 및 리프트 오프 공정을 이용하여 상기 기판 상에 남아있는 포토레지스터를 제거하는 단계를 포함한다.
- <22> 바람직하게, 상기 나노선을 도포하는 단계는 상기 나노선을 유기용매에 혼합하여 상기 기판 상에 도포하는 단계, 및 상기 나노선을 상기 기판에 부착시키기 위해 상기 유기용매를 증발시키는 단계를 포함한다.
- <23> 상기 나노선을 도포하는 단계는, 상기 유기용매를 증발 시킨 다음, 상기 나노선에 잔존하는 이물질을 제거하기 위한 식각 단계를 더 포함한다. 상기 유기 용매는 알코올 또는 이소프로필 알콜인 나노선을 이용한다. 상기 전극은 패드와 리드선을 포함하며, 포토 리소그래피 공정으로 형성된다.
- <24> 상기 기판은 실리콘, 폴리카보네이트, 퀴츠, GaAs, InP, 또는 유리 중 하나를 이용한다. 상기 전극과 상기 금속층은 은(silver), 금(gold), 플래티늄(platinum), 로듐(rhodium), 이리듐(iridium), 루테튬(ruthenium), 팔라듐(palladium), 또는 도전성 산화물 중 하나를 이용한다. 상기 나노선은 단일 나노선 또는 다중 나노선이다. 상기 리프트 오프 공정을 이용하여 상기 포토레지스터를 제거한 다음, 상기 나노선과 상기 전극을 오믹 콘택시키기 위해 열처리 하는 단계를 더 포함한다.
- <25> 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 구체적으로 설명한다.
- <26> 도 1a는 본 발명의 실시 예에 따른 나노선을 이용한 전자 소자의 제작 순서를 나타내는 제조 블록도이고, 도 1b는 도 1a에 따른 제조 공정 순서에 따라 도시된 전자소자의 개략적 사시도이다.
- <27> 도 1a 및 도 1b를 참조하면, 본 실시 예에 따른 나노선을 이용한 전자소자를 제작하기 위해서는, 우선, 기판(1) 상에 기본 전극(10)을 제작한다(S11). 기판(1)은 실리콘, 폴리카보네이트, 퀴츠, GaAs, InP 또는 glass 중 하나를 이용한다. 기본 전극(10)은 패드(11)와 리드선(12)으로 이루어져 있으며, 도 1b의 (a)에 개시된 바와 같이 패드(11)는 사각 형상으로 복수개가 형성되어 있으며, 리드선(12)은 각 패드(11)의 모서리 영역에 라인 형태로 형성되어 있다.
- <28> 그 다음 공정에서는 기본 전극(10)이 제작된 기판(1) 상에 다수의 나노선(20)을 도포한다(S12, 도 1b의 (b) 참조). 나노선(20)을 도포할 때는 나노선(20)을 유기 용매에 혼합하는 공정, 나노선(20)이 혼합된 유기 용매를 기판(1) 상에 도포하는 공정, 및 유기 용매가 휘발될 수 있는 적절한 온도(예를 들면, 30℃ ~ 40℃) 범위에서 기판 상에 도포된 유기 용매를 증발시키는 공정을 수행하여 나노선(20)만 기판 상에 남긴다. 상기 기판(1)에 남겨지는 나노선(20)은 단일 또는 다중 나노선 모두 이용할 수 있다. 이때, 유기 용매는 에탄올이나 이소프로필 알콜 등을 이용한다. 한편, 전술한 실시 예에서는 개시되어 있지 않지만, 유기 용매를 제거한 다음에는 나노선(20)에 잔존하는 유기물이나 아말포스 층을 제거하기 위해 식각 공정을 더 포함할 수 있다.
- <29> 다음, 기본 전극(10)과 나노선(20)이 형성되어 있는 기판(1)의 이미지(화상)를 고배율 현미경을 보면서 캡처한 다음 나노선(20)이 있는 부분을 이미지 파일로 저장한 다음, 컴퓨터 프로그램을 통해 시뮬레이트된 전극 패턴을 이용하여 나노선(20)과 전극 패턴을 연결하는 가상의 연결선을 그린다(S13). 그 다음, 전극 패턴과 가상의 연결선을 그려준 다음 상기 시뮬레이트된 전극 패턴과 캡처된 이미지 파일을 불러들여 기본 전극(10)의 리드선(12)을 연결한다(S14).
- <30> 나노선(20)이 도포된 기판(1) 이미지와 시뮬레이트된 전극 패턴이 연결된 이미지를 제작한 다음에는, 실제 기판(1) 상에 E-빔용 포토레지스터(30)를 도포한다(S15, 도 1b의 (c) 참조). E-빔용 포토레지스터(30)는 스핀코팅한다. 기판(1) 상에 E-빔용 포토 레지스터(30)가 도포된 다음에는 가상의 연결선이 형성되어 있는 이미지를 참

조하여, E-빔(40)을 이용하여 상기 가상의 연결선 영역에 도포된 포토레지스터를 제거한다(S16, 도 1b의 (d) 참조).

- <31> 연결선 부분의 포토레지스터가 제거된 다음에는, 기판(1) 전면에서 전극용 금속층을 도포한다(S17), 전극용 금속층이 도포된 다음에는 리프트 오프 공정을 이용하여 남아있는 E-빔용 포토레지스터를 모두 제거한다(S18). 본 실시 예에 이용되는 기본 전극(10)과 금속층은 은(silver), 금(gold), 플래티늄(platinum), 로듐(rhodium), 이리듐(iridium), 루테튬(ruthenium), 팔라듐(palladium), 또는 도전성 산화물 중 하나를 이용한다.
- <32> 본 실시 예에서는 개시되어 있지 않지만, 전술한 공정이 모두 수행된 다음에는 나노선과 금속 전극 사이의 일함수 차이로 형성된 쇼트키 컨택트를 옴믹 컨택트로 변경하기 위해 후열 처리 공정을 더 수행할 수 있다. 전술한 공정 순서에 따라, 나노선을 이용한 전자 소자를 용이하게 제작할 수 있다.
- <33> 이하에서는 각 단계를 좀더 구체적으로 개시한 도면을 참조하여 나노선을 이용한 전자 소자 제작 방법을 보다 구체적으로 설명한다.
- <34> 도 2는 도 1b의 (a)에 개시된 패드와 리드선으로 이루어진 전극의 패턴 상태를 나타낸 도면으로 단계적으로 확대한 평면도이고, 도 3a는 패드와 리드선을 포함하는 전극이 형성되어 있는 기판 상에 나노선을 도포한 후, 도 2의 III 영역을 확대하여 현미경을 통해 캡처한 이미지를 나타내는 도면이고, 도 3b는 컴퓨터 프로그램을 통해 시뮬레이트된 전극 패턴과 도포된 나노선이 형성된 이미지를 나타내는 도면이고, 도 3c는 시뮬레이트된 전극 패턴과 리드선을 연결시키는 이미지를 나타내는 도면이고, 도 3d는 도 3a 내지 도 3c를 거친 다음, 리프트 오프(lift-off) 공정을 통해 완성된 전자 소자의 이미지를 나타내는 도면이다.
- <35> 도 2를 참조하면, 기판(1) 상에는 다수의 기본 전극(10)이 형성되어 있다. 도 2의 I 영역을 점차적으로 확대한 II 영역에 따르면, 기판(1) 상에는 다수의 기본 전극(10)이 규칙적으로 배열되어 있으며, 각 전극(10)을 구성하는 패드(11)의 각 모서리 영역에는 리드선(12)이 각각 연결되어 있다. II 영역에 개시된 네 개의 기본 전극(10)을 기준으로 살펴보면, 네 개의 기본 전극(10)의 중심 영역에는 네 개의 리드선(12)이 모여 있으며, 인접한 리드선(12)과 리드선(12) 사이에는 이들의 위치를 표시하는 위치 표시용 표시자(13, mark)가 형성되어 있다. 전술한 제작 공정 단계에 개시된 바와 같이, 상기와 같은 구성의 기판 전면에는 유기 용매에 혼합된 나노선이 도포되는 것이다. 상기 유기 용매는 알코올 또는 이소프로필 알콜이다.
- <36> 도 3a는 패드와 리드선을 포함하는 전극이 형성되어 있는 기판 상에 나노선을 도포한 다음에, 도 2의 III 영역을 확대하여 현미경을 통해 캡처한 이미지를 나타낸다. 도 3a에 개시된 이미지에는 하나의 리드선(12)의 단부, 두 개의 위치 표시용 표시자(13) 및 기판(1) 상에 도포된 다수의 나노선(20)이 나타나 있다. 다음, 도 3b 및 도 3c를 참조하면, 현미경을 통해 캡처한 이미지를 컴퓨터 프로그램을 통해 불러들여 도포된 나노선(20)과 가상의 전극(15, 소스 및 드레인 전극)과 가상의 연결 전극(16)을 포함하는 전극 패턴을 그린다. 본 실시 예에서는 전극(15)이 사각 패턴 형태이며, 연결 전극(16)은 나노선(20)에 접속되어 있는 형태이다. 가상의 연결 전극(16)이 나노선(20)과 전극(15) 사이에 연결된 다음, 기판(1) 상에 형성된 리드선(12)과 연결 전극(16)을 연결하는 추가 연결선(12a)을 이용하여 전극(15)을 기본 전극(10)의 리드선(12)에 연결한다.
- <37> 도 3d는 이들 공정을 통해 완성된 최종 전자 소자를 확대한 사진이다. 도 3d에 따르면, 소스 및 드레인 전극(15)에 나노선(20)이 연결되어 있으며, 나노선(20)에 추가 연결선이 접속되어 있는 전극(16)이 연결되어 있는 형태이다.
- <38> 도 4는 본 발명의 전자 소자 제작 공정을 통해 만들어진 나노선 전자 소자를 현미경을 통해 관찰한 확대 도면이다. 도 4를 참조하면, 도 4는 제작이 완료된 나노선을 이용한 전자소자를 원자 현미경을 통해 관찰한 도면으로, 전극 패턴 사이에 형성된 나노선과 이들을 연결하는 연결선 및 기본 전극을 구성하는 나노선이 확대된 상태이다.
- <39> 본 발명의 기술 사상은 상기 바람직한 실시 예에 따라 구체적으로 기술되었으나, 상기한 실시 예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상적인 전문가라면 본 발명의 기술 사상의 범위 내에서 다양한 실시 예가 가능함을 이해할 수 있을 것이다.

발명의 효과

- <40> 이상 전술에 따르면, 본 발명은 나노선을 이용한 전자 소자를 제작할 때 E-빔 리소그래피 방법만을 이용하여 전자 소자를 제작하는 종래의 방법에 비해 E-빔을 사용하는 공정이 대폭 줄어들기 때문에 전자 소자의 제작에 소요되는 시간이나 비용을 절감할 수 있다. 나노선이 도포된 기판의 이미지를 컴퓨터 프로그램에서 불러들인 다

음, 이 이미지를 기준으로 전자소자를 제작하기 때문에, 제작 수율을 향상시킬 수 있다. 더욱이, 단일 나노선 또는 다중 나노선을 이용한 전자 소자 제작이 가능할 뿐만 아니라, 단일 나노선을 이용하는 경우에는 다양한 전기적 측정을 통하여 나노선 자체의 전기적 특성을 분석할 수 있다.

도면의 간단한 설명

- <1> 도 1a는 본 발명에 따른 나노선을 이용한 전자 소자의 제조 순서를 나타내는 제조 블록도이고, 도 1b는 도 1a에 따른 제조 공정 순서에 따라 도시된 전자소자의 개략적 사시도이다.

<2> 도 2는 도 1b의 (a)에 개시된 패드와 리드선으로 이루어진 전극의 패턴 상태를 나타낸 도면으로 단계적으로 확대한 평면도이다.

<3> 도 3a는 패드와 리드선을 포함하는 전극이 형성되어 있는 기판 상에 나노선을 도포한 후, 도 2의 I 영역을 확대하여 현미경을 통해 캡처한 이미지를 나타내는 도면이다.

<4> 도 3b는 컴퓨터 프로그램을 통해 시뮬레이트된 전극 패턴과 도포된 나노선이 형성된 이미지를 나타내는 도면이다.

<5> 도 3c는 시뮬레이트된 전극 패턴과 리드선을 연결시키는 이미지를 나타내는 도면이다.

<6> 도 3d는 도 3a 내지 도 3c를 거친 다음, 리프트 오프(lift-off) 공정을 통해 완성된 전자 소자의 이미지를 나타내는 도면이다.

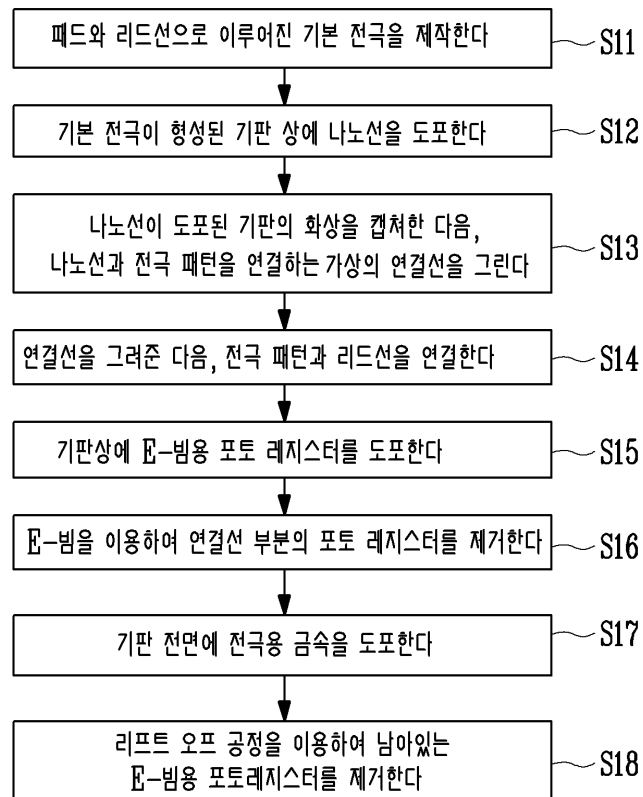
<7> 도 4는 본 발명의 전자 소자 제작 공정을 통해 만들어진 나노선 전자 소자를 현미경을 통해 관찰한 확대 도면이다.

<8> ** 도면의 주요 부분에 대한 부호 설명**

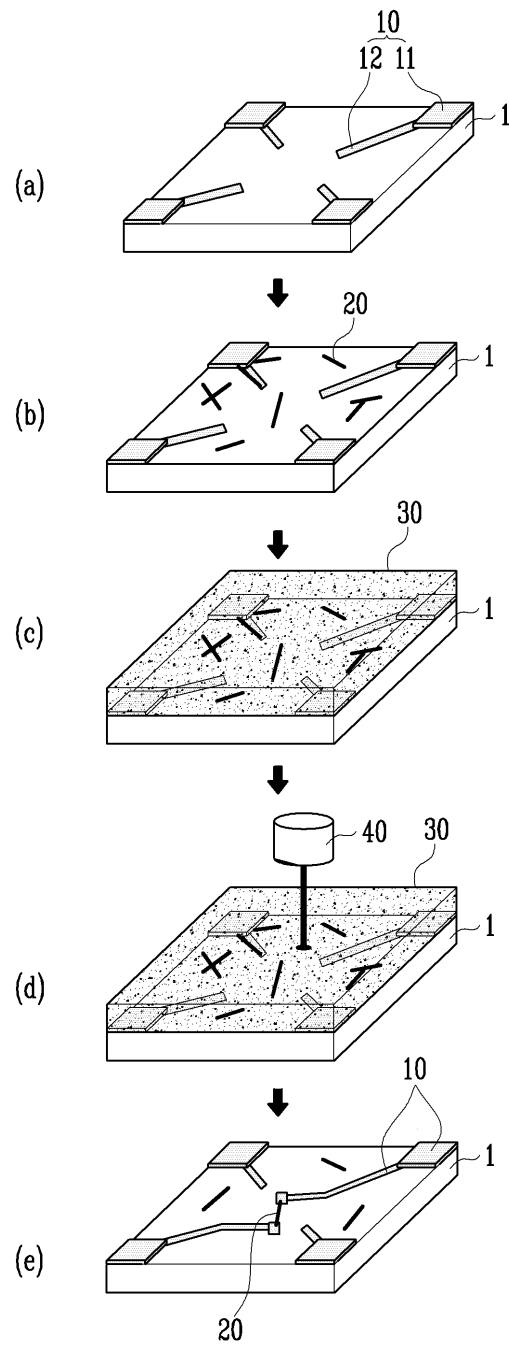
<9>	1: 기판	10: 전극
<10>	11: 패드	12: 리드선
<11>	15: 전극(소스 및 드레인 전극)	16: 전극(연결 전극)
<12>	20: 나노선	30: 포토레지스터
<13>	40: E-빔	

도면

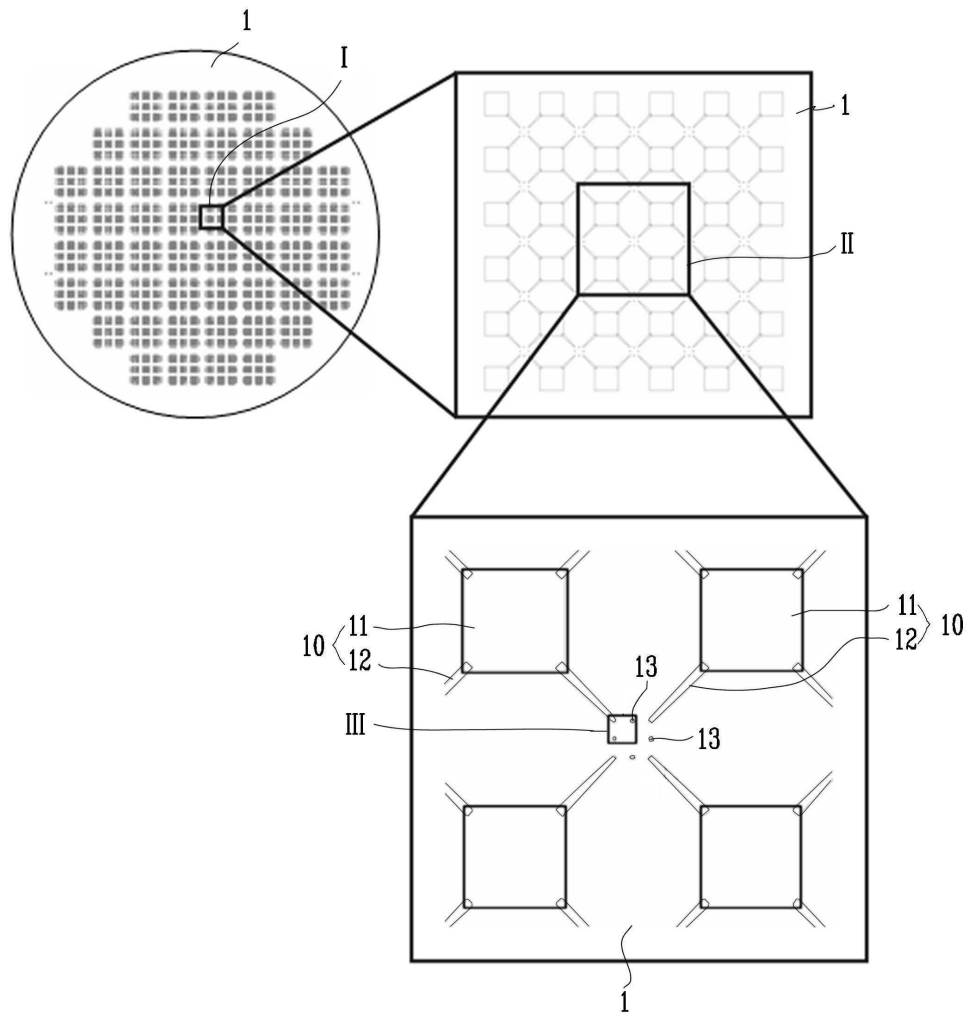
도면1a



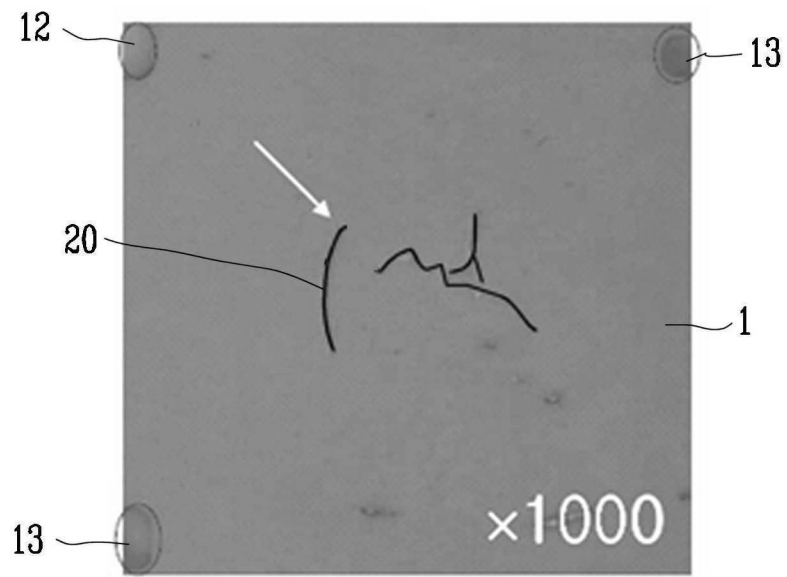
도면1b



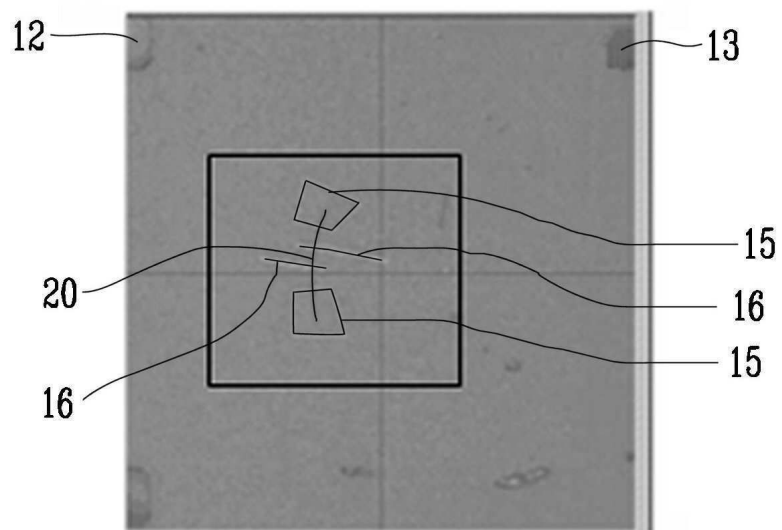
도면2



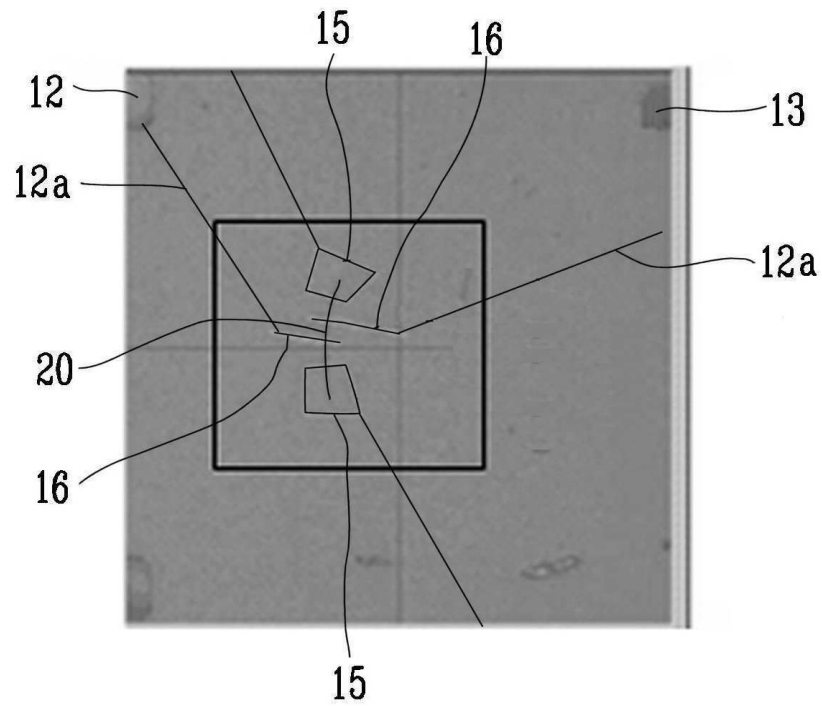
도면3a



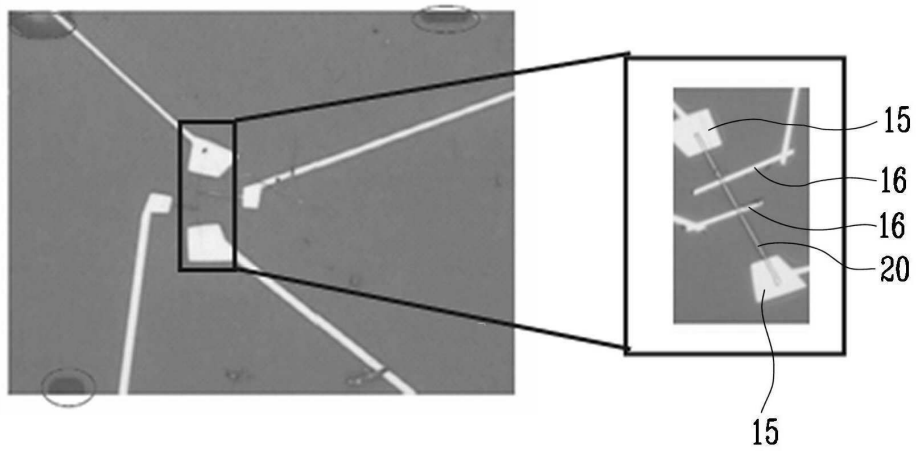
도면3b



도면3c



도면3d



도면4

