

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4783652号  
(P4783652)

(45) 発行日 平成23年9月28日(2011.9.28)

(24) 登録日 平成23年7月15日(2011.7.15)

(51) Int.Cl. F I  
**HO2M 3/155 (2006.01)** HO2M 3/155 H

請求項の数 3 (全 7 頁)

<p>(21) 出願番号 特願2006-76895 (P2006-76895)                  (22) 出願日 平成18年3月20日 (2006.3.20)                  (65) 公開番号 特開2007-259515 (P2007-259515A)                  (43) 公開日 平成19年10月4日 (2007.10.4)                  審査請求日 平成20年11月25日 (2008.11.25)</p>	<p>(73) 特許権者 000006747                  株式会社リコー                  東京都大田区中馬込1丁目3番6号                  (74) 代理人 100082670                  弁理士 西脇 民雄                  (72) 発明者 萩野 浩一                  東京都大田区中馬込1丁目3番6号 株式                  会社リコー内                  審査官 櫻田 正紀</p>
--	--

最終頁に続く

(54) 【発明の名称】 高効率電源回路および該高効率電源回路を組み込んだ電子機器

(57) 【特許請求の範囲】

【請求項1】

外部信号によりオン/オフする第1のスイッチング素子と、該第1のスイッチング素子の状態に従い負荷に対してエネルギーを供給するインダクタと、整流ダイオード、平滑コンデンサとで構成される高効率電源回路であって、

前記整流ダイオードと並列に接続され、前記第1のスイッチング素子と同期して両方向にオン/オフ制御を行う第2のスイッチング素子と、前記整流ダイオードならびに前記第2のスイッチング素子による電圧降下を検出して前記インダクタに流れる電流の方向を検出して前記第2のスイッチング素子をオン/オフするインバータ構成のNchディプレッショントランジスタを用いたコンパレータとを具備したことを特徴とする高効率電源回路

10

【請求項2】

前記第2のスイッチング素子のオン/オフを制御するための信号を出力するロジック回路を具備したことを特徴とする請求項1記載の高効率電源回路。

【請求項3】

請求項1または2に記載の高効率電源回路を組み込んだことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、特にパーソナルコンピュータなどのポータブルな電子機器に用いて好適なD

20

C / D Cコンバータなどの高効率電源回路とそれを組み込んだ電子機器に関する。

【背景技術】

【0002】

パーソナルコンピュータなどのポータブルな電子機器では、電源回路としてD C - D Cコンバータが用いられる。D C - D Cコンバータを用いた電源回路としては、例えば、実開平4 - 101286号公報(特許文献1)に開示されたものがある。

【0003】

特許文献1に開示された発明は、軽負荷時にも効率よく電力供給が可能な高効率電源回路に関するものであり、図2の如き構成を有している。

【0004】

従来のD C - D Cコンバータを用いた電源回路は、外部信号によりオン/オフする第1のスイッチング素子と、第1のスイッチング素子の状態に従い負荷に対してエネルギーを供給するインダクタと、整流ダイオード、平滑コンデンサで構成されるD C - D Cコンバータにおいて、整流ダイオードと並列に接続され、第1のスイッチング素子と同期して両方向にオン/オフ制御を行う第2のスイッチング素子と、整流ダイオードならびに第2のスイッチング素子による電圧降下を検出してインダクタに流れる電流の方向を検出して第2のスイッチング素子をオン/オフする信号を出力するコンパレータを有する。

【0005】

上述した構成中、コンパレータにてインダクタに流れる電流の方向を検知し、そのコンパレータの出力により、第2のスイッチング素子のオン/オフをコントロールすることにより、軽負荷時にも高効率の電源を実現している。このことにより、軽負荷時にも効率が低下せず、また、インダクタ容量を大きくせずに済むという効果を有している。

【0006】

(動作の説明)

以下、図面を使用して上記特許文献1に開示された発明の動作について説明する。図2は特許文献1に開示された発明の回路図である。

【0007】

図2において、11は外部の信号によりオン/オフするバイポーラもしくはM O Sトランジスタで構成されるスイッチング素子、12はエネルギーを蓄積するコイルあるいは電圧の大きさを変換するチョークなどのインダクタ素子、13は平滑コンデンサである。

【0008】

14はスイッチング素子11とは別の、スイッチング素子11と同期して両方向スイッチング制御を行うスイッチング素子である。15はコンパレータであり、スイッチング素子14の電圧降下を検出して、インダクタ12に流れる電流の方向を検知し、その方向によりスイッチング素子14をオン/オフする。なお、16, 17は寄生ダイオードである。

【0009】

以下、動作をさらに詳細に説明する。

図2において、まず、スイッチング素子11がオンになると、スイッチング素子14がオンであった場合(どういう動作モードの場合にオンになっているかは後述する)、スイッチング素子11 スwitchング素子14 GNDの経路でI<sub>On1</sub>で示す電流が流れる。

【0010】

スイッチング素子14には、コンパレータ15の出力でオンになるような信号(ハイレベルの信号)が与えられるが、電流I<sub>On</sub>が流れることにより、スイッチング素子14の両端に若干の電圧降下が生じ、図中aで示す点が(+), bで示す点が(-)の極性になる。そうすると、コンパレータ15の出力はローレベルに切り替わり、スイッチング素子14はオフする。

【0011】

電流がスイッチング素子14に流れなくなってもコンパレータ15の出力はローレベルになっている。スイッチング素子14がオフすると、電源側から負荷側に電流I<sub>On2</sub>が流

10

20

30

40

50

れ始める。

【0012】

次に、スイッチング素子11がオフすると、インダクタ12に蓄積されたエネルギーが放出され電流I<sub>off1</sub>が流れる。このときスイッチング素子14はオフしているが、スイッチング素子14の寄生ダイオード17を通して先ず流れる。

【0013】

このとき、a点が(-)、b点が(+)となるため、コンパレータ15の出力はハイレベルになり、スイッチング素子14はオンする。このときのスイッチング素子14での電圧降下はかなり小さくなり、ダイオードを使用していた従来の方式に比べて、効率が改善されることになる。インダクタ12に蓄えられたエネルギーが完全に放出されないうちにスイッチング素子11がオンすると、この動作説明の冒頭で説明した状態から同じ動作を繰り返す。

10

【0014】

次に、スイッチング素子11がオフして、インダクタ12に蓄積されたエネルギーが完全に放出されても、まだスイッチング素子11がオンしない場合、つまり負荷が軽い場合、コンデンサ13に蓄積されたエネルギーが、インダクタ12を通してGND側に電流I<sub>off2</sub>が流れる。このとき、a点が(+)、b点が(-)になるため、スイッチング素子14にはローレベルの信号が与えられ、スイッチング素子14は直ちにオフする。

【0015】

従って、この電流が流れなくなるため、負荷側から電源側に電力が戻る動作モードが存在しなくなる。すなわち、軽負荷時にも電源効率が低下しないことになる。実際には、I<sub>off2</sub>なる電流が流れてはじめてコンパレータ15がスイッチング素子14をオフするため、この間、ほんの僅かの電力がインダクタ12に蓄積されて、I<sub>off3</sub>なる電流の経路で電源側に電力が戻るが、戻る電力が極僅かであり、更にこのモードで損失される電力は更に小さいため、実使用上は問題にならない。

20

【0016】

特許文献1に開示された発明は、上述したように、軽負荷時にも効率が低下せず、また、インダクタ容量を大きくせずに済むためのコスト低減にも寄与する。

【0017】

【特許文献1】実開平4-101286号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0018】

特許文献1に開示されたものはスイッチング素子14をすばやくオン/オフすることが必要であり、コンパレータの高速な応答が重要である。しかしながら、一般的に高速なコンパレータは消費電流が大きく、最も軽負荷時すなわち無負荷時においては、コンパレータの消費電流も効率低下の要因となり無視できなくなるため、十分な高速化と低電力消費化が両立しにくい、という問題があった。

【0019】

本発明の目的は、上記事情に鑑みてなされたものであり、特許文献1に開示されたものに比較して、さらに消費電力が少なく、より軽負荷時の効率向上が可能な高効率電源回路を提供することである。

40

【課題を解決するための手段】

【0020】

本発明は、上記目的を達成するために、外部信号によりオン/オフする第1のスイッチング素子と、該第1のスイッチング素子の状態に従い負荷に対してエネルギーを供給するインダクタと、整流ダイオード、平滑コンデンサとで構成される高効率電源回路であって、前記整流ダイオードと並列に接続され、前記第1のスイッチング素子と同期して両方向にオン/オフ制御を行う第2のスイッチング素子と、前記整流ダイオードならびに前記第2のスイッチング素子による電圧降下を検出して前記インダクタに流れる電流の方向を検出

50

して前記第2のスイッチング素子をオン/オフするインバータ構成のNchディプレッショントランジスタとからなるコンパレータを具備すること、さらに前記第2のスイッチング素子のオン/オフを制御するための信号を出力するロジック回路を具備することを特徴としている。

【発明の効果】

【0021】

本発明によれば、上記従来例よりもさらに消費電力が少なく、より軽負荷時の効率向上が可能な高効率電源回路および該電源回路を組み込んだ電子機器を実現できる。

【発明を実施するための最良の形態】

【0022】

(本発明の概要)

本発明は、外部信号によりオン/オフする第1のスイッチング素子と、第1のスイッチング素子の状態に従い負荷に対してエネルギーを供給するインダクタと、整流ダイオード、平滑コンデンサで構成されるDC-DCコンバータに関し、特に、上記整流ダイオードと並列に接続され、第1のスイッチング素子と同期して両方向にオン/オフ制御を行う第2のスイッチング素子と、上記整流ダイオードならびに第2のスイッチング素子による電圧降下を検出してインダクタに流れる電流の方向を検出して第2のスイッチング素子のオン/オフを制御する信号を出力するインバータ接続されたNchディプレッショントランジスタを設けた点を特徴とするものである。該Nchディプレッショントランジスタが上記従来例におけるコンパレータの機能を実現している。また、第2のスイッチング素子のオン/オフを外部から制御するためのロジック回路も設けられる。

【0023】

この構成中、Nchディプレッショントランジスタと負荷回路とで形成されるインバータ方式のコンパレータは“L”出力は高速に応答でき、すなわち第2のスイッチング素子を高速にオフできる。

そして、負荷回路の電流を制御して消費電流を低減できるが、そのトレードオフとしてコンパレータの“H”出力立ち上がり時間が遅く、すなわち第2のスイッチング素子のオンが高速に出来ない。そこで、外部から制御するためのロジック回路も併設して第2のスイッチング素子のオン/オフをコントロールすることにより、軽負荷時にも高効率の電源を実現している。

【0024】

本発明は、上記の如き構成を採用することにより、従来のコンパレータを用いた構成が有する軽負荷時にも効率が低下せず、インダクタ容量を大きくせずに済むという効果に加えて、さらなる消費電力の低減を図っての軽負荷時の効率向上が可能である。

【0025】

(実施例)

以下、図面を使用して本発明の実施例について詳細に説明する。図1は本発明の実施例を示す回路図である。なお、図1において、従来の電源回路である図2と同じ構成に対しては同じ参照符号を付与している。

【0026】

図1において、11は外部の信号によりオン/オフするバイポーラもしくはMOSトランジスタで構成されるスイッチング素子、12はエネルギーを蓄積するコイルあるいは電圧の大きさを変換するチョークなどのインダクタ素子、13は平滑コンデンサである。14はスイッチング素子11とは別の、スイッチング素子11と同期して両方向スイッチング制御を行うスイッチング素子である。

【0027】

25はゼロ以下の閾値 $V_{th}$ を有するNchディプレッショントランジスタであり、スイッチング素子14の電圧降下を検出して、インダクタ12に流れる電流の方向を検出し、その方向によりスイッチング素子14をオン/オフする。なお、16, 17は寄生ダイオードである。26は抵抗R1であり、Nchディプレッショントランジスタ25と直列

10

20

30

40

50

接続されインバータを構成している。

また、スイッチング素子14のオン/オフを制御するための信号を外部から印加するためのロジック回路27を設けるとともに、該ロジック回路27の出力によってオン/オフが制御されるPchトランジスタ28とNchトランジスタ29の直列接続回路を設けて、外部からスイッチング素子14のオン/オフのタイミングを自由に制御できる構成である。

#### 【0028】

以下、本発明の実施例の動作について詳細に説明する。この動作は基本的には図2で説明した従来例の動作と類似しており、コンパレータをインバータ構成のNchディプレッショントランジスタに変えた点、ロジック回路を設けた点によって生じる差異があるだけ

10

#### 【0029】

図1において、先ず、スイッチング素子11をオン、かつ、Nchトランジスタ29をオンすることによりスイッチング素子14をオフさせると、電源側から負荷側に電流I<sub>on</sub>2が流れ始める。

#### 【0030】

次に、スイッチング素子11をオフ、かつ、Pchトランジスタ28をオンすることによりスイッチング素子14をオンさせると、インダクタ12に蓄積されたエネルギーが放出され電流I<sub>off1</sub>が流れる。次にPchトランジスタ28をオフすることによりスイッチング素子14をオフさせ、また、Nchトランジスタ29もオフさせたままにする。

20

#### 【0031】

このときスイッチング素子14はNchディプレッショントランジスタと抵抗で構成されるインバータ方式のコンパレータによってのみ制御されているが、a点が(-)、b点が(+)となるため、インバータ構成のNchディプレッショントランジスタ25の出力もハイレベルを維持しており、スイッチング素子14はオンし続ける。このときのスイッチング素子14での電圧降下はかなり小さくなり、ダイオードだけを使用していた従来方式に比べて、効率が改善されることになる。インダクタ12に蓄えられたエネルギーが完全に放出されないうちにスイッチング素子11がオンすると、この動作説明の冒頭で説明した状態から同じ動作を繰り返す。

#### 【0032】

次に、スイッチング素子11がオフして、インダクタ12に蓄積されたエネルギーが完全に放出されても、まだスイッチング素子11がオンしない場合、つまり負荷が軽い場合、コンデンサ13に蓄積されたエネルギーが、インダクタ12を通してGND側に電流I<sub>off2</sub>が流れる。このとき、a点が(+)、b点が(-)になるため、インバータ構成のNchディプレッショントランジスタ25の出力はローレベルになり、該ローレベルの信号がスイッチング素子14に与えられ、スイッチング素子14は直ちにオフする。

30

#### 【0033】

従って、この電流が流れなくなるため、負荷側から電源側に電力が戻る動作モードが存在しなくなる。すなわち、軽負荷時にも電源効率が低下しないことになる。実際には、I<sub>off2</sub>なる電流が流れてはじめてインバータ構成のNchディプレッショントランジスタ25の出力によりスイッチング素子14をオフするため、この間、ほんの僅かの電力がインダクタ12に蓄積されて、I<sub>off3</sub>なる電流の経路で電源側に電力が戻るが、インバータ構成を有するNchディプレッショントランジスタ25を用いたことで出力の切り替えが高速であるため、更にこのモードで損失される電力は更に小さくなる。

40

#### 【0034】

また、本実施例では、コンパレータの構成をNchディプレッションと抵抗で実現しているが、負荷回路としての抵抗の変わりに定電流源を使用することも可能である。

#### 【0035】

本発明の高効率電源回路は、上述したように、低電力消費かつ高速のため、例えばパーソナルコンピュータなどポータブルな電子機器に組み込んだ場合に特に有効である。

50

【図面の簡単な説明】

【0036】

【図1】本発明に係る高効率電源回路の実施例を説明するための図である。

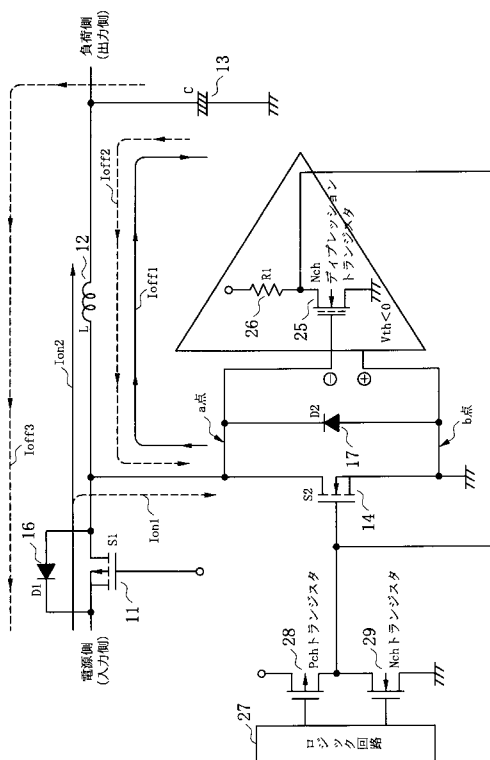
【図2】従来の高効率電源回路の例を示す図である。

【符号の説明】

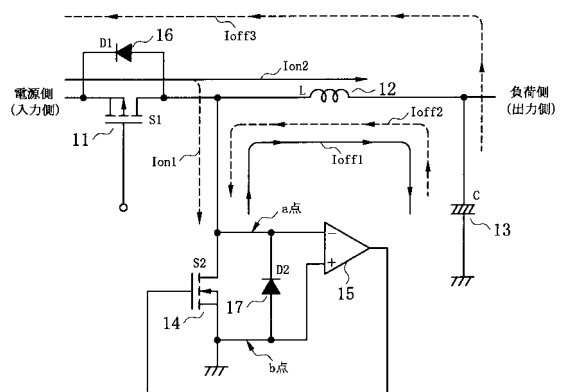
【0037】

- 11 (S1), 14 (S2) : スイッチング素子
- 12 : インダクタ素子 (チョークコイル)
- 13 (C) : 平滑コンデンサ
- 15 : コンパレータ
- 16 (D1), 17 (D2) : 寄生ダイオード
- 25 : Nchディプレッショントランジスタ
- 26 : 抵抗
- 27 : ロジック回路
- 28 : Nchトランジスタ
- 29 : Pchトランジスタ

【図1】



【図2】



---

フロントページの続き

- (56)参考文献 特開2005 - 151780 (JP, A)  
特開2005 - 235892 (JP, A)  
特開2000 - 092824 (JP, A)  
実開平04 - 101286 (JP, U)  
特開2000 - 184695 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/00 - 3/44