



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

236529

(11)

(81)

(22) Přihlášeno 05 09 83
(21) (PV 6425-83)

(51) Int. Cl.³
H 03 K 3/26

(40) Zveřejněno 18 06 84

(45) Vydáno 15 11 86

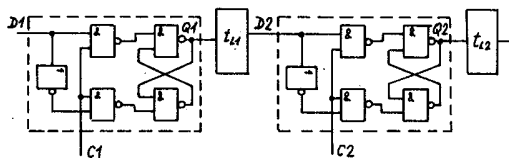
(75)

Autor vynálezu

PĚCHOUČEK MIROSLAV ing. CSc., BEZDĚK ZDENĚK ing., PRAHA

(54) Klopný obvod typu D

Vynález řeší problém návrhu klopného obvodu typu D, který pracuje spolehlivě i při libovolně malém zpoždění použitých hradel a při libovolně pokažených hranách hodinových impulsů. Klopný obvod typu D je tvořen čtyřmi hradly zapojenými jako dvojice vstupních bistabilních členů řízených prvními hodinovými impulsy a dále výstupním klopným obvodem typu R-S-T, který je řízen druhými hodinovými impulsy. Číslicové subsystémy realizované technologií LSI, zejména pomocí hradlových polí.



obr. 1a

Zapojení podle vynálezu řeší problém navržení klopného obvodu, jehož vlastní činnost i součinnost s jinými stejnými klopnými obvody subsystému je nezávislá na velikosti rozptýlu ve zpoždění jeho stavebních prvků - hradel a dále na tvaru hran rozváděných hodinových impulsů. Tento problém vzniká zejména při realizaci celého subsystému technologií LSI jako například pomocí pole nepropojených hradel.

U LSI obvodu s velkým počtem vnitřních hradel nemůže výrobce polovodičů testovat a tedy ani zaručovat dynamické parametry těchto hradel, jako tomu je u SSI obvodů. Tato vnitřní hradla pracují s co nejmenším příkonem a tedy se sníženou rozhodovací úrovní a s napěťovými úbytky na zemnicím a napájecím rozvodu, případně i na signálových spojích, které mohou nabývat takových hodnot, že hradla se mohou nacházet na mezi svých šumových imunit. V důsledku toho se ani uvnitř téhož LSI obvodu není možno spoléhat na definovaný rozptyl hodnot zpoždění jednotlivých hradel.

Klopné obvody musí proto být z takovýchto hradel navrženy tak, aby pracovaly spolehlivě i pro libovolně malá zpoždění stavebních hradel a libovolně porušené hrany hodinových impulsů a aby šířka a opakovací perioda, případně fázový odstup hodinových impulsů musely respektovat pouze maximální hodnoty zpoždění stavebních hradel.

Z dosud známých klopných obvodů vyhovují uvedeným podmínkám pouze vícefázové klopné obvody, například dvoufázové klopné obvody používané v hradlových polích počítačů IBM. Příklad těchto dvoufázových klopných obvodů je pro ilustraci uveden na obr. 1a. Dva jednoduché D-klopné obvody hladinového typu jsou řízeny dvojicemi vzájemně se nepřekrývajících hodinových impulsů C1, C2 a mezi ně lze zapojit logické obvody reprezentované na obr. 1a zpožděními t_{L1} a t_{L2} . Označíme-li zpoždění stavebního hradla jako t_0 , pak v souladu s časovým diagramem na obrázku 1b musí opakovací perioda T hodinových impulsů respektovat zpoždění hodiny C-výstup Q rovné $3t_0$, zpoždění t_{L1} , t_{L2} a dobu předstihu vstup D hodiny C rovnou t_0 ; musí tedy být $T \geq 8t_0 + t_{L1} + t_{L2}$. Dostatečná šířka impulsů C1, C2 zaručuje spolehlivé ustálení výstupů Q i při jakkoliv porušených hranách impulsů C1, C2. Dostatečný odstup mezi fázemi C1, C2 zaručuje, že i při libovolně malém zpoždění například hodiny C1 - výstup Q1 bude dodržena nutná doba přesahu $t_{hold} = 0$.

Uvedené dvoufázové klopné obvody však mají tu nevýhodu, že logický návrh subsystému je komplikován tím, že výstup klopného obvodu jedné fáze smí být přes případné logické obvody veden pouze do klopného obvodu druhé fáze. To například znamená, že u vícebitového synchronního čítače sestaveného z takovýchto klopných obvodů nelze vřadit logické obvody mezi obě fáze, nýbrž pouze mezi například fázi C2 a C1. Využití opakovací periody T při použití pouze poloviny počtu logických stupňů například t_{L2} je pak velmi malé.

Nevýhody uvedených dvoufázových klopných obvodů odstraňuje zapojení klopného obvodu typu D podle vynálezu, neboť stejně dobře splňuje shora uvedené podmínky pro realizaci na bázi technologie LSI, logický subsystém je jednofázový, klopný obvod je jednodušší a při stejné opakovací periodě T lze mezi dva klopné obvody vřadit větší počet logických stupňů.

Jeho podstata spočívá v tom, že výstupní svorka prvního hradla je spojena s první vstupní svorkou druhého hradla a s první vstupní svorkou čtvrtého hradla, jehož výstupní svorka je spojena s první vstupní svorkou třetího hradla, jehož výstupní svorka je spojena s druhou vstupní svorkou čtvrtého hradla, dále s třetí vstupní svorkou druhého hradla a s první vstupní svorkou šestého hradla, jehož výstupní svorka je připojena k první vstupní svorce osmého hradla, jehož výstupní svorka tvoří negovanou výstupní svorku klopného obvodu a je připojena k první vstupní svorce sedmého hradla, jehož výstupní svorka tvoří přímou výstupní svorku klopného obvodu a je připojena k druhé vstupní svorce osmého hradla a jehož druhá vstupní svorka je připojena k výstupní svorce pátého hradla, jehož první vstupní svorka je spojena s výstupní svorkou druhého hradla a s první vstupní

svorkou prvního hradla, přičemž druhá vstupní svorka prvního hradla tvoří vstupní svorku klopného obvodu, spojené druhé vstupní svorky druhého a třetího hradla tvoří první hodinovou svorku klopného obvodu a spojené druhé vstupní svorky pátého a šestého hradla tvoří druhou hodinovou svorku klopného obvodu.

Výhody řešení podle vynálezu jsou uvedeny shora.

Dva příklady klopného obvodu podle vynálezu jsou znázorněny na připojených výkresech. Na obr. 1a je zapojení známého dvoufázového klopného obvodu, na obr. 1b jeho časový diagram. Na obr. 2a je zapojení klopného obvodu typu D podle vynálezu na obr. 2b je jeho časový diagram. Na obr. 3 je znázorněno zapojení klopného obvodu podle vynálezu vybaveného podmínkovou vstupní svorkou P.

Klopný obvod typu D na obr. 2a sestává z osmi negačních součinných hradel, která jsou zapojena tak, že výstupní svorka 11 hradla 1 je spojena se vstupní svorkou 22 hradla 2 a se vstupní svorkou 43 hradla 4. Výstupní svorka 41 hradla 4 je spojena se vstupní svorkou 33 hradla 3. Jeho výstupní svorka 31 je spojena se vstupní svorkou 42 hradla 4, se vstupní svorkou 24 hradla 2 a se vstupní svorkou 62 hradla 6. Výstupní svorka 21 hradla 2 je spojena se vstupní svorkou 12 hradla 1 a se vstupní svorkou 53 hradla 5.

Výstupní svorka 61 hradla 6 je spojena se vstupní svorkou 82 hradla 8. Jeho výstupní svorka 81 je spojena se vstupní svorkou 72 hradla 7, jehož výstupní svorka 71 je naopak spojena se vstupní svorkou 83 hradla 8 a jehož vstupní svorka 73 je spojena s výstupní svorkou 51 hradla 5. Vstupní svorka 13 hradla 1 tvoří vstupní svorku D klopného obvodu, spojené vstupní svorky 32 a 23 hradel 3 a 2 tvoří první hodinovou svorku C1 a spojené vstupní svorky 63 a 52 hradla 6 a 5 tvoří druhou hodinovou svorku C2. Výstupní svorka 71 hradla 7 tvoří přímou výstupní svorku Q klopného obvodu, výstupní svorka 81 hradla 8 pak jeho negovanou výstupní svorku.

Část klopného obvodu na obr. 2a s hradly 1 a 4 pracuje stejně jako odpovídající část známého zapojení klopného obvodu například typu 7474. To znamená, že signál na vstupu D je vzorkován vzestupnou hranou hodinového impulsu C1, vzhledem k níž je také definována doba nutného předstihu t_{setup} a přesahu t_{hold} . Je-li v takto určeném vzorkovacím intervalu $D = 1$, vznikne na výstupní svorce 31 záporný impuls Q31, trvajícím po dobu impulsu C1. Naopak, je-li v uvedeném intervalu $D = 0$, vznikne záporný impuls pouze na výstupní svorce 21. Část klopného obvodu na obr. 2a tvořená hradly 5 a 8 pracuje jako obvyklý klopný obvod typu R-S-T, což znamená, že pro nulové napětí Q31 se jeho výstup nastaví impulsem C2 na $Q = 1$ a pro nulové napětí Q21 na $Q = 0$. Z časového diagramu na obr. 2b je zřejmé, že odstupem mezi vzestupnými hranami impulsů C1, C2 ne menším než t_0 je zaručeno jednak splnění doby přesahu t_{hold} vstupní části klopného obvodu a jednak spolehlivé přehraní signálů Q31 a Q21 do výstupní části klopného obvodu. K tomuto přehraní je dále nutné, aby impuls C2 měl dostatečnou šířku, ne menší než $3t_0$ a aby odstup mezi sestupnými hranami C2, C1 byl nezáporný. Opakovací perioda T hodinových impulsů musí respektovat zpoždění hodiny C2 - výstup Q rovné $3t_0$, zpoždění t_L neznázorněných logických obvodů připojených mezi výstup Q a vstup D téhož nebo jiného klopného obvodu, dobu předstihu t_{setup} rovnou $2t_0$ a odstup t_0 mezi vzestupnou hranou C1 a C2; celkem tedy musí být $T \geq 6t_0 + t_L$.

Se svými osmi hradly je tedy klopný obvod podle vynálezu úspornější než zapojení na obr. 1a. Logický subsystém je jednofázový s logickými stupni vřazovanými mezi výstupy a vstupy kteréhokoliv z klopných obvodů subsystému. Pro stejnou opakovací periodu T dovoluje mezi klopné obvody vřazovat o dva logické stupně více. U vícebitového synchronního čítače je pak využití opakovací periody T logickými stupni t_L podstatně vyšší (více než dvojnásobné) než u zapojení na obrázku 1a.

Na obr. 3 znázorněn klopný obvod typu D podle vynálezu vybavený podmínkovým vstupem P. Zapojení se od zapojení na obr. 2b liší pouze tím, že je použito negační součtověsoučinné hradlo 1, jehož vstupní svorka 17 je spojena s přímou výstupní svorkou Q klopného obvodu. Jeho vstupní svorky 12 a 15 jsou spojeny a připojeny k výstupní svorce 21 hradla 2, vstupní svorka 13 tvoří vstupní svorku D klopného obvodu a vstupní svorka 14 tvoří podmínkovou svorku klopného obvodu, k níž je připojena vstupní svorka 22 invertoru 2, jehož výstupní svorka 91 je připojena ke vstupní svorce 16 hradla 1.

Je-li na podmínkové svorce P kladné napětí, je uzavřena invertorem 2 druhá sekce hradla 1 a klopný obvod pracuje tak, že reaguje na signály na vstupní svorce D. Je-li však na svorce P nulové napětí, je jím uzavřena první součtová sekce hradla 1 a invertorem 2 je otevřena druhá součtová sekce tohoto hradla, takže klopný obvod nereaguje na signály na vstupní svorce D, nýbrž setrvává ve svém naposledy nastaveném stavu Q. Pomocí podmínkového signálu tedy lze ovládat aktivitu klopného obvodu nebo skupinu klopných obvodů.

V jiném neznázorněném příkladě zapojení podle vynálezu je také možné použít invertor 2 jako společný pro celou skupinu klopných obvodů. Je také možné v zapojení na obrázku 2a použít třívstupové negační součinné hradla 2 a 6 a jejich spojené třetí vstupní svorky použít jako podmínkovou svorku. To je výhodné v těch případech, kdy je přicházející podmínkový signál odvozen od sestupné hrany hodinových impulsů C1, takže jím lze jednoduše blokovat hodiny C2 klopného obvodu.

V dalším neznázorněném příkladě zapojení podle vynálezu má hradlo 1 více součtových sekcí například tři, kde třetí součtová sekce je použita pro přivedení dalšího vstupního signálu, jímž se nastavuje nezávisle obsah klopného obvodu.

Klopný obvod typu D podle vynálezu je výhodný jako základní stavební prvek pro libovolné číslicové subsystémy realizované na bázi technologie LSI, zejména při použití hradlových polí.

PŘEDMĚT VYNÁLEZU

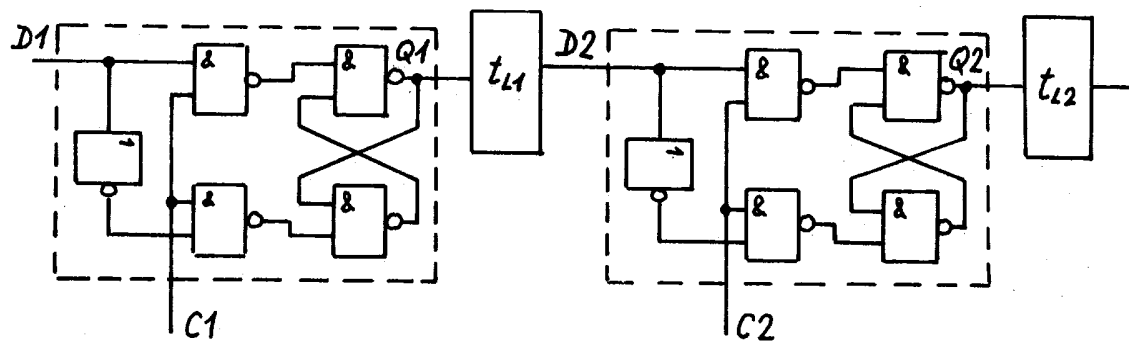
1. Klopný obvod typu D, vyznačený tím, že výstupní svorka (11) prvního hradla (1) je spojena s první vstupní svorkou (22) druhého hradla (2) a s první vstupní svorkou (43) čtvrtého hradla (4), jehož výstupní svorka (41) je spojena s první vstupní svorkou (33) třetího hradla (3), jehož výstupní svorka (31) je spojena s druhou vstupní svorkou (42) čtvrtého hradla (4), dále s třetí vstupní svorkou (24) druhého hradla (2) a s první vstupní svorkou (62) šestého hradla (6), jehož výstupní svorka (61) je připojena k první vstupní svorce (82) osmého hradla (8), jehož výstupní svorka (81) tvoří negovanou výstupní svorku ($\bar{Q}$) klopného obvodu a je připojena k první vstupní svorce (72) sedmého hradla (7), jehož výstupní svorka (71) tvoří přímou výstupní svorku (Q) klopného obvodu a je připojena k druhé vstupní svorce (83) osmého hradla (8) a jehož druhá vstupní svorka (73) je připojena k výstupní svorce (51) pátého hradla (5), jehož první vstupní svorka (52) je spojena s výstupní svorkou (21) druhého hradla (2) a s první vstupní svorkou (12) prvního hradla (1), přičemž druhá vstupní svorka (13) prvního hradla (1) tvoří vstupní svorku (D) klopného obvodu, spojené druhé vstupní svorky (23 a 32) druhého a třetího hradla (2 a 3) tvoří první hodinovou svorku (C1) klopného obvodu a spojené druhé vstupní svorky (53 a 63) pátého a šestého hradla (5 a 6) tvoří druhou hodinovou svorku (C2) klopného obvodu.

2. Klopný obvod typu D podle bodu 1, vyznačený tím, že první až osmé hradlo (1 až 8) je negační součinné hradlo, přičemž třetí vstupní svorky pátého a šestého hradla (5 a 6) jsou spojeny a tvoří podmínkovou svorku (P) klopného obvodu.

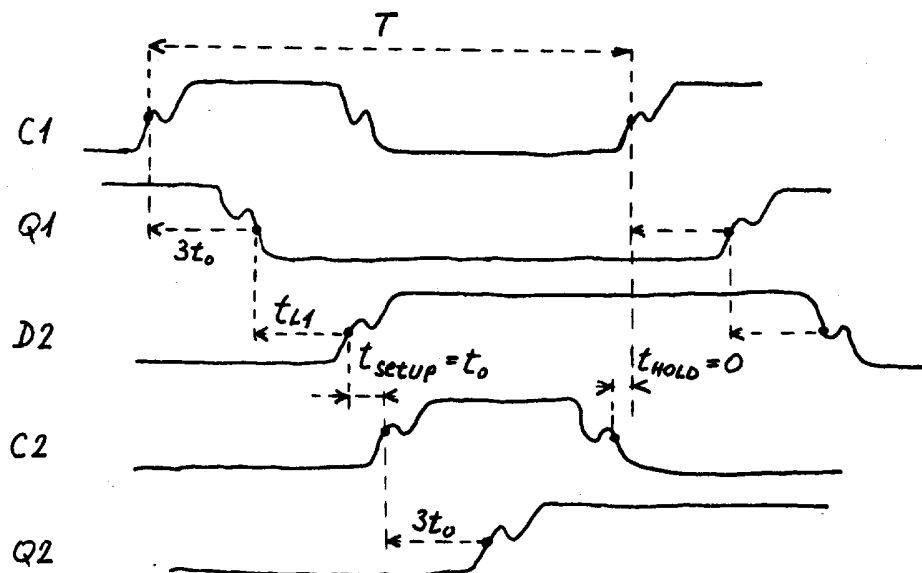
3. Klopný obvod typu D podle bodu 1, vyznačený tím, že druhé až osmé hradlo (2 až 8) je **negační** součinnové hradlo a první hradlo (1) je **negační** součtově-součinnové hradlo, jehož první vstupní svorka (12) první součtové sekce s první vstupní svorkou (15) druhé součtové sekce jsou připojeny k výstupní svorce (21) druhého hradla (2), přičemž druhá vstupní svorka (13) první součtové sekce prvního hradla (1) tvoří první vstupní svorku (D) klopného obvodu a druhá vstupní svorka (17) druhé součtové sekce prvního hradla (1) tvoří druhou vstupní svorku klopného obvodu.

4. Klopný obvod typu D podle bodu 3, vyznačený tím, že první součtová sekce prvního hradla (1) má třetí vstupní svorku (14), jež je podmínkovou svorkou (P) klopného obvodu, k níž je připojena i vstupní svorka (92) invertoru (9), jehož výstupní svorka (91) je spojena se třetí vstupní svorkou (16) druhé součtové sekce prvního hradla (1), jejíž druhá vstupní svorka (17) je spojena s výstupní svorkou (71) sedmého hradla (7).

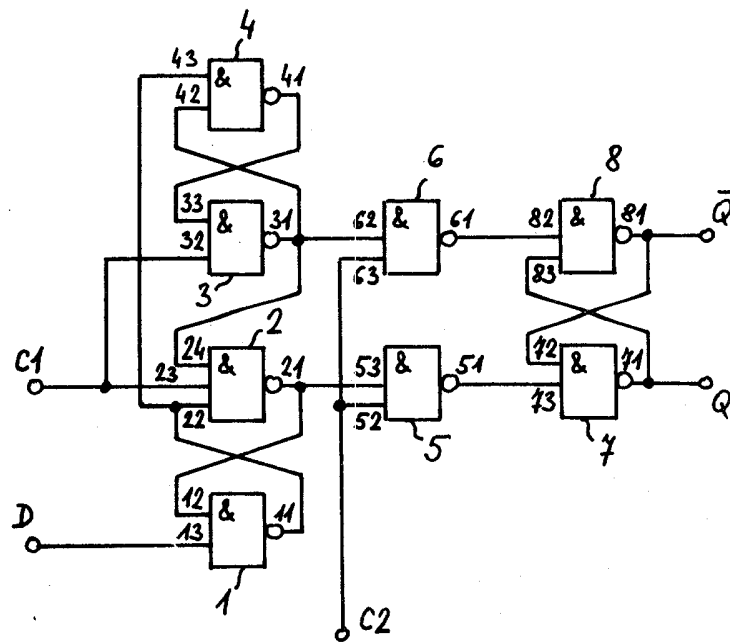
3 výkresy



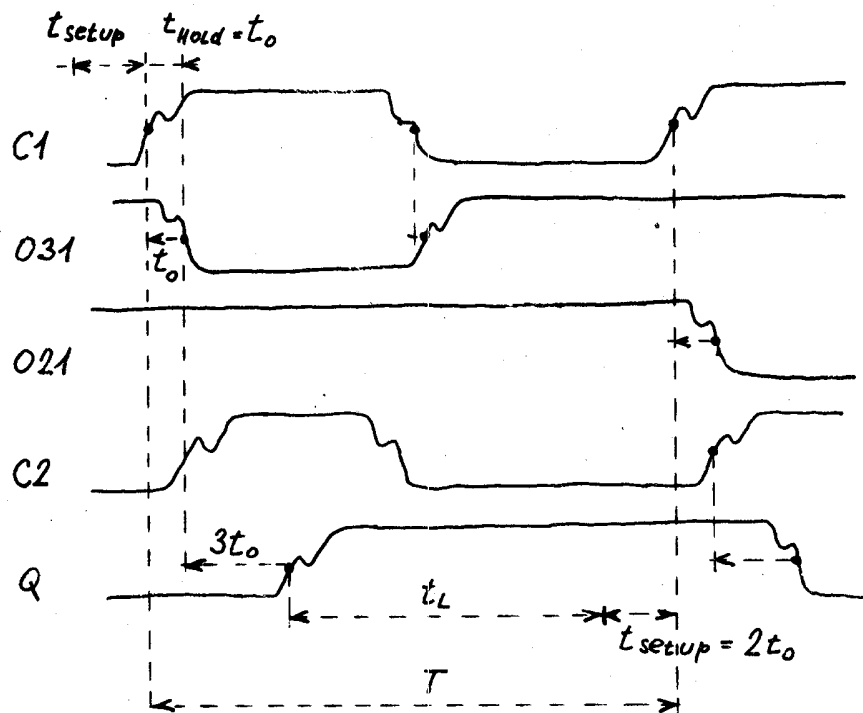
obr. 1a



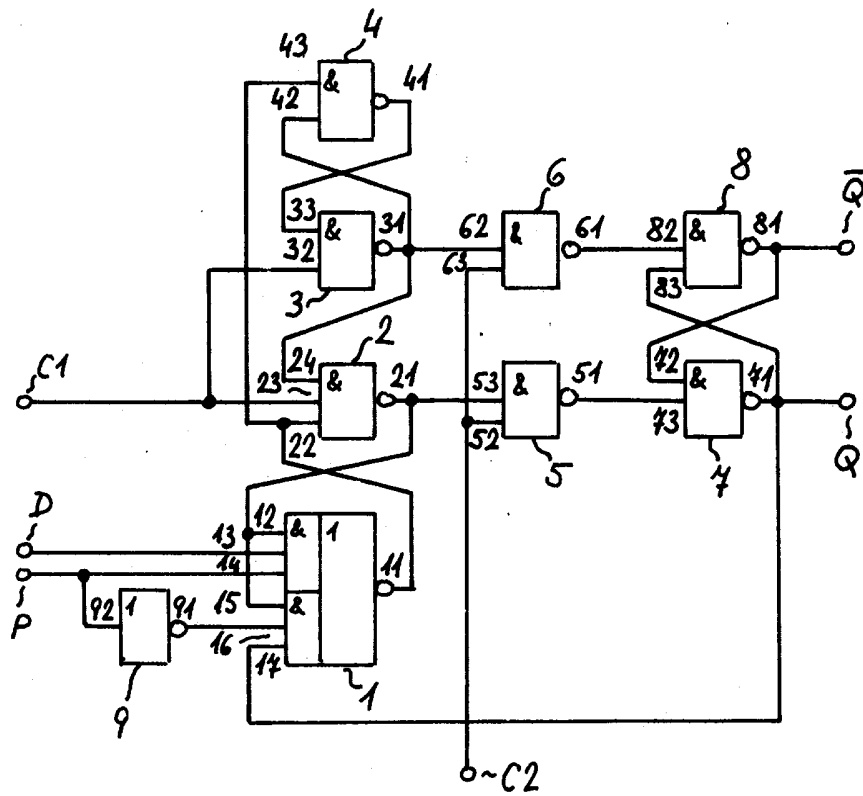
obr. 1b



obr. 2a



obr. 2b



obr. 3