

公告本

申請日期	90.12.28
案 號	90132957
類 別	H01L 21/00

A4
C4

526525

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	具有增強紫外光至近紅外光靈敏度之背照明成像器
	英 文	"BACK ILLUMINATED IMAGER WITH ENHANCED UV TO NEAR IR SENSITIVITY"
二、發明人	姓 名	1. 凱魯瑞 R. 瑟馬 KALLURI R. SARMA 2. 查理斯 S. 察雷 CHARLES S. CHANLEY
	國 籍	均美國
	住、居所	1. 美國亞歷桑那州梅沙市南洛斯大道2352號 2. 美國亞歷桑那州史考德爾市東胡伯路8329號
三、申請人	姓 名 (名 稱)	美商哈尼威爾國際公司 HONEYWELL INTERNATIONAL INC.
	國 籍	美國
	住、居所 (事務所)	美國紐澤西州摩里斯鎮哥倫比亞路101號
	代 表 人 姓 名	羅傑 H. 克里斯 ROGER H. CRISS

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權
美國 2001年01月02日 09/753,530 ☒有 ☐無主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝

訂

線

五、發明說明(1)

發明背景

本發明概有關於成像器領域，像是光偵測器與影像感測器/聚焦平面陣列。而尤其本發明是關於背照明影像陣列裝置和一建構該款裝置之方法。

成像器，如光偵測器與影像感測器/聚焦平面陣列等等，係屬包括消費者、商業、工業與航天等廣泛領域之各式感測及成像應用重點項目。

目前，根據電荷耦合裝置(CCD)之成像器既已廣泛運用。然而，依據電荷注入裝置(CID)之成像器卻獲歡迎，原因是此等可提供相較於CCD而屬獨具之效能特徵，即如像是非破壞性讀取、優質的抗飽和、一致的放射相容性、隨機性像素定址以及高讀取率。CID尤其在其獨特效能特徵的有利應用上漸獲運用。本發明最好的運用領域便在此二種型態之成像器的領域中。

這兩種成像器通常是製作於一矽晶圓上，更常是在一具有磊晶矽前置層之晶圓上。這些裝置一般是按前側照明所設計。傳統上應用於標準成像器的前側照明具有顯著的效能限制，即如：1)低填充因數/低靈敏度，及2)有限的頻譜響應，且特以在頻譜的UV至藍光區域內尤甚。

低填充因數/低靈敏度的問題通常是起因於出現不透明金屬匯流排線所致的陰影化，以及構成於像素區域前置表面上之陣列電路結構的吸收現象所產生。因之，在大型格式(高解析度)之前端照明成像器裡，像素的作用區通常會非常微小(低填充因數)。這種結構會降低成像器的整體靈

五、發明說明 (2)

敏度。

而有限頻譜響應的問題，尤其是關於頻譜內的UV至藍光區域，也是因為在UV至藍光區域裡，這些波長會由陣列電路結構所吸收的現象而產生。

為解決這些問題，先前技藝即已提出一種背照明式CCD。這種方式一般是藉由像是表面研磨與機械性拋光，並蝕刻該矽晶圓背面的技術，於製作該CCD電路後再將矽晶圓予以薄化所製得。然由於該矽晶圓須屬自持式且可接取俾供從背側予以照明之故，因此這種作法會限制最小矽晶圓厚度。最佳UV到近IR響應的矽質厚度通常為5-10微米的範圍。而利用按背側薄化方式以產生自持式矽質結構之先前技藝技術則很難達到此值。

本發明目的即為針對該等需求，連同其他相關於現有成像器裝置之問題。

發明概要

本發明係一背照明影像陣列裝置及一建構該款裝置之方法。該裝置概包含一陣列電路層、一前置層及一石英層。該陣列電路層係定義於一前置層的表面上。該石英層係裝設於該前置層的另一表面上。

該裝置建構方法概包含如下步驟。本方法可提供一種「絕緣體上矽(SOI)」晶圓，此者具有一厚矽層、一位於該厚矽層上的氧化物(SiO_2)層，及一位於該氧化物層上的前置矽層。該前置層具有一第一表面及一第二表面，而此第二表面鄰接於該氧化物層。陣列電路是構成在該前置層的第一

五、發明說明 (3)

表面上。一臨時層施加於該陣列電路的表面上。該厚矽層及該氧化物層會從該晶圓移除，藉此曝出該前置層的第二表面。一石英層施加於該第二表面。該臨時層從該陣列電路移除。

按後載說明並參酌於隨附圖式，前揭包含本發明特定性能之各項優點及其他利益即屬顯而易見。

圖式簡單說明

圖 1a 為其上具有磊晶層之典型晶圓截面圖；

圖 1b 為如圖 1a 之晶圓截面圖，而陣列電路係構置於該前置表面上，藉以構成一前照明成像器；

圖 2 為一典型前照明成像陣列之前方平面視圖；

圖 3 為本發明裝置一具體實施例之截面圖；

圖 4a 為可與本發明併用之典型「絕緣體上矽 (SOI)」晶圓截面圖；

圖 4b 為如圖 4a 之晶圓截面圖，其上構置有陣列電路；

圖 4c 為如圖 4b 之晶圓截面圖，其中既已將一臨時層覆置於該陣列電路的表面上；

圖 4d 為如圖 4c 之晶圓截面圖，其中既已將該晶圓的絕緣及氧化物層移除；

圖 4e 為如圖 4d 之晶圓截面圖，其中既已將一石英層施置於該前置層的第二表面上；及

圖 4f 為如圖 4e 之晶圓截面圖，其中既已將該臨時層移除而留為本發明裝置之較佳具體實施例。

發明詳細說明

五、發明說明 (5)

體上矽(SOI)晶圓上。所欲之前置層的厚度通常為5-10微米的範圍，而該氧化物的厚度通常為1-3微米的範圍。可洽購取得這些型態的晶圓(如位於美國華盛頓州溫哥華市的SEH America公司所出售者)，並且係按業界眾知之晶圓附接與薄化技術所製成。

接著，會對圖4a的晶圓進行標準式陣列電路製程處理。對於一CID陣列而言，這些處理方法包括薄膜沉積、離子植入和光學微影蝕刻，以構成如圖4b所示之陣列電路層。

接著，將圖4b內的處理後晶圓30黏接以一像是玻璃或矽晶圓等之臨時層40，即如圖4c所示。該臨時層40可重複使用。

在黏接前，可藉由像是「旋佈玻璃」與「化學-機械拋光(CMP)」技術，將經處理之晶圓陣列電路表面24平面化，呈現出極平滑的表面(而無任何形貌)以利進行該黏接步驟。可藉由利用像是蠟或其他臨時性膠黏劑之黏著材料42來將該晶圓30黏接於該臨時層40。

最好是能夠藉由低溫熔解(約攝氏100度可為適當溫度)，或以一溶劑予以溶解該材料的方式來移除此黏著材料為宜。接著，通常藉由表面研磨及選擇性化學蝕刻方式，來移除該晶圓結構30內的厚矽層32及氧化物層(以 SiO_2 為佳)34，即如圖4d所示。多數的厚矽層32及氧化物層34可由表面研磨快速移除。而殘餘的厚矽層及氧化物層材料則最好是以選擇性化學蝕刻方式來精確地移除，藉此掀露出該前置層24的第二表面。

五、發明說明(6)

當利用矽基材料時，最好是利用可選擇性地蝕刻位於一 SiO_2 層上之矽質的氫氧化鉀(KOH)溶液為佳。當採用 SiO_2 層時，也最好是藉由一緩衝式氧化物蝕刻，來在該前置層上選擇性地對其進行蝕刻為宜。

清洗該前置層24的第二表面以達到一親水性表面，並直接黏接於該石英層26的表面。而黏接於該前置層的石英層表面亦應最好為一潔淨、親水性表面。

之後，會利用像是熔解及清洗，或是溶化於一適當溶劑內的方式，藉由移除該臨時膠黏劑42而將該臨時層40自該結構移除。蝕刻該平面層會，曝出該成像器陣列之黏接墊，以完成本製作程序。

此外，這種方式可供於黏接至該石英層26之前，先進行該前置層28的背側處理。例如，可於該石英-前置層的界面上製作高濃度摻質之矽層(藉由離子植入與快速熱性退火)，強迫各載子朝向於接合處，以改善靈敏度及頻譜響應。

當應用於矽基材料時，將該石英層黏接於該矽前置層的室溫黏接方式，即如圖4e所示，一般即可提供足夠的黏接強度，供以進行後續的晶圓裁線(切割)作業，將其分割成個別陣列並將彼等封裝於成像器內。將石英層黏接於前置層的黏接作業可為任何業界眾知方式，只要該陣列電路不會在黏接處理的過程中招致損毀即可。其一方法可為加熱該前置層的第二表面，藉以將其黏接至該石英層處。

在本發明另一具體實施例中，如圖4b內經處理之晶圓可分割(切割)成個別的成像陣列(通常是1"×1"或更小的面積)

五、發明說明(7)

，然後再經圖4c到4f所示之其他步驟加以處理。在此情況下，如有需要，可藉由在一快速熱退火(RTA)系統內(約維持1秒鐘)，或在一脈衝雷射退火系統內(約 $<<1$ 秒鐘)，進行前置層/石英層界面的快速高溫處理作業，來加強該前置層28與該石英層26間的黏接強度。

在本處理方法中，光學輻射會從該石英層側衝出，而由於該石英層26對於RTA及該雷射退火器波長而言係屬透明，因此該層26並不會吸收此光學輻射。然而，該前置層28卻會吸收此輻射，而且該前置層第二表面的光學輻射吸收結果將會加熱此前置層/石英層界面區域。

這項快速熱處理作業會提高該前置層/石英層界面溫度到約 1000°C ，以強化其黏接強度，而該石英層26、該前置層28與該陣列電路的主體仍維持實質上近於室溫，以防止熱張力造成問題。接著，可利用傳統技術來將黏接於石英層的個別陣列封裝入成像器內。

由於確可自本發明製作出眾多可能具體實施例而無虞悖離其範圍，故應瞭解在此所陳述或如隨附圖式所陳列之全部項目，實應詮釋為僅屬說明性而非具限制目的者。

四、中文發明摘要 (發明之名稱：具有增強紫外光至近紅外光靈敏度之背照明
成像器)

本發明係一背照明影像陣列裝置(10)及一建構該裝置之方法。該裝置(10)概包含一陣列電路層(16)、一前置層(14)及一石英層(12)。該陣列電路層(16)係定義於該前置層(14)的表面上。該石英層(12)係裝設於該前置層(14)的另一表面上。該裝置建構方法概包含如下步驟。本方法可提供一晶圓(30)，其具有一厚矽層(32)、一位於該厚矽層(32)上的氧化物層(34)，及一位於該氧化物層(34)上的前置矽層(36)。該前置層(36)具有一第一表面及一第二表面，而此第二表面鄰接於該氧化物層。陣列電路是構成在該前置層的第一表面上。一臨時層(40)施加於該陣列電路(24)的表面上。該

"BACK ILLUMINATED IMAGER WITH
英文發明摘要 (發明之名稱：ENHANCED UV TO NEAR IR SENSITIVITY")

The present invention is a back illuminated image array device (10) and a method of constructing such a device. The device (10) is generally comprised of an array circuitry layer (16), a front layer (14), and a quartz layer (12). The array circuitry layer (16) is defined on one surface of the front layer (14). The quartz layer (12) is mounted on the other surface of the front layer (14). The method of fabricating the device is generally comprised of the following steps. The method provides a wafer (30) having a thick silicon layer (32), an oxide layer (34) on the thick silicon layer (32), and a front silicon layer (36) on the oxide layer (34). The front layer (36) has a first surface and a second surface with the

四、中文發明摘要(發明之名稱:)

厚矽層(32)及該氧化物層(34)會從該晶圓(30)移除，藉此曝出該前置層的第二表面。一石英層施加於該第二表面。該臨時層(40)從該陣列表面移除。

英文發明摘要(發明之名稱:)

second surface proximal to the oxide layer. Array circuitry is formed on the first surface of the front layer. A temporary layer (40) is applied to the surface of the array circuitry (24). The thick silicon layer (32) and the oxide layers (34) are removed from the wafer (30), thereby, exposing the second surface of the front layer. A quartz layer is applied to the second surface. The temporary layer (40) is removed from the array surface.

五、發明說明(4)

現請參考後列各圖，在此全篇圖式裡相仿編號表示類似元件，而圖1a說明一其上具有磊晶層14之一般厚型矽晶圓12。圖1b描述一如圖1a之典型晶圓12，然既已藉由在該磊晶層前側表面上構成陣列電路16，而加修飾為一前照明成像器10。此結構可進一步詳如圖2所示。

圖2為裝置10之前方平面視圖，顯示出由橫列電極21與縱行電極22所構成之陣列電路。像素作用區是由編號18所標示。即如此圖所述，該裝置之各個像素的實質部分由此陣列電路的結構變成為非作用性。

圖3顯示本發明之背照明CID型式成像器陣列裝置20具體實施例的架構略圖。本圖敘述製作於前置層28第一表面上的成像器電路24，具3-20微米範圍之所欲層膜厚度。該前置層28第二表面則係緊密黏接以一石英層26。該石英層26對於所欲之UV到近IR頻譜區域內為透明性。本項具體實施例之成像器陣列裝置結構可提供背側照明、近約100%的像素填充因數以及對於在約200 nm到1100 nm範圍內之寬頻譜區域的強化響應。後文中雖按CID成像器所論述，然本技術卻亦適用於製作背照明結構，利用CCD陣列電路以達到高填充因數及經強化之UV響應。

圖4a-4f說明用以達到如圖3之裝置結構的製作方法步驟。本處理方法可提供一種標準式「絕緣體上矽(SOI)」晶圓30，此者含有一厚矽層32、一位於該厚矽層上的二氧化矽層34，及一位於該氧化物層上的前置層36。這些所有的元件都最好是由矽質材料所組成，並可備製於一標準式絕緣

五、發明說明 (7a)

元 件 符 號 簡 單 說 明

- 10 前照明成像器
- 12 厚矽層
- 14 磊晶層
- 16 陣列電路
- 18 像素作用層
- 20 背照明 CID 型式成像器陣列裝置
- 21 列電極
- 22 行電極
- 24 成像器電路
- 26 石英層
- 28 前置層
- 30 晶圓
- 32 厚矽層
- 34 二氧化矽層
- 36 前置層
- 40 臨時層
- 42 粘著材料

六、申請專利範圍

1. 一種用以建構一背照明影像陣列裝置(10)之方法，該方法包含如下步驟：

提供一絕緣體上矽(SOI)晶圓(30)，其具有一厚矽層(32)、一位於該厚矽層(32)上的氧化物層(34)，及一位於該氧化物層(34)上的前置矽層(36)；該前置矽層(36)具有一第一表面及一第二表面，其中該第二表面鄰接於該氧化物層(34)；

在該前置層(36)的第一表面上構成陣列電路(24)；

對該陣列電路(24)的表面上施加一臨時層(40)；

從該晶圓(30)上移除該厚矽層(32)及該氧化物層(34)，藉此曝出該前置層(36)的第二表面；

將一石英層(26)施加於該第二表面；及

移除該臨時層(40)。

2. 如申請專利範圍第1項之方法，其中該前置層(36)的表面可清洗以達到一親水性表面，而該石英層(26)具有一親水性表面，且其中該二親水性表面可直接黏接一起。
3. 如申請專利範圍第1項之方法，其中係於室溫下施加該石英層(26)。
4. 如申請專利範圍第1項之方法，其中該石英層(26)對於紫外光到近紅外光波長為透明性。
5. 如申請專利範圍第1項之方法，其中該石英層(26)直接黏接於該第二表面。
6. 如申請專利範圍第1項之方法，其中該陣列電路(24)的構成係藉由薄膜沉積、離子植入和光學微影蝕刻圖樣化步

六、申請專利範圍

驟薄膜。

7.如申請專利範圍第1項之方法，其中該臨時層(40)是由從如下群組中所選出之材料而組成：矽晶圓、玻璃及金屬。

8.一種背照明影像陣列裝置(10)，其中包含：

一陣列電路層(16)，構成於一前置層(14)的一表面上；及

一石英層(12)，裝設於該前置層(14)的另一表面上。

9.如申請專利範圍第8項之裝置，其中該陣列電路層(16)具有併合於其上之CID成像器電路。

10.如申請專利範圍第8項之裝置，其中該陣列電路層(16)具有併合於其上之CCD成像器電路。

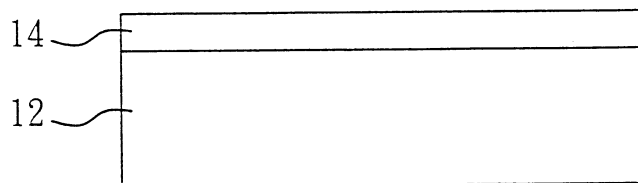


圖 1a

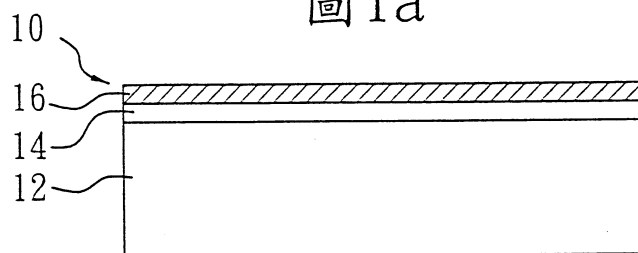


圖 1b

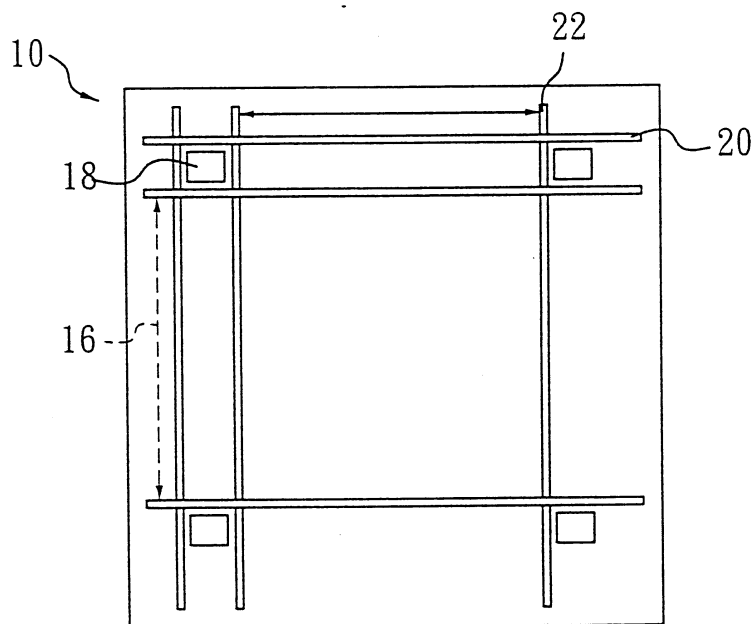


圖 2

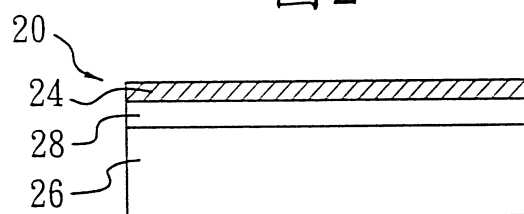


圖 3

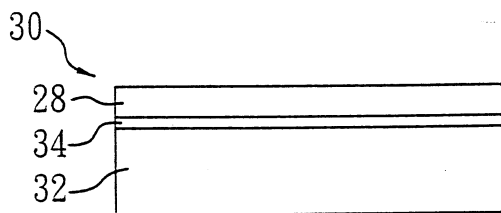


圖 4a

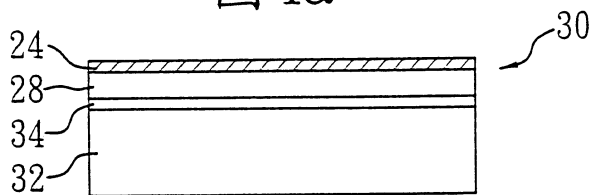


圖 4b

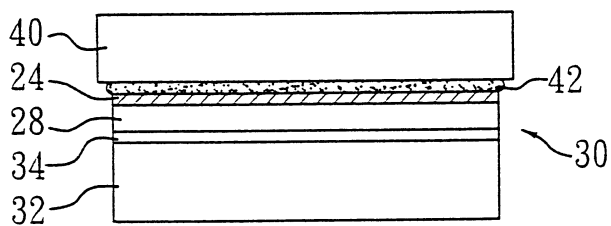


圖 4c

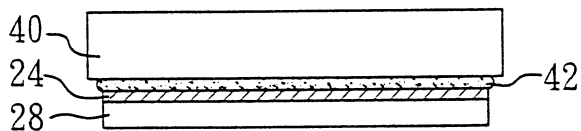


圖 4d

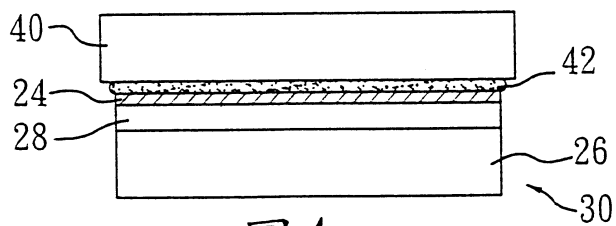


圖 4e

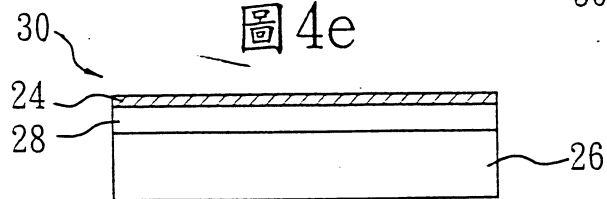


圖 4f