



(12) 发明专利申请

(10) 申请公布号 CN 102842674 A

(43) 申请公布日 2012. 12. 26

(21) 申请号 201210196100. 7

(22) 申请日 2012. 06. 13

(30) 优先权数据

2011-136492 2011. 06. 20 JP

2011-279240 2011. 12. 21 JP

(71) 申请人 索尼公司

地址 日本东京

(72) 发明人 小野秀树 秋山龙人

(74) 专利代理机构 北京康信知识产权代理有限公司

责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

H01L 51/05 (2006. 01)

H01L 51/10 (2006. 01)

H01L 27/32 (2006. 01)

H01L 51/40 (2006. 01)

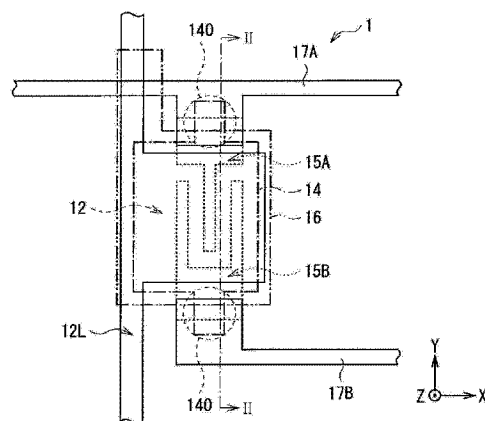
权利要求书 2 页 说明书 21 页 附图 29 页

(54) 发明名称

半导体元件、其制造方法、显示装置和电子装置

(57) 摘要

本发明涉及一种半导体元件、其制造方法、显示装置和电子装置，该半导体元件包括：有机半导体层；电极，其配置在有机半导体层上，以与有机半导体层接触；以及布线层，其独立于电极而形成，并电连接至该电极。



1. 一种半导体元件,包括:

有机半导体层;

电极,其配置在所述有机半导体层上,以与所述有机半导体层接触;以及
布线层,其独立于所述电极而形成,并电连接至所述电极。

2. 根据权利要求1所述的半导体元件,

其中,所述半导体元件包括

所述有机半导体层,

栅电极,

一对源-漏电极,其作为所述电极,以及

所述布线层,并且

所述半导体元件形成薄膜晶体管。

3. 根据权利要求2所述的半导体元件,还包括:

栅极绝缘膜,以及

保护膜,

其中,以所述栅电极、所述栅极绝缘膜、所述有机半导体层、所述源-漏电极、所述保护膜和所述布线层的顺序在衬底上层叠所述栅电极、所述栅极绝缘膜、所述有机半导体层、所述源-漏电极、所述保护膜和所述布线层。

4. 根据权利要求3所述的半导体元件,

其中,所述有机半导体层在所述保护膜的形区域的外部具有凸出部分,所述凸出部分作为与所述源-漏电极重叠的区域。

5. 根据权利要求3所述的半导体元件,

其中,所述保护膜具有凹进部分,所述凹进部分作为凹槽区,以及
所述有机半导体层与所述源-漏电极在所述凹槽区中彼此重叠。

6. 根据权利要求3所述的半导体元件,

其中,所述有机半导体层和所述保护膜中的至少一个配置在所述栅电极与所述布线层之间的重叠区域中。

7. 根据权利要求3所述的半导体元件,

其中,在将作为所述布线层的一对布线层彼此连接的区域中,所述有机半导体层的外部形状线配置在所述栅电极的外部形状线的内侧,所述一对布线层分别连接至所述一对源-漏电极。

8. 根据权利要求2所述的半导体元件,

其中,所述一对源-漏电极包括对准偏移容纳区,所述对准偏移容纳区被形成为分别包括所述源-漏电极。

9. 根据权利要求2所述的半导体元件,

其中,所述源-漏电极由金属、导电聚合物和碳中的一种形成。

10. 一种显示装置,包括:

半导体元件;以及

显示层;

其中,所述半导体元件包括

有机半导体层；
电极，其配置在所述有机半导体层上，以与所述有机半导体层接触；以及
布线层，其独立于所述电极而形成，并电连接至所述电极。

11. 一种电子装置，包括：

显示装置，其具有
半导体元件；以及
显示层；

其中，所述半导体元件包括
有机半导体层；

电极，其配置在所述有机半导体层上，以与所述有机半导体层接触；以及
布线层，其独立于所述电极而形成，并电连接至所述电极。

12. 一种用于制造半导体元件的方法，该方法包括：

在衬底上形成有机半导体层；

在所述有机半导体层上形成电极，以使所述电极与所述有机半导体层接触；以及
在形成所述电极之后，形成电连接至所述电极的布线层。

13. 根据权利要求 12 所述的用于制造半导体元件的方法，
其中，通过使用印刷工艺来形成所述电极，以及
通过使用真空成膜工艺和光刻技术来形成所述布线层。

14. 根据权利要求 13 所述的用于制造半导体元件的方法，
其中，通过使用堤层，以自对准方式来形成所述电极。

半导体元件、其制造方法、显示装置和电子装置

技术领域

[0001] 本公开涉及具有有机半导体层的半导体元件、其制造方法和包括这种半导体元件的显示装置和电子装置。

背景技术

[0002] 近年来正在研制诸如有机 TFT (薄膜晶体管) 等的使用有机半导体的半导体元件(例如, 参见 C.D.Dimitrakopoulos and P.R.L.Malenfant, Adv. Mater. 2002, 14, No. 2, p. 99)。使用有机半导体的半导体元件被设想用于诸如柔性有机 EL (电致发光) 显示器、柔性电子纸等的显示装置以及诸如柔性印刷电路板、有机薄膜太阳能电池、触控面板等的电子装置。

发明内容

[0003] 如上所述, 当在使用有机半导体的半导体元件中的有机半导体层上形成电极(例如, 源电极和漏电极)和布线(wiring)层时, 例如, 在有机半导体层的端部(半导体岛的边缘部分)附近可能发生布线层的断裂。此外, 当在电极上形成有机半导体层时, 有机半导体层与电极之间的接触电阻或布线电阻可能增大。这种布线层的断裂以及这种电阻值的增加均为制造缺陷因素。因此, 需要提出一种用于提高可靠性的方法。

[0004] 本公开鉴于上述问题而提出。期望提供一种能够提高可靠性的半导体元件、其制造方法以及显示装置和电子装置。

[0005] 根据本公开实施方式的半导体元件包括: 有机半导体层; 电极, 其配置为与有机半导体层接触; 以及布线层, 其独立于电极而形成并电连接至电极。

[0006] 根据本公开实施方式的显示装置包括根据本公开上述实施方式的半导体元件和显示层。

[0007] 根据本公开实施方式的电子装置包括根据本公开上述实施方式的显示装置。

[0008] 在根据本公开上述实施方式的半导体元件、显示装置和电子装置中, 配置为与有机半导体层接触的电极与电连接至电极的布线层彼此独立形成。与电极和布线层彼此整体形成的情况相比, 例如, 这可防止布线层在有机半导体层的端部(半导体岛的边缘部分)附近轻易发生断裂, 并在抑制有机半导体层与电极之间的接触电阻的同时, 减小了布线电阻。

[0009] 一种用于制造根据本公开实施方式的半导体元件的方法, 包括: 形成有机半导体层和与有机半导体层接触的电极; 以及形成电连接至电极的布线层。

[0010] 在根据本公开上述实施方式的用于制造半导体元件的方法中, 形成与有机半导体层接触的电极, 以及形成电连接至电极的布线层。与电极和布线层彼此整体(在同一工艺中)形成的情况相比, 例如, 这可防止布线层在有机半导体层的端部(半导体岛的边缘部分)附近轻易发生断裂, 并在抑制有机半导体层与电极之间的接触电阻的同时, 减小了布线电阻。

[0011] 根据基于本公开上述实施方式的半导体元件、显示装置和电子装置, 配置在有机

半导体层上从而与有机半导体层接触的电极和电连接至电极的布线层彼此单独形成。从而,例如能够防止布线层在有机半导体层的端部附近轻易发生断裂,并在抑制接触电阻的同时,减小了布线电阻。因此,能提高可靠性。

[0012] 根据基于本公开上述实施方式的用于制造半导体元件的方法,将电极形成在有机半导体层上从而与有机半导体层接触,以及其后形成电连接至电极的布线层。从而,例如能够防止布线层在有机半导体层的端部附近轻易发生断裂,并在抑制接触电阻的同时,减小了布线电阻。因此,能提高可靠性。

附图说明

[0013] 图 1A 和图 1B 是示出作为根据本公开第一实施方式的半导体元件的薄膜晶体管结构的一个实例的示意图;

[0014] 图 2A、图 2B、图 2C 和图 2D 是辅助说明源-漏电极中的对准偏移容纳区(alignment displacement accommodating region)的示意图;

[0015] 图 3A、图 3B 和图 3C 是辅助说明有机半导体层、源-漏电极和保护膜的配置和形状的示意图;

[0016] 图 4A 和图 4B 是辅助说明图 3A 和图 3B 所示的凸出部分和凹进部分的细节的示意图;

[0017] 图 5 是根据第一实施方式的薄膜晶体管结构的另一实例的截面图;

[0018] 图 6A、图 6B、图 6C、图 6D 和图 6E 是按工艺顺序示出用于制造根据第一实施方式的薄膜晶体管的方法的平面图;

[0019] 图 7A 和图 7B 是辅助说明根据第二和第三对比实例的薄膜晶体管中的问题的示意图;

[0020] 图 8A、图 8B 和图 8C 是辅助说明栅电极、栅极绝缘膜、有机半导体层、源-漏电极与保护膜之间的配置关系的示意图;

[0021] 图 9 是辅助说明栅电极与有机半导体层之间的配置关系的示意图;

[0022] 图 10A、图 10B、图 10C、图 10D、图 10E 和图 10F 是示出根据第二实施方式的薄膜晶体管结构的一个实例和按工艺顺序示出用于制造根据第二实施方式的薄膜晶体管的方法的平面图;

[0023] 图 11A、图 11B、图 11C、图 11D 和图 11E 是示出根据第三实施方式的薄膜晶体管结构的一个实例和按工艺顺序示出用于制造根据第三实施方式的薄膜晶体管的方法的平面图;

[0024] 图 12A、图 12B、图 12C、图 12D 和图 12E 是示出根据第四实施方式的薄膜晶体管结构的一个实例和按工艺顺序示出用于制造根据第四实施方式的薄膜晶体管的方法的平面图;

[0025] 图 13A 和图 13B 是示出根据第五实施方式的薄膜晶体管结构的一个实例的示意图;

[0026] 图 14A 至图 14J 是按工艺顺序示出制造根据第五实施方式的薄膜晶体管的方法的平面图;

[0027] 图 15A 和图 15B 是辅助说明堤层(bank)的形成位置与源-漏电极的形状之间的

关系的平面图；

[0028] 图 16A 至图 16F 是按工艺顺序示出制造根据第一变形例的薄膜晶体管的方法的平面图；

[0029] 图 17A 至图 17E 是按工艺顺序示出制造根据第二变形例的薄膜晶体管的方法的平面图；

[0030] 图 18A、图 18B 和图 18C 是辅助说明根据第三变形例的堤层结构和使用该堤层形成源 - 漏电极的方法的平面图；

[0031] 图 19A 和图 19B 是辅助说明堤层的形状和源 - 漏电极与布线层之间的接触之间的关系的关系的截面图；

[0032] 图 20 是示出根据第六实施方式的薄膜晶体管结构的一个实例的截面图；

[0033] 图 21A、图 21B、图 21C 和图 21D 是按工艺顺序示出制造根据第六实施方式的薄膜晶体管的方法的平面图；

[0034] 图 22A 和图 22B 是根据第四和第五对比实例的薄膜晶体管结构的截面图；

[0035] 图 23A 和图 23B 是示出将根据各实施方式和各变形例的薄膜晶体管应用于显示装置的一个实例的示意图；

[0036] 图 24A 和图 24B 是将图 23A 和图 23B 所示的显示装置应用于电子装置的第一实例的外观透视图；

[0037] 图 25 是第二应用实例的外观透视图；

[0038] 图 26A 是从前侧观看的第三应用实例的外观透视图，以及图 26B 是从后侧观看的第三应用实例的外观透视图；

[0039] 图 27 是第四应用实例的外观透视图；

[0040] 图 28 是第五应用实例的外观透视图；以及

[0041] 图 29A 是打开状态的第六应用实例的前视图，图 29B 是打开状态的第六应用实例的侧视图；图 29C 是闭合状态的第六应用实例的前视图，图 29D 是闭合状态的第六应用实例的左侧视图，图 29E 是闭合状态的第六应用实例的右侧视图，图 29F 是闭合状态的第六应用实例的顶视图，以及图 29G 是闭合状态的第六应用实例的底视图。

具体实施方式

[0042] 下文将参照附图详细描述本公开的优选实施方式。顺便提及，将按照以下顺序进行描述。

[0043] 1. 第一实施方式(源 - 漏电极的印刷形成和布线层的真空成膜的实例)

[0044] 2. 第二实施方式(源 - 漏电极和布线层的印刷形成的实例)

[0045] 3. 第三实施方式(源 - 漏电极的真空成膜和布线层的印刷形成的实例)

[0046] 4. 第四实施方式(源 - 漏电极和布线层的真空成膜的实例)

[0047] 5. 第五实施方式(通过使用堤层形成源 - 漏电极的实例)

[0048] 6. 第五实施方式的变形例(第一至第三变形例)

[0049] 7. 第六实施方式(底接触型实例)

[0050] 8. 应用实例(应用于显示装置和电子装置的实例)

[0051] 9. 其它变形例

[0052] < 第一实施方式 >

[0053] [薄膜晶体管 1 的整体结构]

[0054] 图 1A 和图 1B 示意性示出了根据本公开第一实施方式的半导体元件(薄膜晶体管 1) 的整体结构。图 1A 示出了平面结构(X-Y 平面结构)。图 1B 示出了图 1A 中沿线 II-II 在箭头方向上截取的截面结构(Y-Z 截面结构)。例如,该薄膜晶体管 1 是在显示装置的有源矩阵电路中所使用的顶接触交错排列型的。薄膜晶体管 1 例如具有通过在衬底 11 上顺序层叠栅电极 12、栅极绝缘膜 13、有机半导体层 14、一对源 - 漏电极 15A 和 15B (电极)、保护膜 16 和一对布线层 17A 和 17B 形成的结构。即,薄膜晶体管 1 是使用有机半导体的有机 TFT。

[0055] 衬底 11 例如由诸如玻璃、石英、硅、砷化镓等的无机材料,金属材料,塑料材料等形成。例如,金属材料包括铝(Al)、镍(Ni)或不锈钢。塑料材料包括聚酰亚胺、聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)、聚甲基丙烯酸甲酯(PMMA)、聚碳酸酯(PC)、聚醚砜(PES)、聚醚醚酮(PEEK)、聚芳酯(液晶聚合物)等。衬底 11 可以是刚性衬底,诸如晶片等,或者可以是柔性衬底,诸如薄层玻璃、膜、纸(普通纸)等。顺便提及,衬底 11 的表面例如可配置有各种层,诸如用于确保粘附性的缓冲层、用于防止气体释放的气体阻隔层等。

[0056] 栅电极 12 用作薄膜晶体管 1 的栅电极。在该情况下,栅电极 12 电连接至沿 Y 轴方向延伸的栅极线 12L。栅电极 12 置于衬底 11 上。栅电极 12 例如由金属材料、无机导电材料、有机导电材料或碳材料中的一种或两种以上形成。金属材料例如是铝、铜(Cu)、钼(Mo)、钛(Ti)、铬(Cr)、镍、钯(Pd)、金(Au)、银(Ag)、铂(Pt) 或包括这些元素的合金。无机导电材料例如是氧化铟(In_2O_3)、铟锡氧化物(ITO)、铟锌氧化物(IZO) 或氧化锌(ZnO)。有机导电材料例如是聚乙撑二氧噻吩(PEDOT)或聚苯乙烯磺酸钠(PSS)。碳材料例如是石墨。顺便提及,栅电极 12 也可通过层叠两层以上的上述各种材料来形成。

[0057] 栅极绝缘膜 13 覆盖栅电极 12 和栅极线 12L,并由例如一种或两种以上的无机绝缘材料或有机绝缘材料形成。无机绝缘材料例如是氧化硅(SiO_x)、氮化硅(SiN_x)、氧化铝(Al_2O_3)、氧化钛(TiO_2)、氧化铪(HfO_x)或钛酸钡(BaTiO_3)。有机绝缘材料例如是聚乙烯基苯酚(PVP)、聚酰亚胺、聚甲基丙烯酸酯、光敏聚酰亚胺、光敏酚醛树脂或聚对二甲苯。顺便提及,栅极绝缘膜 13 还可通过层叠两层以上的上述各种材料来形成。

[0058] 有机半导体层 14 以岛的形状在薄膜晶体管 1 的形成区域中形成。有机半导体层 14 例如通过 PXX (迫咕吨并咕吨)衍生物形成。有机半导体层 14 例如还可由另一有机半导体材料形成,诸如并五苯($\text{C}_{22}\text{H}_{14}$)、聚噻吩等。

[0059] 源 - 漏电极 15A 和 15B 是置于有机半导体层 14 上从而与有机半导体层 14 接触的电极。在该情况下,源 - 漏电极 15A 和 15B 具有梳齿平面形状(X-Y 平面形状)。然而,源 - 漏电极 15A 和 15B 的形状不限于此。源 - 漏电极 15A 和 15B 优选由导电材料形成,尤其是能提供与有机半导体层 14 欧姆接触的金属材料、金属氧化物、导电聚合物、碳等。这种金属例如包括金(Au)、铜(Cu)、银(Ag)、镍(Ni) 或钛(Ti)。源 - 漏电极 15A 和 15B 例如还可具有通过顺序层叠具有 20nm 厚度的钛(Ti)层、具有 200nm 厚度的铝(Al)层和具有 20nm 厚度的钛(Ti)层形成的层叠结构。上述金属氧化物例如包括 CuO_x 、 NiO_x 、 TiO_x 、ITO (铟锡氧化物)、 MoO_x 和 WO_x 。此外,上述导电聚合物例如包括水溶性 PEDOT-PSS。

[0060] 保护膜 16 被配置为覆盖源 - 漏电极 15A 和 15B 与布线层 17A 和 17B 的至少一部分。保护膜 16 例如由诸如 $(\text{C}_6\text{F}_{10})_n$ 等的氟碳树脂形成。该保护膜 16 优选是一种溶于不损

伤有机半导体层 14 的溶剂的树脂。顺便提及,这种树脂不仅包括上述氟碳树脂,还包括 PVA (聚乙烯醇;水溶性)、对二甲苯树脂等。

[0061] 布线层 17A 和 17B 各自独立于源-漏电极 15A 和 15B (在与其独立的工艺中) 形成,并电连接至源-漏电极 15A 和 15B。具体地,布线层 17A 电连接至源-漏电极 15A,以及布线层 17B 电连接至源-漏电极 15B。布线层 17A 和 17B 例如由与上述源-漏电极 15A 和 15B 类似的材料形成。在该情况下,布线层 17A 和 17B 在 X 轴方向上延伸。

[0062] [有机半导体层 14、源-漏电极 15A 和 15B、保护膜 16 等的详细结构]

[0063] 在本实施方式中,如图 2A 至图 2C 所示,例如,源-漏电极 15A 和 15B 的各个电极端(该情况下为在 Y 轴方向上的电极端)配置有对准偏移容纳区 150。对准偏移容纳区 150 是用于考虑分别沿 X 轴方向和 Y 轴方向的定位余量(对准偏移余量) Δx 和 Δy 的区域(该情况下为在矩形中的区域),并被配置为各自包括源-漏电极 15A 和 15B。具体地,不同于如图 2D 所示的第一对比实例那样将成对的源-漏电极 15A 和 15B 两者置于一个对准偏移容纳区 150 内,例如,仅将成对的源-漏电极 15A 和 15B 中的一个置于一个对准偏移容纳区 150 内。以此方式,如后续将详细描述那样,在源-漏电极 15A 和 15B 印刷形成时,容纳定位偏移(对准偏移),从而能防止制造缺陷。

[0064] 此外,如图 1A、图 3A 和图 4A 所示,有机半导体层 14 在保护膜 16 的形成区域外部具有作为与源-漏电极 15A 和 15B 的区域重叠的凸出部分 140。具体地,凸出部分 140 被形成成为从保护膜 16 沿 Y 轴方向形成的区域伸出,并被配置为重叠上述源-漏电极 15A 和 15B 的对准偏移容纳区 150 (见图 1B 和图 4A 中的附图标记 P11)。因此,如后续将详细描述那样,不会轻易发生布线层 17A 和 17B 在有机半导体层 14 的端部(半导体岛的边缘部分)附近的断裂(台阶断开)(优选避免这种断裂发生)。

[0065] 可替换地,如图 3B 和图 4B 所示,保护膜 16 可具有作为凹槽区的凹进部分 160。具体地,凹槽区(凹进部分 160)沿 Y 轴方向形成,且有机半导体层 14 与源-漏电极 15A 和 15B 在凹槽区中重叠(见图 4B 和图 5 (沿图 3B 中的线 III-III 在箭头方向上截取的截面图)中的附图标记 P12)。然而,上述源-漏电极 15A 和 15B 的对准偏移容纳区 150 被配置为不与凹进部分 160 重叠。同时当配置了该凹进部分 160 时,如后续将详细描述那样,不会轻易发生布线层 17A 和 17B 在有机半导体层 14 的端部(半导体岛的边缘部分)附近的断裂(台阶断开)(优选避免这种断裂发生)。

[0066] [制造薄膜晶体管 1 的方法]

[0067] 例如,薄膜晶体管 1 可如下制造。图 6A 至图 6E 是按工艺顺序示出制造根据本实施方式的薄膜晶体管 1 的方法中的主要工艺的实例的平面图(X-Y 平面图)。

[0068] 首先,如图 6A 所示,栅电极 12 和栅极线 12L 在图中未示出的衬底 11 上形成,以及图中未示出的栅极绝缘膜 13 在栅电极 12 和栅极线 12L 上形成。

[0069] 具体地,制备由上述材料制成的衬底 11,并例如通过真空成膜法、涂覆法或镀层法(plating method)在衬底 11 上形成由上述金属材料制成的栅电极材料膜(未示出)。真空成膜法例如是真空淀积法、闪淀积法(flash deposition method)、溅射法、物理气相淀积法(PVD)、化学气相淀积法(CVD)、脉冲激光淀积法(PLD)或电弧放电法。涂覆法例如是旋涂法、狭缝涂布法(slits coat method)、棒式涂布法(bar coat method)或喷涂法。镀层法例如是电镀法或化学镀法。

[0070] 接下来,在栅电极材料膜上形成诸如抗蚀剂图形等的掩膜(未示出)。随后,利用该掩膜来刻蚀栅电极材料膜,且其后通过用灰化法、刻蚀法等来去除掩膜。以此方式,如图 6A 所示,在衬底 11 上形成栅电极 12 和栅极线 12L。在形成抗蚀剂图形的情况下,例如,通过使用光刻胶来形成光刻胶膜,且其后通过使用光刻法、激光写入法、电子束写入法、X 射线写入法等图形化光刻胶膜。然而,可通过使用抗蚀剂转移法等来形成抗蚀剂图形。刻蚀栅电极材料膜的方法例如是干法刻蚀法或使用刻蚀剂溶液的湿法刻蚀法。干法刻蚀法例如是离子铣或反应离子刻蚀(RIE)。其对于去除掩膜的刻蚀方法而言同样适用。

[0071] 顺便提及,形成栅电极 12 等的方法例如可以是印刷法,诸如喷墨法、丝网印刷法、凹版印刷法或凹版胶印法。此外,可使用激光熔蚀法、掩膜淀积法(mask deposition method)、激光转移法(laser transfer method)等将金属图形形成为取代抗蚀剂图形的掩膜。当然,为形成栅电极 12 等,上述无机导电材料、有机导电材料、碳材料也可取代金属材料而被使用。

[0072] 接下来,形成栅极绝缘膜 13 以覆盖栅电极 12 和栅极线 12L。用于形成栅极绝缘膜 13 的过程,例如根据形成栅极绝缘膜 13 的材料而不同。在使用无机绝缘材料的情况下,除了涂覆法可以是溶胶-凝胶工艺等之外,该形成过程例如与栅电极 12 等的形成过程类似。在使用有机绝缘材料的情况下,除了可通过使用光刻法等来图形化感光材料之外,该形成过程例如与栅电极 12 等的形成过程类似。

[0073] 接下来,如图 6B 所示,例如,通过使用涂覆法或淀积法在图中未示出的栅极绝缘膜 13 上形成有机半导体层 14。下文中,将对作为一个实例的上述有机半导体层 14 具有凸出部分 140 的情况进行描述。

[0074] 具体地,首先,制备包括上述有机半导体材料(例如,散布或溶解在诸如有机溶剂等的溶剂中的 PXX 衍生物)的溶液(混合溶液)。将该混合溶液涂敷至栅极绝缘膜 13 的上表面,并随后加热(燃烧)。从而,在栅极绝缘膜 13 上形成由上述有机半导体材料(例如,PXX 衍生物)制成的有机半导体材料膜。作为溶剂,例如可使用甲苯、二甲苯、均三甲苯或四氢化萘。

[0075] 接下来,通过使用激光熔蚀法在以此方式形成的有机半导体材料膜上进行元件隔离,借此形成上述岛状有机半导体层 14。然而,元件隔离的方法不限于激光熔蚀法,使用金属保护膜层的方法或在感光氟碳树脂上图形化的方法也可被使用。可替换地,可通过印刷法直接将有机半导体层 14 形成为图形,并可省略该元件隔离工艺。然而,优选使用激光熔蚀法以最小化给有机半导体层 14 的表面带来的损伤。

[0076] 接下来,如图 6C 所示,在有机半导体层 14 上形成上述形状的源-漏电极 15A 和 15B,以便与有机半导体层 14 接触。具体地,在本实施方式中,通过使用印刷法(印刷工艺)形成源-漏电极 15A 和 15B。更具体地,例如,通过使用反转胶印法(reverse offset printing method)在有机半导体层 14 上直接图形化水溶性 PEDOT-PSS 来形成源-漏电极 15A 和 15B,且其后例如,在 140℃ 的温度下进行约一个小时的热处理。然而,电极材料不限于 PEDOT-PSS,例如,Ag 纳米油墨或 Cu 纳米油墨也可被用作油墨材料,从而用 Ag 或 Cu 作为电极材料。可替换地,诸如石墨、碳纳米管等的碳基材料(碳材料)可被用作电极材料。此外,关于印刷方法的类型,印刷方法不限于上述反转胶印法,也可使用其它印刷法。

[0077] 接下来,如图 6D 所示,在有机半导体层 14 和源-漏电极 15A 和 15B 上形成由上述

材料制成的保护膜 16。具体地,在例如将诸如 $(C_6F_{10})_n$ 的氟碳树脂涂敷至整个表面后,将普通光刻胶涂敷至该氟碳树脂膜上,并通过使用光刻技术形成预期图形,借此形成保护薄膜 16。在使用光刻技术形成图形时,用氧等离子体干法刻蚀氟碳树脂膜。进行该干法刻蚀,直到上述源-漏电极 15A 和 15B 的对准偏移容纳区 150 曝露出来。刻蚀后去除光刻胶。顺便提及,也可使用感光氟碳树脂采用光刻技术来进行图形形成。顺便提及,尽管已对采用光刻技术的图形形成作为一个实例进行了以上描述,但图形形成不限于此。此外,例如可通过使用诸如反转胶印法的印刷法将保护膜 16 直接形成为图形。

[0078] 接下来,如图 6E 所示,形成电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B。具体地,在本实施方式中,通过使用真空成膜工艺和光刻技术来形成(通过真空成膜形成的)布线层 17A 和 17B。因此,上述源-漏电极 15A 和 15B 独立于布线层 17A 和 17B (在与其独立的工艺中)而形成。

[0079] 具体地,首先,例如通过使用溅射法在整个表面上形成通过顺序层叠具有 20nm 厚度的 Ti 层、具有 200nm 厚度的 Al 层和具有 20nm 厚度的 Ti 层形成的层叠膜。其后,涂敷普通的光刻胶膜,并通过使用光刻技术来形成预期图形。接下来,例如使用硝酸、氢氟酸和磷酸的混合酸来湿法刻蚀上述层叠膜,且其后溶解并去除光刻胶膜,借此形成布线层 17A 和 17B。作为以上的结果,制成了图 1A 和图 1B 所示的薄膜晶体管 1。

[0080] 顺便提及,尽管已对采用 Ti/Al/Ti 作为用于布线层 17A 和 17B 的材料的一个实例进行了描述,但用于布线层 17A 和 17B 的材料不限于此,也可使用上述各种材料。然而,可以说优选使用 Ti/Al/Ti,因为该材料廉价,具有低布线电阻,在衬底和导线之间提供良好的粘附特性以及便于湿法刻蚀。此外,尽管已对采用溅射法作为膜形成方法的一个实例进行了描述,但膜形成方法不限于此,例如也可使用诸如电阻加热蒸发、电子束加热蒸发和 CVD 法的各种膜形成方法。此外,尽管以上描述中援引了将光刻技术用作图形化方法的一个实例,但图形化方法不限于此,例如也可通过使用激光熔融法进行图形化。此外,尽管已对采用湿法刻蚀处理作为一个实例进行了以上描述,但该刻蚀不限于此,也可使用氯或氯和四氟化碳的混合气体通过反应离子刻蚀来加工布线层 17A 和 17B。

[0081] 在该情况下,在最终形成的薄膜晶体管 1 中,有机半导体层 14 的外边缘部分(半导体岛的边缘部分)完全被保护膜 16 或布线层 17A 和 17B 覆盖。因此,在本实施方式中,可在图 6E 之后的工艺中涂敷并形成溶解于有机溶剂中的树脂。若在该阶段曝露出有机半导体层 14 的外边缘部分(半导体岛的边缘部分)中的一部分,则需要提供覆盖边缘表面的工艺(例如,涂敷氟碳树脂并图形化氟碳树脂的工艺),这导致工艺次数的增加和制造成本增加。因此,可以说优选如图 6E 所示的形成以避免这种情况。

[0082] [薄膜晶体管 1 的作用和效果]

[0083] 在薄膜晶体管 1 中,当将等于或大于预定阈值电压的电压(栅极电压)经由栅极线 12L 施加至栅电极 12 时,在有机半导体层 14 内形成沟道。因此,电流(漏电流)在源-漏电极 15A 和 15B 之间流动,且薄膜晶体管 1 用作晶体管(有机 TFT)。

[0084] (1. 现有方法的问题)

[0085] 过去使用通过在这种有机 TFT 中的有机半导体层上直接形成并刻蚀金属层来形成源-漏电极的方法。然而,该方法可能给有机半导体表面带来损伤,并降低取决于有机半导体与电极金属之间的结合的特性。

[0086] 另一方面,当通过使用印刷工艺(印刷法)将顶接触型源-漏电极直接形成为图形时,理想地,可在与沟道上的有机半导体层表面无任何接触的情况下形成源-漏电极。因此,可以在抑制对有机半导体层的损伤的同时形成顶接触结构,并获得良好的晶体管特性。即,可以说印刷法是作为在制造底栅交错型有机 TFT 时形成源-漏电极的方法的一种合适的方法。此外,在基于这种印刷法的电极形成技术中,基于反转胶印法的布线形成技术已在精细度方面取得了良好效果。

[0087] 将考虑使用底栅交错型有机 TFT 来制造集成电路的情况。尤其将考虑通过使用反转胶印法形成源-漏电极和布线层中的每一个的情况。在该情况下,当使用印刷法(反转胶印法)整体形成(在同一工艺中形成)源-漏电极和布线层时,尤其当集成底栅交错型有机 TFT 时,会发生以下问题。

[0088] 作为第一问题,例如,当在有机半导体层上形成电极(源电极和漏电极)和布线层时,在有机半导体层的端部(半导体岛的边缘部分)附近可能发生布线层的断裂(台阶断开)。这是由于以下事实:尽管有机半导体层的表面具有几十 nm 的很小量级的差异,但其表面是被印刷对象的岛状有机半导体层的表面不是平面,并因此在边缘附近布线易于断开。当制造底接触型有机 TFT 时,布线层在有机半导体层的端部附近的断裂(台阶断开)等不会发生,但这却是专门针对顶接触型有机 TFT 的一个问题。这种布线层的断裂是制造缺陷的一个因素,而且期望减小制造缺陷。

[0089] 此外,援引不充分的图形定位精度作为第二问题。这是由于以下原因而导致的。首先,由于印刷设备的机械精度和橡皮布(blanket)的扭曲,印刷图形可能偏离印刷图形应当存在的原始位置。因此,集成电路图形是考虑印刷位置精度的冗余图形(redundant pattern)。那么,与假设基于使用步进机(stepper)等的光刻技术(高精度:小于约 $\pm 1 \mu\text{m}$ 的位置偏移)的图形形成方法的集成电路图形相比,降低了晶体管的集成密度。

[0090] 此外,援引材料方面的问题作为第三问题。首先,目前用于印刷布线的典型材料是 Ag 纳米颗粒,其周边被有机分子修饰。然而,已知 Ag 布线在高湿度条件下会因通电而产生电迁移。因此,要确保具有 Ag 布线的电路的可靠性需要一强阻隔层(例如,玻璃)来阻挡水从外部进入。这意味着对使用有机 TFT 的柔性电路的制造产生阻碍。

[0091] 顺便提及,近年来已研制出能够消除这种 Ag 布线的缺陷的 Cu 纳米油墨。然而,从实用的观点来看,Cu 油墨仍具有缺陷,因为由于 Cu 的易氧化特性,该墨汁保存时间很短,而且例如需要在还原气氛中燃烧油墨,这需要特殊的加热设备。

[0092] 除了金属纳米颗粒的油墨,诸如 PEDOT-PSS 等的导电聚合物或诸如石墨、碳纳米管等的碳基材料(碳材料)均可作为布线材料。每种材料具有约 5eV 的电离势(或功函数),且相对于有机半导体形成相对很小的电势垒。此外,根据碳基材料的说明,与金属纳米颗粒的油墨相比,碳基材料是很廉价的。然而,二者都具有很高的片电阻(sheet resistance),因此可以说很难用于长布线。

[0093] 由于上述三个问题,尤其在制作底栅交错型有机 TFT 的集成电路时,通过使用印刷法(例如,反转胶印法)在底栅交错型有机 TFT 中整体形成源-漏电极和布线层(在同一工艺中形成源-漏电极和布线层)包括了来自工艺角度和材料角度两方面的困难。

[0094] (2. 本实施方式的作用)

[0095] 因此,本实施方式如下解决上述三个问题。具体地,首先,在根据本实施方式的薄

膜晶体管 1 中,配置在有机半导体层 14 上从而与有机半导体层 14 接触的源-漏电极 15A 和 15B 独立于电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。换言之,当制造薄膜晶体管 1 时,在有机半导体层 14 上形成源-漏电极 15A 和 15B,以便与有机半导体层 14 接触,且其后形成电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B。例如,与源-漏电极 15A 和 15B 与布线层 17A 和 17B 整体形成(与布线层 17A 和 17B 在同一工艺中形成)的情况相比,这防止了布线层 17A 和 17B 在有机半导体层 14 的端部(半导体岛的边缘部分)附近轻易发生断裂。

[0096] 此外,在本实施方式中,例如,针对有机半导体层 14 或保护膜 16 配置图 3A 等所示的凸出部分 140 和图 3B 等所示的凹进部分 160。因此,例如源-漏电极 15A 和 15B 以及布线层 17A 和 17B,无疑在由图 4A 或图 4B 的阴影所指示的区域中(见附图标记 P11 或 P12)彼此电连接(彼此接触)。结果,如图 1B 和图 5 所示,避免了布线层 17A 和 17B 断裂(台阶断开)的发生,并确保了更可靠的电连接。

[0097] 即,在根据图 3C 和图 7A 所示的第二对比实例的薄膜晶体管(薄膜晶体管 201)中,例如,有机半导体层 14 不具有凸出部分 140,而且保护膜 16 也不具有凹进部分 160。因此,如图 7A 中的附图标记 P201 所指示,例如,存在仅具有位于栅电极 12 与源-漏电极 15A 和 15B (或布线层 17A 和 17B)的层之间的栅极绝缘膜 13 的区域。该区域极有可能成为栅电极 12 与源-漏电极 15A 和 15B 之间的泄漏部分,而且在制造大规模集成电路时,该集成电路可能无法表现出作为电路的性能。

[0098] 因此,如图 8A 和图 8B 所示,例如,可以说根据本实施方式的薄膜晶体管 1 优选具有置于栅电极 12 与源-漏电极 15A 和 15B (布线层 17A 和 17B)重叠的区域的有机半导体层 14 和保护膜 16 中的至少一个。换言之,不期望在栅电极 12 与源-漏电极 15A 和 15B (布线层 17A 和 17B)重叠的区域没有有机半导体层 14 和保护膜 16 中的任何一个,例如与图 8C 所示的根据第二对比实例的薄膜晶体管 201 一样。

[0099] 此外,例如在图 7B 所示的根据第三对比实例的薄膜晶体管(薄膜晶体管 301)中,在将布线层 17A 和 17B 彼此相连的区域中,有机半导体层 14 的外部形状线位于栅电极 12 的外部形状线的外部。因此,如图 7B 中的附图标记 P301 所指示,例如,不被施加至栅电极 12 的栅电压调制的半导体区域存在于源-漏电极 15A 和 15B 之间(布线层 17A 和 17B 之间)。该半导体区域极有可能成为栅电极 12 与源-漏电极 15A 和 15B 之间的泄漏部分,且因此可以说这是由于上述原因而不期望的区域。

[0100] 因此,可以说在根据本实施方式的薄膜晶体管 1 中,例如,如图 9 所示,优选在将布线层 17A 和 17B 彼此相连的区域中,有机半导体层 14 的外部形状线位于栅电极 12 的外部形状线的内部。除此以外,由于以下原因,可以说相反地,在将布线层 17A 和 17B 彼此相连的方向(Y 轴方向)上,有机半导体层 14 的外部形状线优选位于栅电极 12 的外部形状线的外部。下文可以说考虑了在有机半导体层 14 的半导体岛(源-漏电极 15A 和 15B)的外部形状线附近的区域中 Z 方向(厚度方向)上的层叠条件。首先,当有机半导体层 14 的外部形状线位于栅电极 12 的外部形状线的外部时,通过顺序层叠栅电极 12、栅极绝缘膜 13、有机半导体层 14 和布线层 17A 和 17B 来形成上述区域中的层叠结构。另一方面,当有机半导体层 14 的外部形状线位于栅电极 12 的外部形状线的内部时,通过顺序层叠栅电极 12、栅极绝缘膜 13 和布线层 17A 和 17B 来形成上述区域中的层叠结构。即,前者(有机半导体层 14

的外部形状线位于外部的情况)具有比后者(有机半导体层 14 的外部形状线位于内部的情况)多了相当于有机半导体层 14 的一层的层叠层数量。因此,因为前者具有比后者多一层的层叠层数量,所以可以说与后者相比,前者降低了栅极线与源极线或栅极线与漏极线之间发生层间泄漏的可能性。

[0101] 如上所述,在本实施方式中,配置在有机半导体层 14 上从而与有机半导体层 14 接触的源-漏电极 15A 和 15B 独立于电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。换言之,当制造薄膜晶体管 1 时,在有机半导体层 14 上形成源-漏电极 15A 和 15B,以便与有机半导体层 14 接触,且其后形成电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B。与源-漏电极 15A 和 15B 与布线层 17A 和 17B 整体形成(在与布线层 17A 和 17B 的同一工艺中形成)的情况相比,例如,这可防止布线层 17A 和 17B 在有机半导体层 14 的端部(半导体岛的边缘部分)附近轻易发生断裂,并因此减少了制造缺陷。因此,例如能够以很高的可重复性来制造包括底栅交错型有机 TFT 的大规模集成电路。

[0102] 此外,由于通过使用印刷法来直接图形化和形成源-漏电极 15A 和 15B,所以可获得其有机 TFT 表现出良好特性的底栅交错型有机 TFT。这是因为能够在不给源-漏电极 15A 和 15B 之间带来损伤的条件下形成顶接触(有机半导体层 14 的表面直接位于沟道上方)。

[0103] 此外,可以拓宽可用于源-漏电极 15A 和 15B 的材料的选择。例如,可选择提供与有机半导体良好电连接的且廉价的材料,诸如导电聚合物、碳基材料等。这是因为即使材料具有很高的片电阻,但当用普通金属(具有相对较低的片电阻的金属)形成布线层 17A 和 17B 时,布线电阻增大的问题不会出现。

[0104] 此外,由于针对源-漏电极 15A 和 15B 的各电极端配置了对准偏移容纳区 150,所以在源-漏电极 15A 和 15B 的印刷形成时,能够容纳(容许)定位偏移(对准偏移),从而能进一步抑制制造缺陷的发生。

[0105] 此外,由于在薄膜晶体管 1 中,有机半导体层 14 的外边缘部分(半导体岛的边缘部分)被保护膜 16 或布线层 17A 和 17B 完全覆盖,所以获得了以下优势。首先,可提高真空成膜法的选择自由度。例如,甚至可选择给予淀积颗粒高能量的金属膜形成法,诸如溅射法、CVD 法等。这是因为不担心给有机半导体层 14 的表面带来损伤。此外,在加工布线层 17A 和 17B 时,可使用强到一定程度的酸或碱,从而能实现操作特性的提高和低成本。

[0106] 下文中将对本公开的其它实施方式(第二至第四实施方式)进行描述。顺便提及,与前述第一实施方式中相同的组成元件均用相同的附图标记来标识,并将适当省略对其的描述。

[0107] < 第二实施方式 >

[0108] [薄膜晶体管 1A 的结构及制造方法]

[0109] 图 10A 至图 10F 是示出根据第二实施方式的半导体元件(薄膜晶体管 1A)结构的一个实例和按工艺顺序示出在制造根据第二实施方式的薄膜晶体管 1A 的方法中的主要工艺的一个实例的平面图(X-Y 平面图)。

[0110] 根据本实施方式的薄膜晶体管 1A 基本上具有与薄膜晶体管 1 类似的结构,除了根据本实施方式的薄膜晶体管 1A 具有后续将描述的接触部分 18 之外。然而,如后续将详细描述的那样,在薄膜晶体管 1A 中,源-漏电极 15A 和 15B 与布线层 17A 和 18B 两者均通过印刷工艺(印刷法)形成。

[0111] 此外,在薄膜晶体管 1A 中,与薄膜晶体管 1 不同,在衬底 11 上顺序层叠栅电极 12、栅极绝缘膜 13、有机半导体层 14、一对源-漏电极 15A 和 15B、一对布线层 17A 和 17B 以及保护膜 16。这是因为在形成保护膜 16 之后通过印刷法形成布线层 17A 和 17B 的方法会因过大的表面凹坑和凸台而使印刷变得困难。

[0112] 在本实施方式中,首先,如图 10A 至图 10C 所示,与第一实施方式一样,在衬底 11 上形成栅电极 12 和栅极线 12L,并在栅电极 12 和栅极线 12L 上形成图中未示出的栅极绝缘膜 13。随后,与第一实施方式一样,在栅极绝缘膜 13 上形成岛状有机半导体层 14。然而,与第一实施方式不同,在形成有机半导体层 14 时,还在栅极线 12L 与布线层 17A 和 18B 的相交部分形成岛状有机半导体层 14,以避免上述漏电流的发生。

[0113] 接下来,例如,如图 10D 所示,例如通过使用诸如反转胶印法的印刷法来形成布线层 17A 和 17B。具体地,例如直接对 Ag 图形化,且例如在 140℃ 的温度下进行约一个小时的热处理。顺便提及,用于布线层 17A 和 17B 的材料和印刷法的种类不限于这些实例。

[0114] 接下来,例如,如图 10E 所示,与第一实施方式一样形成保护膜 16。然而,考虑到接下来图 10F 所示的工艺,保护膜 16 的形状优选具有如上所述的凹进部分 160。这是因为当在后续图 10F 的工艺中通过使用喷墨法将油墨滴入源-漏电极 15A 和 15B 与布线层 17A 和 17B 之间的接触部分时,凹进部分 160 能抑制微小液滴在横向(X 轴方向)上的扩展。

[0115] 其后,在本实施方式中,例如,如图 10F 所示,例如通过使用喷墨法在源-漏电极 15A 和 15B 与布线层 17A 和 17B 之间形成接触部分 18。具体地,通过使用喷墨法将 Ag 纳米油墨滴入源-漏电极 15A 和 15B 与布线层 17A 和 17B 之间的接触部分,并在滴入油墨之后,例如在 140℃ 的温度下进行约一个小时的热处理,借此形成接触部分 18。因此确保了源-漏电极 15A 和 15B 与布线层 17A 和 17B 之间良好的电连接。作为以上的结果,制成了根据本实施方式的薄膜晶体管 1A。

[0116] [薄膜晶体管 1A 的作用和效果]

[0117] 同样在薄膜晶体管 1A 中,与薄膜晶体管 1 一样,配置在有机半导体层 14 上从而与有机半导体层 14 接触的源-漏电极 15A 和 15B 独立于电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。换言之,当制造薄膜晶体管 1A 时,在有机半导体层 14 上形成源-漏电极 15A 和 15B,以便与有机半导体层 14 接触,且其后形成电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B。因此,本实施方式通过与第一实施方式类似的作用,也能提供与第一实施方式类似的效果。

[0118] 顺便提及,在本实施方式中,当将 Ag 油墨用作用于形成布线层 17A 和 17B 的油墨材料时,需要提供强密封(例如,玻璃密封)来防止水进入布线层 17A 和 17B。在该情况下,柔性电路的实现是不可能的。另一方面,当将除了 Ag 之外的高电阻材料用作油墨材料时,考虑高电阻材料适用于具有短布线长度的电路。

[0119] 在本实施方式中,如第一实施方式所述,源-漏电极 15A 和 15B 以及布线层 17A 和 17B 在单独工艺中的形成,具有防止布线层 17A 和 17B 在有机半导体层 14 的端部附近轻易断裂的优势。此外,与通过使用光刻技术和刻蚀来形成布线层 17A 和 17B 的情况相比,仅通过印刷工艺来形成源-漏电极 15A 和 15B 以及布线层 17A 和 17B 可减少工艺次数。也可以使用不同种类的油墨,例如由诸如 PEDOT-PSS 等的导电聚合物来形成源-漏电极 15A 和 15B 以及用 Ag 来形成布线层 17A 和 17B。因为合适的电极材料不一定是合适的布线材料,

所以可能存在在单独工艺中以其自己的方式来形成源 - 漏电极 15A 和 15B 以及布线层 17A 和 17B 更有意义的情况。

[0120] < 第三实施方式 >

[0121] [薄膜晶体管 1B 的结构及制造方法]

[0122] 图 11A 至图 11E 是示出根据第三实施方式的半导体元件(薄膜晶体管 1B)结构的一个实例和按工艺顺序示出在制造根据第三实施方式的薄膜晶体管 1B 的方法中的主要工艺的一个实例的平面图(X-Y 平面图)。

[0123] 根据本实施方式的薄膜晶体管 1B 基本上具有与薄膜晶体管 1 类似的结构。然而,如后续将详细描述的那样,在薄膜晶体管 1B 中,通过使用真空成膜工艺和光刻技术来形成(通过真空成膜来形成)源 - 漏电极 15A 和 15B,而通过印刷工艺(印刷法)来形成布线层 17A 和 17B。由于布线层 17A 和 17B 的图形形成完全通过印刷法来进行,所以与使用光刻技术的情况相比,可减少工艺次数。

[0124] 此外,在薄膜晶体管 1B 中,出于与第二实施方式相同的原因,在衬底 11 上顺序层叠栅电极 12、栅极绝缘膜 13、有机半导体层 14、一对源 - 漏电极 15A 和 15B、一对布线层 17A 和 17B 以及保护膜 16。

[0125] 在本实施方式中,首先,如图 11A 和 11B 所示,与第二实施方式一样,在衬底 11 上形成栅电极 12 和栅极线 12L,并在栅电极 12 和栅极线 12L 上形成图中未示出的栅极绝缘膜 13。随后,与第二实施方式一样,在栅极绝缘膜 13 上形成岛状有机半导体层 14。

[0126] 接下来,如图 11C 所示,例如,通过使用真空成膜工艺和光刻技术来形成源 - 漏电极 15A 和 15B。具体地,首先,使 Ag 经历电阻加热蒸发而成为金属膜,从而形成源 - 漏电极 15A 和 15B,并通过反转胶印法来印刷光刻胶材料,借此形成源 - 漏电极 15A 和 15B 的图形。接下来,例如利用碘化钾溶液进行刻蚀,且其后去除光刻胶。

[0127] 接下来,如图 11D 和图 11E 所示,例如,与第二实施方式一样,形成布线层 17A 和 17B 以及保护膜 16。作为以上的结果,制成了根据本实施方式的薄膜晶体管 1B。

[0128] [薄膜晶体管 1B 的作用和效果]

[0129] 同样在薄膜晶体管 1B 中,与薄膜晶体管 1 一样,配置在有机半导体层 14 上从而与有机半导体层 14 接触的源 - 漏电极 15A 和 15B 独立于电连接至源 - 漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。换言之,当制造薄膜晶体管 1B 时,在有机半导体层 14 上形成源 - 漏电极 15A 和 15B,以便与有机半导体层 14 接触,且其后形成电连接至源 - 漏电极 15A 和 15B 的布线层 17A 和 17B。因此,本实施方式通过与第一实施方式类似的作用,也能提供与第一实施方式类似的效果。

[0130] 此外,在本实施方式中,源 - 漏电极 15A 和 15B 以及布线层 17A 和 17B 在单独工艺中的形成可以说除了第一实施方式所述的优势之外还具有以下优势。例如,当将 Au 用作用于源 - 漏电极 15A 和 15B 的材料时,可通过限制针对源 - 漏电极 15A 和 15B 的 Au 的使用来减少所使用的昂贵的 Au 的量。

[0131] < 第四实施方式 >

[0132] [薄膜晶体管 1C 的结构及制造方法]

[0133] 图 12A 至图 12E 是示出根据第四实施方式的半导体元件(薄膜晶体管 1C)结构的一个实例和按工艺顺序示出在制造根据第四实施方式的薄膜晶体管 1C 的方法中的主要工

艺的一个实例的平面图(X-Y 平面图)。

[0134] 根据本实施方式的薄膜晶体管 1C 基本上具有与薄膜晶体管 1 类似的结构。然而,如后续将详细描述的那样,在薄膜晶体管 1C 中,源-漏电极 15A 和 15B 以及布线层 17A 和 17B 两者均通过使用真空成膜工艺和光刻技术来形成(通过真空成膜来形成)。

[0135] 具体地,首先,如图 12A 至图 12C 所示,与第三实施方式一样,在衬底 11 上形成栅电极 12 和栅极线 12L,并在栅电极 12 和栅极线 12L 上形成图中未示出的栅极绝缘膜 13。随后,与第三实施方式一样,在栅极绝缘膜 13 上形成岛状有机半导体层 14,且其后形成源-漏电极 15A 和 15B。

[0136] 接下来,如图 12D 所示,例如,与第一实施方式一样形成布线层 17A 和 17B。其后,如图 12E 所示,例如,与第三实施方式一样形成保护膜 16。作为以上的结果,制成了根据本实施方式的薄膜晶体管 1C。

[0137] [薄膜晶体管 1C 的作用和效果]

[0138] 同样在薄膜晶体管 1C 中,与薄膜晶体管 1 一样,配置在有机半导体层 14 上从而与有机半导体层 14 接触的源-漏电极 15A 和 15B 独立于电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。换言之,当制造薄膜晶体管 1C 时,在有机半导体层 14 上形成源-漏电极 15A 和 15B,以便与有机半导体层 14 接触,且其后形成电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B。因此,本实施方式通过与第一实施方式类似的作用,也能提供与第一实施方式类似的效果。

[0139] < 第五实施方式 >

[0140] [薄膜晶体管 1D 的整体结构]

[0141] 图 13A 和图 13B 示意性示出了根据第五实施方式的半导体元件(薄膜晶体管 1D)的整体结构。具体地,图 13A 示出了平面结构(X-Y 平面结构)。图 13B 示出了在图 13A 中沿着线 IV-IV 在箭头方向截取的截面结构(Z-X 截面结构)。与到此为止所述的薄膜晶体管 1 和图 1A 至图 1C 一样,该薄膜晶体管 1D 也是顶接触交错型有机 TFT。

[0142] 例如,通过在衬底 11 上顺序层叠栅电极 12、栅极绝缘膜 13、有机半导体层 14、一对源-漏电极 15A 和 15B 及堤层(刻蚀停止层) 19、以及一对布线层 17A 和 17B 来形成薄膜晶体管 1D。

[0143] 堤层 19 被配置为围绕源-漏电极 15A 和 15B 各自边缘的至少一部分。在该情况下,分别为每个薄膜晶体管 1D (各元件形成区)配置堤层 19。即,每个堤层 19 仅配置在每个薄膜晶体管 1D 的形成区附近。换言之,在衬底 11 上不连续地(分别为每个薄膜晶体管 1D 的形成区)配置堤层 19。

[0144] 此外,在该情况下,堤层 19 具有这种将一对源-漏电极 15A 和 15B 彼此隔开的形状,且具有位于布线层 17A 和 17B 围绕源-漏电极 15A 和 15B 边缘部分的侧边上的开口部分 190。即,如图 13A 所示,在该情况下,堤层 19 具有位于其侧边上的大写字母 H 的形状。换言之,在该情况下,堤层 19 的形成区与布线层 17A 和 17B 的形成区彼此不重叠(彼此不层叠)。源-漏电极 15A 和 15B 各自的端部(一个端部)从堤层 19 内部通过开口部分 190 伸出(突出)至布线层 17A 和 17B 的侧边,借此源-漏电极 15A 和 15B 与布线层 17A 和 17B 彼此电连接。顺便提及,在后续将描述的源-漏电极 15A 和 15B 的形成时,自然或有意地形成该源-漏电极 15A 和 15B 的伸出部分(凸出部分)。

[0145] 当使用该形状的堤层 19 时,以自对准方式(自对准形式)来形成源-漏电极 15A 和 15B,如后续将描述那样。堤层 19 还作为用于有机半导体层 14 中沟道部分的刻蚀停止层。顺便提及,例如,该堤层 19 优选由诸如氟(F)基树脂材料(例如 $(C_6F_{10})_n$ 等)的疏水材料形成。

[0146] [制造薄膜晶体管 1D 的方法]

[0147] 例如,薄膜晶体管 1D 可如下制造。图 14A 至图 14J 是按工艺顺序示出在制造根据本实施方式的薄膜晶体管 1D 的方法中的主要工艺的一个实例的平面图(X-Y 平面图)。顺便提及,下文将对电容元件与薄膜晶体管 1D 一同形成的情况作为一个实例进行描述。

[0148] 首先,如图 14A 所示,在衬底 11 上形成栅电极 12 和栅极线 12L。其后,如图 14B 所示,在栅电极 12 和栅极线 12L 上形成栅极绝缘膜 13。接下来,如图 14C 和图 14D 所示,与第一至第四实施方式一样,在栅极绝缘膜 13 上形成岛状有机半导体层 14。

[0149] 接下来,如图 14E 所示,例如,通过使用反转胶印在栅极绝缘膜 13 和岛状有机半导体层 14 上形成如上所述还用作刻蚀停止层的堤层 19。具体地,通过例如使用诸如氟基树脂的疏水材料进行反转胶印,且例如在 120°C 的温度下进行加热和干燥五分钟。顺便提及,在本实例中,也在电容元件(例如,辅助电容元件)的形成区边缘形成堤层 19。如下文所述,当通过使用印刷法从而也形成电容元件的电极(上电极)时,使得后续将描述的通过印刷法(在该情况下为凹版印刷)形成布线层 17A 和 17B 变得更容易。例如,这是因为采用凹版印刷,容易印刷简单图形,但难以印刷彼此垂直的直线图形或方块和直线彼此混合的图形。

[0150] 接下来,如图 14F 中的附图标记 P4 所指示,使用印刷工艺(在该情况下为喷墨法)将由用于源-漏电极 15A 和 15B (和电容元件的电极)的构成材料制成的油墨滴下并填入堤层 19 的内部。以此方式,如图 14G 所示,例如,滴入堤层 19 内部的油墨湿润并扩散,使得通过使用堤层 19 以自对准方式形成源-漏电极 15A 和 15B 等。此时,在该情况下,源-漏电极 15A 的端部(一个端部)从堤层 19 内部通过开口部分 190 伸出(突出)至要形成布线层 17A 的区域的侧边。该伸出部分(凸出部分)作为用于将源-漏电极 15A 电连接至布线层 17A 的部分(接触部分)。顺便提及,此时,整个岛状有机半导体层 14 优选被源-漏电极 15A 和 15B 以及还用作刻蚀停止层的堤层 19 完全覆盖。这是用于在后续布线层 17A 和 17B 形成时保护沟道部分。

[0151] 接下来,如图 14H 所示,例如,通过使用溅射法在整个表面上形成布线层 170。其后,如图 14I 所示,将抗蚀剂膜 8 图形化印刷成布线层 17A 和 17B 的形状。接下来,使用例如硝酸、氢氟酸和磷酸的混合酸来湿法刻蚀布线层 170,且其后溶解并去除抗蚀剂膜 8,借此如图 14J 所示,形成布线层 17A 和 17B。作为以上的结果,制成了图 13A 和图 13B 所示的薄膜晶体管 1D 等。

[0152] [薄膜晶体管 1D 的作用和效果]

[0153] 同样在薄膜晶体管 1D 中,与薄膜晶体管 1 一样,配置在有机半导体层 14 上从而与有机半导体层 14 接触的源-漏电极 15A 和 15B 独立于电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。换言之,当制造薄膜晶体管 1D 时,在有机半导体层 14 上形成源-漏电极 15A 和 15B,以便与有机半导体层 14 接触,且其后形成电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B。因此,本实施方式通过与第一实施方式类似的作用,也能提供与第一实施方式类似的效果。

[0154] 此外,在本实施方式中,使用堤层 19 通过喷墨印刷,以自对准方式形成源-漏电极 15A 和 15B。因此,在控制滴油墨时的位置的同时,通过采用喷墨印刷获得了降低材料成本的效果。即,能够在降低制造成本的同时,制造由微小图形形成的元件。此外,由于滴油墨法,即使在衬底 11 其上具有凹进和凸起时,也能减小对布线层 17A 和 17B 等的断裂的担忧。此外,在该情况下,堤层 19 还用作刻蚀停止层,因此,配置该堤层 19 不仅仅是用作堤层 19 (有效省去了堤层 19 的形成工艺)。从而进一步降低了制造成本。此外,当源-漏电极 15A 和 15B 以及布线层 17A 和 17B 等均通过印刷形成时,例如,源-漏极 15A 和 15B 以及布线层 17A 和 17B 等均可以不使用光刻技术而形成。因此获得了进一步降低制造成本的效果。

[0155] 此外,在本实施方式中,分别为每个薄膜晶体管 1D (各元件形成区) 配置堤层 19。即,每个堤层 19 仅配置在每个薄膜晶体管 1D 的形成区附近。换言之,在衬底 11 上不连续地(分别为每个薄膜晶体管 1D 的形成区)配置堤层 19。当堤层 19 是由上述疏水材料形成时,还能获得以下效果。由于疏水堤层 19 仅在薄膜晶体管 1D 附近存在,这消除了源-漏电极 15A 和 15B 以及布线层 17A 和 17B 等的层结构形成时进行特殊亲水性处理的需要,因而获得了减少工艺的效果。此外,与形成疏水性堤层 19 的薄膜存在于整个衬底 11 上的情况相比,提高了整个电路在衬底 11 上的结构可靠性。这是因为疏水性堤层 19 在衬底 11 表面上的广泛存在使得在疏水性堤层 19 上形成覆盖膜(层间绝缘膜等)变得困难。此外,即使能够形成覆盖膜,但层间绝缘膜等与疏水性堤层 19 的薄膜之间的粘附性通常很微弱。因此,该薄膜容易在界面处被剥落,从而导致结构脆弱性。

[0156] 此外,以自对准方式进行源-漏电极 15A 和 15B 与刻蚀停止层的对准,而该对准尤其需要精确。因此便减轻了印刷机中对准精度不足的问题。顺便提及,当准确进行还用作刻蚀停止层的堤层 19 与源-漏电极 15A 和 15B 之间的对准时,避免了对源-漏电极 15A 和 15B 之间短路(短接)的担忧,例如,如图 15A 所示。另一方面,例如,如图 15B 所示,在未实现堤层 19 与源-漏电极 15A 和 15B 之间的对准的情况下,当通过喷墨印刷形成源-漏电极 15A 和 15B 时,存有对源-漏电极 15A 和 15B 之间短路的担忧。

[0157] [第五实施方式的变形例]

[0158] 下文将描述前述第五实施方式的变形例(第一至第三变形例)。在第一至第三变形例中的第一和第二变形例中,源-漏电极 15A 和 15B、布线层 17A 和 17B 等的形成方法与第五实施方式不同。即,薄膜晶体管 1D 自身的结构基本上与第五实施方式所述的薄膜晶体管 1D 类似。顺便提及,与第五实施方式相同的结构元件由相同附图标记来标识,并将适当省略对其的描述。

[0159] [第一变形例]

[0160] 图 16A 至图 16F 是按工艺顺序示出在制造根据第一变形例的薄膜晶体管 1D 的方法中的主要工艺的一个实例的平面图(X-Y 平面图)。在本变形例中,通过反转胶印使用抗蚀剂图形形成来形成布线层 17A 和 17B,且其后通过使用喷墨印刷来形成源-漏电极 15A 和 15B。在布线层 17A 和 17B 形成之后,通过使用喷墨印刷来形成源-漏电极 15A 和 15B,因为在反转胶印法的情况下,在具有凹坑和凸台的表面上印刷是很困难的。

[0161] 在本变形例中,首先,如图 16A 所示,与第五实施方式一样,在衬底 11 上形成栅电极 12 和栅极线 12L,且其后在栅电极 12 和栅极线 12L 上形成栅极绝缘膜 13、岛状有机半导体层 14 和堤层 19。

[0162] 接下来,如图 16B 所示,例如,通过使用溅射法在整个表面上形成布线层 170。其后,如图 16C 所示,将抗蚀剂膜 8 图形化印刷成布线层 17A 和 17B 的形状。接下来,使用例如硝酸、氢氟酸和磷酸的混合酸湿法刻蚀布线层 170,且其后溶解并去除抗蚀剂膜 8,借此如图 16D 所示,形成布线层 17A 和 17B。

[0163] 接下来,如图 16E 中的附图标记 P4 所指示,使用印刷工艺(在该情况下为喷墨法)将由用于源-漏电极 15A 和 15B 的构成材料制成的油墨滴下并填入堤层 19 的内部。因此,如图 16F 所示,例如,滴入堤层 19 内部的油墨湿润并扩散,使得通过使用堤层 19 以自对准方式形成源-漏电极 15A 和 15B。此时,在该情况下,源-漏电极 15A 和 15B 各自的端部(一个端部)从堤层 19 内部通过开口部分 190 伸出(突出)至布线层 17A 和 17B 的侧边。该伸出部分(凸出部分)作为用于将源-漏电极 15A 和 15B 电连接至布线层 17A 和 17B 的部分(接触部分)。

[0164] 同样在使用该制造方法的本变形例中,可通过与前述第五实施方式类似的作用来获得与前述第五实施方式类似的效果。

[0165] [第二变形例]

[0166] 图 17A 至图 17E 是按工艺顺序示出在制造根据第二变形例的薄膜晶体管 1D 的方法中的主要工艺的一个实例的平面图(X-Y 平面图)。在本变形例中,通过使用喷墨印刷来形成源-漏电极 15A 和 15B,且其后通过使用激光熔蚀法来形成布线层 17A 和 17B。

[0167] 在本变形例中,首先,如图 17A 所示,与第五实施方式一样,在衬底 11 上形成栅电极 12 和栅极线 12L,且其后在栅电极 12 和栅极线 12L 上形成栅极绝缘膜 13、岛状有机半导体层 14 和堤层 19。

[0168] 接下来,如图 17B 中的附图标记 P4 所指示,使用印刷工艺(在该情况下为喷墨法)将由用于源-漏电极 15A 和 15B 的构成材料制成的油墨滴下并填入堤层 19 的内部。因此,如图 17C 所示,例如,滴入堤层 19 内部的油墨湿润并扩散,使得通过使用堤层 19 以自对准方式形成源-漏电极 15A 和 15B。此时,在该情况下,源-漏电极 15A 和 15B 各自的端部(一个端部)从堤层 19 内部通过开口部分 190 伸出(突出)至要形成布线层 17A 和 17B 的区域的侧边。该伸出部分(凸出部分)作为用于将源-漏电极 15A 和 15B 电连接至布线层 17A 和 17B 的部分(接触部分)。

[0169] 接下来,如图 17D 所示,例如,通过使用溅射法在整个表面上形成布线层 170。其后,通过使用激光熔蚀法来图形化布线层 170。从而如图 17E 所示,形成布线层 17A 和 17B。

[0170] 同样在使用该制造方法的本变形例中,可通过与前述第五实施方式类似的作用来获得与前述第五实施方式类似的效果。

[0171] [第三变形例]

[0172] 图 18A 至图 18C 是示出在根据第三变形例的薄膜晶体管中的堤层 19A 的结构的一个实例和按工艺顺序示出在使用堤层 19A 制造薄膜晶体管的方法中的主要工艺的一个实例的平面图(X-Y 平面图)。

[0173] 同样在本变形例中,与第五实施方式一样,使用还用作刻蚀停止层的堤层 19A 通过喷墨印刷,以自对准方式形成源-漏电极 15A 和 15B。然而,与到此为止所述的堤层 19 不同,根据本变形例的堤层 19A 不具有开口部分 190。即,堤层 19A 被配置为围绕源-漏电极 15A 和 15B 的各边缘的所有部分。顺便提及,与堤层 19 一样,分别为每个薄膜晶体管(各元

件形成区)配置堤层 19A。

[0174] 同样在使用该形状的堤层 19A 的本变形例中,可通过与前述第五实施方式类似的作用来获得与前述第五实施方式类似的效果。

[0175] 然而,当使用该形状的堤层 19A 时,例如,如图 19A 所示,堤层 19A 的形成区和布线层 17A 和 17B 的形成区在堤层 19A 的端部彼此重叠(彼此层叠)。那么,源-漏电极 15A 和 15B 各自的端部(一个端部)在堤层 19A (上述重叠区)内部电连接至布线层 17A 和 17B (见图 19A 中的箭头 P51)。然而,在该情况下,例如,如图 19A 中的附图标记 P6 所指示,在堤层 19A 和布线层 17A 和 17B 边缘部分处堤层 19A 内的源-漏电极 15A 和 15B 中形成水平高度差(level difference)。在该水平高度差部分易于发生源-漏电极 15A 和 15B 的断裂。因此,可以说从可靠性的角度来看,该水平高度差是不期望的。

[0176] 另一方面,如图 19B 所示,在根据第五实施方式的堤层 19 的情况下,堤层 19 的形成区和布线层 17A 和 17B 的形成区彼此不重叠(彼此不层叠)。那么,源-漏电极 15A 和 15B 各自的端部(一个端部)从堤层 19 内部通过开口部分 190 伸出(突出)至布线层 17A 和 17B 的侧边,借此源-漏电极 15A 和 15B 电连接至布线层 17A 和 17B (见图 19B 中的附图标记 P52)。因此,当使用堤层 19 时,在源-漏电极 15A 和 15B 中没有形成水平高度差,且因此可以说与使用如图 19A 所示的堤层 19A 的情况相比,能提高可靠性。

[0177] < 第六实施方式 >

[0178] [薄膜晶体管 1E 的整体结构]

[0179] 图 20 示意性示出了根据第六实施方式的半导体元件(薄膜晶体管 1E)的整体结构(Z-X 截面结构)。与到此为止所述的薄膜晶体管 1 以及 1A 至 1D 不同,该薄膜晶体管 1E 是底接触交错型有机 TFT。

[0180] 例如,通过在衬底 11 上顺序层叠栅电极 12、栅极绝缘膜 13、一对源-漏电极 15A 和 15B、有机半导体层 14 以及一对布线层 17A 和 17B 来形成薄膜晶体管 1E。

[0181] 同样在薄膜晶体管 1E 中,与薄膜晶体管 1 以及 1A 至 1D 一样,与有机半导体层 14 接触的源-漏电极 15A 和 15B 独立于电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。然而,尽管在薄膜晶体管 1 以及 1A 至 1D 中,源-漏电极 15A 和 15B 位于有机半导体层 14 上并与有机半导体层 14 接触,但在薄膜晶体管 1E 中,源-漏电极 15A 和 15B 位于有机半导体层 14 以下的层中并与有机半导体层 14 接触。

[0182] 此外,在薄膜晶体管 1E 中,通过将用于源-漏电极 15A 和 15B 的构成材料(油墨)滴下并填入预定形状的堤层(堤层 19 或堤层 19A)内部来分别形成源-漏电极 15A 和 15B。随后,在去除上述堤层之后,在源-漏电极 15A 和 15B 上形成薄膜晶体管 1E 中的有机半导体层 14。即,与薄膜晶体管 1D 不同,堤层最终被去除掉且不保留在薄膜晶体管 1E 中。然而,本公开不限于如此使用堤层来形成源-漏电极 15A 和 15B 的情况,而是不使用堤层而形成源-漏电极 15A 和 15B。

[0183] [制造薄膜晶体管 1E 的方法]

[0184] 例如,薄膜晶体管 1E 可如下制造。图 21A 至图 21D 是按工艺顺序示出在制造根据本实施方式的薄膜晶体管 1E 的方法中的主要工艺的一个实例的平面图(X-Y 平面图)。

[0185] 首先,如图 21A 所示,在衬底 11 上形成栅电极 12 和栅极线 12L,并在栅电极 12 和栅极线 12L 上形成栅极绝缘薄膜 13。随后,例如,使用上述堤层通过印刷工艺(喷墨印刷)在

栅极绝缘膜 13 上形成源-漏电极 15A 和 15B。顺便提及,当这样通过使用堤层来形成源-漏电极 15A 和 15B 时,其后将去除该堤层。

[0186] 接下来,例如,如图 21B 所示,通过使用诸如柔版印刷术的印刷法在栅极绝缘膜 13 和源-漏电极 15A 和 15B 上形成岛状有机半导体层 14。接下来,如图 21C 所示,例如通过诸如反转胶印法的印刷法来形成由氟基树脂等制成的刻蚀停止层 19B,以覆盖整个有机半导体层 14 的表面。

[0187] 其后,例如,通过使用溅射法在整个表面上形成布线层 170,并例如将抗蚀剂膜 8 图形化印刷成布线层 17A 和 17B 的形状。接下来,使用例如硝酸、氢氟酸和磷酸的混合酸湿法刻蚀布线层 170,且其后溶解并去除抗蚀剂膜 8,借此如图 21D 所示,形成布线层 17A 和 17B。作为以上的结果,制成了根据本实施方式的薄膜晶体管 1E。

[0188] [薄膜晶体管 1E 的作用和效果]

[0189] 同样在薄膜晶体管 1E 中,与薄膜晶体管 1 以及 1A 至 1D 一样,配置在有机半导体层 14 上从而与有机半导体层 14 接触的源-漏电极 15A 和 15B 独立于电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 而形成。换言之,当制造薄膜晶体管 1E 时,与有机半导体层 14 接触的源-漏电极 15A 和 15B 在与电连接至源-漏电极 15A 和 15B 的布线层 17A 和 17B 独立的工艺中形成。

[0190] 与源-漏电极 15A 和 15B 与布线层 17A 和 17B 整体形成(在同一工艺中)的情况相比,例如,本实施方式可因此在抑制有机半导体层 14 与源-漏电极 15A 和 15B 之间的接触电阻的同时,减小布线层 17A 和 17B 的布线电阻,如下文所述。因此,与第一至第五实施方式等一样,本实施方式也可提高可靠性(减少制造缺陷)。

[0191] 具体地,例如,在根据图 22A 所示的第四对比实例的薄膜晶体管 401 中,还用作布线层 17A 和 17B 的源-漏电极 15A 和 15B 具有很厚的膜厚度,并因此降低了源-漏电极 15A 和 15B 的布线电阻。然而,例如存在对在图 22A 中的附图标记 P71 所指示的部分的源-漏电极 15A 和 15B 的水平高度差部分中,由于有机半导体层 14 中的半导体晶体无序而导致的接触电阻的增大和可靠性的降低(制造缺陷增多)的担忧。

[0192] 另一方面,在根据图 22B 所示的第五对比实方式的薄膜晶体管 501 中,例如,如图 22B 中的附图标记 P72 所指示,还用作布线层 17A 和 17B 的源-漏电极 15A 和 15B 具有很小的膜厚度。因此,与前述第四对比实例相比,降低了在源-漏电极 15A 和 15B 的水平高度差部分处的接触电阻,从而以此方式提高了可靠性(减少了制造缺陷)。然而,还用作布线层 17A 和 17B 的源-漏电极 15A 和 15B 的很小的膜厚度意味着与前述第四对比实例相比增大了布线电阻。因此,在这方面可能出现可靠性问题。

[0193] 与第四和第五对比实例相比,本实施方式实现了在使布线层 17A 和 17B 的膜厚度增加的同时,使得与布线层 17A 和 17B 隔开的源-漏电极 15A 和 15B 的膜厚度减小。因此,如上所述,本实施方式可在抑制接触电阻的同时减小布线电阻。

[0194] <应用实例>

[0195] 接下来将对在各前述实施方式和变形例中所述的半导体元件(薄膜晶体管 1 或 1A 至 1E)的应用实例(应用于显示装置和电子装置的实例)进行描述。

[0196] [显示装置]

[0197] 图 23A 和图 23B 示意性示出了具有根据各前述实施方式的半导体元件(薄膜晶体

管 1 或 1A 至 1E) 的显示装置(显示装置 2)的整体结构。具体地,图 23B 示出了平面结构(X-Y 平面结构)。图 23A 示出了在图 23B 中沿线 VI-VI 在箭头方向上截取的截面结构(Z-X 截面结构)。

[0198] 通过顺序层叠衬底 11、TFT 层 22、显示层 23 和透明衬底 24 来形成显示装置 2。具体地,将 TFT 层 22、显示层 23 和透明衬底 24 层叠在衬底 11 的显示区 20A 上,但 TFT 层 22、显示层 23 和透明衬底 24 不层叠在衬底 11 的边框区(非显示区) 20B 上。

[0199] TFT 层 22 包括多个器件,这些器件包括薄膜(诸如金属膜等的导电膜、绝缘膜等)。这些器件例如包括作为用于选择像素的切换元件的 TFT 以及电容元件(储能电容器元件等),布线(扫描线、信号线等)和电极(像素电极等)。在该情况下,TFT 由根据将有机半导体层 14 用作沟道层的各前述实施方式的薄膜晶体管(有机 TFT) 形成。

[0200] 例如,显示层 23 包括位于像素电极与共用电极之间的电泳颗粒、液晶层、有机 EL (电致发光)层,无机 EL 层等。即,通过使用电泳元件、液晶元件、有机 EL 层、无机 EL 层等形成显示层 23。顺便提及,将像素电极配置在各像素的 TFT 层 22 中,以及将共用电极配置在透明衬底 24 的一个表面上。

[0201] 例如,通过使用与衬底 11 类似的材料来形成透明衬底 24。顺便提及,还可在透明衬底 24 上配置用于防止水进入显示层 23 的防湿膜和用于防止很强的外来光照射在显示表面上的可选功能膜。

[0202] [电子装置]

[0203] 接下来将参照图 24A 至图 29G 描述上述显示装置 2 的应用实例。该显示装置 2 可应用于诸如电视机装置、数码相机、个人笔记本电脑、便携式终端装置(诸如便携式电话等)、摄像机等的所有领域中的电子装置。换言之,显示装置 2 可应用于将外部输入的视频信号或电子装置内生成的视频信号显示为静态图像或视频的所有领域中的电子装置。

[0204] (第一应用实例)

[0205] 图 24A 和图 24B 各自示出了应用显示装置 2 的电子书的外观。该电子书例如具有显示部 210 和非显示部 220。显示部 210 由显示装置 2 形成。

[0206] (第二应用实例)

[0207] 图 25 示出了应用显示装置 2 的电视机装置的外观。该电视机装置例如具有包括前面板 310 和滤光玻璃 320 的视频显示屏部 300。该视频显示屏部 300 由显示装置 2 形成。

[0208] (第三应用实例)

[0209] 图 26A 和图 26B 示出了应用显示装置 2 的数码相机的外观。该数码相机例如具有用于闪光的发光部 410、显示部 420、菜单开关 430 和快门按钮 440。显示部 420 由显示装置 2 形成。

[0210] (第四应用实例)

[0211] 图 27 示出了应用显示装置 2 的个人笔记本电脑的外观。该个人笔记本电脑例如具有主机 510、用于输入字符等操作的键盘 520 和用于显示图像的显示部 530。显示部 530 由显示装置 2 形成。

[0212] (第五应用实例)

[0213] 图 28 示出了应用显示装置 2 的摄像机的外观。该摄像机例如具有主体部 610、用于获取目标的透镜 620 (该透镜配置在主体部 610 的前侧表面中)、在照片获取时的开始 /

停止开关 630 和显示部 640。显示部 640 由显示装置 2 形成。

[0214] (第六应用实例)

[0215] 图 29A 至图 29G 示出了应用显示装置 2 的便携式电话的外观。该便携式电话例如通过由连接部分(铰链部分)730 将上侧壳 710 与下侧壳 720 彼此连接形成。该便携式电话具有显示器 740、子显示器 750、图片灯(picture light)760 和摄像头 770。这些部件中,显示器 740 或子显示器 750 由显示装置 2 形成。

[0216] <其它变形例>

[0217] 以上已通过援引一些实施方式、其变形例和应用实例对根据本公开的实施方式的技术进行了描述。然而,本技术不限于这些实施方式等,而是容许各种的修改。

[0218] 例如,在前述实施方式等中所述的各层的材料和厚度或膜形成方法和膜形成条件等是不受限制的,而且可以是其它材料和厚度或其它膜形成方法和膜形成条件。此外,尽管已通过援引显示装置的具体结构来描述前述实施方式等,但不需要配置所有层,而且还可以配置其它层。

[0219] 此外,已通过将包括有机半导体层、栅电极、一对源-漏电极和布线层的薄膜晶体管(有机 TFT)作为根据本公开实施方式的半导体元件的实例描述了前述实施方式等,但不限于此。即,本技术可应用于包括有机半导体层、一对电极(阳极和阴极)和布线层的诸如二极管(整流元件)等的其他半导体元件。

[0220] 顺便提及,本技术还可采用以下结构。

[0221] (1) 一种半导体元件,包括:

[0222] 有机半导体层;

[0223] 电极,其配置在有机半导体层上,以与该有机半导体层接触;以及

[0224] 布线层,其独立于电极而形成,并电连接至该电极。

[0225] (2) 根据上述(1)所述的半导体元件,

[0226] 其中,该半导体元件包括

[0227] 有机半导体层;

[0228] 栅电极;

[0229] 一对源-漏电极,其作为电极,以及

[0230] 布线层,并且

[0231] 该半导体元件形成为薄膜晶体管。

[0232] (3) 根据上述(2)所述的半导体元件,还包括:

[0233] 栅极绝缘膜,以及

[0234] 保护膜,

[0235] 其中,以栅电极、栅极绝缘膜、有机半导体层、源-漏电极、保护膜和布线层的顺序在衬底上层叠栅电极、栅极绝缘膜、有机半导体层、源-漏电极、保护膜和布线层。

[0236] (4) 根据上述(3)所述的半导体元件,

[0237] 其中,有机半导体层在保护膜的成膜区外部具有凸出部分,该凸出部分作为与源-漏电极重叠的区域。

[0238] (5) 根据上述(3)所述的半导体元件,

[0239] 其中,保护膜具有凹进部分,该凹进部分作为凹槽区,以及

- [0240] 有机半导体层与源 - 漏电极在凹槽区中彼此重叠。
- [0241] (6) 根据上述(3)至(5)中任一项所述的半导体元件，
- [0242] 其中，有机半导体层和保护膜中的一个配置在栅电极与布线层之间的重叠区中。
- [0243] (7) 根据上述(3)至(6)中任一项所述的半导体元件，
- [0244] 其中，在将作为布线层的一对布线层彼此连接的区域中，有机半导体层的外部形状线配置在栅电极的外部形状线的内部，该对布线层分别连接至一对源 - 漏电极。
- [0245] (8) 根据上述(2)至(7)中任一项所述的半导体元件，
- [0246] 其中，一对源 - 漏电极包括对准偏移容纳区，形成该对准偏移容纳区以分别包括源 - 漏电极。
- [0247] (9) 根据上述(2)至(8)中任一项所述的半导体元件，
- [0248] 其中，所述源 - 漏电极由导电聚合物、碳和金属中的一种形成。
- [0249] (10) 一种显示装置，包括：
- [0250] 半导体元件；以及
- [0251] 显示层；
- [0252] 其中，半导体元件包括
- [0253] 有机半导体层；
- [0254] 电极，其配置在有机半导体层上，以与有机半导体层接触；以及
- [0255] 布线层，其独立于电极而形成，并电连接至该电极。
- [0256] (11) 一种电子装置，包括：
- [0257] 显示装置，其具有
- [0258] 半导体元件；以及
- [0259] 显示层；
- [0260] 其中，半导体元件包括
- [0261] 有机半导体层；
- [0262] 电极，其配置在有机半导体层上，以与有机半导体层接触；以及
- [0263] 布线层，其独立于电极而形成，并电连接至该电极。
- [0264] (12) 一种用于制造半导体元件的方法，该方法包括：
- [0265] 在衬底上形成有机半导体层；
- [0266] 在有机半导体层上形成电极，以使电极与该有机半导体层接触；以及
- [0267] 在形成电极之后，形成电连接至该电极的布线层。
- [0268] (13) 根据上述(12)所述的用于制造半导体元件的方法，
- [0269] 其中，通过使用印刷工艺来形成电极，以及
- [0270] 通过使用真空成膜工艺和光刻技术来形成布线层。
- [0271] 本申请包括涉及分别于 2011 年 6 月 20 日和 2011 年 12 月 21 日在日本专利局提交的日本在先专利申请第 JP 2011-136492 号和第 JP2011-279240 号中所公开的主题，其整个内容通过引用结合于此。

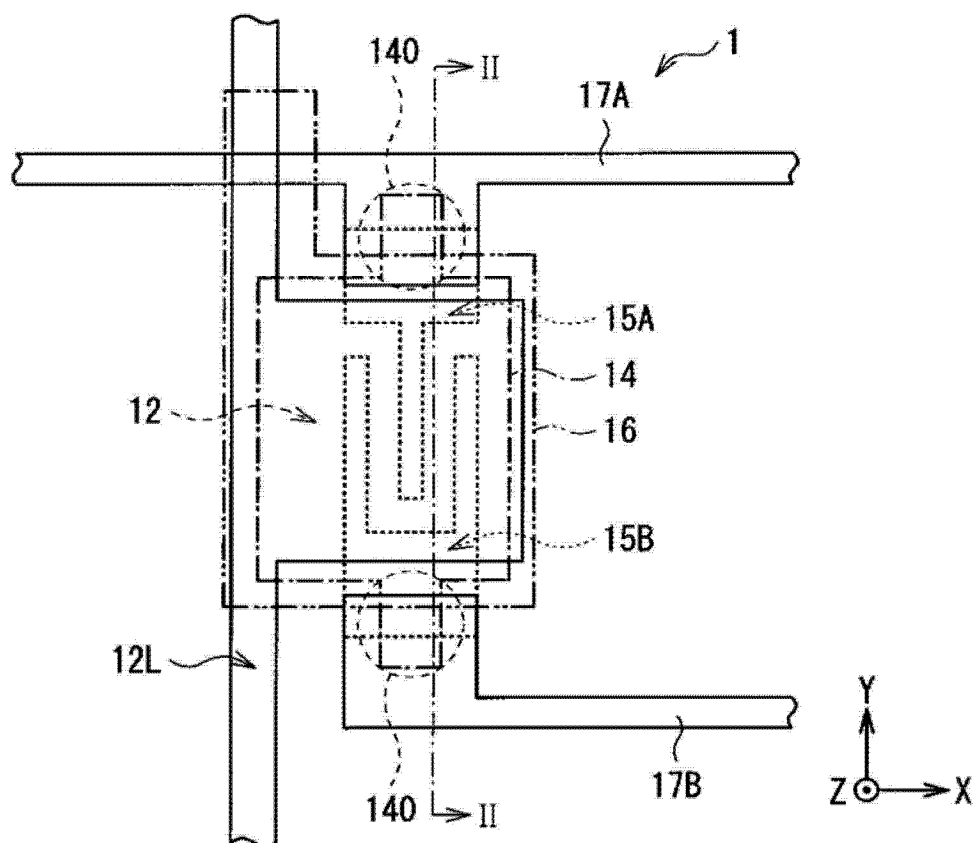


图 1A

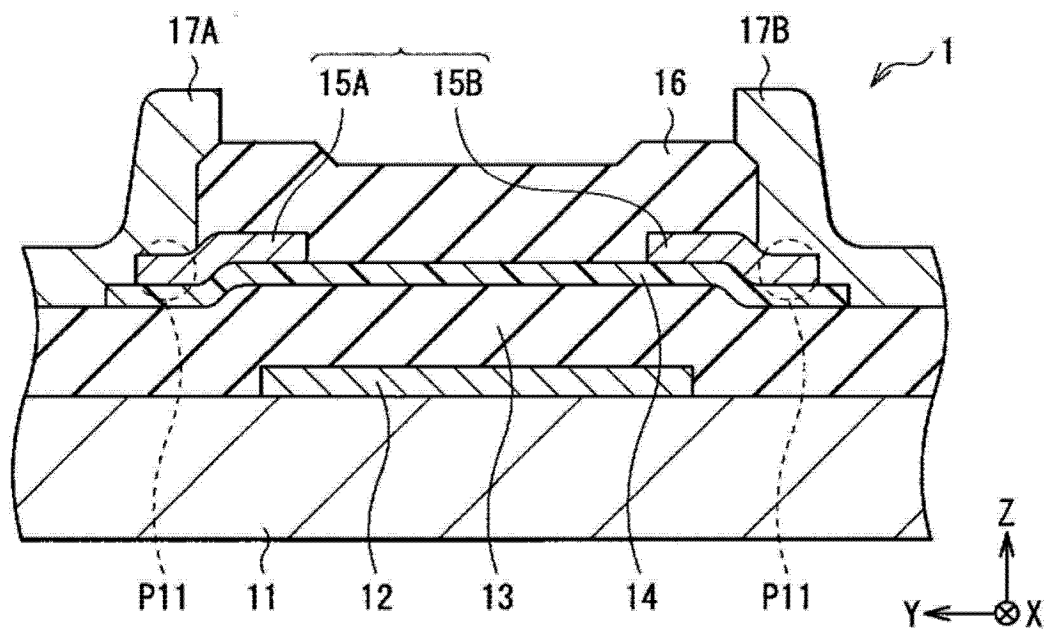


图 1B

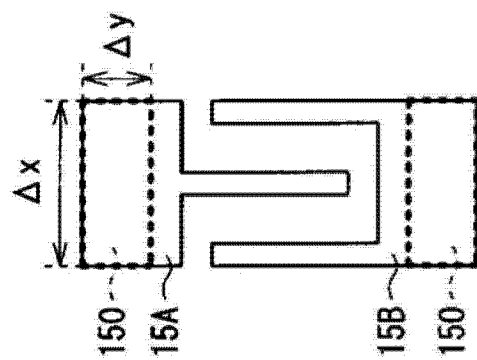


图 2A

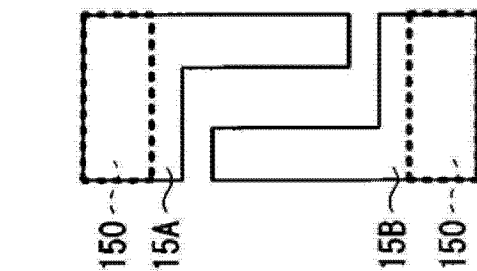
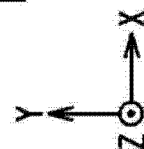


图 2B

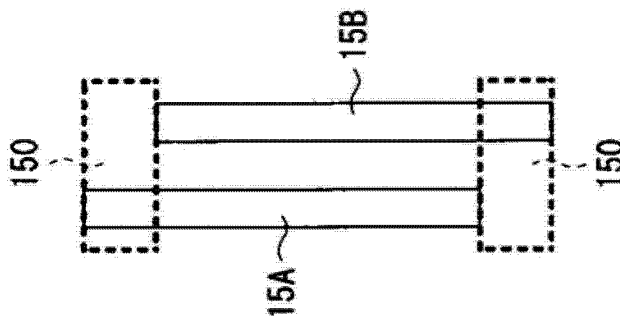


图 2C

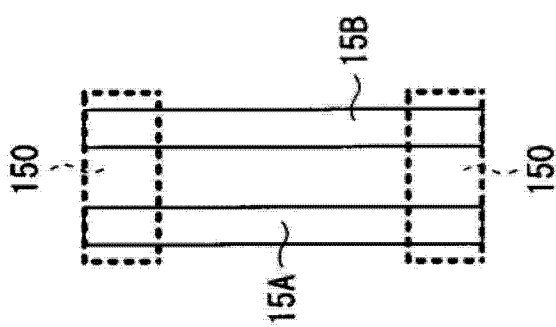


图 2D

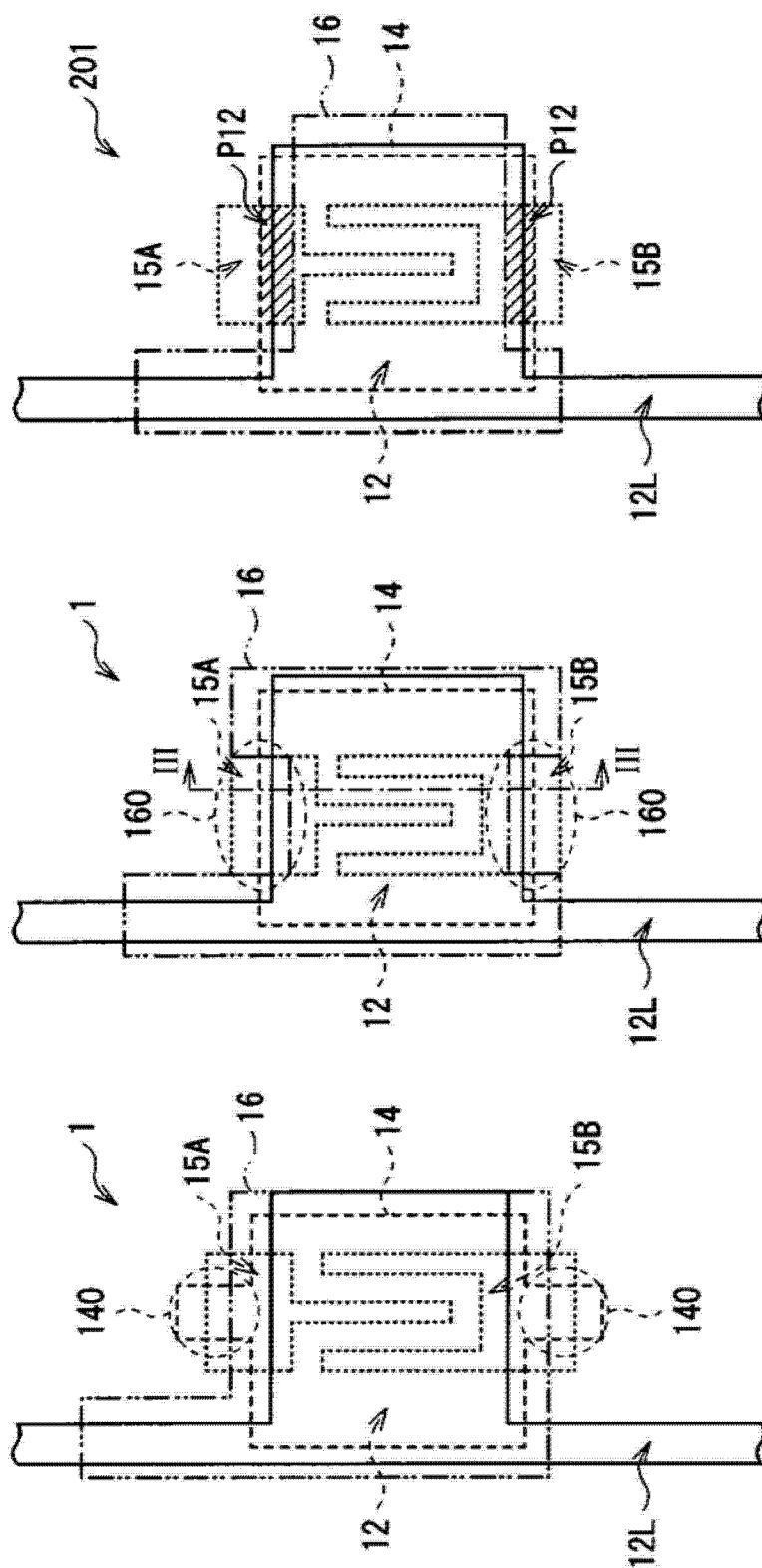


图 3A

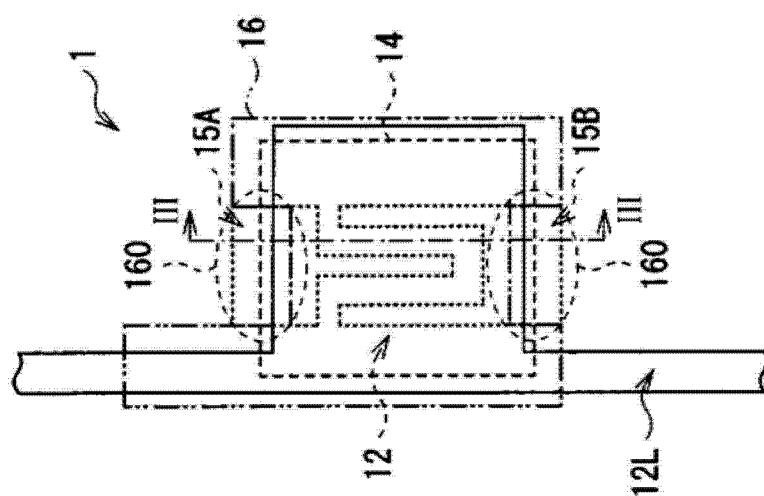


图 3B

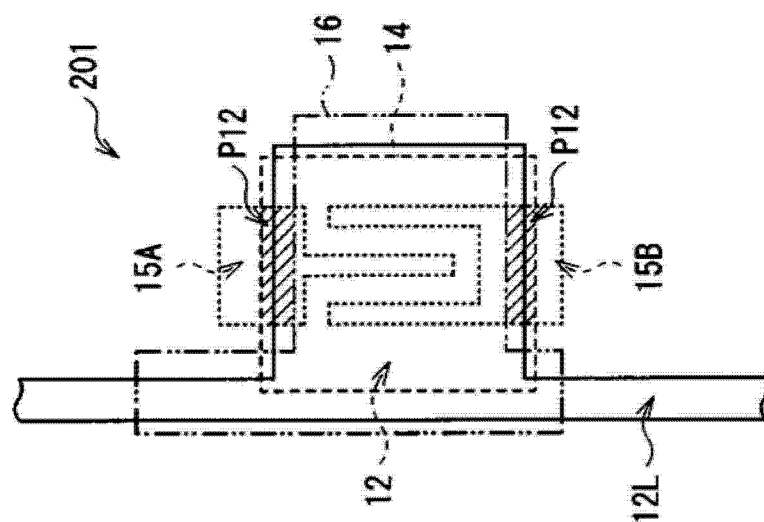


图 3C

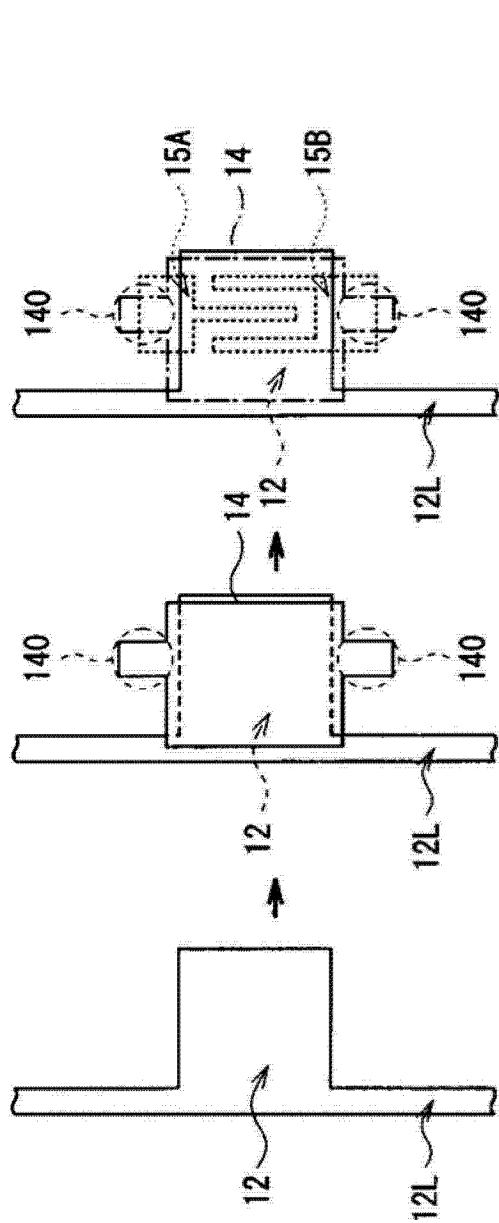


图 6A

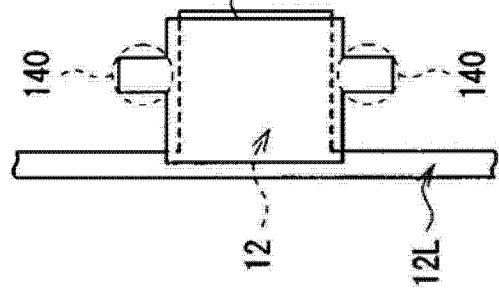


图 6B

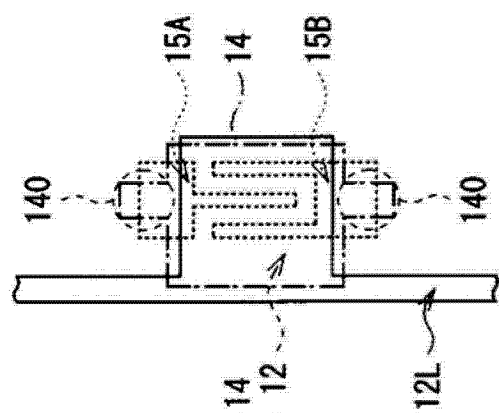


图 6C

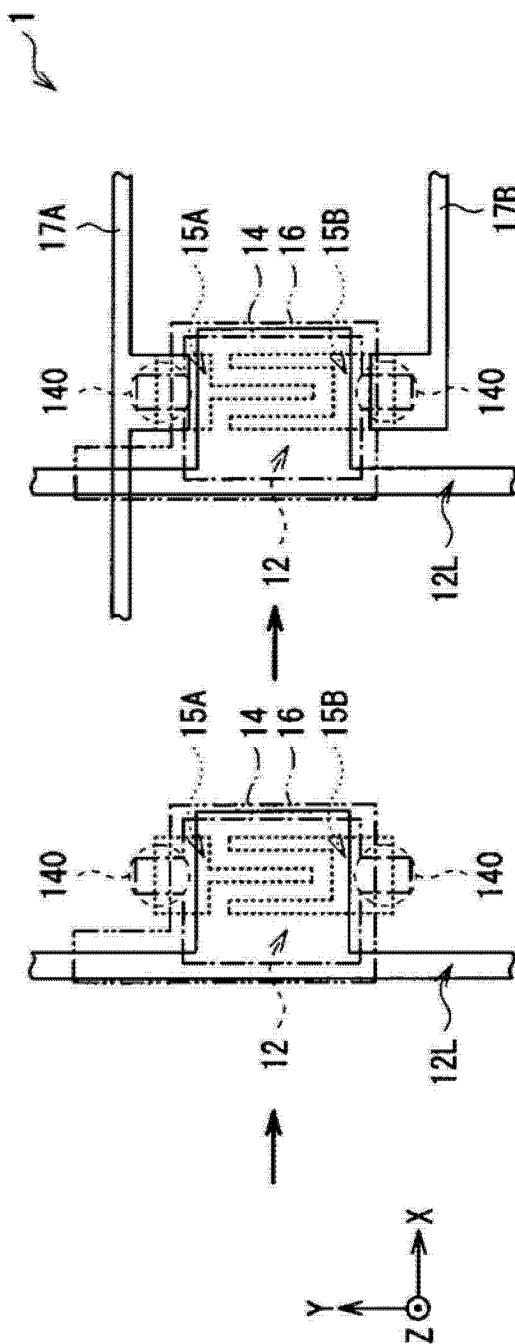


图 6D

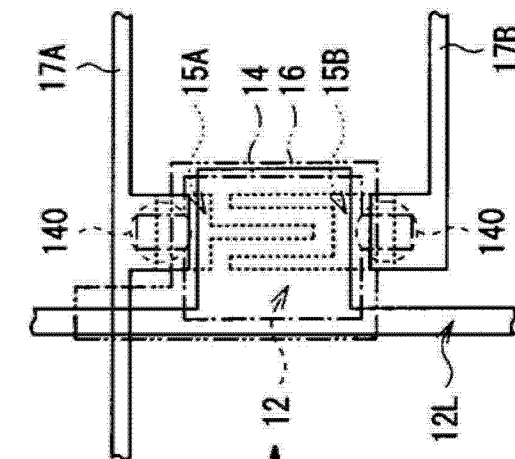


图 6E

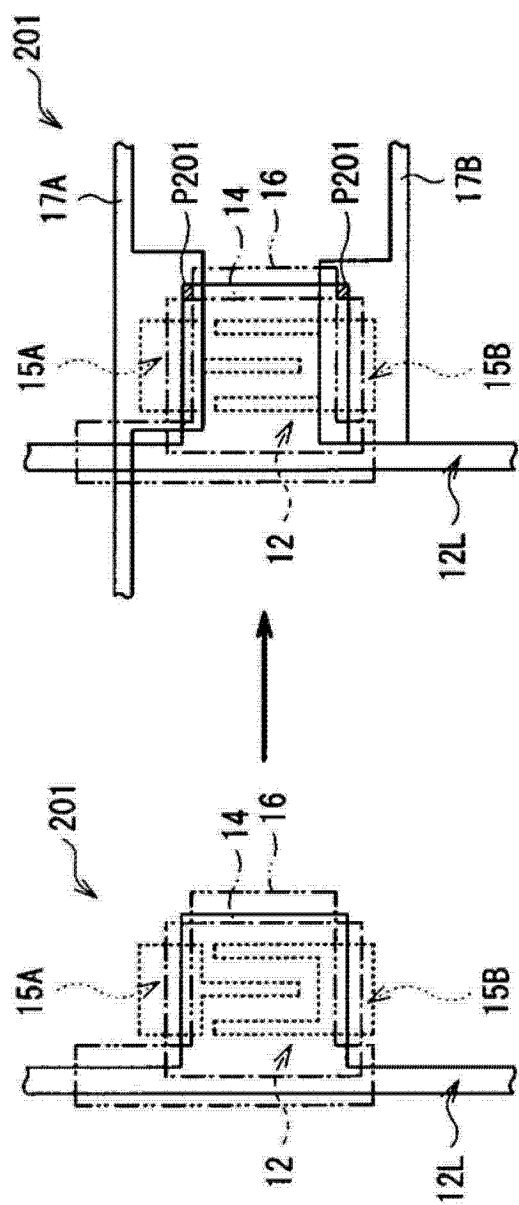


图 7A

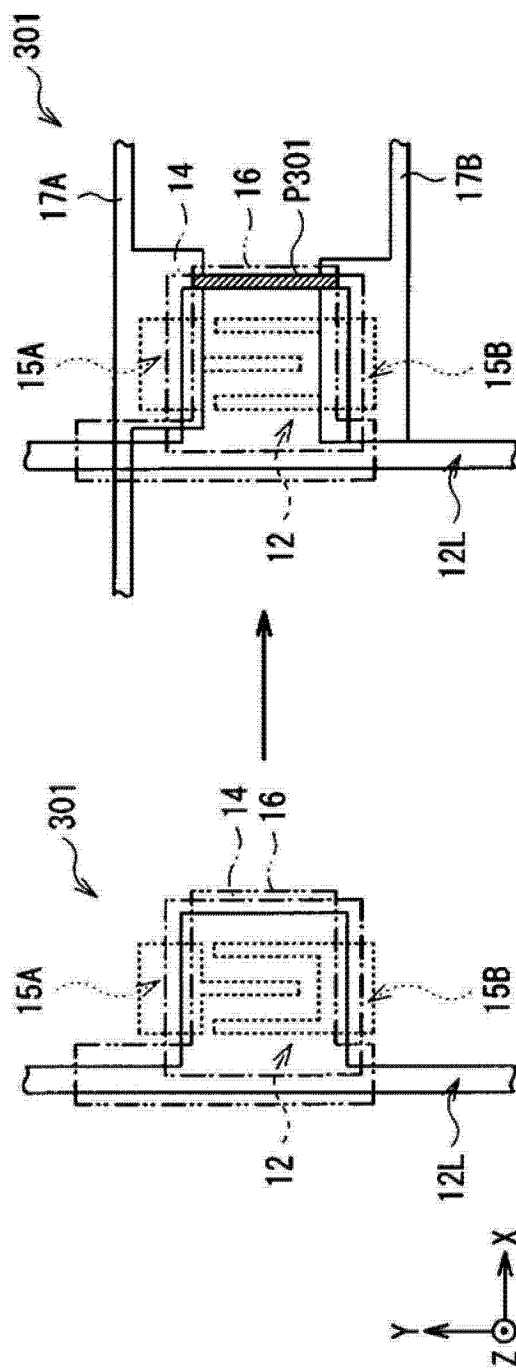


图 7B

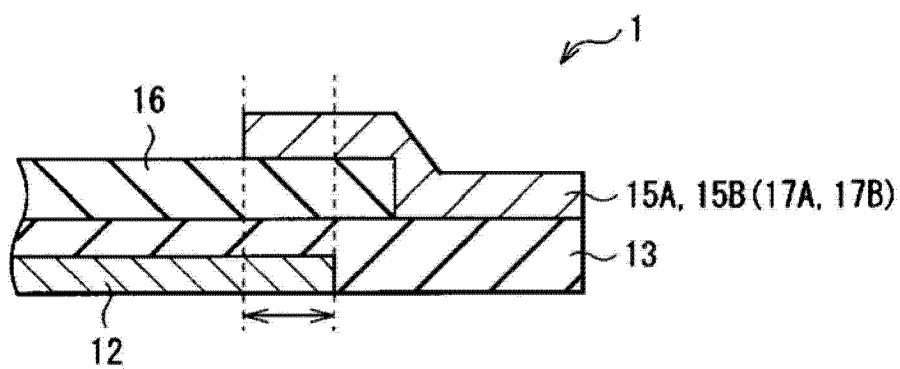


图 8A

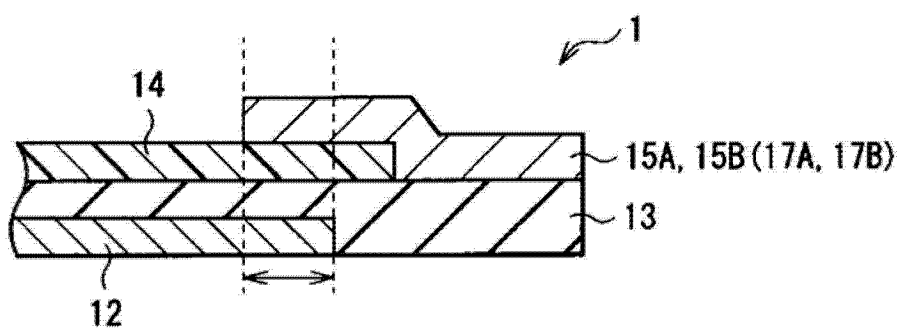


图 8B

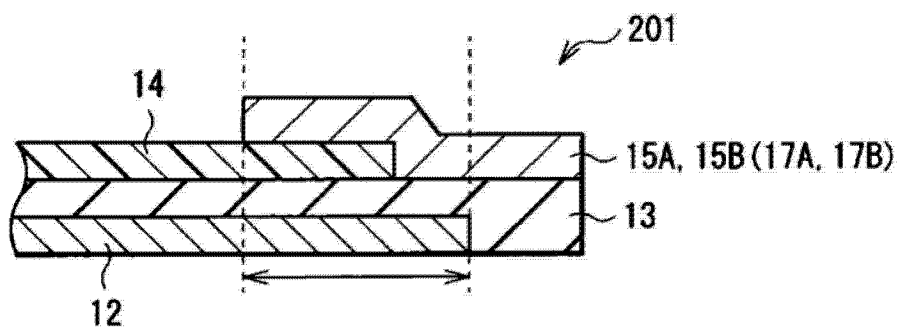


图 8C

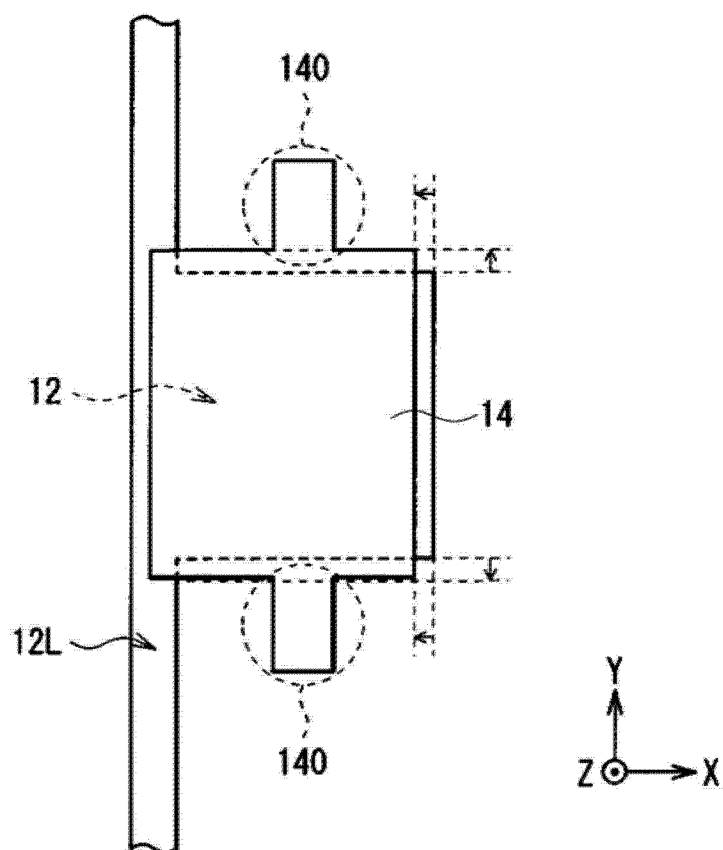


图 9

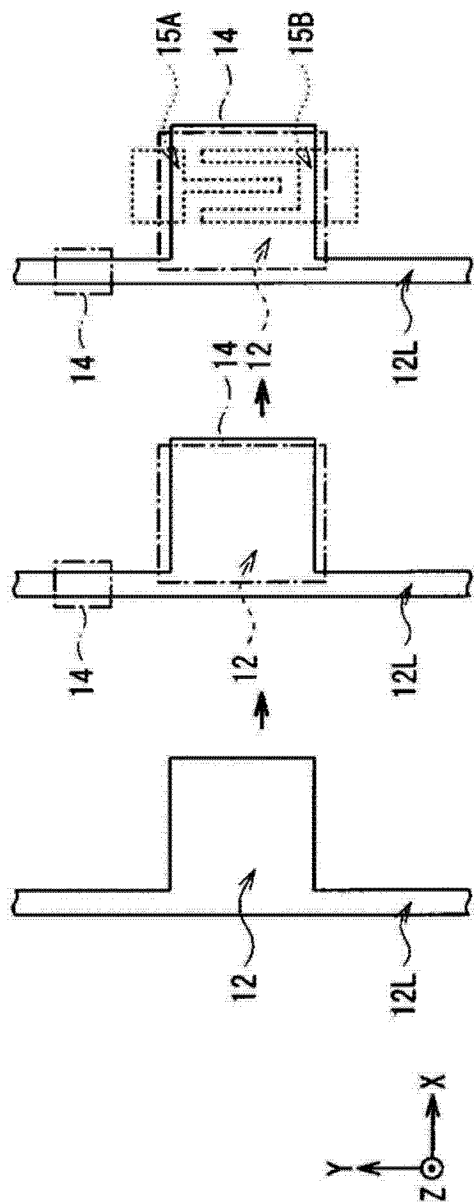


图 10A

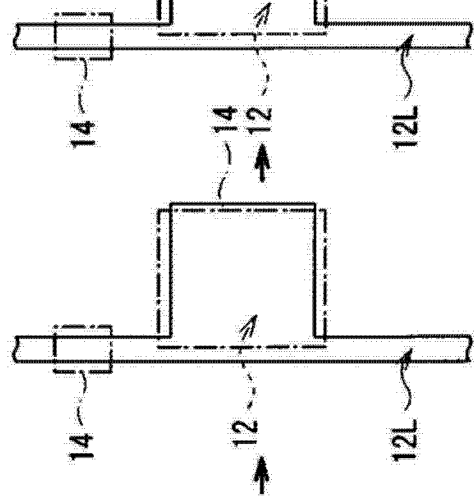


图 10B

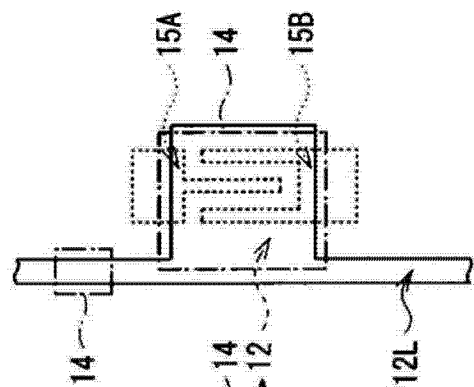


图 10C

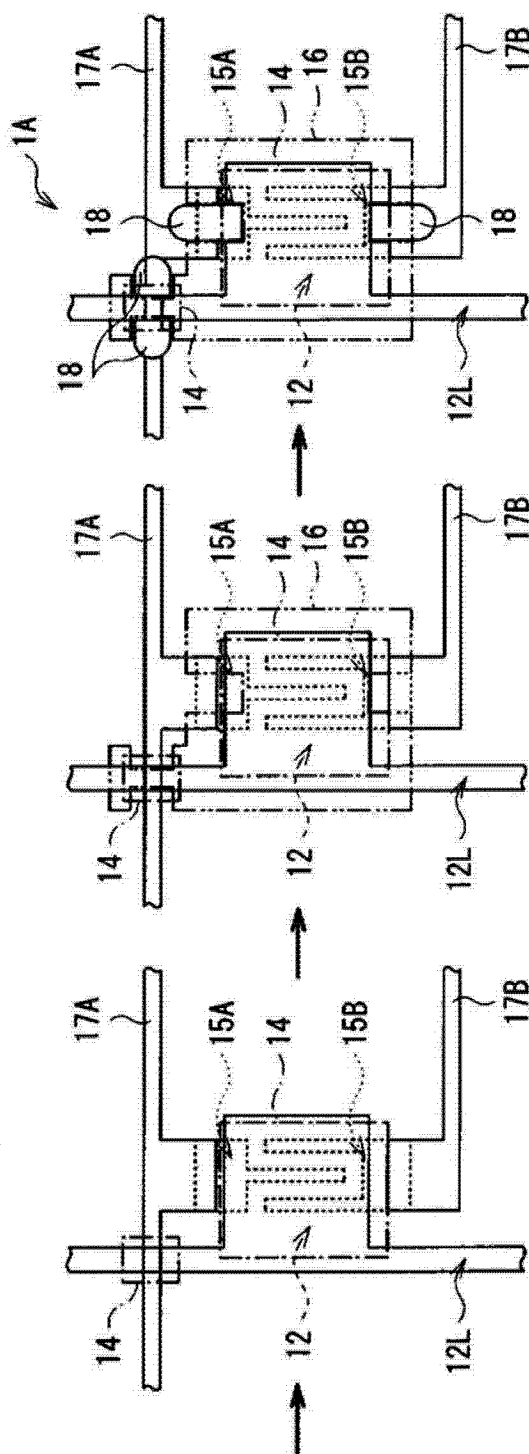


图 10D

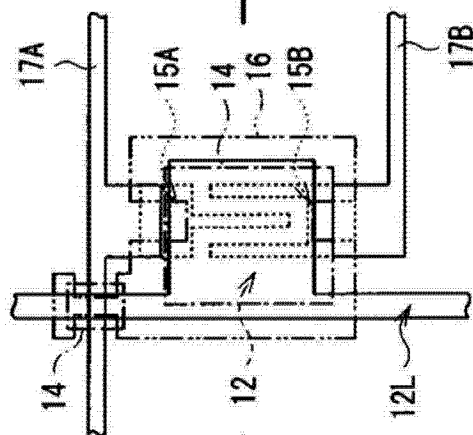


图 10E

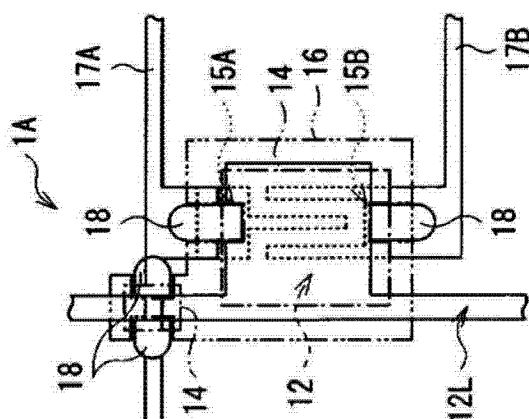


图 10F

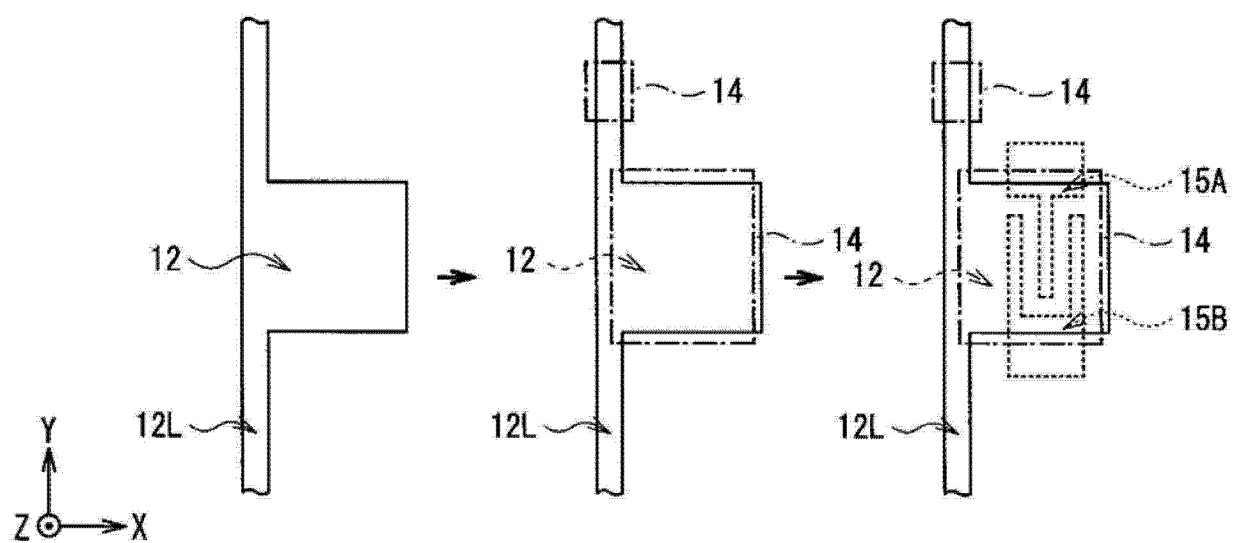


图 11A

图 11B

图 11C

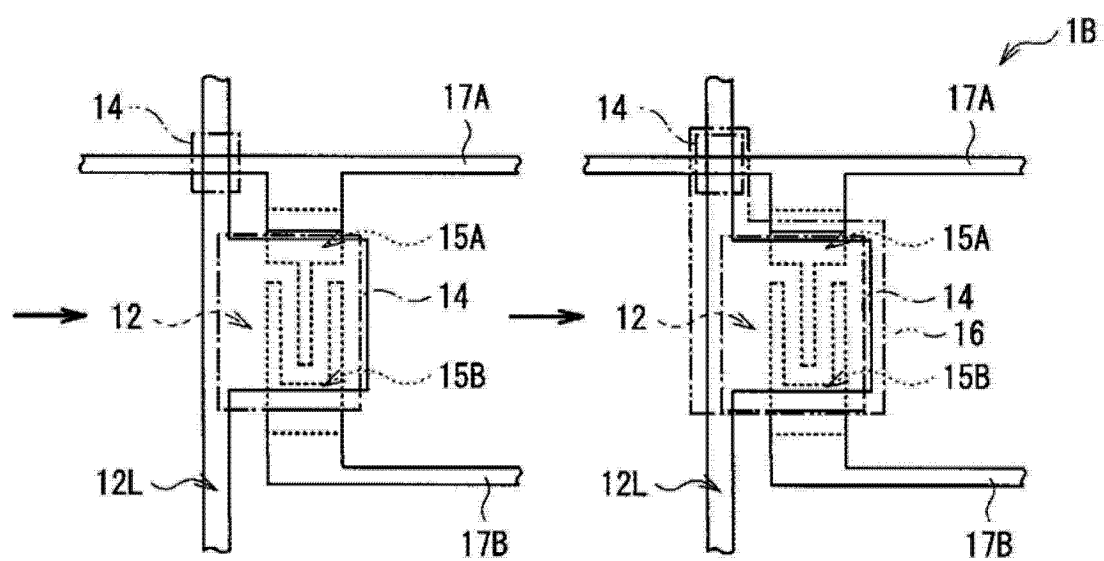
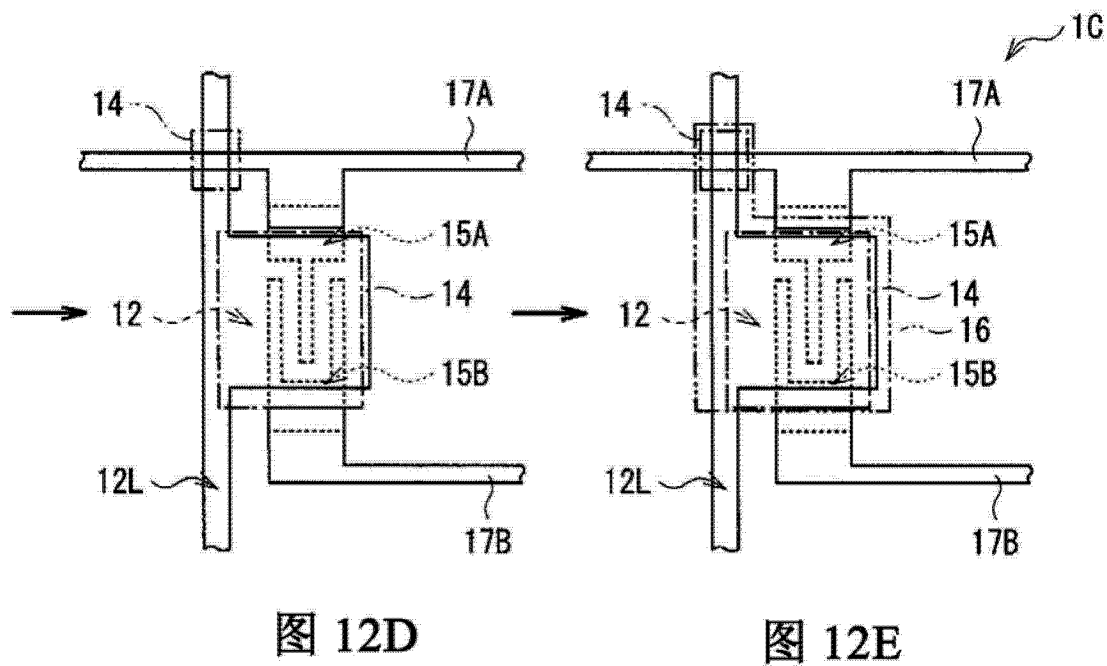
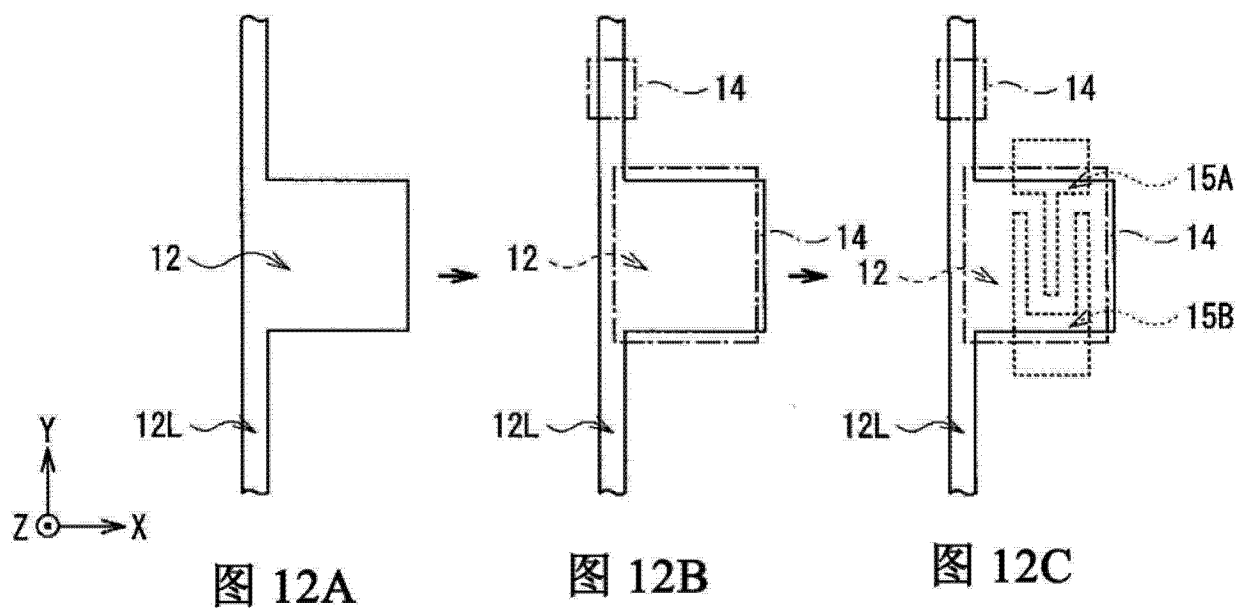


图 11D

图 11E



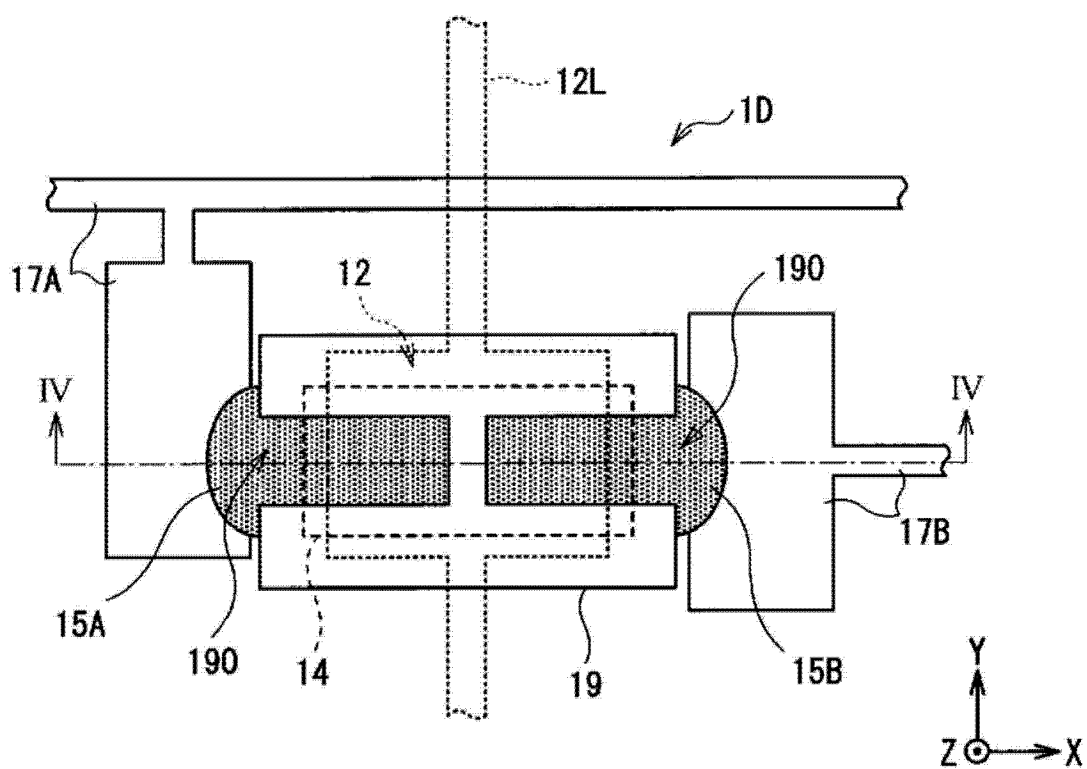


图 13A

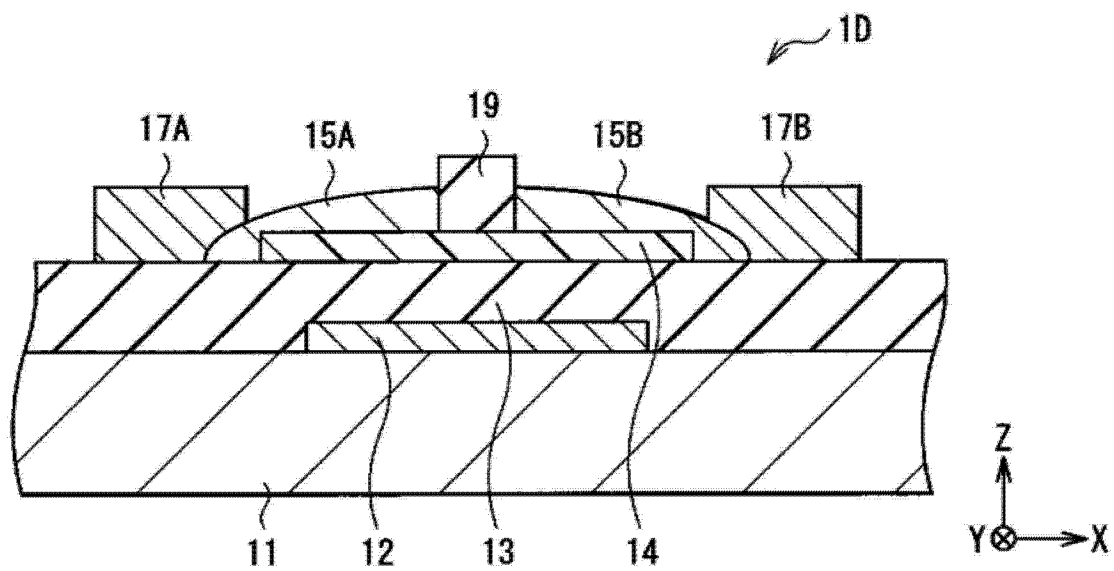


图 13B

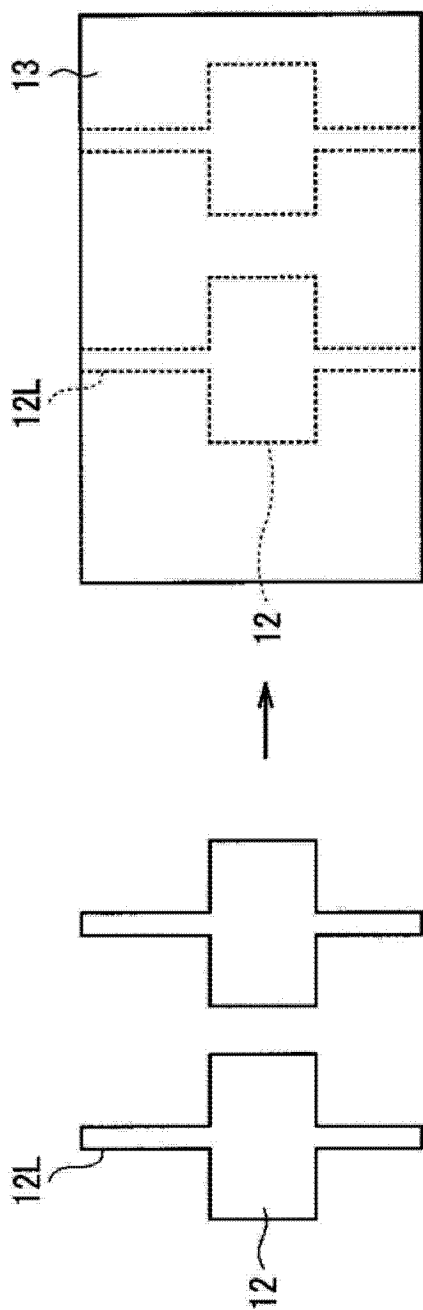


图 14B

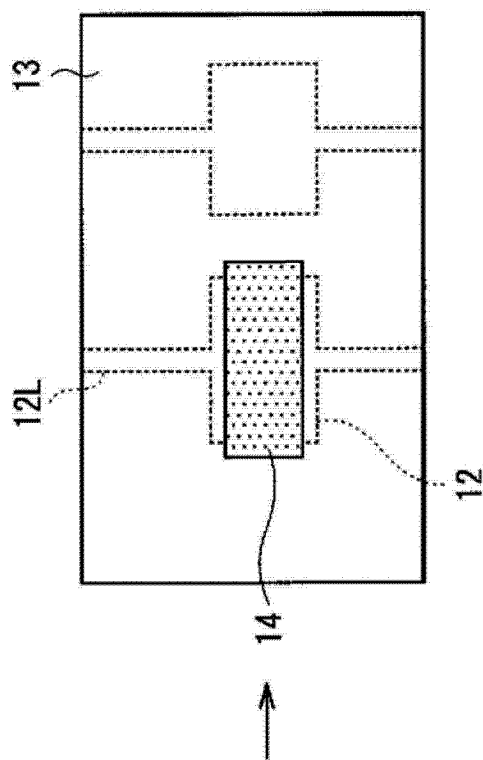


图 14D

图 14A

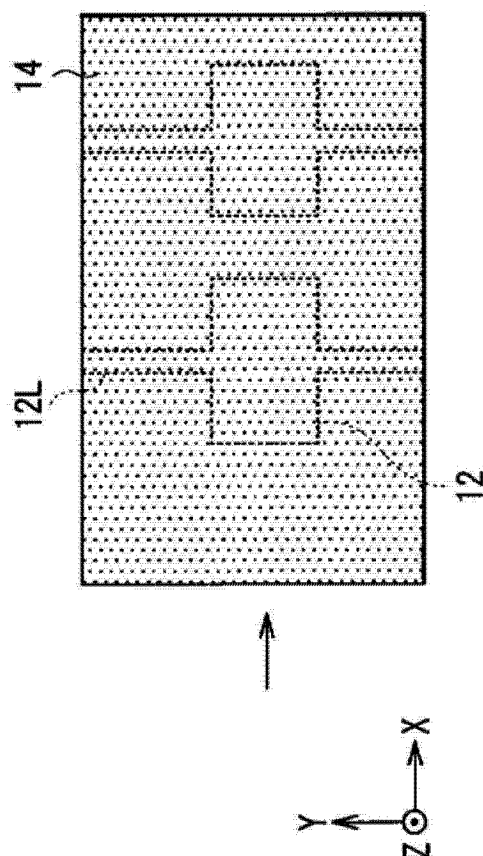


图 14C

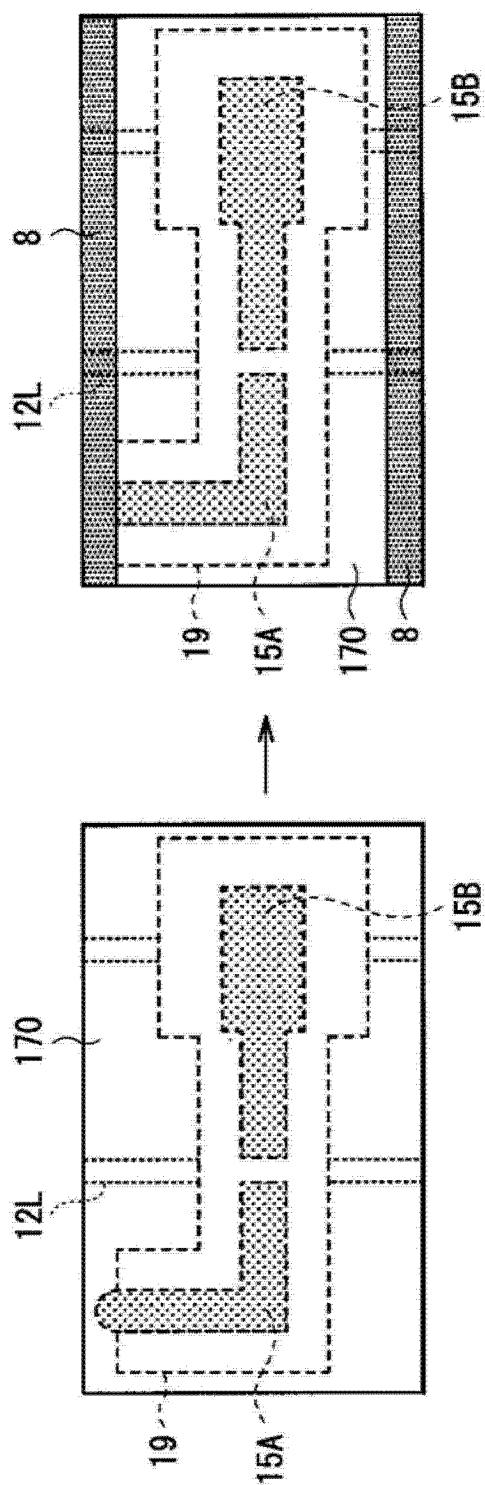


图 14H

图 14I

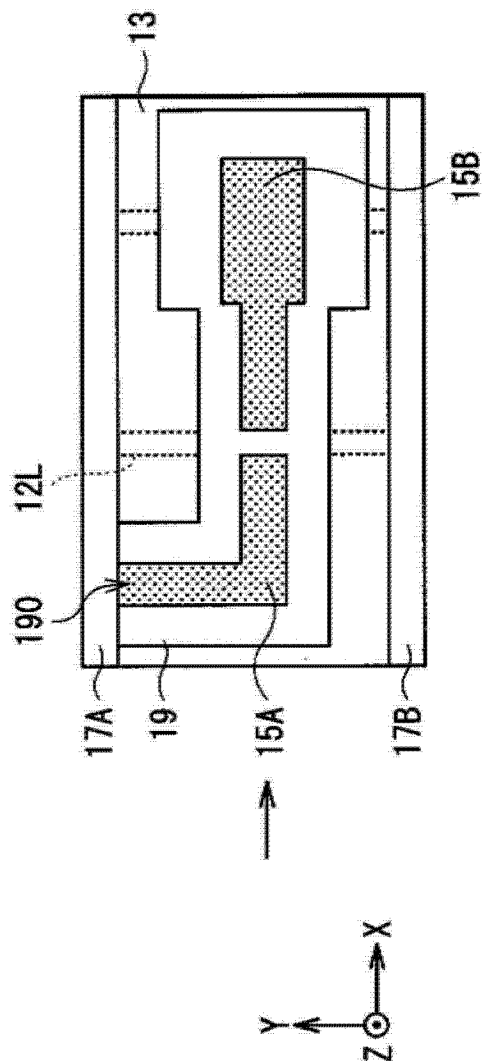


图 14J

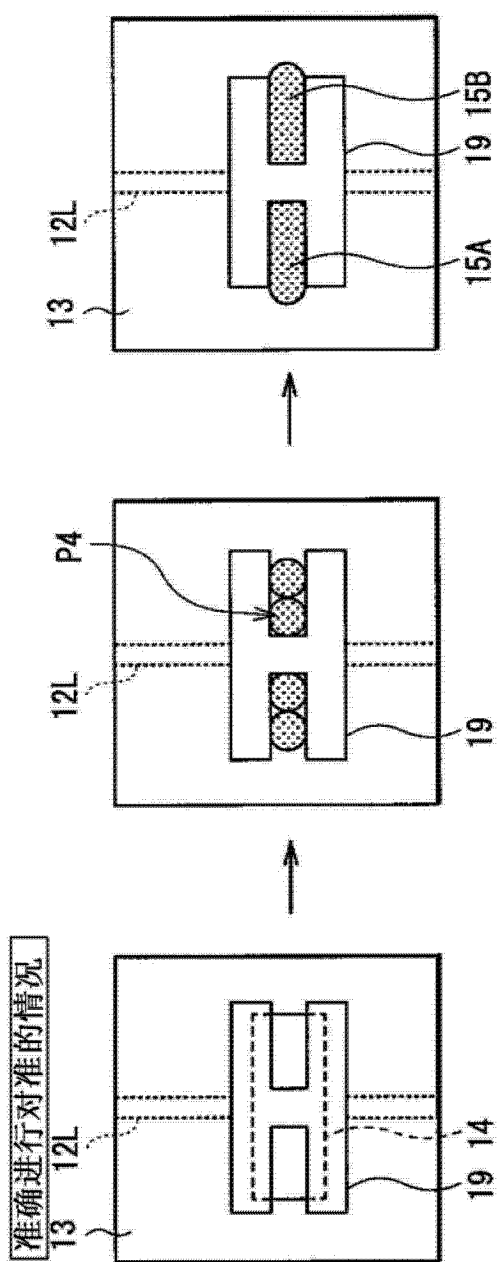


图 15A

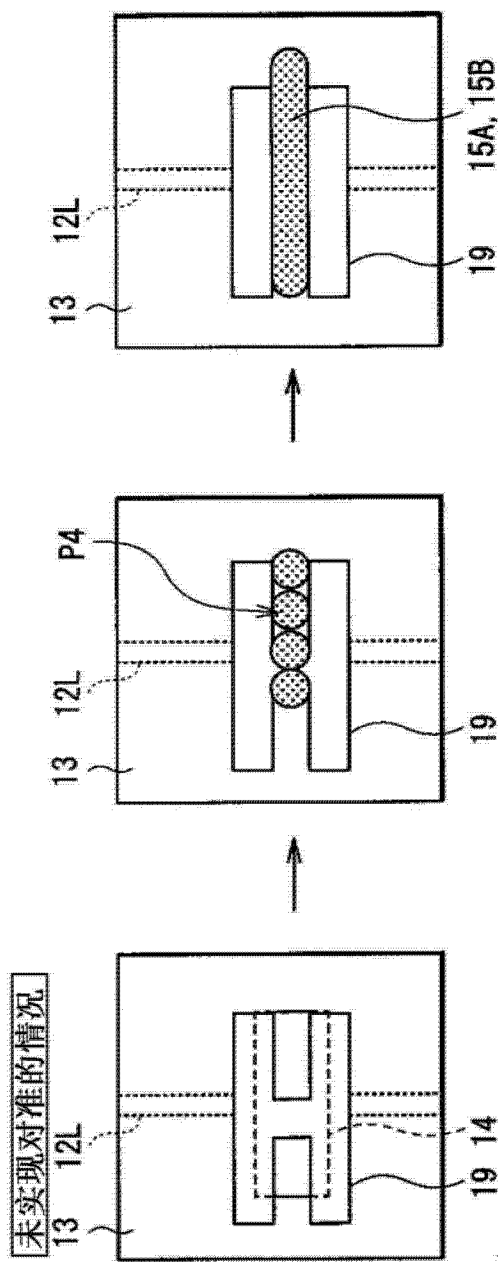
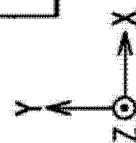


图 15B



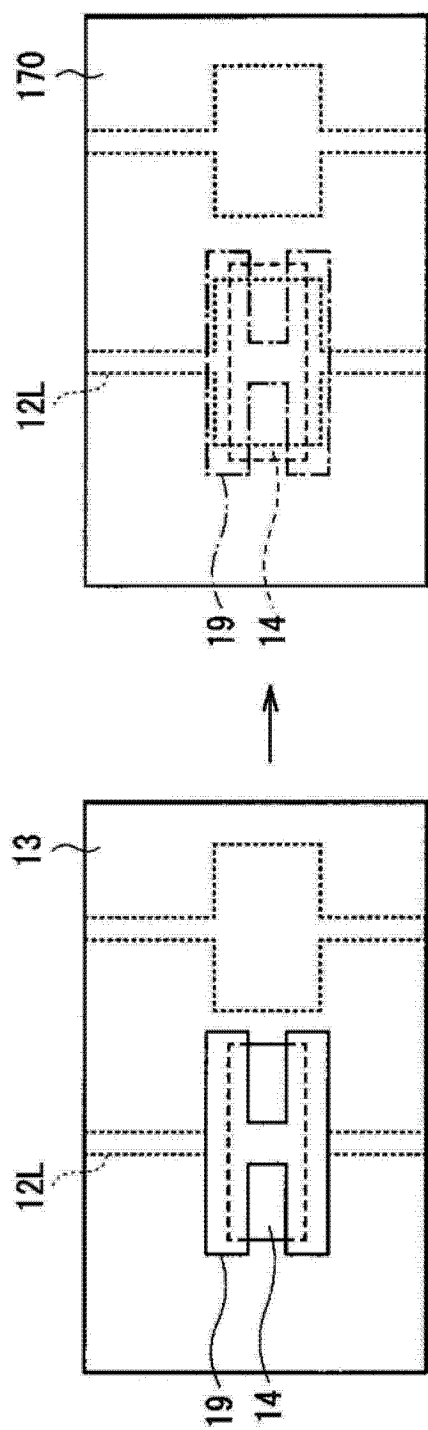


图 16A

图 16B

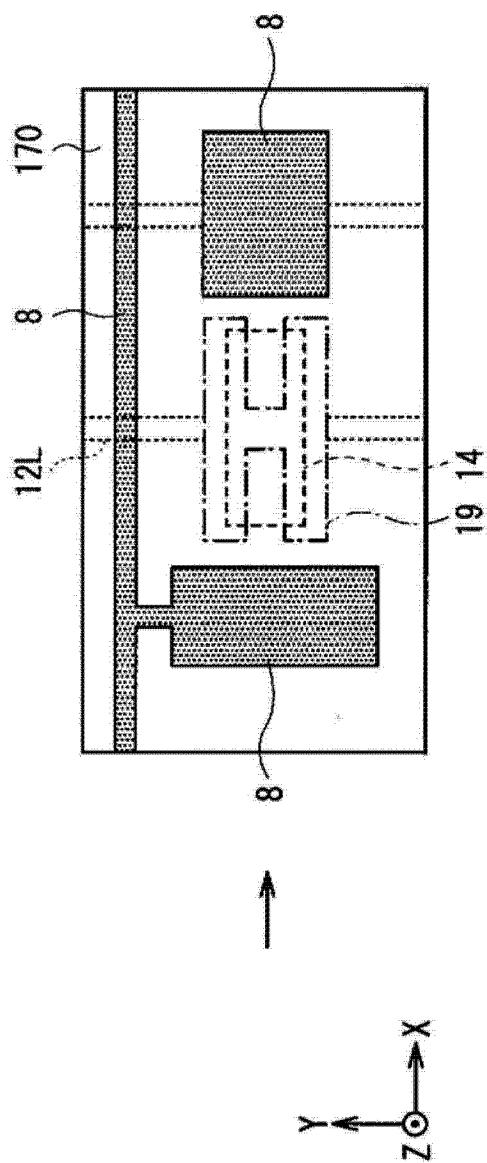
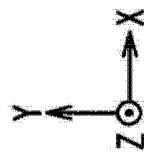


图 16C



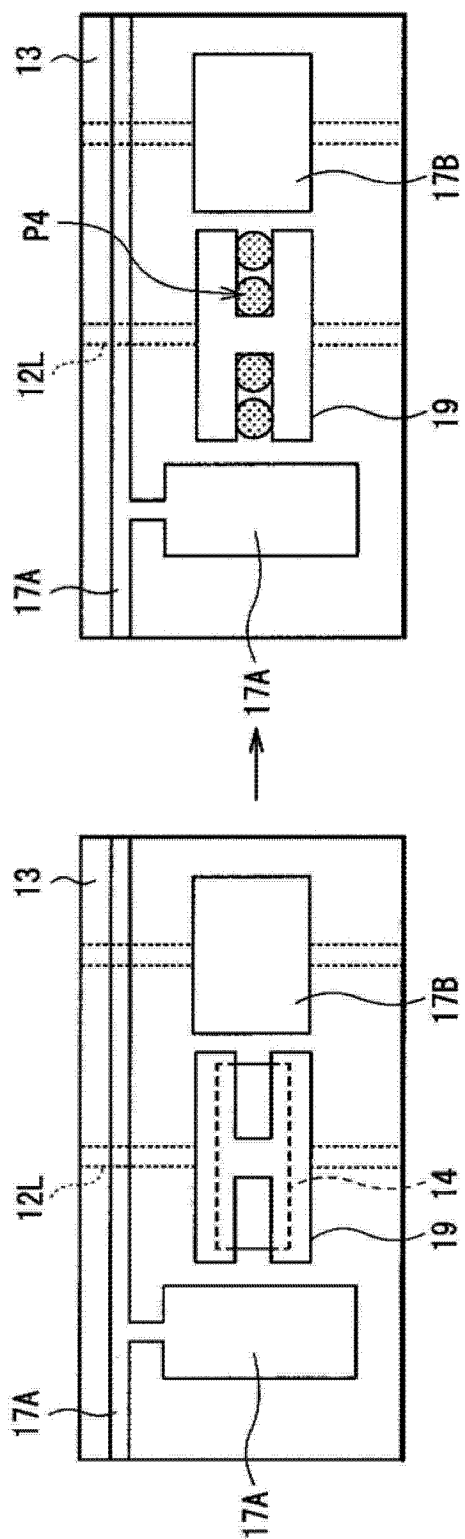


图 16E

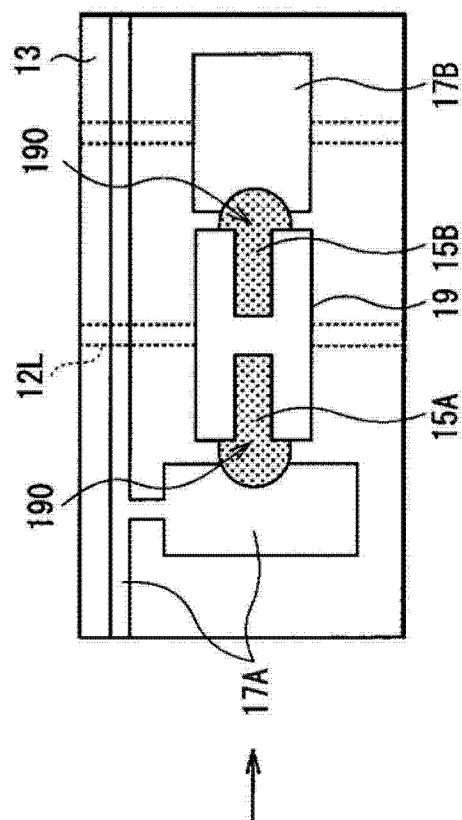


图 16F

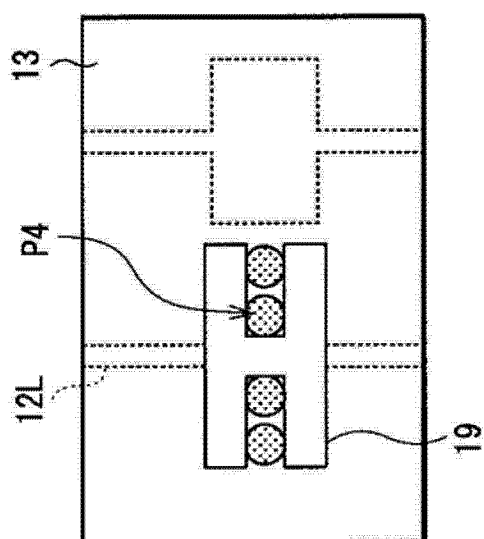


图 17B

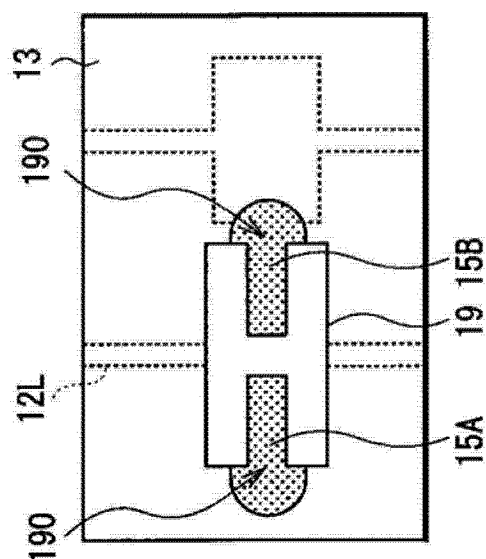


图 17C

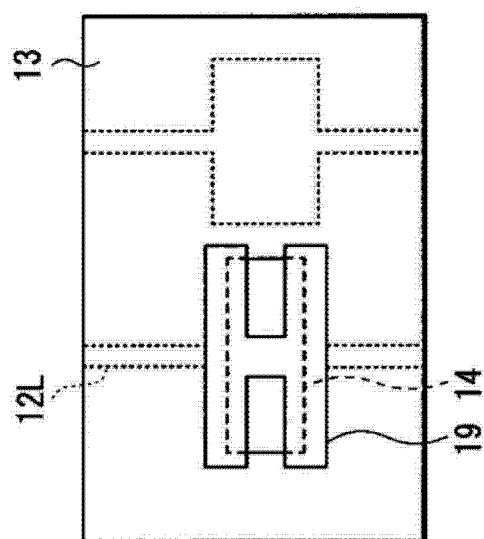


图 17A

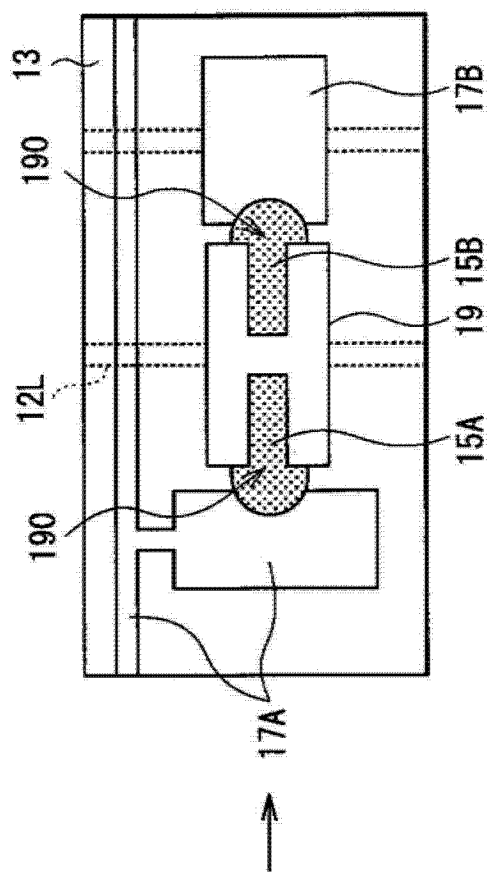


图 17D

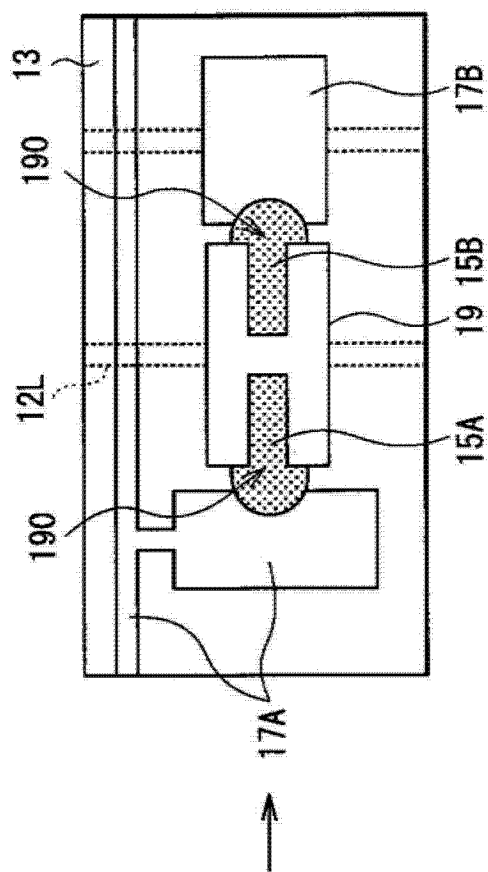
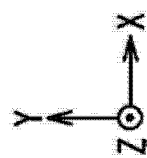


图 17E

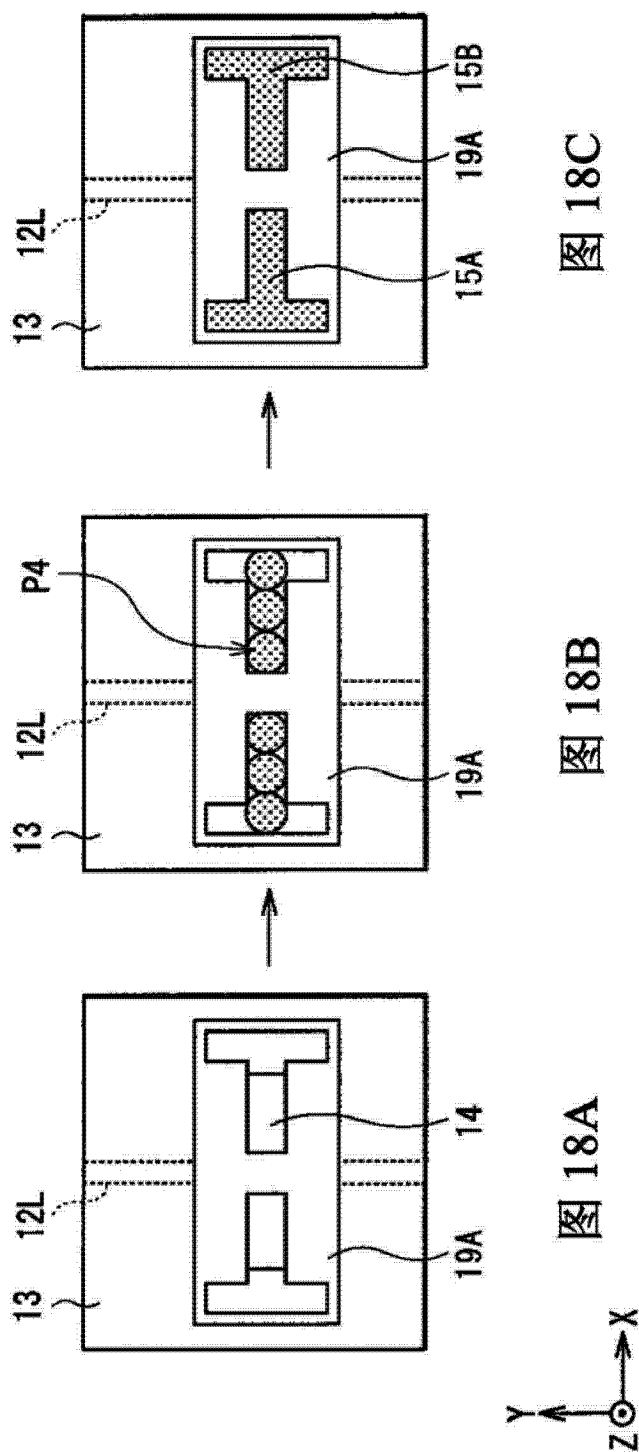


图 18C

图 18B

图 18A

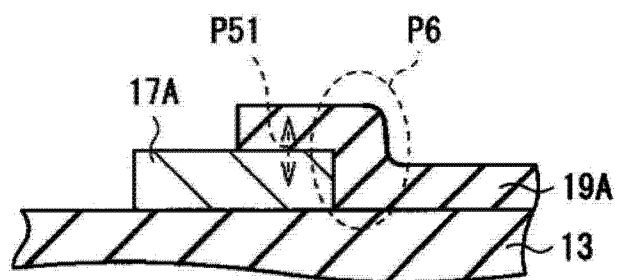


图 19A

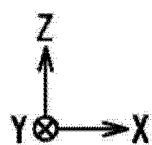
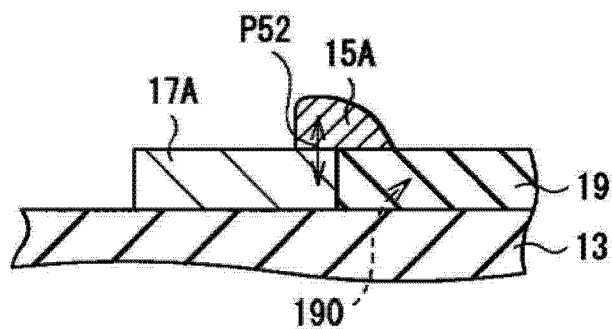


图 19B

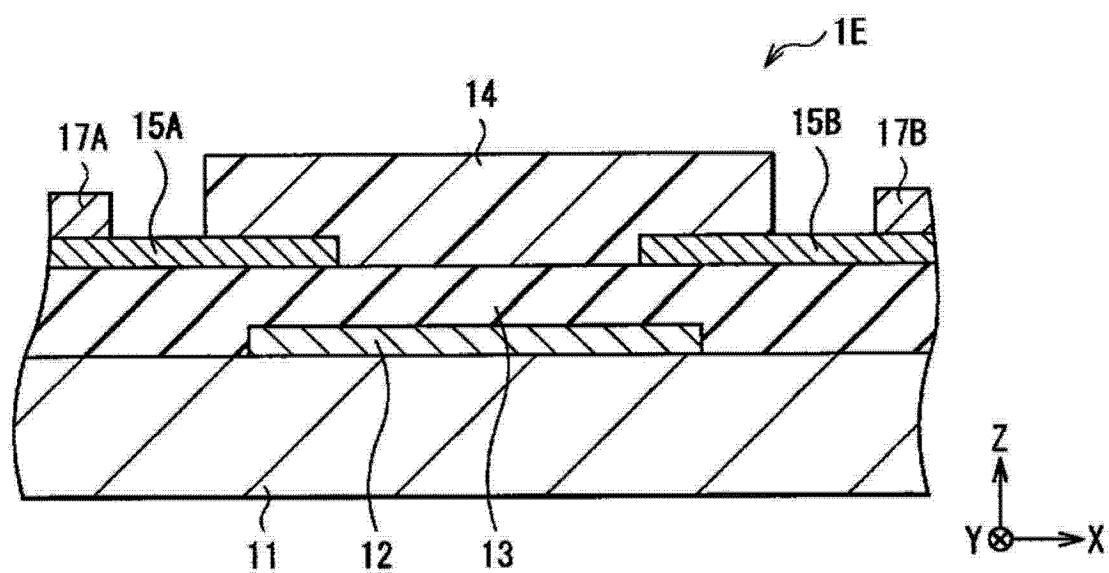


图 20

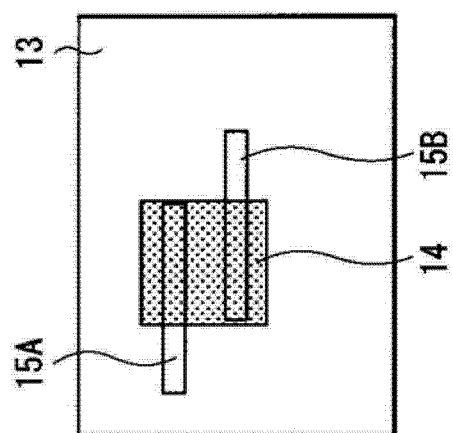


图 21B

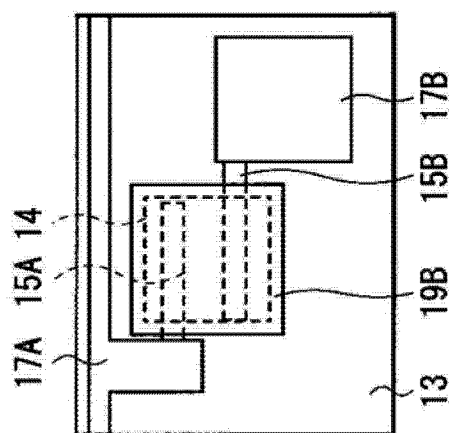


图 21D

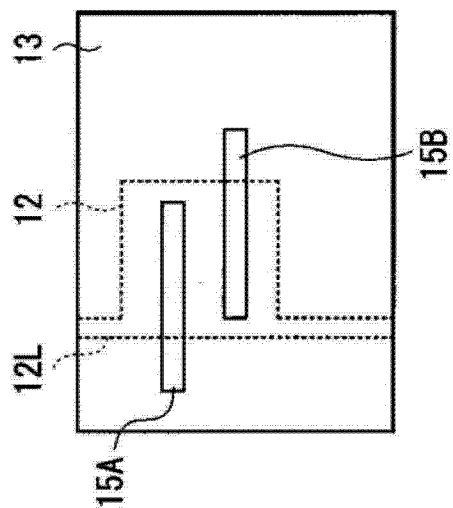


图 21A

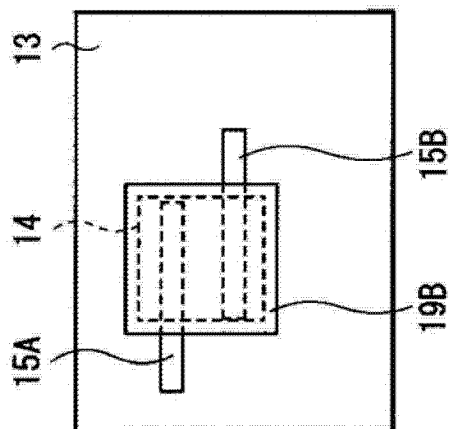
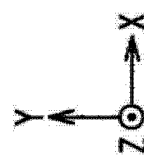


图 21C



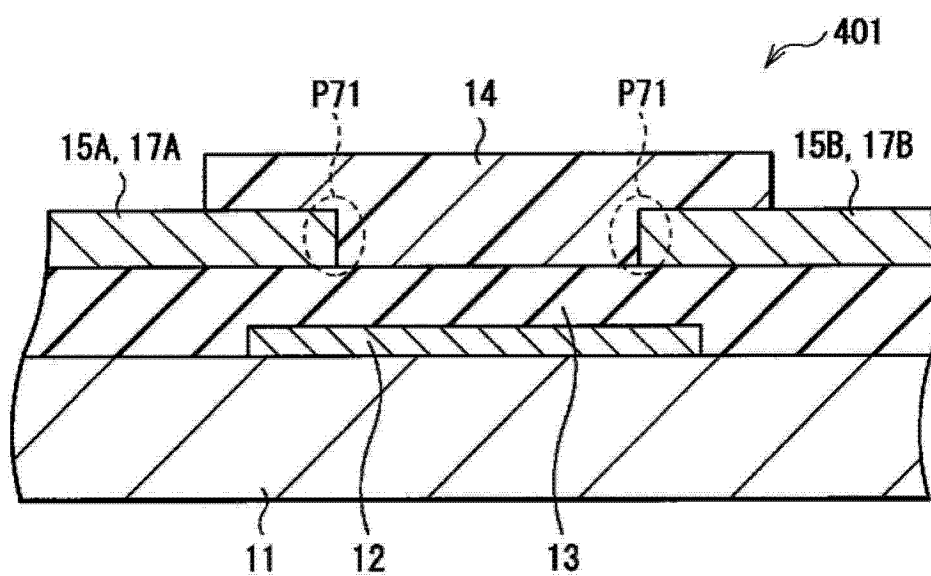


图 22A

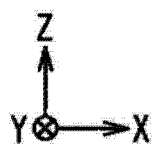
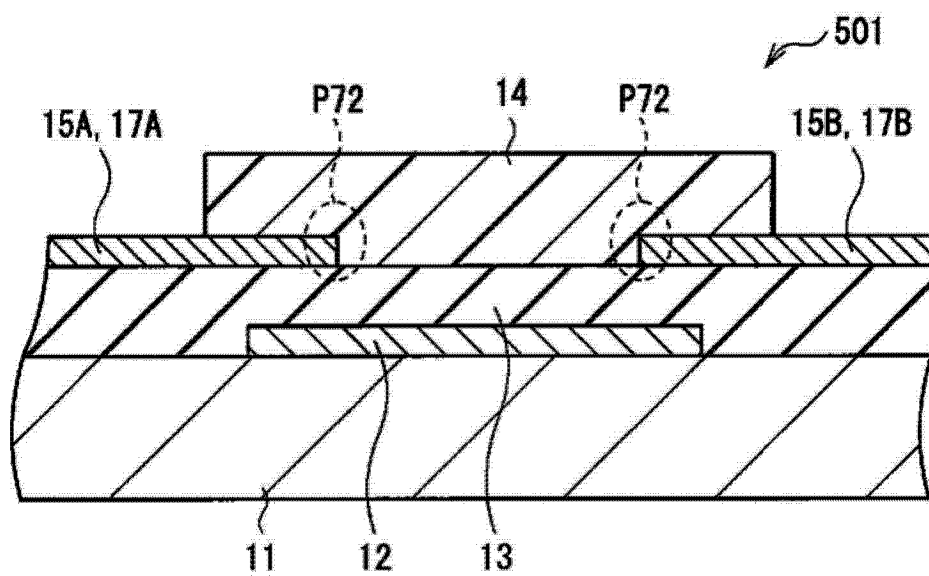


图 22B

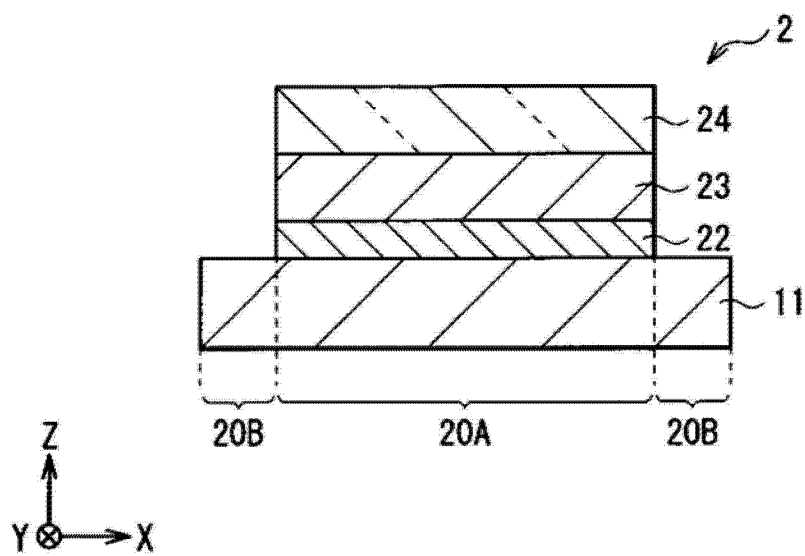


图 23A

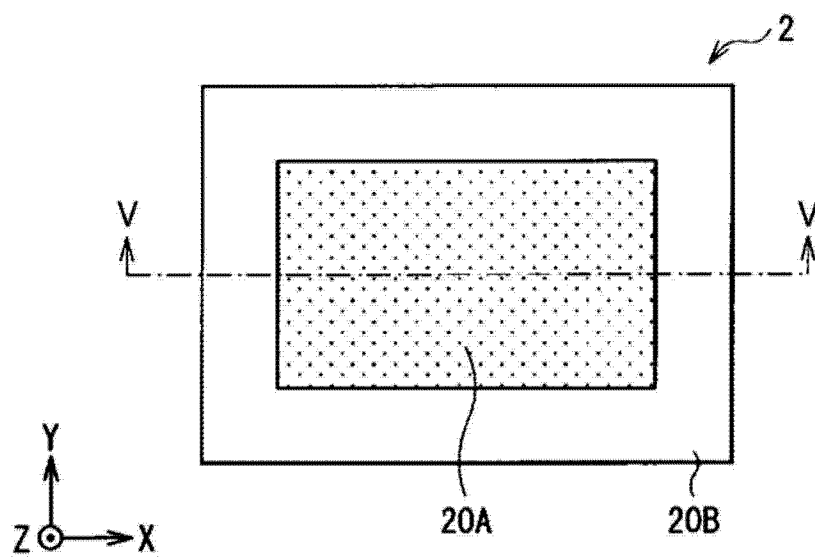


图 23B

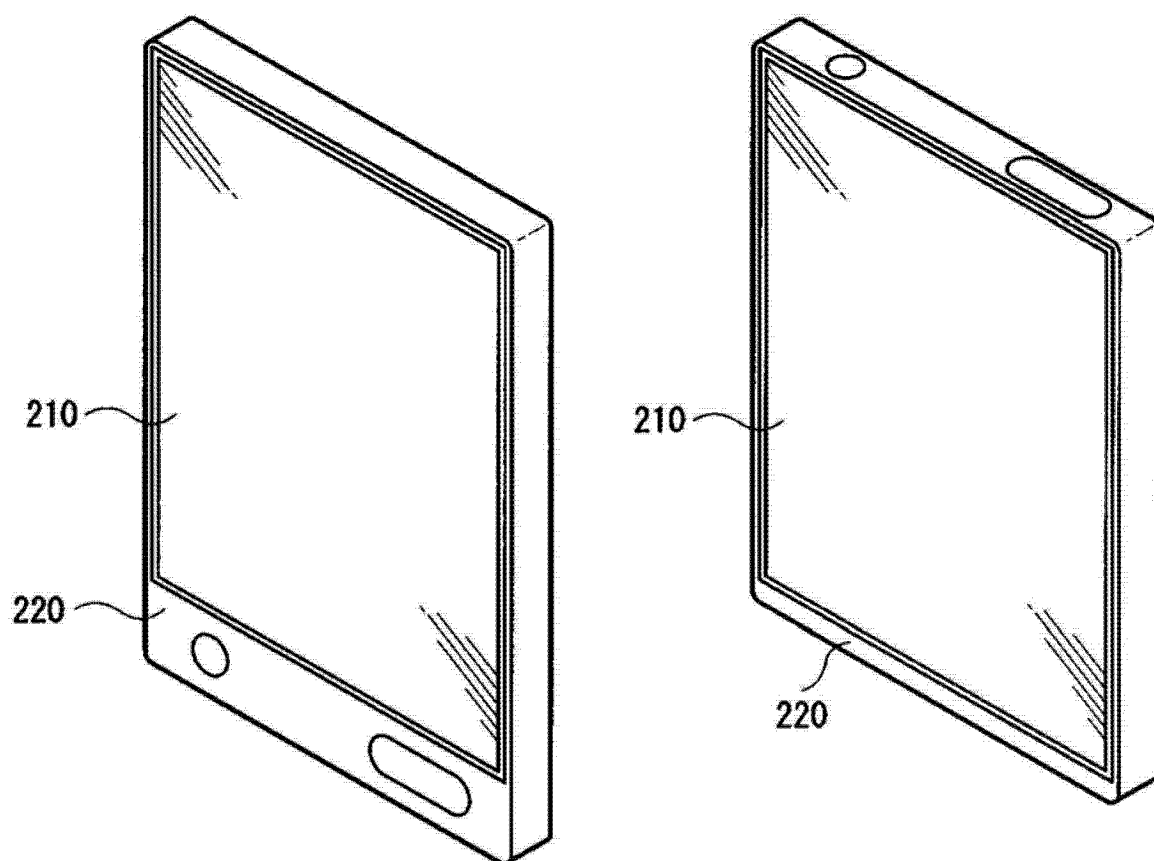


图 24B

图 24A

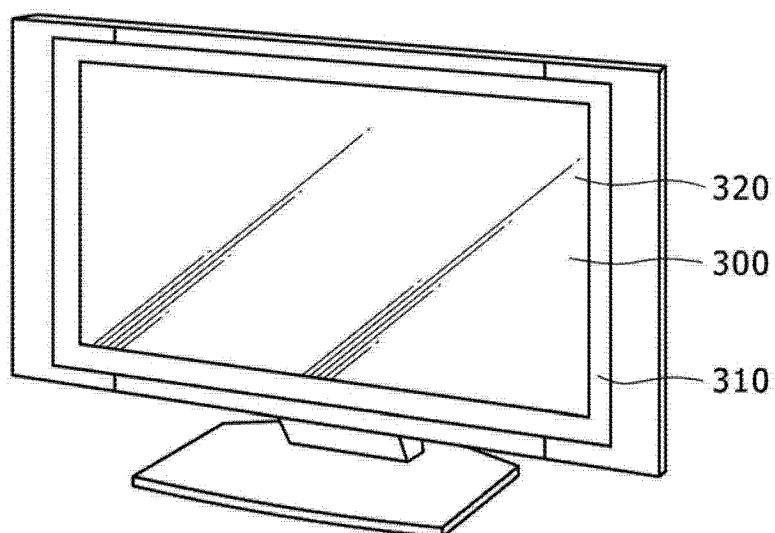


图 25

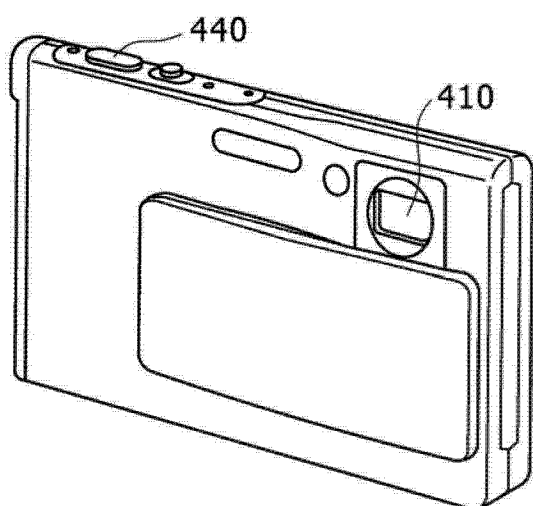


图 26A

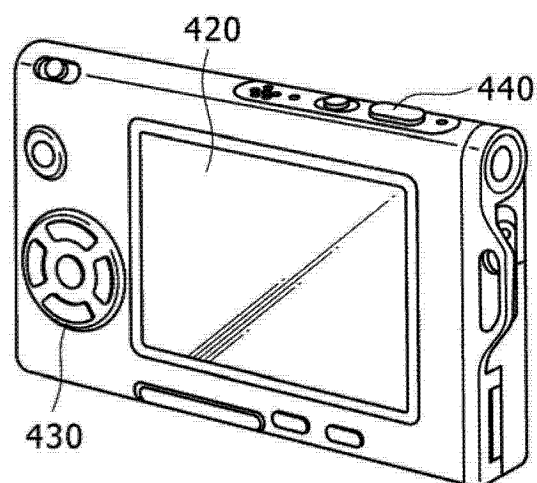


图 26B

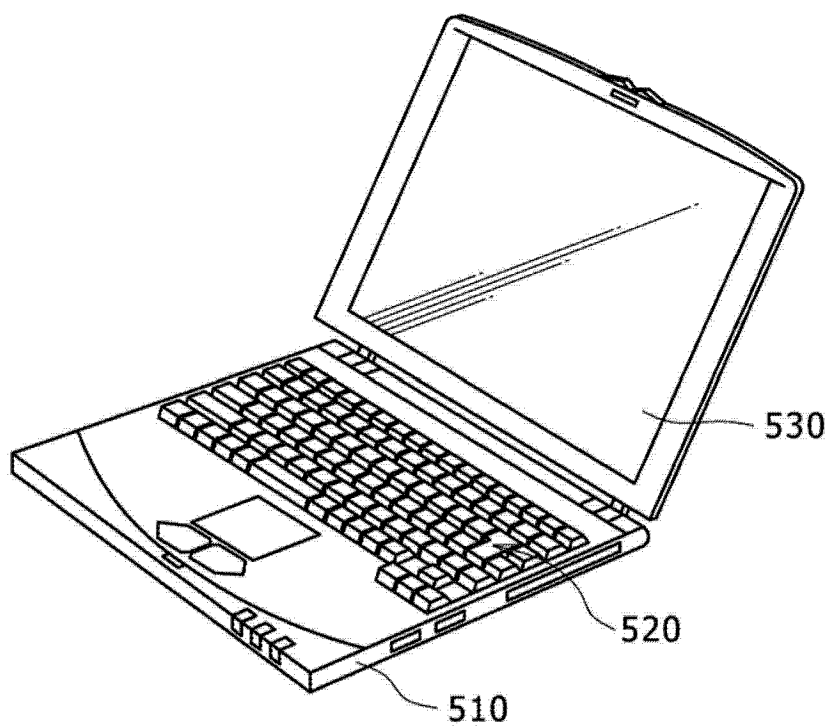


图 27

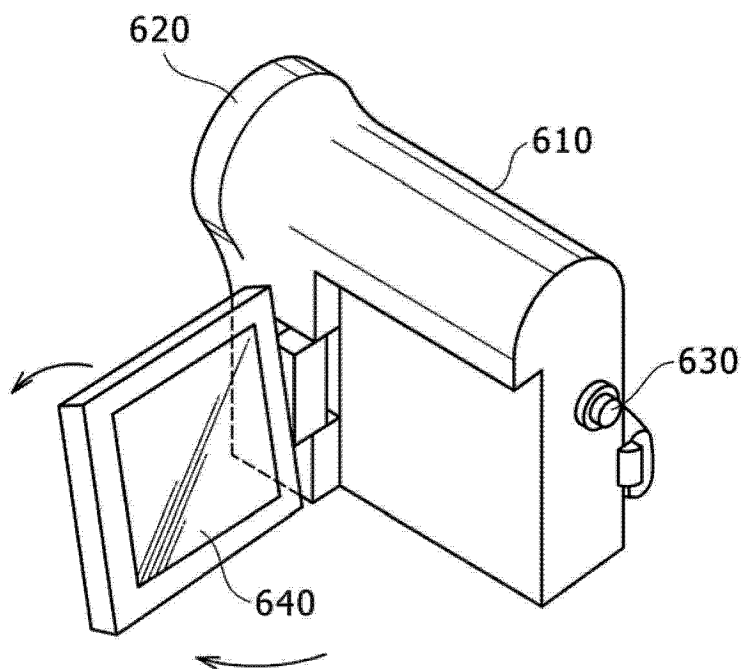


图 28

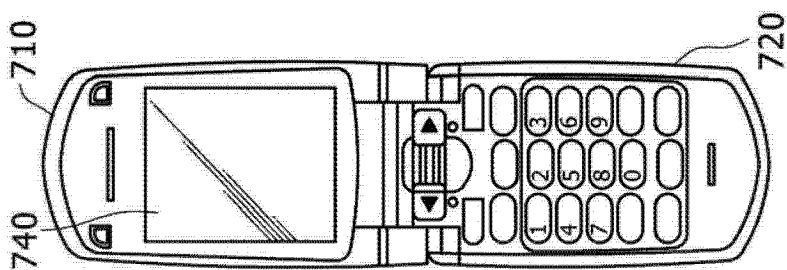


图 29A

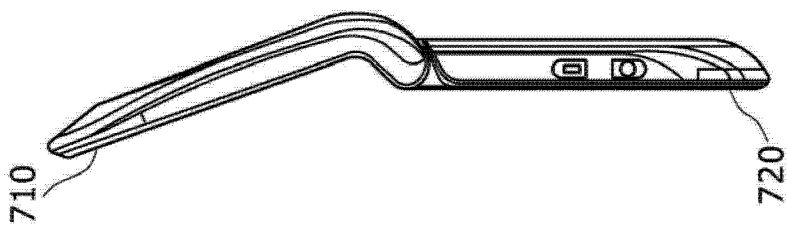


图 29B

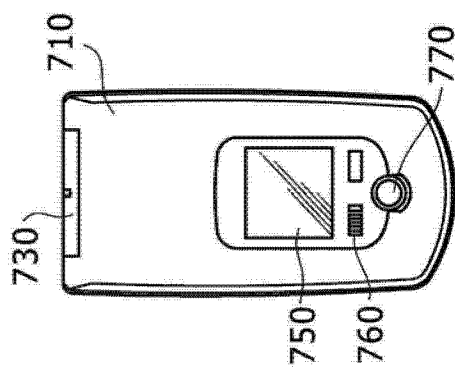


图 29C

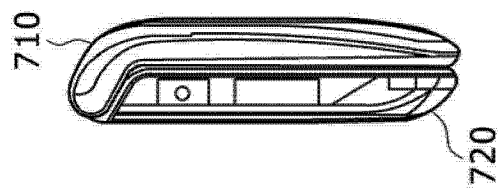


图 29D

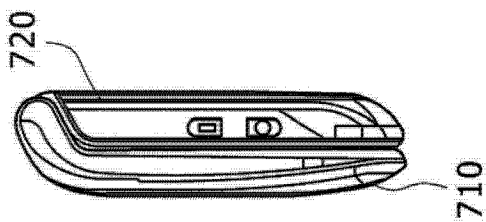


图 29E

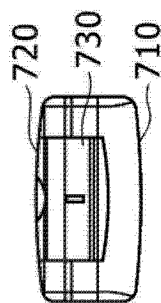


图 29F

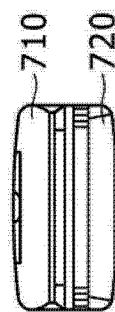


图 29G