

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号
特開2017-126794
(P2017-126794A)

(43) 公開日 平成29年7月20日 (2017.7.20)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 7 U	4 M 1 1 8
H O 1 L 27/146 (2006.01)	H O 1 L 29/78 6 1 8 B	5 F 1 1 O
	H O 1 L 29/78 6 1 7 T	
	H O 1 L 27/146 C	

審査請求 有 請求項の数 3 O L (全 43 頁)

(21) 出願番号	特願2017-80210 (P2017-80210)	(71) 出願人	000153878
(22) 出願日	平成29年4月14日 (2017.4.14)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2013-99643 (P2013-99643) の分割	(72) 発明者	山崎 舜平
原出願日	平成25年5月9日 (2013.5.9)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(31) 優先権主張番号	特願2012-108899 (P2012-108899)	(72) 発明者	宮本 敏行
(32) 優先日	平成24年5月10日 (2012.5.10)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	野村 昌史
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	羽持 貴士
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
			最終頁に続く

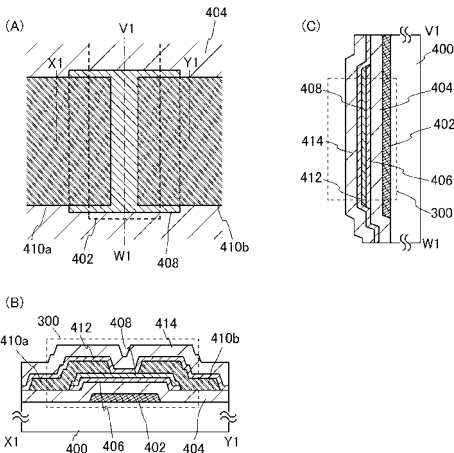
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 静電破壊による歩留まりの低下を防ぎ、信頼性の高い半導体装置を提供する。

【解決手段】 ゲート電極層と、ゲート電極層上のゲート絶縁層と、ゲート絶縁層上の酸化物絶縁層と、酸化物絶縁層上に接し、ゲート電極層と重畳する酸化物半導体層と、酸化物半導体層と電氣的に接続するソース電極層及びドレイン電極層と、を有し、ゲート絶縁層は、窒素を含むシリコン膜を含んで構成され、酸化物絶縁層は、酸化物半導体層の構成元素から選択される一又は複数の金属元素を含み、ゲート絶縁層の膜厚は、酸化物絶縁層よりも厚い半導体装置を提供する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

ゲート電極層と、
前記ゲート電極層上の第 1 の絶縁層と、
前記第 1 の絶縁層上の第 2 の絶縁層と、
前記第 2 の絶縁層上の酸化物半導体層とを有し、
前記第 1 の絶縁層は、窒化シリコンを有する第 1 の領域と、前記第 1 の領域上に位置し、
窒化シリコンを有する第 2 の領域とを有し、
前記第 2 の絶縁層は、酸化シリコンを有し、
前記第 2 の領域は、前記第 1 の領域よりも水素濃度が低いことを特徴とする半導体装置 10

【請求項 2】

ゲート電極層と、
前記ゲート電極層上の第 1 の絶縁層と、
前記第 1 の絶縁層上の第 2 の絶縁層と、
前記第 2 の絶縁層上の酸化物半導体層とを有し、
前記第 1 の絶縁層は、窒化シリコンを有する第 1 の領域と、前記第 1 の領域上に位置し、
窒化シリコンを有する第 2 の領域とを有し、
前記第 2 の絶縁層は、酸化シリコンを有し、
前記第 2 の領域は、前記第 1 の領域よりも水素濃度が低く、 20
前記第 1 の領域は、前記第 2 の領域よりも膜中欠陥が少ないことを特徴とする半導体装置。

【請求項 3】

ゲート電極層と、
前記ゲート電極層上の第 1 の絶縁層と、
前記第 1 の絶縁層上の第 2 の絶縁層と、
前記第 2 の絶縁層上の酸化物半導体層とを有し、
前記第 1 の絶縁層は、窒化シリコンを有する第 1 の領域と、前記第 1 の領域上に位置し、
窒化シリコンを有する第 2 の領域とを有し、
前記第 2 の絶縁層は、酸化シリコンを有し、 30
前記第 2 の領域は、前記第 1 の領域よりも水素濃度が低く、
前記第 1 の領域は、前記第 2 の領域よりも電子スピン共鳴法において N c センターに現れる信号に対応するスピン密度が低いことを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書等で開示する発明は、半導体装置及び半導体装置の作製方法に関する。

【0002】

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、発光表示装置、半導体回路及び電子機器は全て半導体装置である。 40

【背景技術】

【0003】

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタを構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（単に表示装置とも表記する）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。

【0004】

例えば、酸化物半導体として、酸化亜鉛、又は In-Ga-Zn 系酸化物半導体を用いて 50

トランジスタを作製する技術が開示されている（特許文献 1 及び特許文献 2 参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2007-123861 号公報

【特許文献 2】特開 2007-96055 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

酸化物半導体を用いた半導体装置を大量生産（以下、量産と略記する）する場合において、開発コスト、及び開発スピードを考慮すると、実用化されている量産技術である非晶質シリコンや多結晶シリコンといったシリコン系半導体材料を用いたトランジスタ構成、プロセス条件、又は生産装置等の利用が望まれる。

10

【0007】

しかしながら、酸化物半導体のキャリア生成メカニズムは、シリコン系半導体材料と大きく異なり、酸化物半導体の物性は、トランジスタの特性、又はトランジスタの信頼性に大きく影響する。

【0008】

特に、シリコン系半導体材料に対して用いていたゲート絶縁層は、酸化物半導体に適用するには当該酸化物半導体との界面特性を十分に満たす構成ではない。そのため、酸化物半導体を用いた半導体装置に適したゲート絶縁層の開発が望まれている。

20

【0009】

また、非晶質シリコンや多結晶シリコンといったシリコン系半導体材料を用いたトランジスタで構成された半導体装置は、第 8 世代（横 2160mm×縦 2460mm）以上のガラス基板に対応できるため、生産性が高く、コストが低いという利点を有する。一方で、ガラス基板を用いる場合、その絶縁性が高く、またその面積が大きいことから、静電気による破壊（ESD: Electro-Static Discharge）の問題が特に顕在化する。これは、酸化物半導体材料を用いる場合にも当然に考慮すべき問題である。

【0010】

上述したような技術的背景のもと、本発明の一態様は、実用化されている量産技術からのトランジスタ構成、プロセス条件、又は生産装置等の変更が少なく、半導体装置に安定した電気特性を付与し、信頼性の高い半導体装置を提供することを課題の一とする。

30

【0011】

また、本発明の一態様は、静電破壊による歩留まりの低下を防ぐことができる半導体装置を提供することを課題の一とする。

【課題を解決するための手段】

【0012】

開示する発明の一態様は、ゲート電極層と酸化物半導体層との間に、ゲート電極層側から、窒素を含むシリコン膜と、酸化物半導体層の構成元素から選択される一又は複数の金属元素を含む酸化物絶縁層とを含む積層構造を有する半導体装置である。

40

【0013】

窒素を含むシリコン膜は、酸化シリコン膜と比較して比誘電率が高いため、同等の静電容量を得るのに必要な膜厚が大きくなる。よって、窒素を含むシリコン膜を用いてゲート絶縁層を構成することで、ゲート絶縁層を物理的に厚膜化することができるため、絶縁耐圧の低下を抑制、好ましくは絶縁耐圧を向上させることができる。従って、このようなゲート絶縁層を含む半導体装置の静電破壊を抑制することができる。

【0014】

窒素を含むシリコン膜の膜厚は、325nm以上550nm以下とすることが好ましく、355nm以上550nm以下とすることがより好ましい。また、窒素を含むシリコン膜としては、窒化シリコン膜を好ましく用いることができる。

50

【0015】

窒素を含むシリコン膜は、非晶質シリコンや多結晶シリコンといったシリコン系半導体材料のゲート絶縁層としても実用化されているため、プロセス条件又は生産装置等の転用が可能である。よって、窒素を含むシリコン膜をゲート絶縁層に適用することで、酸化物半導体を用いたトランジスタを低コストで量産することが可能となる。

【0016】

また、酸化物半導体層に接して、酸化物半導体層の構成元素から選択される一または複数の金属元素の酸化物絶縁層を設けることで、該酸化物絶縁層と酸化物半導体層との界面の状態を良好に保ち、界面劣化を防止することができる。特に、酸化物絶縁層と酸化物半導体層との界面でのキャリアの捕獲を抑制することで、トランジスタの光劣化（例えば光負バイアス劣化）を低減することができ、信頼性の高いトランジスタを得ることができる。

10

【0017】

すなわち、本発明の一態様によって、実用化されているシリコン系半導体材料の量産技術の一部利用しながら、窒素を含むシリコン膜と、酸化物半導体層の構成元素から選択された一又は複数の金属元素を含む酸化物絶縁層と、酸化物半導体層と、の積層構造を含む構成とすることで、シリコン系半導体材料を用いた半導体装置とは異なる新規の効果を奏する半導体装置を提供することができる。具体的には、例えば以下の構成とすることができる。

【0018】

本発明の一態様は、ゲート電極層と、ゲート電極層上のゲート絶縁層と、ゲート絶縁層上の酸化物絶縁層と、酸化物絶縁層上に接し、ゲート電極層と重畳する酸化物半導体層と、酸化物半導体層と電氣的に接続するソース電極層及びドレイン電極層と、を有し、ゲート絶縁層は、窒素を含むシリコン膜を含んで構成され、酸化物絶縁層は、酸化物半導体層の構成元素から選択される一又は複数の金属元素を含み、ゲート絶縁層の膜厚は、酸化物絶縁層よりも厚い半導体装置である。

20

【0019】

上記の半導体装置において、酸化物半導体層と酸化物絶縁層との端部が一致していることが好ましい。なお、本明細書等において、一致とは、概略一致も含むものとする。例えば、同じマスクを用いてエッチングした積層構造の層Aの端部と層Bの端部とは一致しているとみなす。

30

【0020】

酸化物半導体層の下層に接して設けられた、酸化物半導体層の構成元素から選択された一又は複数の金属元素を含む酸化物絶縁層と窒素を含むシリコン膜との積層構造に加えて、酸化物半導体層の上層に接して該積層構造を設けてもよい。このような構成とすることで、半導体装置により安定した電気特性を付与、及び／又は、半導体装置の静電破壊をより防止することが可能となる。

【0021】

すなわち、本発明の他の一態様は、ゲート電極層と、ゲート電極層上のゲート絶縁層と、ゲート絶縁層上の第1の酸化物絶縁層と、第1の酸化物絶縁層上に接し、ゲート電極層と重畳する酸化物半導体層と、酸化物半導体層と電氣的に接続するソース電極層及びドレイン電極層と、ソース電極層及びドレイン電極層を覆い、酸化物半導体層の一部と接する第2の酸化物絶縁層と、第2の酸化物絶縁層上の保護絶縁層と、を有し、ゲート絶縁層及び保護絶縁層は、窒素を含むシリコン膜を含んで構成され、第1の酸化物絶縁層及び第2の酸化物絶縁層は、酸化物半導体層の構成元素から選択される一又は複数の金属元素を含み、ゲート絶縁層の膜厚は、第1の酸化物絶縁層の膜厚よりも厚く、保護絶縁層の膜厚は、第2の酸化物絶縁層の膜厚よりも厚い半導体装置である。

40

【0022】

また、上記の半導体装置において、酸化物半導体層と、第1の酸化物絶縁層との端部が一致していることが好ましい。

【0023】

50

また、上記の半導体装置のいずれか一において、ゲート絶縁層の膜厚は、325 nm以上550 nm以下であることが好ましい。また、ゲート絶縁層として、窒化シリコン膜を適用することが好ましい。

【0024】

また、酸化物半導体層に接する酸化物絶縁層は、化学量論的組成よりも過剰に酸素を含む領域（以下、酸素過剰領域）を含むことが好ましい。酸化物半導体層と接する酸化物絶縁層が酸素過剰領域を含むことで、酸化物半導体層へ酸素を供給することが可能となる。酸化物半導体にとって酸素欠損はドナーとなり、酸化物半導体中にキャリアとなる電子を生成するため、酸化物半導体層へ酸素を供給して酸素欠損を補填することで、信頼性の高いトランジスタとすることができる。

10

【発明の効果】

【0025】

本発明の一態様によって提供される半導体装置は、実用化されている量産技術からの変更が少ない製造方法によって製造された、安定した電気特性を有し、信頼性の高い半導体装置である。

【0026】

また、本発明の一態様によって、静電破壊による歩留まりの低下を防ぐことが可能な半導体装置を提供することができる。

【図面の簡単な説明】

【0027】

20

【図1】半導体装置の一態様を示す平面図及び断面図。

【図2】半導体装置の一態様を示す平面図及び断面図。

【図3】半導体装置の作製工程の一例を示す図。

【図4】半導体装置の一形態を説明する図。

【図5】半導体装置の一形態を説明する図。

【図6】半導体装置の一形態を説明する図。

【図7】半導体装置の一形態を説明する図。

【図8】電子機器を示す図。

【図9】電子機器を示す図。

【図10】半導体装置の一態様を示す平面図及び断面図。

30

【図11】半導体装置の一態様を示す平面図及び断面図。

【図12】ESR測定の結果。

【図13】TDS測定の結果。

【図14】本発明の一態様のトランジスタに含まれる積層構造のエネルギーバンド図。

【発明を実施するための形態】

【0028】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、その形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

40

【0029】

なお、以下に説明する本発明の構成において、同一部分又は同様の機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を有する部分を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

【0030】

なお、本明細書で説明する各図において、各構成の大きさ、膜の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

【0031】

なお、本明細書等において、第1、第2等として付される序数詞は便宜上用いるものであ

50

り、工程順又は積層順を示すものではない。また、本明細書等において発明を特定するための事項として固有の名称を示すものではない。

【0032】

（実施の形態1）

本実施の形態では、半導体装置及び半導体装置の作製方法の一形態を、図1、図2、図3、図10及び図11を用いて説明する。本実施の形態では、半導体装置の一例として、酸化物半導体層を有するボトムゲート型のトランジスタを示す。

【0033】

〈半導体装置の構成例1〉

図1（A）乃至図1（C）にトランジスタ300の構成例を示す。図1（A）は、トランジスタ300の平面図であり、図1（B）は、図1（A）中の鎖線X1-Y1における断面図であり、図1（C）は、図1（A）中の鎖線V1-W1における断面図である。

10

【0034】

トランジスタ300は、絶縁表面を有する基板400上に設けられたゲート電極層402と、ゲート電極層402上のゲート絶縁層404と、ゲート絶縁層404上の酸化物絶縁層406と、酸化物絶縁層406上に接し、ゲート電極層402と重畳する酸化物半導体層408と、酸化物半導体層408と電氣的に接続するソース電極層410a及びドレイン電極層410bと、を含む。

【0035】

トランジスタ300において、ゲート絶縁層404は、窒素を含むシリコン膜を含んで構成される。窒素を含むシリコン膜は、酸化シリコン膜と比較して比誘電率が高く、同等の静電容量を得るのに必要な膜厚が大きいいため、ゲート絶縁層を物理的に厚膜化することができる。よって、トランジスタ300の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、半導体装置の静電破壊を抑制することができる。

20

【0036】

ゲート絶縁層404の膜厚は、少なくとも酸化物絶縁層406よりも厚い膜厚で設けるものとし、325nm以上550nm以下とすることが好ましく、355nm以上550nm以下とすることがより好ましい。

【0037】

窒素を含むシリコン膜としては、例えば、窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜が挙げられるが、窒素の含有量が多い程高い比誘電率を有するため、窒化シリコン膜を適用することが好ましい。また、酸化シリコンのエネルギーギャップが8eVであるのに対して窒化シリコンのエネルギーギャップは5.5eVと小さく、それに応じて固有抵抗も小さいため、窒化シリコン膜を用いることでより高いESD耐性を付与することが可能となる。さらに、窒化シリコン膜をCVD法で成膜する場合、窒化酸化シリコン膜等の酸素と窒素を含むシリコン膜をCVD法で成膜する場合に適用される温室効果ガスであるN₂Oガスを用いる必要がない。なお、本明細書中において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

30

【0038】

トランジスタ300において酸化物絶縁層406は、酸化物半導体層408の構成元素から選択される一又は複数の金属元素を含んで構成される。このような材料を用いて酸化物絶縁層406を構成することで、酸化物半導体層408との界面を安定化させることができ、該界面に電荷がトラップされることを抑制することができる。よって、トランジスタの劣化、特に光劣化を防止し、信頼性の高いトランジスタとすることができる。

40

【0039】

具体的には、酸化物絶縁層406として、例えば、酸化ガリウム膜（GaO_xとも表記する、なお、xは自然数とは限らず、非自然数を含む）、酸化ガリウム亜鉛膜（Ga₂Zn_xO_y（x=1~5）とも表記する）、Ga₂O₃（Gd₂O₃）膜、ガリウムの含有量が多く、且つ、インジウムの含有量の少ない絶縁性のIn-Ga-Zn系酸化物膜などを

50

設けることが好ましい。

【0040】

酸化物絶縁層406と酸化物半導体層408の構成元素を同一とし、両者の組成を異ならせてもよい。例えば、酸化物半導体層408として、In-Ga-Zn系酸化物半導体層を用いる場合、インジウム(In)とガリウム(Ga)の比率によって、エネルギーギャップを制御することが可能であるため、酸化物半導体層408の原子数比をIn:Ga:Zn=1:1:1、又は、In:Ga:Zn=3:1:2として、酸化物絶縁層406の原子数比をIn:Ga:Zn=1:3:2とすればよい。なお、酸化物絶縁層406及び酸化物半導体層408は、スパッタリング法によって形成することができ、スパッタリングターゲットにインジウムを含有すると成膜時のパーティクルの発生を低減することができる。よって、インジウムを含む酸化物絶縁層406及びインジウムを含む酸化物半導体層408とすることが好ましい。

10

【0041】

なお、図1のトランジスタ300においては、酸化物半導体層408を島状に加工する際のエッチング処理によって、酸化物絶縁層406も島状に加工する例を示す。よって、酸化物半導体層408と、酸化物絶縁層406との端部は一致している。

【0042】

以下では、酸化物半導体層の構造について説明する。

【0043】

酸化物半導体層は、単結晶酸化物半導体層と非単結晶酸化物半導体層とに大別される。非単結晶酸化物半導体層とは、非晶質酸化物半導体層、微結晶酸化物半導体層、多結晶酸化物半導体層、CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)膜などをいう。

20

【0044】

非晶質酸化物半導体層は、膜中における原子配列が不規則であり、結晶成分を有さない酸化物半導体層である。微小領域においても結晶部を有さず、膜全体が完全な非晶質構造の酸化物半導体層が典型である。

【0045】

微結晶酸化物半導体層は、例えば、1nm以上10nm未満の大きさの微結晶(ナノ結晶ともいう。)を含む。従って、微結晶酸化物半導体層は、非晶質酸化物半導体層よりも原子配列の規則性が高い。そのため、微結晶酸化物半導体層は、非晶質酸化物半導体層よりも欠陥準位密度が低いという特徴がある。

30

【0046】

CAAC-OS膜は、複数の結晶部を有する酸化物半導体層の一つであり、ほとんどの結晶部は、一辺が100nm未満の立方体内に収まる大きさである。従って、CAAC-OS膜に含まれる結晶部は、一辺が10nm未満、5nm未満または3nm未満の立方体内に収まる大きさの場合も含まれる。CAAC-OS膜は、微結晶酸化物半導体層よりも欠陥準位密度が低いという特徴がある。以下、CAAC-OS膜について詳細な説明を行う。

【0047】

CAAC-OS膜を透過型電子顕微鏡(TEM:Transmission Electron Microscope)によって観察すると、結晶部同士の明確な境界、即ち結晶粒界(グレインバウンダリーともいう。)を確認することができない。そのため、CAAC-OS膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

40

【0048】

CAAC-OS膜を、試料面と概略平行な方向からTEMによって観察(断面TEM観察)すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、CAAC-OS膜の膜を形成する面(被形成面ともいう。)または上面の凹凸を反映した形状であり、CAAC-OS膜の被形成面または上面と平行に配列する。

【0049】

50

なお、本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

【0050】

一方、CAAC-OS膜を、試料面と概略垂直な方向からTEMによって観察（平面TEM観察）すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【0051】

断面TEM観察および平面TEM観察より、CAAC-OS膜の結晶部は配向性を有していることがわかる。

【0052】

CAAC-OS膜に対し、X線回折（XRD：X-Ray Diffraction）装置を用いて構造解析を行うと、例えばInGaZnO₄の結晶を有するCAAC-OS膜のout-of-plane法による解析では、回折角（ 2θ ）が 31° 近傍にピークが現れる場合がある。このピークは、InGaZnO₄の結晶の（009）面に帰属されることから、CAAC-OS膜の結晶がc軸配向性を有し、c軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

【0053】

一方、CAAC-OS膜に対し、c軸に概略垂直な方向からX線を入射させるin-plane法による解析では、 2θ が 56° 近傍にピークが現れる場合がある。このピークは、InGaZnO₄の結晶の（110）面に帰属される。InGaZnO₄の単結晶酸化物半導体層であれば、 2θ を 56° 近傍に固定し、試料面の法線ベクトルを軸（ ϕ 軸）として試料を回転させながら分析（ ϕ スキャン）を行うと、（110）面と等価な結晶面に帰属されるピークが6本観察される。これに対し、CAAC-OS膜の場合は、 2θ を 56° 近傍に固定して ϕ スキャンした場合でも、明瞭なピークが現れない。

【0054】

以上のことから、CAAC-OS膜では、異なる結晶部間ではa軸およびb軸の配向は不規則であるが、c軸配向性を有し、かつc軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面TEM観察で確認された層状に配列した金属原子の各層は、結晶のab面に平行な面である。

【0055】

なお、結晶部は、CAAC-OS膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶のc軸は、CAAC-OS膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、CAAC-OS膜の形状をエッチングなどによって変化させた場合、結晶のc軸がCAAC-OS膜の被形成面または上面の法線ベクトルと平行にならないこともある。

【0056】

また、CAAC-OS膜中の結晶化度が均一でなくてもよい。例えば、CAAC-OS膜の結晶部が、CAAC-OS膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも結晶化度が高くなる場合がある。また、CAAC-OS膜に不純物を添加する場合、不純物が添加された領域の結晶化度が変化し、部分的に結晶化度の異なる領域が形成されることもある。

【0057】

なお、InGaZnO₄の結晶を有するCAAC-OS膜のout-of-plane法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、CAAC-OS膜中の一部に、c軸配向性を有さない結晶が含まれることを示している。CAAC-OS膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

【0058】

また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【0059】

C A A C - O S 膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。よって、当該トランジスタは、信頼性が高い。

【0060】

なお、酸化物半導体層 408 は、例えば、非晶質酸化物半導体層、微結晶酸化物半導体層、C A A C - O S 膜のいずれの構造を有していてもよいし、これらの混合膜であってもよい。または、これらの構造のうち、二種以上を有する積層膜であってもよい。

10

【0061】

なお、酸化物絶縁層 406 は、酸化物半導体層 408 と比較して結晶性が低い場合がある。酸化物絶縁層 406 は、例えば、非晶質部又はナノ結晶を有する場合がある。

【0062】

トランジスタ 300 の構成要素として、ソース電極層 410 a 及びドレイン電極層 410 b を覆い、酸化物半導体層 408 と接する酸化物絶縁層 412、及び／又は、酸化物絶縁層 412 上の保護絶縁層 414 を含めてもよい。

【0063】

酸化物絶縁層 412 としては、酸化物絶縁層 406 と同様に、酸化物半導体層 408 の構成元素から選択された一又は複数の金属元素を含んで構成される層を適用することが好ましい。このような材料を用いることで、酸化物絶縁層 412 と酸化物半導体層 408 の界面を安定化させることができる。酸化物絶縁層 412 は酸化物半導体層 408 のバックチャネル側と接する絶縁層であるため、当該 2 層の界面における電荷トラップを抑制することで、寄生チャネルの発生を抑制することができる。

20

【0064】

また、酸化物半導体層 408 を挟むように上下に接して酸化物半導体層の構成元素から選択される一又は複数の金属元素を含む酸化物絶縁層を設けることで、外部から酸化物半導体層に影響を与える恐れのある不純物（例えば窒素や金属元素など）の拡散による侵入をブロックする役目を果たしうる。従って、酸化物半導体層を挟む、或いは酸化物半導体層を囲むように該酸化物絶縁層を設けることで、囲まれている酸化物半導体層の組成およびその純度を一定に保ち、安定した電気特性を有する半導体装置を実現することができる。

30

【0065】

保護絶縁層 414 としては、酸化シリコン膜、酸化ガリウム膜、酸化アルミニウム膜、窒化シリコン膜、酸化窒化シリコン膜、酸化窒化アルミニウム膜、または窒化酸化シリコン膜等を用いることができる。

【0066】

〈半導体装置の構成例 2〉

図 2 (A) 乃至図 2 (C) にトランジスタ 310 の構成例を示す。図 2 (A) は、トランジスタ 310 の平面図であり、図 2 (B) は、図 2 (A) 中の鎖線 X2 - Y2 における断面図であり、図 2 (C) は、図 2 (A) 中の鎖線 V2 - W2 における断面図である。

40

【0067】

図 2 に示すトランジスタ 310 は、図 1 のトランジスタ 300 と同様に、絶縁表面を有する基板 400 上に設けられたゲート電極層 402 と、ゲート電極層 402 上のゲート絶縁層 404 と、ゲート絶縁層 404 上の酸化物絶縁層 406 と、酸化物絶縁層 406 上に接し、ゲート電極層 402 と重畳する酸化物半導体層 408 と、酸化物半導体層 408 と電氣的に接続するソース電極層 410 a 及びドレイン電極層 410 b と、を含む。また、ソース電極層 410 a 及びドレイン電極層 410 b を覆い、酸化物半導体層 408 と接する酸化物絶縁層 412 と、酸化物絶縁層 412 上の保護絶縁層 414 と、をトランジスタ 310 の構成要素としてもよい。

【0068】

50

トランジスタ 310 は、ゲート絶縁層 404 と、酸化物半導体層 408 の構成が、トランジスタ 300 と相違する。すなわちトランジスタ 310 においてゲート絶縁層 404 は、ゲート電極層 402 と接するゲート絶縁層 404a と、ゲート絶縁層 404a と酸化物絶縁層 406 との間に設けられたゲート絶縁層 404b と、を含んで構成される。また、トランジスタ 310 において酸化物半導体層 408 は、酸化物絶縁層 406 と接する酸化物半導体層 408a と、酸化物絶縁層 412 と接する酸化物半導体層 408b と、を含んで構成される。なお、トランジスタ 310 において、ゲート絶縁層 404 及び酸化物半導体層 408 以外の構成は、トランジスタ 300 と同様であり、トランジスタ 300 についての説明を参酌することができる。

【0069】

トランジスタ 310 において、ゲート絶縁層 404a 及びゲート絶縁層 404b は、窒化シリコン膜を含む。

【0070】

ゲート絶縁層 404a は、ゲート絶縁層 404b よりも厚い膜厚を有し、膜中欠陥が低減された窒化シリコン膜を含むものとする。例えば、ゲート絶縁層 404a の膜厚を 300 nm 以上 400 nm 以下とする。また、電子スピン共鳴法 (ESR: Electron Spin Resonance) において Nc センター (g 値が 2.003) に現れる信号に対応するスピン密度が、好ましくは $1 \times 10^{17} \text{ spins/cm}^3$ 以下、より好ましくは $5 \times 10^{16} \text{ spins/cm}^3$ 以下である窒化シリコン膜を適用する。このように、膜中欠陥が低減された窒化シリコン膜を厚い膜厚 (例えば、300 nm 以上) で設けることにより、ゲート絶縁層 404a の絶縁耐圧を、例えば 300 V 以上とすることが可能である。

【0071】

また、ゲート絶縁層 404b は、酸化物半導体層 408 と接するため、含有水素濃度の低減された窒化シリコン膜を含むものとし、その水素濃度は、少なくともゲート絶縁層 404a よりも低い濃度とする。例えば、プラズマ CVD 法により、ゲート絶縁層 404a 及びゲート絶縁層 404b を成膜する場合に、供給ガス中に含まれる水素濃度を低下させることで、ゲート絶縁層 404b の水素濃度をゲート絶縁層 404a よりも低減することができる。具体的には、ゲート絶縁層 404a 及びゲート絶縁層 404b として窒化シリコン膜を形成する場合には、ゲート絶縁層 404a 成膜のための供給ガスよりもアンモニア流量を低減、またはアンモニアを用いずにゲート絶縁層 404b を成膜すればよい。

【0072】

また、ゲート絶縁層 404b の膜厚は 25 nm 以上 150 nm 以下とする。ゲート絶縁層 404b として含有水素濃度が低減された窒化シリコン膜を設けることで、酸化物絶縁層 406 及び酸化物半導体層 408 への水素、又は水素化合物 (例えば、水) の混入を低減することができる。水素は酸化物半導体中でキャリアの生成要因となり、トランジスタのしきい値電圧をマイナス方向に変動 (シフト) させる要因となるため、水素濃度の低減された窒化シリコン膜をゲート絶縁層 404b として設けることで、トランジスタの電気特性を安定化させることができる。また、水素濃度の低減された窒化シリコン膜をゲート絶縁層 404b として設けることで、ゲート絶縁層 404a に含有される水素又は水素化合物等の不純物の酸化物絶縁層 406 及び酸化物半導体層 408 への拡散を防止するバリア膜としての効果も奏する。

【0073】

なお、本実施の形態において、ゲート絶縁層 404a とゲート絶縁層 404b はともに窒化シリコン膜であり、材料や成膜条件によっては、各ゲート絶縁層同士の界面が不明確になる場合もある。よって、図 2 においては、ゲート絶縁層 404a とゲート絶縁層 404b の界面を模式的に点線で図示している。これは以降の各図面においても同様である。

【0074】

酸化物半導体層 408 に含まれる酸化物半導体層 408a と酸化物半導体層 408b は、構成元素を同一とし、両者の組成を異ならせることが好ましい。酸化物半導体層 408a

10

20

30

40

50

及び酸化物半導体層 408b としてインジウム及びガリウムを含む酸化物半導体層を形成する場合、ゲート電極層 402 に近い側（チャネル側）の酸化物半導体層 408a のインジウムとガリウムの含有率を $I n > G a$ とするとよい。またゲート電極層 402 から遠い側（バックチャネル側）の酸化物半導体層 408b のインジウムとガリウムの含有率を $I n \leq G a$ とするとよい。

【0075】

酸化物半導体では主として重金属の s 軌道がキャリア伝導に寄与しており、インジウムの含有率を多くすることにより s 軌道のオーバーラップが多くなる傾向があるため、 $I n > G a$ の組成となる酸化物は $I n \leq G a$ の組成となる酸化物と比較して高い移動度を備える。また、Ga は In と比較して酸素欠損の形成エネルギーが大きく酸素欠損が生じにくい

10

【0076】

チャネル側に $I n > G a$ の組成となる酸化物半導体を適用し、バックチャネル側に $I n \leq G a$ の組成となる酸化物半導体を適用することで、トランジスタの移動度および信頼性をさらに高めることが可能となる。例えば、酸化物半導体層 408a の原子数比を $I n : G a : Z n = 3 : 1 : 2$ とし、酸化物半導体層 408b の原子数比を $I n : G a : Z n = 1 : 1 : 1$ としてもよい。

【0077】

なお、酸化物半導体層 408a に接する酸化物絶縁層 406 の構成元素を酸化物半導体層 408a と同一とし、組成を異ならせることで酸化物絶縁層 406 に絶縁性を付与すると、両者の界面をより安定化させることができるため、好ましい。酸化物半導体層 408b に接する酸化物絶縁層 412 も同様である。

20

【0078】

また、酸化物半導体層 408a と酸化物半導体層 408b に、結晶性の異なる酸化物半導体を適用してもよい。すなわち、単結晶酸化物半導体、多結晶酸化物半導体、ナノ結晶酸化物半導体、非晶質酸化物半導体、または C A A C - O S を適宜組み合わせた構成としてもよい。ただし、非晶質酸化物半導体は水素などの不純物を吸収しやすく、また、酸素欠損が生じやすいため n 型化されやすい。このため、チャネル側の酸化物半導体層 408a は、C A A C - O S などの結晶性を有する酸化物半導体を適用することが好ましい。

30

【0079】

また、バックチャネル側の酸化物半導体層 408b に非晶質酸化物半導体を用いると、ソース電極層 410a およびドレイン電極層 410b 形成時のエッチング処理により酸素欠損が生じ、n 型化されやすい。よって、酸化物半導体層 408b には結晶性を有する酸化物半導体を適用することが好ましい。

【0080】

図 14 は、本実施の形態のトランジスタにおいて、ゲート絶縁層 G I、酸化物絶縁層 O I 1、酸化物半導体層 O S 1、O S 2、酸化物絶縁層 O I 2、及び保護絶縁層 P a s s i を積層させた構造におけるエネルギーバンド図（模式図）である。図 14 では、ゲート絶縁層、酸化物絶縁層、酸化物半導体層及び保護絶縁層のいずれもが真性であるという理想的な状況を仮定し、ゲート絶縁層 G I 及び保護絶縁層 P a s s i として、窒化シリコン膜（バンドギャップ E_g が 5 e V）を、酸化物絶縁層 O I 1 及び酸化物絶縁層 O I 2 として、 $I n : G a : Z n = 1 : 3 : 2$ である $I n - G a - Z n$ 系酸化物絶縁層（バンドギャップ E_g が 3.6 e V）を、酸化物半導体層 O S 1 として、 $I n : G a : Z n = 3 : 1 : 2$ である $I n - G a - Z n$ 系酸化物半導体層（バンドギャップ E_g が 2.8 e V）を、酸化物半導体層 O S 2 として、 $I n : G a : Z n = 1 : 1 : 1$ である $I n - G a - Z n$ 系酸化物半導体層（バンドギャップ E_g が 3.2 e V）を、用いた場合について示している。

40

【0081】

なお、図 14 において、酸化物絶縁層 O I 1、酸化物絶縁層 O I 2、酸化物半導体層 O S 1 及び酸化物半導体層 O S 2 の比誘電率は全て 15 と仮定した。また、酸化物絶縁層 O I

50

1 及び酸化物絶縁層 O I 2 の移動度を、 $4 \text{ cm}^2 / \text{Vs}$ とし、酸化物半導体層 O S 1 の移動度を、 $25 \text{ cm}^2 / \text{Vs}$ とし、酸化物半導体層 O S 2 の移動度を、 $10 \text{ cm}^2 / \text{Vs}$ とした。また、ゲート絶縁層 G I の膜厚を 325 nm とし、酸化物絶縁層 O I 1 の膜厚を 30 nm とし、酸化物半導体層 O S 1 の膜厚を 10 nm とし、酸化物半導体層 O S 2 の膜厚を 10 nm とし、酸化物絶縁層 O I 2 の膜厚を 30 nm とし、保護絶縁層 P a s s i の膜厚を 300 nm として計算を行った。

【0082】

図 1 4 に示すように酸化物半導体層 O S 1 のゲート電極側（チャネル側）には、酸化物半導体層 O S 1 と酸化物絶縁層 O I 1 との界面にエネルギー障壁が存在する。同様に、酸化物半導体層 O S 2 のバックチャネル側（ゲート電極とは反対側）にも、酸化物半導体層 O S 2 と酸化物絶縁層 O I 2 との界面にエネルギー障壁が存在する。酸化物半導体層と酸化物絶縁層との界面にこのようなエネルギー障壁が存在することにより、その界面においてキャリアの移動は妨げられるため、キャリアは酸化物半導体層から酸化物絶縁層へと移動することなく、酸化物半導体層中を移動する。つまり、酸化物半導体層を酸化物半導体よりもバンドギャップが段階的に大きくなる材料で挟むよう積層構造を形成することにより、キャリアは酸化物半導体層 O S 1 及び酸化物半導体層 O S 2 中を移動する。

【0083】

〈半導体装置の作製方法〉

以下に、図 3 を用いてトランジスタ 3 1 0 の作製方法の一例を示す。

【0084】

まず、絶縁表面を有する基板 4 0 0 上に、ゲート電極層 4 0 2 を形成する。

【0085】

絶縁表面を有する基板 4 0 0 に使用することができる基板に大きな制約はないが、少なくとも後の熱処理に耐えうる程度の耐熱性を有することが必要となる。例えば、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラス等のガラス基板、セラミック基板、石英基板、サファイヤ基板などを用いることができる。また、シリコンや炭化シリコン等の単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、S O I 基板等を適用することができ、これらの基板に半導体素子が設けられたものを基板 4 0 0 として用いてもよい。

【0086】

ゲート電極層 4 0 2 は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジウム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて形成することができる。また、ゲート電極層 4 0 2 としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜、ニッケルシリサイド等のシリサイド膜を用いてもよい。ゲート電極層 4 0 2 は単層構造としてもよいし、積層構造としてもよい。ゲート電極層 4 0 2 はテーパ形状としてもよく、例えばテーパ角を 30° 以上 70° 以下とすればよい。ここで、テーパ角とは、テーパ形状を有する層の側面と、当該層の底面との間の角度を指す。

【0087】

また、ゲート電極層 4 0 2 の材料は、酸化インジウム酸化スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウムスズ酸化物、酸化インジウム酸化亜鉛、酸化ケイ素を添加したインジウムスズ酸化物等の導電性材料を適用することもできる。

【0088】

または、ゲート電極層 4 0 2 の材料として、窒素を含む I n - G a - Z n 系酸化物、窒素を含む I n - S n 系酸化物、窒素を含む I n - G a 系酸化物、窒素を含む I n - Z n 系酸化物、窒素を含む S n 系酸化物、窒素を含む I n 系酸化物、金属窒化物（窒化インジウム、窒化亜鉛、窒化タンタル、窒化タングステンなど）を用いてもよい。これらの材料は、 5 eV 以上の仕事関数を有するため、これらの材料を用いてゲート電極層 4 0 2 を形成することでトランジスタのしきい値電圧をプラスにすることができ、ノーマリオフのスイッ

10

20

30

40

50

チングトランジスタを実現できる。

【0089】

次いで、ゲート電極層402を覆うように、ゲート絶縁層404a及びゲート絶縁層404bを含むゲート絶縁層404を形成する(図3(A)参照)。ゲート絶縁層404としては、窒素を含むシリコン膜を適用することができる。本実施の形態では、窒化シリコン膜でなるゲート絶縁層404aと窒化シリコン膜でなるゲート絶縁層404bを積層させてゲート絶縁層404とする。ゲート絶縁層404は、面内バラツキ、パーティクル混入および成膜タクトを低減する観点から、CVD法を用いて成膜を行うことが効果的である。また、CVD法は、大面積基板に対する成膜についても効果的である。

【0090】

本実施の形態では、プラズマCVD法によってゲート絶縁層404a及びゲート絶縁層404bを連続的に形成する。まず、供給ガスをシラン(SiH_4)、窒素(N_2)及びアンモニア(NH_3)の混合ガスとして、ゲート絶縁層404aとなる窒化シリコン膜を成膜し、その後、供給ガスを、シラン(SiH_4)と窒素(N_2)の混合ガスに切り替えて、ゲート絶縁層404bとなる窒化シリコン膜を成膜する。

【0091】

プラズマCVD法の供給ガスをシラン(SiH_4)、窒素(N_2)及びアンモニア(NH_3)の混合ガスとして成膜された窒化シリコン膜は、供給ガスをシラン(SiH_4)と窒素(N_2)の混合ガスとして成膜された窒化シリコン膜よりも膜中欠陥を低減することができる。よって、ゲート絶縁層404aは、少なくともゲート絶縁層404bよりも膜中欠陥の低減された膜であり、例えば、電子スピン共鳴法(ESR)においてNcセンター(g値が2.003)に現れる信号に対応するスピン密度を、好ましくは $1 \times 10^{17} \text{ spins/cm}^3$ 、より好ましくは $5 \times 10^{16} \text{ spins/cm}^3$ 以下とすることができる。また、混合ガスにアンモニアを含んで成膜された窒化シリコン膜は、供給ガスをシランと窒素の混合ガスとした場合よりも被覆性の良好な膜とすることができるため、ゲート電極層402に接するゲート絶縁層として、上述の混合ガスを用いた窒化シリコン膜を設けることは有効である。また、膜中欠陥の低減されたゲート絶縁層404aを膜厚300nm以上400nm以下で設けることで、ゲート絶縁層404の絶縁耐圧を300V以上とすることができる。

【0092】

一方、材料ガス中にアンモニアを含まずに成膜されたゲート絶縁層404bは、ゲート絶縁層404aと比較して含有水素濃度が低い膜とすることができる。このような膜を膜厚25nm以上150nm以下として酸化物絶縁層406とゲート電極層402との間に設けることで、ゲート絶縁層404bから酸化物絶縁層406及び酸化物半導体層408への水素の混入を低減することができる。また、ゲート絶縁層404bは、ゲート絶縁層404aに含まれる水素又は水素化合物が、酸化物絶縁層406及び酸化物半導体層408への混入することを抑制するバリア膜としても機能する。

【0093】

ゲート絶縁層404として、膜中欠陥の低減された厚膜のゲート絶縁層404aと、水素濃度の低減されたゲート絶縁層404bとを積層することで、絶縁耐圧を良好としつつ、酸化物絶縁層406及び酸化物半導体層408への水素等の不純物の拡散を抑制することができる。よって、当該ゲート絶縁層404を含むトランジスタの静電破壊を抑制し、且つ、電気特性を安定化させることが可能となる。

【0094】

次いで、ゲート絶縁層404b上に酸化物絶縁層及び酸化物半導体層を形成し、エッチング処理によって島状に加工して、酸化物絶縁層406と、酸化物半導体層408a及び酸化物半導体層408bを含む酸化物半導体層408とを形成する(図3(B)参照)。当該エッチング処理は、同じフォトマスクを用いて行うことが可能であるため、酸化物絶縁層406と酸化物半導体層408とは、平面から見たパターン形状が同じ形状であり、端部が一致している。

10

20

30

40

50

【0095】

酸化物絶縁層406としては、酸化物半導体層408の構成元素から選択される一又は複数の金属元素を含む酸化物絶縁層を設ける。例えば、酸化ガリウム膜、酸化ガリウム亜鉛膜、酸化ガリウムガドリニウム膜、ガリウムの含有量が多く、且つ、インジウムの含有量の少ない絶縁性のIn-Ga-Zn系酸化物膜などの絶縁膜を用いることが好ましい。

【0096】

酸化物半導体層408は、非晶質構造であってもよいし、結晶性であってもよい。成膜後の酸化物半導体層を非晶質構造とする場合には、後の作製工程において熱処理を加えることで結晶性の酸化物半導体層408としてもよい。非晶質酸化物半導体層を結晶化させる熱処理の温度は、250℃以上700℃以下、好ましくは400℃以上、より好ましくは500℃以上、さらに好ましくは550℃以上とする。なお、当該熱処理は、作製工程における他の熱処理と兼ねることも可能である。

10

【0097】

酸化物絶縁層406及び酸化物半導体層408の成膜方法は、スパッタリング法、MBE (Molecular Beam Epitaxy) 法、CVD法、パルスレーザ堆積法、ALD (Atomic Layer Deposition) 法等を適宜用いることができる。

【0098】

酸化物絶縁層406及び酸化物半導体層408を成膜する際、できる限り膜中に含まれる水素濃度を低減させることが好ましい。水素濃度を低減させるには、例えば、スパッタリング法を用いて成膜を行う場合には、スパッタリング装置の成膜室内に供給する雰囲気ガスとして、水素、水、水酸基又は水素化物などの不純物が除去された高純度の希ガス（代表的にはアルゴン）、酸素、及び希ガスと酸素との混合ガスを適宜用いる。

20

【0099】

また、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入して成膜を行うことで、成膜された酸化物絶縁層及び酸化物半導体層の水素濃度を低減させることができる。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプは、例えば、水素分子、水(H₂O)など水素原子を含む化合物（より好ましくは炭素原子を含む化合物も）等の排気能力が高いため、クライオポンプを用いて排気した成膜室で成膜した膜中に含まれる不純物の濃度を低減できる。

30

【0100】

なお、酸化物絶縁層及び酸化物半導体層は、大気開放せずに連続的に成膜することが好ましい。酸化物絶縁層及び酸化物半導体層の成膜を大気開放せずに連続的に行うことで、酸化物絶縁層表面、又は積層される酸化物半導体層表面への水素又は水素化合物の付着（例えば、吸着水など）を防止することができるため、不純物の混入を抑制することができる。

【0101】

また、酸化物絶縁層、又は酸化物半導体層をスパッタリング法で成膜する場合、成膜に用いる金属酸化物ターゲットの相対密度（充填率）は90%以上100%以下、好ましくは95%以上99.9%以下とする。相対密度の高い金属酸化物ターゲットを用いることにより、成膜される膜を緻密な膜とすることができる。

40

【0102】

なお、基板400を高温に保持した状態で酸化物半導体層を形成することも、酸化物半導体層中に含まれうる不純物濃度を低減するのに有効である。基板400を加熱する温度としては、150℃以上450℃以下とすればよく、好ましくは基板温度を200℃以上350℃以下とすればよい。また、成膜時に基板を高温で加熱することで、結晶性酸化物半導体層を形成することができる。

【0103】

50

酸化物半導体層 408 として C A A C - O S 膜を適用する場合、該 C A A C - O S 膜を得る方法としては、例えば、成膜温度を 200℃以上 450℃以下として酸化物半導体層の成膜を行い、表面に概略垂直に c 軸配向させる方法がある。または、酸化物半導体層を薄い膜厚で成膜した後、200℃以上 700℃以下の熱処理を行い、表面に概略垂直に c 軸配向させてもよい。または、一層目として薄い膜厚で成膜した後、200℃以上 700℃以下の熱処理を行い、二層目の成膜を行い、表面に概略垂直に c 軸配向させてもよい。

【0104】

酸化物半導体層 408 に用いる酸化物半導体としては、少なくともインジウム (In) を含む。特に、インジウムと亜鉛 (Zn) を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム (Ga) を有することが好ましい。また、スタビライザーとしてスズ (Sn)、ハフニウム (Hf)、アルミニウム (Al)、ジルコニウム (Zr) のいずれか一種または複数種を有することが好ましい。

10

【0105】

また、他のスタビライザーとして、ランタノイドである、ランタン (La)、セリウム (Ce)、プラセオジウム (Pr)、ネオジウム (Nd)、サマリウム (Sm)、ユウロピウム (Eu)、ガドリニウム (Gd)、テルビウム (Tb)、ジスプロシウム (Dy)、ホルミウム (Ho)、エルビウム (Er)、ツリウム (Tm)、イッテルビウム (Yb)、ルテチウム (Lu) のいずれか一種または複数種を有してもよい。

20

【0106】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、二元系金属の酸化物である In-Zn 系酸化物、In-Mg 系酸化物、In-Ga 系酸化物、三元系金属の酸化物である In-Ga-Zn 系酸化物、In-Al-Zn 系酸化物、In-Sn-Zn 系酸化物、In-Hf-Zn 系酸化物、In-La-Zn 系酸化物、In-Ce-Zn 系酸化物、In-Pr-Zn 系酸化物、In-Nd-Zn 系酸化物、In-Sm-Zn 系酸化物、In-Eu-Zn 系酸化物、In-Gd-Zn 系酸化物、In-Tb-Zn 系酸化物、In-Dy-Zn 系酸化物、In-Ho-Zn 系酸化物、In-Er-Zn 系酸化物、In-Tm-Zn 系酸化物、In-Yb-Zn 系酸化物、In-Lu-Zn 系酸化物、四元系金属の酸化物である In-Sn-Ga-Zn 系酸化物、In-Hf-Ga-Zn 系酸化物、In-Al-Ga-Zn 系酸化物、In-Sn-Al-Zn 系酸化物、In-Sn-Hf-Zn 系酸化物、In-Hf-Al-Zn 系酸化物を用いることができる。

30

【0107】

例えば、In-Ga-Zn 系酸化物とは、In と Ga と Zn を主成分として有する酸化物という意味であり、In と Ga と Zn の比率は問わない。また、In と Ga と Zn 以外の金属元素が入っていてもよい。

【0108】

また、酸化物半導体として、 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$ 、且つ、 m は整数でない) で表記される材料を用いてもよい。なお、M は、Ga、Fe、Mn および Co から選ばれた一の金属元素または複数の金属元素を示す。また、酸化物半導体として、 $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n > 0$ 、且つ、 n は整数) で表記される材料を用いてもよい。

40

【0109】

例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ ($=2/5:2/5:1/5$)、あるいは $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ ($=1/2:1/6:1/3$) の原子数比の In-Ga-Zn 系酸化物やその組成の近傍の酸化物を用いることができる。あるいは、 $\text{In}:\text{Sn}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Sn}:\text{Zn}=2:1:3$ ($=1/3:1/6:1/2$) あるいは $\text{In}:\text{Sn}:\text{Zn}=2:1:5$ ($=1/4:1/8:5/8$) の原子数比の In-Sn-Zn 系酸化物やその組成の近傍の酸化物を用いるとよい。

【0110】

しかし、インジウムを含む酸化物半導体を用いたトランジスタは、これらに限られず、必

50

要とする電気的特性（電界効果移動度、しきい値、ばらつき等）に応じて適切な組成のものを用いればよい。また、必要とする電気的特性を得るために、キャリア濃度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0111】

例えば、In-Sn-Zn系酸化物半導体を用いたトランジスタでは比較的容易に高い電界効果移動度が得られる。しかしながら、In-Ga-Zn系酸化物半導体を用いたトランジスタでも、バルク内欠陥密度を低くすることにより電界効果移動度を上げることができる。

【0112】

なお、例えば、In、Ga、Znの原子数比が $\text{In}:\text{Ga}:\text{Zn}=a:b:c$ ($a+b+c=1$)である酸化物の組成が、原子数比が $\text{In}:\text{Ga}:\text{Zn}=A:B:C$ ($A+B+C=1$)の酸化物の組成の近傍であるとは、 a 、 b 、 c が、 $(a-A)^2 + (b-B)^2 + (c-C)^2 \leq r^2$ を満たすことをいう。 r としては、例えば、0.05とすればよい。他の酸化物でも同様である。

【0113】

また、酸化物絶縁層406及び／又は酸化物半導体層408に対して、膜中に含まれる過剰な水素（水や水酸基を含む）を除去（脱水化又は脱水素化）するための熱処理を行うことが好ましい。熱処理の温度は、300℃以上700℃以下、又は基板の歪み点未満とする。熱処理は減圧下又は窒素雰囲気下などで行うことができる。この熱処理によって、n型の導電性を付与する不純物である水素を除去することができる。

【0114】

なお、脱水化又は脱水素化のための熱処理は、酸化物絶縁層及び／又は酸化物半導体層の成膜後であればトランジスタの作製工程においてどのタイミングで行ってもよい。また、脱水化又は脱水素化のための熱処理は、複数回行ってもよく、他の熱処理と兼ねてもよい。

【0115】

なお、酸化物絶縁層が酸素過剰領域を含む場合、脱水化又は脱水素化のための熱処理を、酸化物絶縁層及び酸化物半導体層を島状に加工する前に行うと、酸化物絶縁層に含まれる酸素が熱処理によって放出されるのを防止することができるため好ましい。

【0116】

熱処理においては、窒素、又はヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。又は、熱処理装置に導入する窒素、又はヘリウム、ネオン、アルゴン等の希ガスの純度を、6N（99.9999%）以上好ましくは7N（99.99999%）以上（即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。

【0117】

また、熱処理で酸化物半導体層408を加熱した後、加熱温度を維持、又はその加熱温度から徐冷しながら同じ炉に高純度の酸素ガス、高純度の一酸化二窒素ガス、又は超乾燥エア（CRDS（キャビティリングダウンレーザー分光法）方式の露点計を用いて測定した場合の水分量が20ppm（露点換算で-55℃）以下、好ましくは1ppm以下、より好ましくは10ppb以下の空気）を導入してもよい。酸素ガス又は一酸化二窒素ガスに、水、水素などが含まれないことが好ましい。又は、熱処理装置に導入する酸素ガス又は一酸化二窒素ガスの純度を、6N以上好ましくは7N以上（即ち、酸素ガス又は一酸化二窒素ガス中の不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。酸素ガス又は一酸化二窒素ガスの作用により、脱水化又は脱水素化処理による不純物の排除工程によって同時に減少してしまった酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体層を高純度化及びi型（真性）化することができる。

【0118】

また、脱水化又は脱水素化処理によって、酸化物半導体を構成する主成分材料である酸素が同時に脱離して減少してしまうおそれがあるため、脱水化又は脱水素化処理を行った酸化物半導体層に、酸素（少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかを含む）を導入して膜中に酸素を供給してもよい。

【0119】

脱水化又は脱水素化処理を行った酸化物半導体層に、酸素を導入して膜中に酸素を供給することによって、酸化物半導体層を高純度化、及びi型（真性）化することができる。高純度化し、i型（真性）化した酸化物半導体を有するトランジスタは、電気特性変動が抑制されており、電氣的に安定である。

【0120】

酸化物半導体層408に酸素導入する場合、酸化物半導体層408に直接導入してもよいし、後に形成される絶縁層を通過して酸化物半導体層408へ導入してもよい。酸素（少なくとも、酸素ラジカル、酸素原子、酸素イオンのいずれかを含む）の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオン注入法、プラズマ処理等を用いることができる。また、酸素導入処理には、酸素を含むガスを用いることができる。酸素を含むガスとしては、酸素、一酸化二窒素、二酸化窒素、二酸化炭素、一酸化炭素などを用いることができる。また、酸素導入処理において、酸素を含むガスに希ガスを含ませてもよい。

【0121】

例えば、イオン注入法で酸化物半導体層408へ酸素イオンの注入を行う場合、ドーズ量を $1 \times 10^{13} \text{ ions/cm}^2$ 以上 $5 \times 10^{16} \text{ ions/cm}^2$ 以下とすればよい。

【0122】

または、酸化物半導体層と接する酸化物絶縁層406を、酸素過剰領域を含む層とし、該酸化物絶縁層406と酸化物半導体層408とが接した状態で熱処理を行うことにより、酸化物絶縁層406に過剰に含まれる酸素を酸化物半導体層408へ拡散させ、酸化物半導体層408へ酸素を供給してもよい。該熱処理は、トランジスタの作製工程における他の熱処理と兼ねることもできる。

【0123】

酸化物絶縁層406に酸素過剰領域を設けるには、例えば、酸素雰囲気下にて酸化物絶縁層を形成すればよい。又は、成膜後の酸化物絶縁層に酸素を導入して、酸化物絶縁層406に酸素過剰領域を形成してもよい。

【0124】

酸化物絶縁層406又は酸化物半導体層408への酸素の供給は、酸化物絶縁層又は酸化物半導体層の成膜後であれば、そのタイミングは特に限定されない。また、酸素の導入は複数回行ってもよい。

【0125】

次いで、酸化物半導体層408上に導電膜を形成し、これを加工してソース電極層410a及びドレイン電極層410bを形成する（図3（C）参照）。

【0126】

ソース電極層410a及びドレイン電極層410bとしては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等を用いることができる。また、Al、Cuなどの金属膜の下側又は上側の一方または双方にTi、Mo、Wなどの高融点金属膜またはそれらの金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）を積層させた構成としてもよい。また、ソース電極層410a及びドレイン電極層410bを、導電性の金属酸化物で形成してもよい。導電性の金属酸化物としては酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム酸化スズ（ $\text{In}_2\text{O}_3-\text{SnO}_2$ ）、酸化インジウム酸化亜鉛（ $\text{In}_2\text{O}_3-\text{ZnO}$ ）またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

10

20

30

40

50

【0127】

また、ソース電極層410a及びドレイン電極層410bとして窒素を含むIn-Ga-Zn-O膜、窒素を含むIn-Sn-O膜、窒素を含むIn-Ga-O膜、窒素を含むIn-Zn-O膜、窒素を含むSn-O膜、窒素を含むIn-O膜等の金属窒化物膜を用いることができる。これらの膜は、酸化物半導体層408と同じ構成元素を含むため、酸化物半導体層408との界面を安定化させることができる。例えば、ソース電極層410a及びドレイン電極層410bとして、酸化物半導体層408に接する側から窒素を含むIn-Ga-Zn-O膜とタングステン膜の積層構造を適用することができる。

【0128】

次いで、ソース電極層410a、ドレイン電極層410b及び露出した酸化物半導体層408を覆うように、酸化物絶縁層412を形成する。酸化物絶縁層412は、酸化物絶縁層406と同様の材料、同様の作製方法によって形成することができる。

【0129】

その後、酸化物絶縁層412上に保護絶縁層414を形成する（図3（D）参照）。

【0130】

保護絶縁層414としてはプラズマCVD法、スパッタリング法により形成することができる。酸化シリコン膜、酸化ガリウム膜、酸化アルミニウム膜、窒化シリコン膜、酸化窒化シリコン膜、酸化窒化アルミニウム膜、または窒化酸化シリコン膜等を用いることができる。但し、保護絶縁層414を、窒素を含むシリコン膜、より好ましくは窒化シリコン膜を含む層とすることで、半導体装置の作製工程中、又は、形成後の半導体装置に対する静電破壊をより低減することが可能となるため、好ましい。

【0131】

以上によって、本実施の形態のトランジスタ310を形成することができる。

【0132】

〈半導体装置の構成例3〉

図10（A）乃至図10（C）にトランジスタ320の構成例を示す。図10（A）は、トランジスタ320の平面図であり、図10（B）は、図10（A）中の鎖線X3-Y3における断面図であり、図10（C）は、図10（A）中の鎖線V3-W3における断面図である。

【0133】

図10に示すトランジスタ320は、図1のトランジスタ300と同様に、絶縁表面を有する基板400上に設けられたゲート電極層402と、ゲート電極層402上のゲート絶縁層404と、ゲート絶縁層404上の酸化物絶縁層406と、酸化物絶縁層406上に接し、ゲート電極層402と重畳する酸化物半導体層408と、酸化物半導体層408と電氣的に接続するソース電極層410a及びドレイン電極層410bと、を含む。また、ソース電極層410a及びドレイン電極層410bを覆い、酸化物半導体層408と接する酸化物絶縁層412と、酸化物絶縁層412上の保護絶縁層414と、をトランジスタ320の構成要素としてもよい。

【0134】

トランジスタ320は、ゲート絶縁層404と、酸化物半導体層408の構造が、トランジスタ300と相違する。すなわちトランジスタ320においてゲート絶縁層404は、ゲート電極層402と接するゲート絶縁層404cと、ゲート絶縁層404c上のゲート絶縁層404aと、ゲート絶縁層404aと酸化物絶縁層406との間に設けられたゲート絶縁層404bと、を含んで構成される。また、トランジスタ320において酸化物半導体層408は、トランジスタ310と同様に、酸化物絶縁層406と接する酸化物半導体層408aと、酸化物絶縁層412と接する酸化物半導体層408bと、を含んで構成される。

【0135】

なお、トランジスタ320において、ゲート絶縁層404及び酸化物半導体層408以外の構成は、トランジスタ300と同様であり、トランジスタ300についての説明を参酌

10

20

30

40

50

することができる。

【0136】

また、トランジスタ320に含まれる酸化物半導体層408の構成は、トランジスタ310と同様であり、トランジスタ310についての説明を参照することができる。但し、トランジスタ320においては、酸化物半導体層408bにおいて、酸化物絶縁層412と接する領域の膜厚が、ソース電極層410a及びドレイン電極層410bと接する領域の膜厚よりも小さい場合を例示している。当該膜厚の小さい領域は、ソース電極層410a及びドレイン電極層410bとなる導電膜の加工の際に一部がエッチングされることによって、又はソース電極層410a及びドレイン電極層410bを形成後に酸化物半導体層408bの露出した領域にエッチング処理を行うことによって形成される。当該膜厚の小さい領域は、トランジスタ320のチャンネル形成領域として機能する領域である。チャンネル形成領域の膜厚を小さくすることで、ソース電極層410a及びドレイン電極層410bと接する領域の抵抗をチャンネル形成領域と比較して低減することができる。よって、ソース電極層410a及びドレイン電極層410bとのコンタクト抵抗を低減することが可能となる。

10

【0137】

トランジスタ320に含まれるゲート絶縁層404は、ゲート電極層402と接するゲート絶縁層404cと、ゲート絶縁層404c上に接するゲート絶縁層404aと、酸化物絶縁層406と接するゲート絶縁層404bとを含んで構成される。

【0138】

本実施の形態では、ゲート絶縁層404c、ゲート絶縁層404a及びゲート絶縁層404bとして窒化シリコン膜を用い、各ゲート絶縁層をプラズマCVD法によって連続的に形成する。まず、供給ガスを、シラン(SiH₄)と窒素(N₂)の混合ガスとしてゲート絶縁層404cとなる窒化シリコン膜を成膜した後、供給ガスをシラン(SiH₄)、窒素(N₂)及びアンモニア(NH₃)の混合ガスに切り替えて、ゲート絶縁層404aとなる窒化シリコン膜を成膜し、その後、供給ガスを、シラン(SiH₄)と窒素(N₂)の混合ガスに切り替えて、ゲート絶縁層404bとなる窒化シリコン膜を成膜する。

20

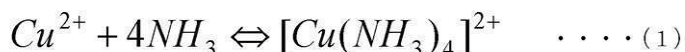
【0139】

シラン(SiH₄)と窒素(N₂)の混合ガスを供給して形成されたゲート絶縁層404cは、少なくともシラン(SiH₄)、窒素(N₂)及びアンモニア(NH₃)の混合ガスを供給して形成されたゲート絶縁層404aよりも、成膜雰囲気中及び膜中のアンモニアを低減することができる。アンモニアは、窒素原子上の孤立電子対の働きにより、金属錯体の配位子となる。よって、例えば、ゲート電極層402として銅を用いる場合、アンモニアの含有量が多いゲート絶縁層を該ゲート電極層と接する態様で設けると、以下式(1)に示す反応によって、銅がゲート絶縁層中に拡散する恐れがある。

30

【0140】

【数1】



40

【0141】

図10に示すトランジスタ320では、少なくともゲート絶縁層404aよりもアンモニアの含有量が高いゲート絶縁層404cを、ゲート電極層402と接する態様で設けることで、ゲート電極層402の材料(例えば、銅)がゲート絶縁層404中へ拡散することを抑制することができる。即ち、ゲート絶縁層404cは、ゲート電極層402を構成する金属材料に対するバリア膜として機能することができる。ゲート絶縁層404cを設けることで、トランジスタの信頼性をより向上させることができる。

【0142】

なお、トランジスタ320に含まれるゲート絶縁層404において、ゲート絶縁層404a及びゲート絶縁層404bの構成は、トランジスタ310と同様とすることができる。

50

上述の構成を有するゲート絶縁層を含むことで、トランジスタの静電破壊を防止し、且つ、トランジスタに安定した電気特性を付与することができ、信頼性の高い半導体装置とすることが可能となる。

【0143】

ゲート絶縁層404cの膜厚は、30nm以上100nm以下、好ましくは30nm以上50nm以下とする。また、上述したようにトランジスタの静電破壊対策として設けるゲート絶縁層404aの膜厚は300nm以上400nm以下とすることが好ましく、酸化物半導体層408への水素の拡散を防止するバリア膜として機能するゲート絶縁層404bの膜厚は、25nm以上150nm以下とすることが好ましい。但し、ゲート絶縁層404の膜厚（ゲート絶縁層404c、ゲート絶縁層404a及びゲート絶縁層404bの膜厚の合計）を、355nm以上550nm以下とするように、各ゲート絶縁層の膜厚を適宜調整することが好ましい。

10

【0144】

〈半導体装置の構成例4〉

図11(A)乃至図11(C)にトランジスタ330の構成例を示す。図11(A)は、トランジスタ330の平面図であり、図11(B)は、図11(A)中の鎖線X4-Y4における断面図であり、図11(C)は、図11(A)中の鎖線V4-W4における断面図である。

【0145】

図11に示すトランジスタ330は、絶縁表面を有する基板400上に設けられたゲート電極層402と、ゲート電極層402上のゲート絶縁層404と、ゲート絶縁層404上の酸化物絶縁層406と、酸化物絶縁層406上に接し、ゲート電極層402と重畳する酸化物半導体層408と、酸化物半導体層408と電氣的に接続するソース電極層410a及びドレイン電極層410bと、ソース電極層410a及びドレイン電極層410bを覆い、酸化物半導体層408と接する酸化物絶縁層412と、酸化物絶縁層412上の保護絶縁層414と、を含む。

20

【0146】

トランジスタ330において、保護絶縁層414は、酸化物絶縁層412に接する保護絶縁層414aと、保護絶縁層414a上の保護絶縁層414bとの積層構造を有し、それぞれ窒化シリコン膜を適用することができる。

30

【0147】

保護絶縁層414aとしては、トランジスタ310のゲート絶縁層404bと同様の構成とすることができる。保護絶縁層414aを設けることで、酸化物絶縁層412、及び酸化物半導体層408への水素又は水素化合物の混入を抑制することができるため、トランジスタの電気特性をより安定化することができる。

【0148】

保護絶縁層414bとしては、トランジスタ310のゲート絶縁層404aと同様の構成とすることができる。保護絶縁層414bを設けることで、作製工程中、又は、形成後の半導体装置に対する静電破壊をより低減することが可能となる。

【0149】

なお、トランジスタ330のその他の構成要素は、トランジスタ310と同様の構成とすることができ、トランジスタ310についての説明を参照することができる。

40

【0150】

なお、図1、図2、図10及び図11に示すトランジスタは、それぞれ一部が異なる構成であるが、本発明の一態様は特に限定されず、様々な組み合わせが可能である。

【0151】

本実施の形態で示すトランジスタは、ゲート絶縁層として窒素を含むシリコン膜を厚膜（例えば、325nm以上550nm以下）で含み、且つ、該ゲート絶縁層と酸化物半導体層との間に酸化物半導体層の構成元素から選択される一又は複数の金属元素を含んで構成される酸化物絶縁層を含んで構成される。窒素を含むシリコン膜は、実用化されている量

50

産技術を適用して成膜することが可能であり、また、該窒素を含むシリコン膜を厚膜で設けることで、ゲート絶縁層を物理的に厚膜化して、トランジスタの絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、半導体装置の静電破壊を抑制することができる。また、酸化物絶縁層を含むことで、酸化物半導体層との界面を安定化させることができ、該界面に電荷がトラップされることを抑制することができる。よって、トランジスタの劣化を防止し、信頼性の高いトランジスタとすることができる。

【0152】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【0153】

(実施の形態2)

実施の形態1に示したトランジスタを用いて表示機能を有する半導体装置(表示装置ともいう)を作製することができる。また、トランジスタを含む駆動回路の一部又は全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【0154】

図4(A)において、基板4001上に設けられた画素部4002を囲むようにして、シール材4005が設けられ、基板4006によって封止されている。図4(A)においては、基板4001上のシール材4005によって囲まれている領域とは異なる領域に、ICチップ、又は別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された走査線駆動回路4004、信号線駆動回路4003が実装されている。また信号線駆動回路4003と走査線駆動回路4004を通して画素部4002に与えられる各種信号及び電位は、FPC(Flexible printed circuit)4018a、4018bから供給されている。

【0155】

図4(B)及び図4(C)において、基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、基板4001とシール材4005と基板4006とによって、表示素子と共に封止されている。図4(B)及び(C)においては、基板4001上のシール材4005によって囲まれている領域とは異なる領域に、ICチップ、又は別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。図4(B)及び図4(C)においては、信号線駆動回路4003と走査線駆動回路4004を通して画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0156】

また図4(B)及び図4(C)においては、信号線駆動回路4003を別途形成し、基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装してもよいし、信号線駆動回路の一部又は走査線駆動回路の一部のみを別途形成して実装してもよい。

【0157】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG(Chip On Glass)方法、ワイヤボンディング方法、或いはTAB(Tape Automated Bonding)方法などを用いることができる。図4(A)は、COG方法により信号線駆動回路4003、走査線駆動回路4004を実装する例であり、図4(B)は、COG方法により信号線駆動回路4003を実装する例であり、図4(C)は、TAB方法により信号線駆動回路4003を実装する例である。

【0158】

なお、表示装置とは、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。すなわち、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源(照明装置含む)を指

10

20

30

40

50

す。また、表示素子が封止された状態にあるパネルだけでなく、コネクタ、例えばFPCもしくはTCPが取り付けられたモジュール、TCPの先にプリント配線板が設けられたモジュール、又は表示素子にCOG方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【0159】

また基板上に設けられた画素部及び走査線駆動回路は、トランジスタを複数有しており、実施の形態1に示したトランジスタを適用することができる。

【0160】

表示装置に設けられる表示素子としては液晶素子（液晶表示素子ともいう）、発光素子（発光表示素子ともいう）を用いることができる。発光素子は、電流又は電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機EL（Electro Luminescence）、有機EL等が含まれる。また、電子インク表示装置（電子ペーパー）など、電気的作用によりコントラストが変化する表示媒体も適用することができる。

10

【0161】

半導体装置の一形態について、図4乃至図6を用いて説明する。図6は、図4（B）のM-Nにおける断面図に相当する。

【0162】

図4及び図6で示すように、半導体装置は接続端子電極4015及び端子電極4016を有しており、接続端子電極4015及び端子電極4016はFPC4018、4018bが有する端子と異方性導電層4019を介して、電氣的に接続されている。

20

【0163】

接続端子電極4015は、第1の電極層4034と同じ導電層から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電層で形成されている。

【0164】

また基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図6では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。図6（A）では、トランジスタ4010、4011上には酸化物絶縁層4030、及び保護絶縁層4032が設けられ、図6（B）では、さらに、平坦化絶縁層として機能する絶縁層4021が設けられている。

30

【0165】

トランジスタ4010、4011としては、実施の形態1に示したトランジスタを適用することができる。本実施の形態では、実施の形態1で示したトランジスタ300と同様な構造を有するトランジスタを適用する例を示す。トランジスタ4010、4011は、ボトムゲート構造のトランジスタである。

【0166】

トランジスタ4010、4011は、酸化物半導体層と接する絶縁層である、酸化物絶縁層4020b及び酸化物絶縁層4030として、酸化物半導体層の構成元素から選択された一又は複数の金属元素を含む酸化物絶縁層を適用し、且つ、ゲート絶縁層4020aとして厚膜（例えば、膜厚325nm以上550nm以下）の窒素を含むシリコン膜を有するトランジスタである。よって、トランジスタ4010、4011は、電気特性変動が抑制され、且つ静電破壊が抑制されている。

40

【0167】

また、駆動回路用のトランジスタ4011の酸化物半導体層のチャネル形成領域と重なる位置にさらに導電層を設けてもよい。導電層を酸化物半導体層のチャネル形成領域と重なる位置に設けることによって、トランジスタ4011のしきい値電圧の変化量をさらに低減することができる。また、導電層は、電位がトランジスタ4011のゲート電極層と同じでもよいし、異なっても良く、第2のゲート電極層として機能させることもできる

50

。また、導電層の電位がフローティング状態であってもよい。

【0168】

また、該導電層は外部の電場を遮蔽する、すなわち外部の電場が内部（トランジスタを含む回路部）に作用しないようにする機能（特に静電気に対する静電遮蔽機能）も有する。導電層の遮蔽機能により、静電気などの外部の電場の影響によりトランジスタの電気的な特性が変動することを防止することができる。

【0169】

画素部4002に設けられたトランジスタ4010は表示素子と電気的に接続し、表示パネルを構成する。表示素子は表示を行うことができれば特に限定されず、様々な表示素子を用いることができる。

【0170】

図6（A）に表示素子として液晶素子を用いた液晶表示装置の例を示す。図6（A）において、液晶素子4013は、第1の電極層4034、第2の電極層4031、及び液晶層4008を含む。なお、液晶層4008を挟持するように配向膜として機能する絶縁層4038、4033が設けられている。第2の電極層4031は基板4006側に設けられ、第1の電極層4034と第2の電極層4031とは液晶層4008を介して積層する構成となっている。

【0171】

またスペーサ4035は絶縁層を選択的にエッチングすることで得られる柱状のスペーサであり、液晶層4008の膜厚（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いていてもよい。

【0172】

表示素子として、液晶素子を用いる場合、サーモトロピック液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、低分子化合物でも高分子化合物でもよい。これらの液晶材料（液晶組成物）は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0173】

また、液晶層4008に、配向膜を用いないブルー相を発現する液晶組成物を用いてもよい。この場合、液晶層4008と、第1の電極層4034及び第2の電極層4031とは接する構造となる。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は、液晶及びカイラル剤を混合させた液晶組成物を用いて発現させることができる。また、ブルー相が発現する温度範囲を広げるために、ブルー相を発現する液晶組成物に重合性モノマー及び重合開始剤などを添加し、高分子安定化させる処理を行って液晶層を形成することもできる。ブルー相を発現する液晶組成物は、応答速度が短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。

【0174】

また、液晶材料の固有抵抗は、 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗の値は、 20°C で測定した値とする。

【0175】

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。保持容量の大きさは、トランジスタのオフ電流等を考慮して設定すればよい。本明細書に開示する酸化物半導体層を有するトランジスタを用いることにより、各画素における液晶容量に対して $1/3$ 以下、好ましくは $1/5$ 以下の容量の大きさを有する保持容量を設ければ充分である。

10

20

30

40

50

【0176】

本明細書に開示する酸化物半導体層を用いたトランジスタは、オフ状態における電流値（オフ電流値）を低く制御することができる。よって、画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0177】

また、本明細書に開示する酸化物半導体層を用いたトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このようなトランジスタを液晶表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバートランジスタを同一基板上に形成することができる。また、画素部においても、このようなトランジスタを用いることで、高画質な画像を提供することができる。

10

【0178】

液晶表示装置には、TN（Twisted Nematic）モード、IPS（In-Plane-Switching）モード、FFS（Fringe Field Switching）モード、ASM（Axially Symmetric aligned Micro-cell）モード、OCB（Optical Compensated Birefringence）モード、FLC（Ferroelectric Liquid Crystal）モード、AFLC（AntiFerroelectric Liquid Crystal）モードなどを用いることができる。

20

【0179】

また、ノーマリーブラック型の液晶表示装置、例えば垂直配向（VA）モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA（Multi-Domain Vertical Alignment）モード、PVA（Patterned Vertical Alignment）モード、ASV（Advanced Super View）モードなどを用いることができる。また、VA型の液晶表示装置にも適用することができる。VA型の液晶表示装置とは、液晶表示パネルの液晶分子の配列を制御する方式の一種である。VA型の液晶表示装置は、電圧が印加されていないときにパネル面に対して液晶分子が垂直方向を向く方式である。また、画素（ピクセル）をいくつかの領域（サブピクセル）に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

30

【0180】

また、表示装置において、ブラックマトリクス（遮光層）、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設ける。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

【0181】

また、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB（Rは赤、Gは緑、Bは青を表す）の三色に限定されない。例えば、RGBW（Wは白を表す）、又はRGBに、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

40

【0182】

また、表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子を適用することができる。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。

【0183】

50

有機EL素子は、発光素子に電圧を印加することにより、一対の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。本実施の形態では、発光素子として有機EL素子を用いる例を示す。

【0184】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー-アクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機EL素子を用いて説明する。

10

【0185】

発光素子は発光を取り出すために少なくとも一対の電極の一方が透光性であればよい。そして、基板上にトランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、どの射出構造の発光素子も適用することができる。

20

【0186】

図5（A）（B）及び図6（B）に表示素子として発光素子を用いた発光装置の例を示す。

【0187】

図5（A）は発光装置の平面図であり、図5（A）中の一点鎖線S1-T1、S2-T2、及びS3-T3で切断した断面が図5（B）に相当する。なお、図5（A）の平面図においては、電界発光層542及び第2の電極層543は省略してあり図示していない。

【0188】

図5に示す発光装置は、基板500上に、トランジスタ510、容量素子520、配線層交差部530を有しており、トランジスタ510は発光素子540と電気的に接続している。なお、図5は基板500を通過して発光素子540からの光を取り出す、下面射出型構造の発光装置である。

30

【0189】

トランジスタ510としては、実施の形態1に示したトランジスタを適用することができる。本実施の形態では、実施の形態1で示したトランジスタ300と同様な構造を有するトランジスタを適用する例を示す。トランジスタ510は、ボトムゲート構造のトランジスタである。

【0190】

トランジスタ510はゲート電極層511a、511b、ゲート絶縁層502、酸化物絶縁層512、酸化物半導体層514、ソース電極層又はドレイン電極層として機能する導電層513a、513bを含む。

40

【0191】

トランジスタ510は、酸化物半導体層514と接する絶縁層である、酸化物絶縁層512として、酸化物半導体層514の構成元素から選択された一又は複数の金属元素を含む酸化物絶縁層を適用し、且つゲート絶縁層502として、膜厚の厚い（例えば、膜厚325nm以上550nm以下）窒素を含むシリコン膜を含む。このような構成とすることで、酸化物半導体層514と酸化物絶縁層512との界面に電荷がトラップされることを抑制し、トランジスタ510の電気特性を良好とすることができる。またトランジスタ510の静電破壊を防止することができる。よって、信頼性の高い半導体装置を歩留まりよく提供することが可能となる。なお、酸化物半導体層514上に接する絶縁層524として

50

、酸化物絶縁層 512 と同様の構成を有する酸化物絶縁層を適用することが好ましい。また、絶縁層 524 上に接する絶縁層 525 として、ゲート絶縁層 502 と同様の構成を有する絶縁層を適用することが好ましい。

【0192】

容量素子 520 は、導電層 521a、521b、ゲート絶縁層 502、酸化物絶縁層 522、酸化物半導体層 526、導電層 523 を含み、導電層 521a、521b と導電層 523 とで、ゲート絶縁層 502、酸化物絶縁層 522 及び酸化物半導体層 526 を挟む構成とすることで容量を形成する。

【0193】

配線層交差部 530 は、ゲート電極層 511a、511b と、導電層 533 との交差部であり、ゲート電極層 511a、511b と、導電層 533 とは、間にゲート絶縁層 502 を介して交差する。

【0194】

本実施の形態においては、ゲート電極層 511a 及び導電層 521a として膜厚 30nm のチタン膜を用い、ゲート電極層 511b 及び導電層 521b として膜厚 200nm の銅薄膜を用いる。よって、ゲート電極層はチタン膜と銅薄膜との積層構造となる。

【0195】

酸化物半導体層 514、526 としては膜厚 25nm の In-Ga-Zn-O 膜を用いる。

【0196】

トランジスタ 510、容量素子 520、及び配線層交差部 530 上には層間絶縁層 504 が形成され、層間絶縁層 504 上において発光素子 540 と重畳する領域にカラーフィルタ層 505 が設けられている。層間絶縁層 504 及びカラーフィルタ層 505 上には平坦化絶縁層として機能する絶縁層 506 が設けられている。

【0197】

絶縁層 506 上に第 1 の電極層 541、電界発光層 542、第 2 の電極層 543 の順に積層した積層構造を含む発光素子 540 が設けられている。発光素子 540 とトランジスタ 510 とは、導電層 513a に達する絶縁層 506 及び層間絶縁層 504 に形成された開口において、第 1 の電極層 541 及び導電層 513a が接することによって電氣的に接続されている。なお、第 1 の電極層 541 の一部及び該開口を覆うように隔壁 507 が設けられている。

【0198】

絶縁層 506 には膜厚 1500nm の感光性のアクリル膜、隔壁 507 には膜厚 1500nm の感光性のポリイミド膜を用いることができる。

【0199】

カラーフィルタ層 505 としては、例えば有彩色の透光性樹脂を用いることができる。有彩色の透光性樹脂としては、感光性、非感光性の有機樹脂を用いることができるが、感光性の有機樹脂層を用いるとレジストマスク数を削減することができるため、工程が簡略化し好ましい。

【0200】

有彩色は、黒、灰、白などの無彩色を除く色であり、カラーフィルタ層は、着色された有彩色の光のみを透過する材料で形成される。有彩色としては、赤色、緑色、青色などを用いることができる。また、シアン、マゼンダ、イエロー（黄）などを用いてもよい。着色された有彩色の光のみを透過するとは、カラーフィルタ層における透過光は、その有彩色の光の波長にピークを有するということである。カラーフィルタ層は、含ませる着色材料の濃度と光の透過率の関係に考慮して、最適な膜厚を適宜制御するとよい。例えば、カラーフィルタ層 505 の膜厚は 1500nm 以上 2000nm 以下とすればよい。

【0201】

図 6（B）に示す発光装置においては、発光素子 4513 は、画素部 4002 に設けられたトランジスタ 4010 と電氣的に接続している。なお発光素子 4513 の構成は、第 1

10

20

30

40

50

の電極層 4034、電界発光層 4511、第 2 の電極層 4031 の積層構造であるが、示した構成に限定されない。発光素子 4513 から取り出す光の方向などに合わせて、発光素子 4513 の構成は適宜変えることができる。

【0202】

隔壁 4510、507 は、有機絶縁材料、又は無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第 1 の電極層 4034、541 上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【0203】

電界発光層 4511、542 は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでもよい。

10

【0204】

発光素子 4513、540 に酸素、水素、水分、二酸化炭素等が侵入しないように、第 2 の電極層 4031、543 及び隔壁 4510、507 上に保護膜を形成してもよい。保護膜としては、窒化シリコン膜、窒化酸化シリコン膜、DLC 膜等を形成することができる。

【0205】

また、発光素子 4513、540 に酸素、水素、水分、二酸化炭素等が侵入しないように、発光素子 4513、540 を覆う有機化合物を含む層を蒸着法により形成してもよい。

【0206】

また、基板 4001、基板 4006、及びシール材 4005 によって封止された空間には充填材 4514 が設けられ密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

20

【0207】

充填材 4514 としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂又は熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル樹脂、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）又は EVA（エチレンビニルアセテート共重合体）を用いることができる。例えば充填材として窒素を用いればよい。

【0208】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

30

【0209】

また、表示装置として、電子インクを駆動させる電子ペーパーを提供することも可能である。電子ペーパーは、電気泳動表示装置（電気泳動ディスプレイ）とも呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

【0210】

電気泳動表示装置は、様々な形態が考えられ得るが、プラスの電荷を有する第 1 の粒子と、マイナスの電荷を有する第 2 の粒子とを含むマイクロカプセルが溶媒に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第 1 の粒子又は第 2 の粒子は染料を含み、電界がない場合において移動しないものである。また、第 1 の粒子の色と第 2 の粒子の色は異なるもの（無色を含む）とする。

40

【0211】

上記マイクロカプセルを溶媒中に分散させたものが電子インクと呼ばれるものである。カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

【0212】

50

なお、図4乃至図6において、基板4001、500、基板4006としては、ガラス基板の他、可撓性を有する基板も用いることができ、例えば透光性を有するプラスチック基板などを用いることができる。プラスチックとしては、FRP（Fiber glass-Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、ポリエステルフィルム又はアクリル樹脂フィルムを用いることができる。また、透光性が必要でなければ、アルミニウムやステンレスなどの金属基板（金属フィルム）を用いてもよい。例えば、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

【0213】

また、平坦化絶縁層として機能する絶縁層4021、506は、アクリル樹脂、ポリアミド、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等の低誘電率材料（low- ϵ 材料）を用いることができる。なお、これらの材料で形成される絶縁層を複数積層させることで、絶縁層4021、506を形成してもよい。

【0214】

絶縁層4021、506の形成法は、特に限定されず、その材料に応じて、スパッタリング法、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法）、スクリーン印刷、オフセット印刷等を用いることができる。

【0215】

第1の電極層4034、541、第2の電極層4031、543は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物、グラフェンなどの透光性を有する導電性材料を用いることができる。

【0216】

また、第1の電極層4034、541、第2の電極層4031、543はタングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

【0217】

本実施の形態においては、図5に示す発光装置は下面射出型なので、第1の電極層541は透光性、第2の電極層543は反射性を有する。よって、第1の電極層541に金属膜を用いる場合は透光性を保てる程度膜厚を薄く、第2の電極層543に透光性を有する導電層を用いる場合は、反射性を有する導電層を積層するとよい。

【0218】

また、第1の電極層4034、541、第2の電極層4031、543として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる π 電子共役系導電性高分子が用いることができる。例えば、ポリアニリン又はその誘導体、ポリピロール又はその誘導体、ポリチオフェン又はその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

【0219】

また、駆動回路保護用の保護回路を設けてもよい。保護回路は、非線形素子を用いて構成することが好ましい。

【0220】

以上のように実施の形態1で示したトランジスタを適用することで、様々な機能を有する半導体装置を提供することができる。

10

20

30

40

50

【0221】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【0222】

(実施の形態3)

実施の形態1に示したトランジスタを用いて、対象物の情報を読み取るイメージセンサ機能を有する半導体装置を作製することができる。

【0223】

図7(A)に、イメージセンサ機能を有する半導体装置の一例を示す。図7(A)はフォトセンサの等価回路であり、図7(B)はフォトセンサの一部を示す断面図である。

10

【0224】

フォトダイオード602は、一方の電極がフォトダイオードリセット信号線658に、他方の電極がトランジスタ640のゲートに電氣的に接続されている。トランジスタ640は、ソース又はドレインの一方がフォトセンサ基準信号線672に、ソース又はドレインの他方がトランジスタ656のソース又はドレインの一方に電氣的に接続されている。トランジスタ656は、ゲートがゲート信号線659に、ソース又はドレインの他方がフォトセンサ出力信号線671に電氣的に接続されている。

【0225】

なお、本明細書における回路図において、酸化物半導体層を用いるトランジスタと明確に判明できるように、酸化物半導体層を用いるトランジスタの記号には「OS」と記載している。図7(A)において、トランジスタ640、トランジスタ656は実施の形態1に示したトランジスタが適用でき、酸化物半導体層を用いるトランジスタである。本実施の形態では、実施の形態1で示したトランジスタ300と同様な構造を有するトランジスタを適用する例を示す。トランジスタ640は、ボトムゲート構造のトランジスタである。

20

【0226】

図7(B)は、フォトセンサにおけるフォトダイオード602及びトランジスタ640に示す断面図であり、絶縁表面を有する基板601(素子基板)上に、センサとして機能するフォトダイオード602及びトランジスタ640が設けられている。フォトダイオード602、トランジスタ640の上には接着層608を用いて基板613が設けられている。

30

【0227】

トランジスタ640上には絶縁層631、絶縁層632、層間絶縁層633、層間絶縁層634が設けられている。フォトダイオード602は、層間絶縁層633上に形成された電極層641bと、電極層641b上に順に積層された第1半導体膜606a、第2半導体膜606b、及び第3半導体膜606cと、層間絶縁層634上に設けられ、第1乃至第3の半導体膜を介して電極層641bと電氣的に接続する電極層642と、電極層641bと同じ層に設けられ、電極層642と電氣的に接続する電極層641aと、を有している。

【0228】

電極層641bは、層間絶縁層634に形成された導電層643と電氣的に接続し、電極層642は電極層641aを介して導電層645と電氣的に接続している。導電層645は、トランジスタ640のゲート電極層と電氣的に接続しており、フォトダイオード602はトランジスタ640と電氣的に接続している。

40

【0229】

ここでは、第1半導体膜606aとしてp型の導電性を有する半導体膜と、第2半導体膜606bとして高抵抗な半導体膜(i型半導体膜)、第3半導体膜606cとしてn型の導電性を有する半導体膜を積層するpin型のフォトダイオードを例示している。

【0230】

第1半導体膜606aはp型半導体膜であり、p型を付与する不純物元素を含むアモルファスシリコン膜により形成することができる。第1半導体膜606aの形成には13族の

50

不純物元素（例えばボロン（B））を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン（ SiH_4 ）を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、LPCVD法、気相成長法、又はスパッタリング法等を用いればよい。第1半導体膜606aの膜厚は10nm以上50nm以下となるよう形成することが好ましい。

【0231】

第2半導体膜606bは、i型半導体膜（真性半導体膜）であり、アモルファスシリコン膜により形成する。第2半導体膜606bの形成には、半導体材料ガスを用いて、アモルファスシリコン膜をプラズマCVD法により形成する。半導体材料ガスとしては、シラン（ SiH_4 ）を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。第2半導体膜606bの形成は、LPCVD法、気相成長法、スパッタリング法等により行ってもよい。第2半導体膜606bの膜厚は200nm以上1000nm以下となるように形成することが好ましい。

【0232】

第3半導体膜606cは、n型半導体膜であり、n型を付与する不純物元素を含むアモルファスシリコン膜により形成する。第3半導体膜606cの形成には、15族の不純物元素（例えばリン（P））を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン（ SiH_4 ）を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、LPCVD法、気相成長法、又はスパッタリング法等を用いればよい。第3半導体膜606cの膜厚は20nm以上200nm以下となるよう形成することが好ましい。

【0233】

また、第1半導体膜606a、第2半導体膜606b、及び第3半導体膜606cは、アモルファス半導体ではなく、多結晶半導体を用いて形成してもよいし、微結晶（セミアモルファス（*Semi Amorphous Semiconductor*: SAS））半導体を用いて形成してもよい。

【0234】

また、光電効果で発生した正孔の移動度は電子の移動度に比べて小さいため、pin型のフォトダイオードはp型の半導体膜側を受光面とする方がよい特性を示す。ここでは、pin型のフォトダイオードが形成されている基板601の面からフォトダイオード602が受ける光を電気信号に変換する例を示す。また、受光面とした半導体膜側とは逆の導電型を有する半導体膜側からの光は外乱光となるため、電極層は遮光性を有する導電層を用いるとよい。また、n型の半導体膜側を受光面として用いることもできる。

【0235】

トランジスタ640は、酸化物半導体層623と接する絶縁層である酸化物絶縁層621として、酸化物半導体層623の構成元素から選択された一又は複数の金属元素を含む酸化物絶縁層を含む。よって、酸化物半導体層623と酸化物絶縁層621との界面に電荷がトラップされることを抑制し、トランジスタ640の電気特性を安定化させることができる。また、トランジスタ640は、ゲート絶縁層620として、膜厚の厚い（例えば、膜厚325nm以上550nm以下）窒素を含むシリコン膜を含む。よって、トランジスタ640の静電破壊を防止することが可能となる。このようなトランジスタ640を含むことで、信頼性の高い半導体装置を歩留まりよく提供することができる。

10

20

30

40

50

【0236】

絶縁層631、絶縁層632、層間絶縁層633、層間絶縁層634としては、絶縁性材料を用いて、その材料に応じて、スパッタリング法、プラズマCVD法、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法）、スクリーン印刷、オフセット印刷等を用いて形成することができる。

【0237】

なお、酸化物半導体層623と接する絶縁層631としては、酸化物半導体層623の構成元素から選択された一又は複数の金属元素を含む酸化物絶縁層を適用することが好ましい。また、絶縁層631上に接する絶縁層632としては、窒素を含むシリコン膜を設けることが好ましい。

10

【0238】

層間絶縁層633、634としては、表面凹凸を低減するため平坦化絶縁層として機能する絶縁層が好ましい。層間絶縁層633、634としては、例えばポリイミド、アクリル樹脂、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機絶縁材料を用いることができる。また上記有機絶縁材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等の単層、又は積層を用いることができる。

【0239】

フォトダイオード602に入射する光622を検出することによって、被検出物の情報を読み取ることができる。なお、被検出物の情報を読み取る際にバックライトなどの光源を用いることができる。

20

【0240】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【0241】

（実施の形態4）

本明細書に開示する半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、テレビジョン装置（テレビ、又はテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、遊技機（パチンコ機、スロットマシン等）、ゲーム筐体が挙げられる。これらの電子機器の具体例を図8に示す。

30

【0242】

図8（A）は、表示部を有するテーブル9000を示している。テーブル9000は、筐体9001に表示部9003が組み込まれており、表示部9003により映像を表示することが可能である。なお、4本の脚部9002により筐体9001を支持した構成を示している。また、電力供給のための電源コード9005を筐体9001に有している。

【0243】

上記実施の形態のいずれかに示す半導体装置は、表示部9003に用いることが可能であり、電子機器に高い信頼性を付与することができる。

40

【0244】

表示部9003は、タッチ入力機能を有しており、テーブル9000の表示部9003に表示された表示ボタン9004を指などで触れることで、画面操作や、情報を入力することができ、また他の家電製品との通信を可能とする、又は制御を可能とすることで、画面操作により他の家電製品をコントロールする制御装置としてもよい。例えば、実施の形態3に示したイメージセンサ機能を有する半導体装置を用いれば、表示部9003にタッチ入力機能を持たせることができる。

【0245】

また、筐体9001に設けられたヒンジによって、表示部9003の画面を床に対して垂直に立てることもでき、テレビジョン装置としても利用できる。狭い部屋においては、大

50

きな画面のテレビジョン装置は設置すると自由な空間が狭くなってしまうが、テーブルに表示部が内蔵されていれば、部屋の空間を有効に利用することができる。

【0246】

図8(B)は、テレビジョン装置9100を示している。テレビジョン装置9100は、筐体9101に表示部9103が組み込まれており、表示部9103により映像を表示することが可能である。なお、ここではスタンド9105により筐体9101を支持した構成を示している。

【0247】

テレビジョン装置9100の操作は、筐体9101が備える操作スイッチや、別体のリモコン操作機9110により行うことができる。リモコン操作機9110が備える操作キー9109により、チャンネルや音量の操作を行うことができ、表示部9103に表示される映像を操作することができる。また、リモコン操作機9110に、当該リモコン操作機9110から出力する情報を表示する表示部9107を設ける構成としてもよい。

【0248】

図8(B)に示すテレビジョン装置9100は、受信機やモデムなどを備えている。テレビジョン装置9100は、受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線又は無線による通信ネットワークに接続することにより、一方向（送信者から受信者）又は双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

【0249】

上記実施の形態のいずれかに示す半導体装置は、表示部9103、9107に用いることが可能であり、テレビジョン装置、及びリモコン操作機に高い信頼性を付与することができる。

【0250】

図8(C)はコンピュータであり、本体9201、筐体9202、表示部9203、キーボード9204、外部接続ポート9205、ポインティングデバイス9206等を含む。

【0251】

上記実施の形態のいずれかに示す半導体装置は、表示部9203に用いることが可能であり、コンピュータに高い信頼性を付与することができる。

【0252】

図9(A)及び図9(B)は2つ折り可能なタブレット型端末である。図9(A)は、開いた状態であり、タブレット型端末は、筐体9630、表示部9631a、表示部9631b、表示モード切り替えスイッチ9034、電源スイッチ9035、省電力モード切り替えスイッチ9036、留め具9033、操作スイッチ9038、を有する。

【0253】

上記実施の形態のいずれかに示す半導体装置は、表示部9631a、表示部9631bに用いることが可能であり、信頼性の高いタブレット型端末とすることが可能となる。

【0254】

表示部9631aは、一部をタッチパネルの領域9632aとすることができ、表示された操作キー9638にふれることでデータ入力を行うことができる。なお、表示部9631aにおいては、一例として半分の領域が表示のみの機能を有する構成、もう半分の領域がタッチパネルの機能を有する構成を示しているが該構成に限定されない。表示部9631aの全ての領域がタッチパネルの機能を有する構成としても良い。例えば、表示部9631aの全面をキーボードボタン表示させてタッチパネルとし、表示部9631bを表示画面として用いることができる。

【0255】

また、表示部9631bにおいても表示部9631aと同様に、表示部9631bの一部をタッチパネルの領域9632bとすることができ、また、タッチパネルのキーボード表示切り替えボタン9639が表示されている位置に指やスタイラスなどでふれることで表示部9631bにキーボードボタン表示することができる。

【0256】

また、タッチパネルの領域9632aとタッチパネルの領域9632bに対して同時にタッチ入力することもできる。

【0257】

また、表示モード切り替えスイッチ9034は、縦表示又は横表示などの表示の向きを切り替え、白黒表示やカラー表示の切り替えなどを選択できる。省電力モード切り替えスイッチ9036は、タブレット型端末に内蔵している光センサで検出される使用時の外光の光量に応じて表示の輝度を最適なものとして行うことができる。タブレット型端末は光センサだけでなく、ジャイロ、加速度センサ等の傾きを検出するセンサなどの他の検出装置を内蔵させてもよい。

10

【0258】

また、図9(A)では表示部9631bと表示部9631aの表示面積が同じ例を示しているが特に限定されず、一方のサイズともう一方のサイズが異なってもよく、表示の品質も異なってもよい。例えば一方が他方よりも高精細な表示を行える表示パネルとしてもよい。

【0259】

図9(B)は、閉じた状態であり、タブレット型端末は、筐体9630、太陽電池9633、充放電制御回路9634を有する。なお、図9(B)では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ9636を有する構成について示している。

20

【0260】

なお、タブレット型端末は2つ折り可能なため、未使用時に筐体9630を閉じた状態にすることができる。従って、表示部9631a、表示部9631bを保護できるため、耐久性に優れ、長期使用の観点からも信頼性の優れたタブレット型端末を提供できる。

【0261】

また、この他にも図9(A)及び図9(B)に示したタブレット型端末は、様々な情報(静止画、動画、テキスト画像など)を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報をタッチ入力操作又は編集するタッチ入力機能、様々なソフトウェア(プログラム)によって処理を制御する機能、等を有することができる。

30

【0262】

タブレット型端末の表面に装着された太陽電池9633によって、電力をタッチパネル、表示部、又は映像信号処理部等に供給することができる。なお、太陽電池9633は、筐体9630の片面又は両面に設けることができ、バッテリー9635の充電を効率的に行うことができる。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0263】

また、図9(B)に示す充放電制御回路9634の構成、及び動作について図9(C)にブロック図を示し説明する。図9(C)には、太陽電池9633、バッテリー9635、DCDCコンバータ9636、コンバータ9637、スイッチSW1乃至SW3、表示部9631について示しており、バッテリー9635、DCDCコンバータ9636、コンバータ9637、スイッチSW1乃至SW3が、図9(B)に示す充放電制御回路9634に対応する箇所となる。

40

【0264】

まず外光により太陽電池9633により発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー9635を充電するための電圧となるようDCDCコンバータ9636で昇圧又は降圧がなされる。そして、表示部9631の動作に太陽電池9633からの電力が用いられる際にはスイッチSW1をオンにし、コンバータ9637で表示部9631に必要な電圧に昇圧又は降圧をすることとなる。また、表示部9631での表示を行わない際には、SW1をオフにし、SW2をオンにしてバッテリー96

50

35の充電を行う構成とすればよい。

【0265】

なお太陽電池9633については、発電手段の一例として示したが、特に限定されず、圧電素子（ピエゾ素子）や熱電変換素子（ペルティエ素子）などの他の発電手段によるバッテリー9635の充電を行う構成であってもよい。例えば、無線（非接触）で電力を送受信して充電する無接点電力伝送モジュールや、また他の充電手段を組み合わせる構成としてもよい。

【0266】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【実施例1】

【0267】

本実施例では、プラズマCVD法により成膜した窒化シリコン膜の膜質の評価結果について説明する。具体的には、供給ガスをシランと窒素の混合ガスとして成膜した窒化シリコン膜と、供給ガスをシランと窒素とアンモニアの混合ガスとして成膜した窒化シリコン膜の、ESR測定の結果を示す。

【0268】

本実施例において、ESR測定に用いた試料の作製方法を以下に説明する。

【0269】

ESR測定には、石英基板上に厚さ300nmの窒化シリコン膜を成膜した試料1乃至試料5を用いた。窒化シリコン膜の成膜は、石英基板をプラズマCVD装置の成膜室内に設置し、成膜室内の圧力を100Paに制御し、27.12MHzの高周波電源で2000Wの電力を供給した。また、基板温度は350℃とした。なお、該プラズマCVD装置は電極面積が6000cm²である平行平板型のプラズマCVD装置である。試料1は、供給ガスをシランと窒素の混合ガスとした。また、試料2乃至試料5は、供給ガスをシランと窒素とアンモニアの混合ガスとした。各試料における成膜条件を、以下の表1に示す。

【0270】

【表1】

	供給ガス流量[sccm]			成膜レート[nm/min]
	SiH ₄	N ₂	NH ₃	
試料1	200	5000	—	116
試料2	200	2000	100	126
試料3	200	2000	500	132
試料4	200	2000	1000	132
試料5	200	2000	2000	126

【0271】

作製した試料1乃至試料5について、ESR測定を行った。ESR測定は以下の条件で行った。測定温度は、-170℃とし、9.2GHzの高周波電力（マイクロ波パワー）は1mWとし、磁場の向きは作製した試料1乃至試料5の窒化シリコン膜の表面と平行とし、窒化シリコン膜に含まれるNcセンターに由来する $g = 2.003$ に現れる信号に対応するスピン密度の検出下限は、 $8.1 \times 10^{15} \text{ spins/cm}^3$ である。

【0272】

ESR測定の結果を図12（A）に示す。図12（A）より、供給ガスにアンモニアを含まない試料1のNcセンターに由来するスピン密度は $2.7 \times 10^{17} \text{ spins/cm}^3$ であり、膜中欠陥の多い窒化シリコン膜であることが確認された。一方、供給ガスにアンモニアを含有する試料2乃至試料5では、Ncセンターに由来するスピン密度が $5.1 \times 10^{16} \text{ spins/cm}^3$ （試料2）、 $5.2 \times 10^{16} \text{ spins/cm}^3$ （試料3）、 $6.0 \times 10^{16} \text{ spins/cm}^3$ （試料4）、 $5.5 \times 10^{16} \text{ spins/cm}^3$ （試料5）と、アンモニアの流量に依存せず一様に低い値を示し、膜中欠陥の低減された窒化シリコン膜であることが確認された。

【0273】

また、ESR測定によって得られた1次微分曲線を図12(B)に示す。図12(B)より、 g 値が2.003において、試料1では膜中欠陥(Ncセンター)に由来する信号が強い強度で検出された。一方、試料2乃至試料5においては、 g 値が2.003における信号強度は小さいことが確認された。

【0274】

以上より、プラズマCVD法により窒化シリコン膜を成膜する際の供給ガスをシランと窒素とアンモニアの混合ガスとすることで、膜中欠陥の低減された窒化シリコン膜を成膜可能であることが示された。当該窒化シリコン膜をゲート絶縁層として用いることで、絶縁耐圧の良好なゲート絶縁層を実現可能であり、該ゲート絶縁層を含むトランジスタをESD耐性の良好なトランジスタとすることが可能であることが示唆される。

10

【実施例2】

【0275】

本実施例では、プラズマCVD法により成膜した窒化シリコン膜の、バリア膜としての特性について評価を行った。図13に評価結果を示す。評価方法としては、昇温脱離ガス分光法(TDS: Thermal Desorption Spectroscopy)を用いた。

【0276】

本実施例では、石英基板上にプラズマCVD法によって窒化シリコン膜を成膜した試料6乃至試料8を用いて評価を行った。以下に、試料の作製方法を示す。

20

【0277】

窒化シリコン膜の成膜は、石英基板をプラズマCVD装置の成膜室内に設置し、成膜室内の圧力を100Paに制御し、27.12MHzの高周波電源で2000Wの電力を供給した。また、基板温度は350℃とした。なお、該プラズマCVD装置は電極面積が6000cm²である平行平板型のプラズマCVD装置である。

【0278】

試料6は、供給ガスをシランと窒素とアンモニアの混合ガス(SiH₄流量200sccm:N₂流量2000sccm:NH₃流量2000sccm)として、膜厚300nmの窒化シリコン膜を成膜した。

【0279】

試料7は、供給ガスをシランと窒素とアンモニアの混合ガス(SiH₄流量200sccm:N₂流量2000sccm:NH₃流量2000sccm)として、膜厚275nmの第1の窒化シリコン膜を成膜後、同じ成膜室内において供給ガスをシランと窒素の混合ガス(SiH₄流量200sccm:N₂流量5000sccm)として、膜厚50nmの第2の窒化シリコン膜を成膜した。

30

【0280】

試料8は、供給ガスをシランと窒素とアンモニアの混合ガス(SiH₄流量200sccm:N₂流量2000sccm:NH₃流量2000sccm)として、膜厚275nmの第1の窒化シリコン膜を成膜後、同じ成膜室内においてアンモニアの流量を低減させてSiH₄流量200sccm:N₂流量2000sccm:NH₃流量100sccmとして、膜厚50nmの第2の窒化シリコン膜を成膜した。

40

【0281】

図13に各試料のM/z=2(H₂)におけるTDS測定の評価結果を示す。図13(A)は、本実施例で作製した試料6及び試料7のM/z=2(H₂)におけるTDS測定の評価結果であり、図13(B)は、試料6及び試料8のM/z=2(H₂)におけるTDS測定の評価結果である。

【0282】

図13(A)及び図13(B)より、膜中の水素濃度が多い窒化シリコン膜が単層で設けられた試料6においては、加熱処理によって水素の放出が確認された。一方、膜中の水素濃度が低減された窒化シリコン膜を上層に積層した試料7及び試料8では、試料6で水素

50

の放出が確認される450℃前後では水素の放出が見られず、その後さらに加熱処理を行っても、水素の放出が極低減されていることが確認される。

【0283】

従って、水素濃度の高い窒化シリコン膜に接して、水素濃度が低減された窒化シリコン膜を上層に設けることで、水素のブロッキング効果（バリア効果）を奏することが示された。

【0284】

実施例1で示したように、供給ガスをシランと窒素とアンモニアとしてプラズマCVD法により成膜した窒化シリコン膜は、膜中欠陥が低減された絶縁耐压の高い膜である。よって、当該膜中欠陥が低減された窒化シリコン膜に、水素濃度の低減された窒化シリコン膜を積層させた構成は、ESD耐性を高く維持したまま、酸化物半導体層のドナーとなりうる水素の放出を低減することができるため、トランジスタのゲート絶縁層として好ましく適用することができる。

【符号の説明】

【0285】

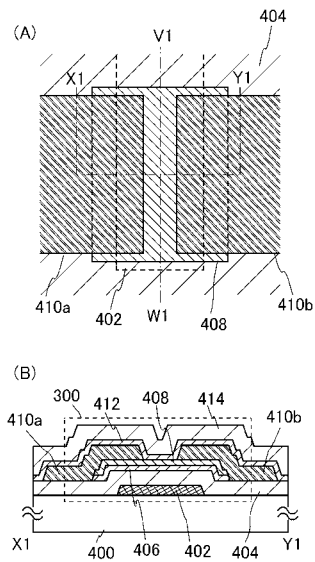
300	トランジスタ	
310	トランジスタ	
320	トランジスタ	
330	トランジスタ	
400	基板	20
402	ゲート電極層	
404	ゲート絶縁層	
404a	ゲート絶縁層	
404b	ゲート絶縁層	
404c	ゲート絶縁層	
406	酸化物絶縁層	
408	酸化物半導体層	
408a	酸化物半導体層	
408b	酸化物半導体層	
410a	ソース電極層	30
410b	ドレイン電極層	
412	酸化物絶縁層	
414	保護絶縁層	
414a	保護絶縁層	
414b	保護絶縁層	
500	基板	
502	ゲート絶縁層	
504	層間絶縁層	
505	カラーフィルタ層	
506	絶縁層	40
507	隔壁	
510	トランジスタ	
511a	ゲート電極層	
511b	ゲート電極層	
512	酸化物絶縁層	
513a	導電層	
513b	導電層	
514	酸化物半導体層	
520	容量素子	
521a	導電層	50

5 2 1 b	導電層	
5 2 2	酸化物絶縁層	
5 2 3	導電層	
5 2 4	絶縁層	
5 2 5	絶縁層	
5 2 6	酸化物半導体層	
5 3 0	配線層交差部	
5 3 3	導電層	
5 4 0	発光素子	
5 4 1	電極層	10
5 4 2	電界発光層	
5 4 3	電極層	
6 0 1	基板	
6 0 2	フォトダイオード	
6 0 6 a	半導体膜	
6 0 6 b	半導体膜	
6 0 6 c	半導体膜	
6 0 8	接着層	
6 1 3	基板	
6 2 0	ゲート絶縁層	20
6 2 1	酸化物絶縁層	
6 2 2	光	
6 2 3	酸化物半導体層	
6 3 1	絶縁層	
6 3 2	絶縁層	
6 3 3	層間絶縁層	
6 3 4	層間絶縁層	
6 4 0	トランジスタ	
6 4 1 a	電極層	
6 4 1 b	電極層	30
6 4 2	電極層	
6 4 3	導電層	
6 4 5	導電層	
6 5 6	トランジスタ	
6 5 8	フォトダイオードリセット信号線	
6 5 9	ゲート信号線	
6 7 1	フォトセンサ出力信号線	
6 7 2	フォトセンサ基準信号線	
4 0 0 1	基板	
4 0 0 2	画素部	40
4 0 0 3	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	
4 0 0 6	基板	
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	
4 0 1 3	液晶素子	
4 0 1 5	接続端子電極	
4 0 1 6	端子電極	50

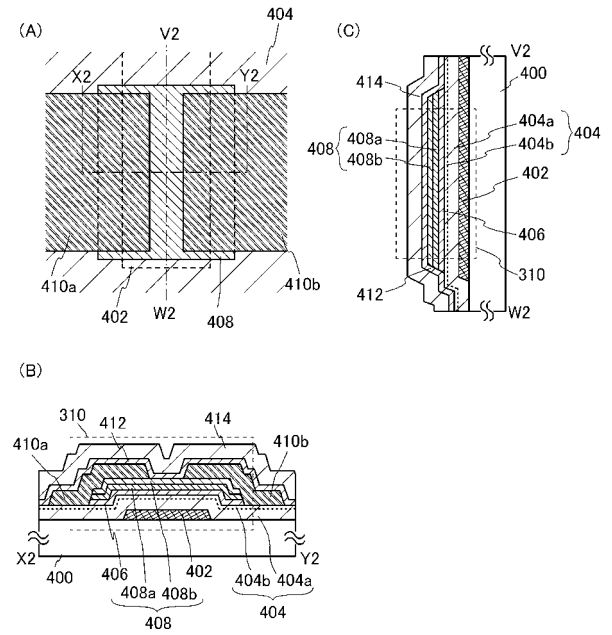
4 0 1 8	F P C	
4 0 1 9	異方性導電層	
4 0 2 0 a	ゲート絶縁層	
4 0 2 0 b	酸化物絶縁層	
4 0 2 1	絶縁層	
4 0 3 0	酸化物絶縁層	
4 0 3 1	電極層	
4 0 3 2	保護絶縁層	
4 0 3 3	絶縁層	
4 0 3 4	電極層	10
4 0 3 5	スペーサ	
4 0 3 8	絶縁層	
4 5 1 0	隔壁	
4 5 1 1	電界発光層	
4 5 1 3	発光素子	
4 5 1 4	充填材	
9 0 0 0	テーブル	
9 0 0 1	筐体	
9 0 0 2	脚部	
9 0 0 3	表示部	20
9 0 0 4	表示ボタン	
9 0 0 5	電源コード	
9 0 3 3	留め具	
9 0 3 4	スイッチ	
9 0 3 5	電源スイッチ	
9 0 3 6	スイッチ	
9 0 3 8	操作スイッチ	
9 1 0 0	テレビジョン装置	
9 1 0 1	筐体	
9 1 0 3	表示部	30
9 1 0 5	スタンド	
9 1 0 7	表示部	
9 1 0 9	操作キー	
9 1 1 0	リモコン操作機	
9 2 0 1	本体	
9 2 0 2	筐体	
9 2 0 3	表示部	
9 2 0 4	キーボード	
9 2 0 5	外部接続ポート	
9 2 0 6	ポインティングデバイス	40
9 6 3 0	筐体	
9 6 3 1	表示部	
9 6 3 1 a	表示部	
9 6 3 1 b	表示部	
9 6 3 2 a	領域	
9 6 3 2 b	領域	
9 6 3 3	太陽電池	
9 6 3 4	充放電制御回路	
9 6 3 5	バッテリー	
9 6 3 6	D C D C コンバータ	50

9 6 3 7 コンバータ
 9 6 3 8 操作キー
 9 6 3 9 ボタン

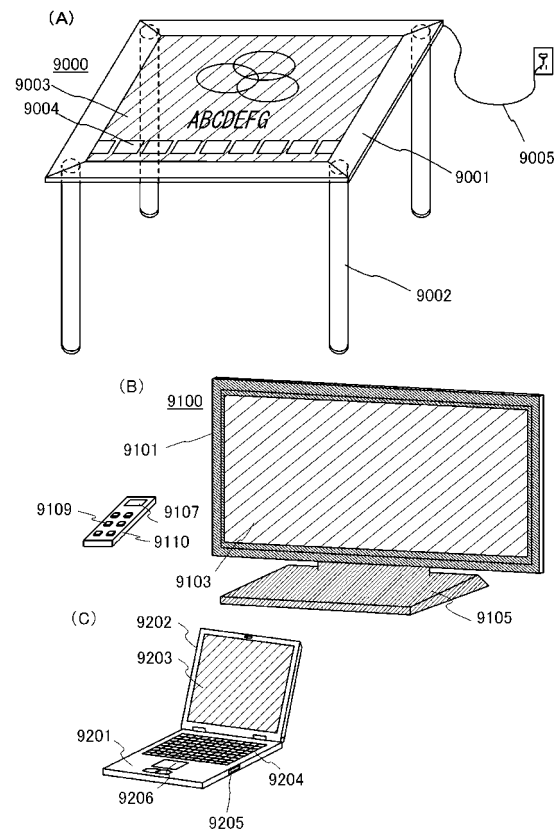
【図 1】



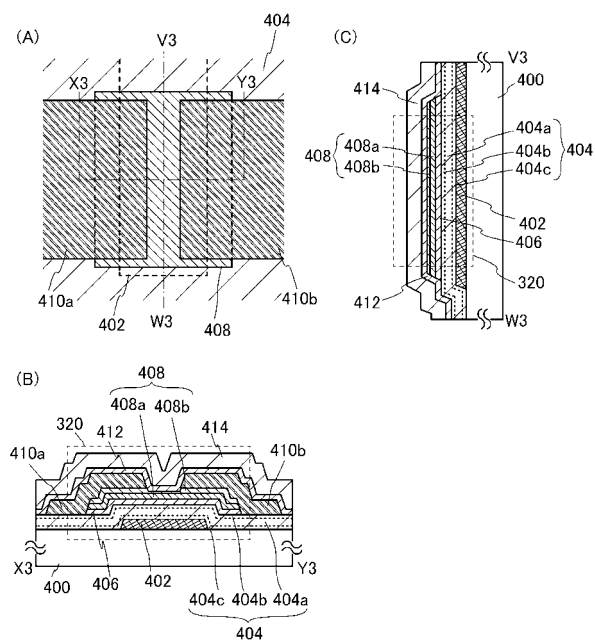
【図 2】



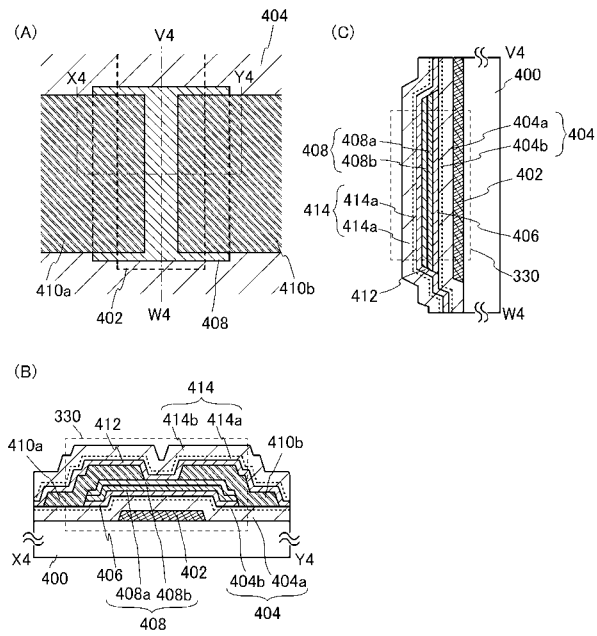
【图 8】



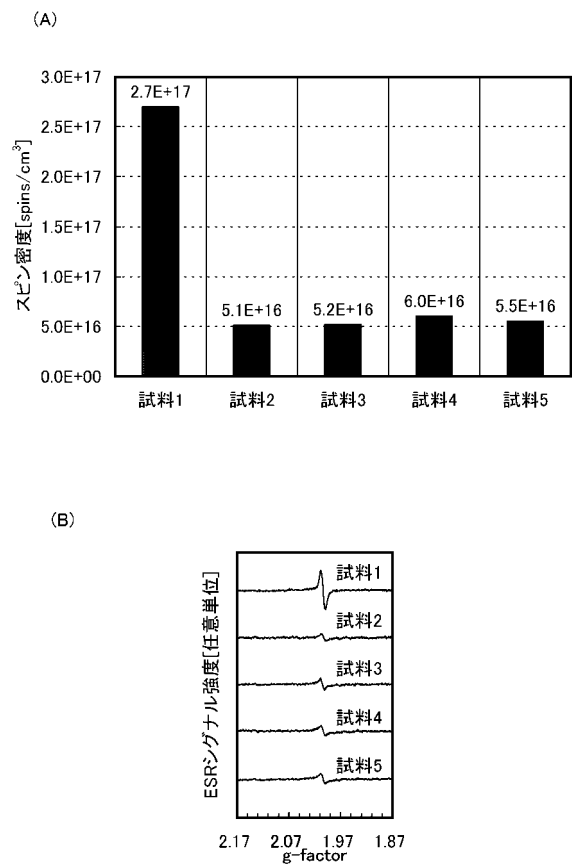
【図 10】



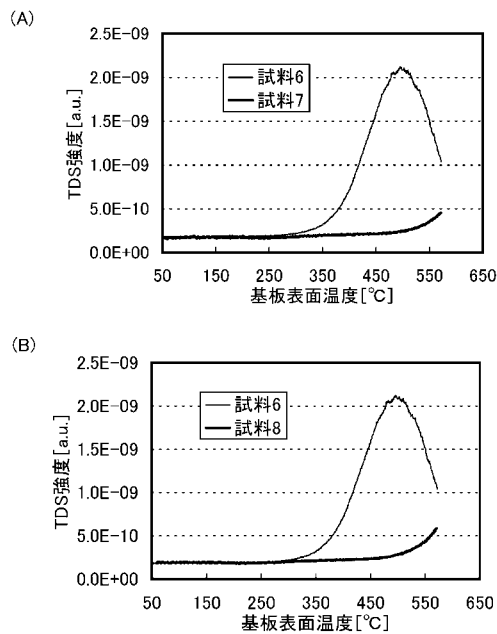
【図 1 1】



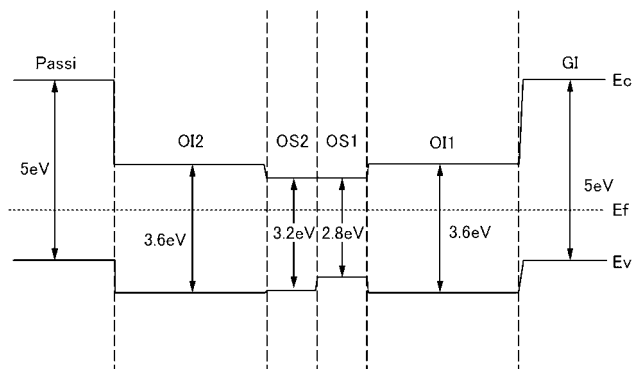
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(72)発明者 岡崎 健一

神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

F ターム(参考) 4M118 AB01 BA05 CA02 CA05 CB06 EA01 EA14 FB03 FB13 FB24
5F110 AA22 BB02 BB10 CC07 DD01 DD02 DD03 DD04 DD05 EE01
EE02 EE03 EE04 EE05 EE06 EE07 EE08 EE09 EE14 EE23
EE30 FF03 FF04 FF05 FF07 FF09 FF10 FF30 GG01 GG06
GG07 GG12 GG13 GG14 GG15 GG16 GG17 GG19 GG25 GG35
GG42 GG43 GG44 GG58 HK01 HK02 HK03 HK04 HK07 HK08
HK21 HK22 HL01 HL02 HL03 HL04 HL06 HL07 NN03 NN04
NN22 NN23 NN24 NN25 NN27 NN33 NN34 NN35 NN36 NN71
NN73 QQ09