



등록특허 10-2542428



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년06월13일
(11) 등록번호 10-2542428
(24) 등록일자 2023년06월07일

- (51) 국제특허분류 (Int. Cl.)
HO4N 19/11 (2014.01) *HO4N 19/105* (2014.01)
HO4N 19/167 (2014.01) *HO4N 19/176* (2014.01)
HO4N 19/593 (2014.01)
- (52) CPC특허분류
HO4N 19/11 (2015.01)
HO4N 19/105 (2015.01)
- (21) 출원번호 10-2020-7031747
- (22) 출원일자(국제) 2019년09월05일
 심사청구일자 2020년11월03일
- (85) 번역문제출일자 2020년11월03일
- (65) 공개번호 10-2020-0134322
- (43) 공개일자 2020년12월01일
- (86) 국제출원번호 PCT/US2019/049636
- (87) 국제공개번호 WO 2020/060762
 국제공개일자 2020년03월26일
- (30) 우선권주장
 62/734,996 2018년09월21일 미국(US)
 16/198,951 2018년11월23일 미국(US)
- (56) 선행기술조사문헌
 Rickard Sjoberg, "Description of SDR and HDR video coding technology proposal by Ericsson and Nokia", JVET-J0012, 2018.4.13. 공개.*
 US20150043641 A1
 *는 심사관에 의하여 인용된 문헌

- (73) 특허권자
 텐센트 아메리카 엘엘씨
 미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747
- (72) 발명자
 자오, 량
 미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747 텐센트 아메리카 엘엘씨 내
 자오, 신
 미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747 텐센트 아메리카 엘엘씨 내
 (뒷면에 계속)
- (74) 대리인
 양영준, 김연송, 백만기

전체 청구항 수 : 총 9 항

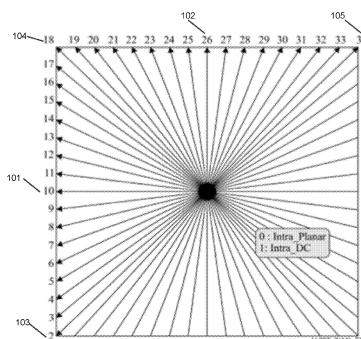
심사관 : 김영태

(54) 발명의 명칭 인트라 모드 코딩을 위한 방법 및 장치

(57) 요 약

비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하기 위한 방법 및 장치가 제공된다. 방법은 코딩 단위의 폭 대 높이의 비율을 결정하는 단계, 및 상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 인트라 예측 모드들을 포함하는 표에, 상기 코딩 단위의 좌측 하부 예지를 향한 제1 광각들, 상기 코딩 단 (뒷면에 계속)

대 표 도



위의 우측 상부 에지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하는 단계를 포함한다. 상기 방법은, 상기 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 인트라 예측 모드들 중 하나를 선택하는 단계를 추가로 포함한다.

(52) CPC특허분류

H04N 19/167 (2015.01)

H04N 19/176 (2015.01)

H04N 19/593 (2015.01)

(72) 발명자

리, 산

미국 94306 캘리포니아주 팔로 알토 파크 블러바드
2747 텐센트 아메리카 엘엘씨 내

류, 산

미국 94306 캘리포니아주 팔로 알토 파크 블러바드
2747 텐센트 아메리카 엘엘씨 내

명세서

청구범위

청구항 1

비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하는 방법으로서,

상기 방법은 적어도 하나의 프로세서에 의해 수행되고, 상기 방법은:

코딩 단위의 폭 대 높이의 비율을 결정하는 단계;

상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 복수의 인트라 예측 모드를 포함하는 표에, 상기 코딩 단위의 좌측 하부 예지를 향한 제1 광각들, 상기 코딩 단위의 우측 상부 예지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하는 단계; 및

상기 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 복수의 인트라 예측 모드 중 하나를 선택하는 단계를 포함하고,

상기 표에 포함된 상기 복수의 인트라 예측 모드의 제1 수는 65이고,

상기 표에 추가된 상기 추가적인 인트라 예측 모드들의 제2 수는 28이고,

상기 표는 다음을 포함하고:

predModeIntra														-14	-13	-12	-11
intraPredAngle														512	341	256	171
predModeIntra	-10	-9	-8	-7	-6	-5	-4	-3	-2	-1	2	3	4	5	6	7	8
intraPredAngle	128	102	86	73	64	57	51	45	39	35	32	29	26	23	20	18	16
predModeIntra	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
intraPredAngle	14	12	10	8	6	4	3	2	1	0	-1	-2	-3	-4	-6	-8	-10
predModeIntra	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
intraPredAngle	-12	-14	-16	-18	-20	-23	-26	-29	-32	-29	-26	-23	-20	-18	-16	-14	-12
predModeIntra	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59
intraPredAngle	-10	-8	-6	-4	-3	-2	-1	0	1	2	3	4	6	8	10	12	14
predModeIntra	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76
intraPredAngle	16	18	20	23	26	29	32	35	39	45	51	57	64	73	86	102	128
predModeIntra	77	78	79	80													
intraPredAngle	171	256	341	512													

여기서 predModeIntra는 상기 복수의 인트라 예측 모드를 나타내고, intraPredAngle은 상기 인트라 예측 각도들을 나타내는, 방법.

청구항 2

제1항에 있어서,

상기 표에 추가된 상기 제1 광각들의 수는 14인, 방법.

청구항 3

제2항에 있어서,

상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고,

상기 표에 추가된 상기 제1 광각들 각각은 상기 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등한, 방법.

청구항 4

제1항에 있어서,

상기 표에 추가된 상기 제2 광각들의 수는 14인, 방법.

청구항 5

제4항에 있어서,

상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고,

상기 표에 추가된 상기 제2 광각들 각각은 상기 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등한, 방법.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하기 위한 장치로서,

상기 장치는:

컴퓨터 프로그램 코드를 저장하도록 구성된 적어도 하나의 메모리; 및

상기 적어도 하나의 메모리에 액세스하고 상기 컴퓨터 프로그램 코드에 따라 동작하도록 구성된 적어도 하나의 프로세서를 포함하고, 상기 컴퓨터 프로그램 코드는:

상기 적어도 하나의 프로세서로 하여금 코딩 단위의 폭 대 높이의 비율을 결정하게 하도록 구성된 결정 코드;

상기 적어도 하나의 프로세서로 하여금, 상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 복수의 인트라 예측 모드를 포함하는 표에, 상기 코딩 단위의 좌측 하부 에지를 향한 제1 광각들, 상기 코딩 단위의 우측 상부 에지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하게 하도록 구성된 추가 코드; 및

상기 적어도 하나의 프로세서로 하여금, 상기 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 복수의 인트라 예측 모드 중 하나를 선택하게 하도록 구성된 선택 코드를 포함하고,

상기 표에 포함된 상기 복수의 인트라 예측 모드의 제1 수는 65이고,

상기 표에 추가된 상기 추가적인 인트라 예측 모드들의 제2 수는 28이고,

상기 표는 다음을 포함하고:

predModeIntra														-14	-13	-12	-11
intraPredAngle														512	341	256	171
predModeIntra	-10	-9	-8	-7	-6	-5	-4	-3	-2	-1	2	3	4	5	6	7	8
intraPredAngle	128	102	86	73	64	57	51	45	39	35	32	29	26	23	20	18	16
predModeIntra	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
intraPredAngle	14	12	10	8	6	4	3	2	1	0	-1	-2	-3	-4	-6	-8	-10
predModeIntra	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
intraPredAngle	-12	-14	-16	-18	-20	-23	-26	-29	-32	-29	-26	-23	-20	-18	-16	-14	-12
predModeIntra	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59
intraPredAngle	-10	-8	-6	-4	-3	-2	-1	0	1	2	3	4	6	8	10	12	14
predModeIntra	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76
intraPredAngle	16	18	20	23	26	29	32	35	39	45	51	57	64	73	86	102	128
predModeIntra	77	78	79	80													
intraPredAngle	171	256	341	512													

여기서 predModeIntra는 상기 복수의 인트라 예측 모드를 나타내고, intraPredAngle은 상기 인트라 예측 각도들을 나타내는, 장치.

청구항 12

제11항에 있어서,

상기 표에 추가된 상기 제1 광각들의 수는 14이고,

상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고,

상기 표에 추가된 상기 제1 광각들 각각은 상기 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등한, 장치.

청구항 13

제11항에 있어서,

상기 표에 추가된 상기 제2 광각들의 수는 14이고,

상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고,

상기 표에 추가된 상기 제2 광각들 각각은 상기 각도 방향 α 를 갖고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등한, 장치.

청구항 14

삭제

청구항 15

프로세서로 하여금 제1항 내지 제5항 중 어느 한 항의 방법을 수행하게 하는 명령어들을 저장하는 비일시적 컴퓨터 판독가능 저장 매체.

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기술 분야

관련 출원의 상호 참조

[0002] 본 출원은 미국 특허 상표청에, 2018년 9월 21일자로 출원된 미국 특허 출원 제62/734,996호, 및 2018년 11월 23일자로 출원된 미국 특허 출원 제16/198,951호로부터 우선권을 주장하고, 이들은 그 전체가 인용에 의해 본 명세서에 통합된다.

[0003] 실시예들에 따른 방법들 및 장치들은 비디오 처리에 관한 것이고, 더 특정하게는, 인트라 모드 코딩을 위한 방법 및 장치에 관한 것이다.

배경 기술

[0004] HEVC(High Efficiency Video Coding)에서 사용되는 인트라 예측 모드들이 도 1에 예시되어 있다. HEVC에서, 총 35개의 인트라 예측 모드가 존재하는데, 그 중에서 모드 10(101)은 수평 모드이고, 모드 26(102)은 수직 모드이고, 모드 2(103), 모드 18(104) 및 모드 34(105)는 대각선 모드들이다. 인트라 예측 모드들은 3개의 최고 확률 모드(most probable mode, MPM) 및 32개의 나머지 모드에 의해 시그널링된다.

[0005] 인트라 모드를 코딩하기 위해, 이웃 블록들의 인트라 모드들에 기초하여 크기 3의 최고 확률 모드(MPM) 리스트가 구축된다. 이 MPM 리스트는 MPM 리스트 또는 1차 MPM 리스트라고 지칭될 것이다. 현재 모드가 MPM 리스트에 속하는지를 지시하기 위해 하나의 MPM 플래그가 시그널링된다. MPM 플래그가 참이면, MPM 인덱스를 시그널링하기 위해 단항 코드(unary code)가 사용된다. MPM 플래그가 거짓이면, 나머지 모드들을 시그널링하기 위해 5 비트 고정 길이 코딩이 사용된다.

[0006] MPM 리스트 생성을 생성하는 프로세스가 다음과 같이 제시된다. 여기서, leftIntraDir은 좌측 블록에서의 모드를 지시하고, aboveIntraDir은 위 블록에서의 모드를 지시한다. 좌측 또는 위 블록이 현재 이용가능하지 않다면, leftIntraDir 또는 aboveIntraDir은 인덱스 DC_IDX로 설정된다. 또한, 변수 "offset" 및 "mod"는 29 및 32로 각각 설정되는 상수 값들이다.

- If (leftIntraDir == aboveIntraDir && leftIntraDir > DC_IDX)
 - MPM [0] = leftIntraDir;
 - MPM [1] = ((leftIntraDir + offset) % mod) + 2;
 - MPM [2] = ((leftIntraDir - 1) % mod) + 2;
- Else if (leftIntraDir == aboveIntraDir)
 - MPM [0] = PLANAR_IDX;
 - MPM [1] = DC_IDX;
 - MPM [2] = VER_IDX;
- Else if (leftIntraDir != aboveIntraDir)
 - MPM [0] = leftIntraDir;
 - MPM [1] = aboveIntraDir;
 - If (leftIntraDir > 0 && aboveIntraDir > 0)
 - MPM [2] = PLANAR_IDX;
 - Else
 - MPM [2] = (leftIntraDir + aboveIntraDir) < 2 ? VER_IDX : DC_IDX;

[0007]

발명의 내용

[0008]

실시예들에 따르면, 비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하는 방법은 적어도 하나의 프로세서에 의해 수행되고 코딩 단위의 폭 대 높이의 비율을 결정하는 단계, 및 상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 복수의 인트라 예측 모드를 포함하는 표에, 상기 코딩 단위의 좌측 하부에지를 향한 제1 광각들, 상기 코딩 단위의 우측 상부에지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하는 단계를 포함한다. 상기 방법은, 상기 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 복수의 인트라 예측 모드 중 하나를 선택하는 단계를 추가로 포함한다.

[0009]

실시예들에 따르면, 비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하기 위한 장치가 컴퓨터 프로그램 코드를 저장하도록 구성된 적어도 하나의 메모리, 및 상기 적어도 하나의 메모리에 액세스하고 상기 컴퓨터 프로그램 코드에 따라 동작하도록 구성된 적어도 하나의 프로세서를 포함한다. 상기 컴퓨터 프로그램 코드는 상기 적어도 하나의 프로세서로 하여금 코딩 단위의 폭 대 높이의 비율을 결정하게 하도록 구성된 결정 코드, 및 상기 적어도 하나의 프로세서로 하여금, 상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 복수의 인트라 예측 모드를 포함하는 표에, 상기 코딩 단위의 좌측 하부에지를 향한 제1 광각들, 상기 코딩 단위의 우측 상부에지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하게 하도록 구성된 추가 코드를 포함한다. 상기 컴퓨터 프로그램 코드는 상기 적어도 하나의 프로세서로 하여금, 상기 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 복수의 인트라 예측 모드 중 하나를 선택하게 하도록 구성된 선택 코드를 추가로 포함한다.

[0010]

실시예들에 따르면, 프로세서로 하여금 코딩 단위의 폭 대 높이의 비율을 결정하고, 상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 복수의 인트라 예측 모드를 포함하는 표에, 상기 코딩 단위의 좌측 하부에지를 향한 제1 광각들, 상기 코딩 단위의 우측 상부에지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하게 하는 명령어들을 저장한 비일시적 컴퓨터 판독가능 저장 매체. 상기 명령어들은 추가로 상기 프로세서로 하여금, 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 복수의 인트라 예측 모드 중 하나를 선택하게 한다.

도면의 간단한 설명

[0011]

도 1은 HEVC에서의 인트라 예측 모드들에 대한 도면이다.

도 2는 일 실시예에 따른 통신 시스템의 단순화된 블록도이다.

도 3은 일 실시예에 따른, 스트리밍 환경에서의 비디오 인코더 및 비디오 디코더의 배치에 대한 도면이다.

도 4는 일 실시예에 따른 비디오 디코더의 기능 블록도이다.

도 5는 일 실시예에 따른 비디오 인코더의 기능 블록도이다.

도 6은 VVC(Versatile Video Coding) 초안 2에서의 인트라 예측 모드들에 대한 도면이다.

도 7은 일 실시예에 따른, 비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하는 방법을 예시하는 흐름도이다.

도 8은 일 실시예에 따른, 비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하기 위한 장치의 단순화된 블록도이다.

도 9는 실시예들을 구현하기에 적합한 컴퓨터 시스템에 대한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0012] 도 2는 일 실시예에 따른 통신 시스템(200)의 단순화된 블록도이다. 통신 시스템(200)은 네트워크(250)를 통해 상호연결되는 적어도 2개의 단말(210-220)을 포함할 수 있다. 데이터의 단방향 송신을 위해, 제1 단말(210)은 네트워크(250)를 통해 다른 단말(220)로 송신하기 위해 로컬 위치에서 비디오 데이터를 코딩할 수 있다. 제2 단말(220)은 네트워크(250)로부터 다른 단말의 코딩된 비디오 데이터를 수신하고, 코딩된 데이터를 디코딩하고 복구된 비디오 데이터를 디스플레이할 수 있다. 단방향 데이터 송신은 미디어 서빙 응용들 등에서 일반적일 수 있다.

[0013] 도 2는 예를 들어, 영상 회의 동안 발생할 수 있는 코딩된 비디오의 양방향 송신을 지원하기 위해 제공되는 제2 쌍의 단말들(230, 240)을 예시한다. 데이터의 양방향 송신을 위해, 각각의 단말(230, 240)은 네트워크(250)를 통해 다른 단말로 송신하기 위해 로컬 위치에서 캡처된 비디오 데이터를 코딩할 수 있다. 각각의 단말(230, 240)은 또한 다른 단말에 의해 송신된 코딩된 비디오 데이터를 수신할 수 있고, 코딩된 데이터를 디코딩할 수 있고, 복구된 비디오 데이터를 로컬 디스플레이 디바이스에서 디스플레이할 수 있다.

[0014] 도 2에서, 단말들(210-240)은 서버들, 개인용 컴퓨터들 및 스마트 폰들로서 예시될 수 있지만, 실시예들의 원리들은 그렇게 제한되지 않는다. 실시예들은 랩톱 컴퓨터들, 태블릿 컴퓨터들, 미디어 플레이어들 및/또는 전용 영상 회의 장비를 이용한 응용을 찾는다. 네트워크(250)는 예를 들어 와이어라인 및/또는 무선 통신 네트워크들을 포함하여, 단말들(210-240) 사이에 코딩된 비디오 데이터를 전달하는 임의의 수의 네트워크들을 나타낸다. 통신 네트워크(250)는 회선 교환 및/또는 패킷 교환 채널들에서 데이터를 교환할 수 있다. 대표적인 네트워크들은 통신 네트워크들, 로컬 영역 네트워크들, 광역 네트워크들 및/또는 인터넷을 포함한다. 본 논의의 목적을 위해, 네트워크(250)의 아키텍처 및 토폴로지는 아래에서 본 명세서에서 설명되지 않는 한 실시예들의 동작에 중요하지 않을 수 있다.

[0015] 도 3은 일 실시예에 따른, 스트리밍 환경에서의 비디오 인코더 및 비디오 디코더의 배치에 대한 도면이다. 개시된 주제는, 예를 들어, 영상 회의, 디지털 TV, CD, DVD, 메모리 스틱 등을 포함하는 디지털 미디어 상의 압축된 비디오의 저장 등을 포함하여, 다른 비디오 인에이블 응용들에 동등하게 적용가능할 수 있다.

[0016] 스트리밍 시스템은, 예를 들어, 압축되지 않은 비디오 샘플 스트림(302)을 생성하는, 비디오 소스(301), 예를 들어 디지털 카메라를 포함할 수 있는 캡처 서브시스템(313)을 포함할 수 있다. 인코딩된 비디오 비트스트림들과 비교할 때 많은 데이터 용량을 강조하기 위해 굵은 라인으로 묘사된, 샘플 스트림(302)은 카메라(301)에 결합된 인코더(303)에 의해 처리될 수 있다. 인코더(303)는 아래에서 더 상세히 설명되는 바와 같이 개시된 주제의 양태들을 가능하게 하거나 구현하기 위해 하드웨어, 소프트웨어, 또는 이들의 조합을 포함할 수 있다. 샘플 스트림과 비교할 때 적은 데이터 용량을 강조하기 위한 얇은 라인으로 묘사된, 인코딩된 비디오 비트스트림(304)은 미래의 사용을 위해 스트리밍 서버(305) 상에 저장될 수 있다. 하나 이상의 스트리밍 클라이언트(306, 308)는 스트리밍 서버(305)에 액세스하여 인코딩된 비디오 비트스트림(304)의 사본들(307, 309)을 검색할 수 있다. 클라이언트(306)는 인코딩된 비디오 비트스트림의 착신 사본(307)을 디코딩하고 디스플레이(312) 또는 다른 렌더링 디바이스(묘사되지 않음) 상에 렌더링될 수 있는 별신 비디오 샘플 스트림(311)을 생성하는 비디오 디코더(310)를 포함할 수 있다. 일부 스트리밍 시스템들에서, 비디오 비트스트림들(304, 307, 309)은 특정 비디오 코딩/압축 표준에 따라 인코딩될 수 있다. 해당 표준들의 예들은 ITU-T 권고안(Recommendation) H.265를 포함한다. VVC로서 비공식으로 알려진 비디오 코딩 표준이 개발 중이다. 개시된 주제는 VVC의 맥락에서 사용될 수 있다.

[0017] 도 4는 일 실시예에 따른 비디오 디코더(310)의 기능 블록도이다.

- [0018] 수신기(410)가 디코더(310)에 의해 디코딩될 하나 이상의 코덱 비디오 시퀀스를 수신할 수 있다; 동일한 또는 일 실시예에서, 한 번에 하나의 코딩된 비디오 시퀀스 - 각각의 코딩된 비디오 시퀀스의 디코딩은 다른 코딩된 비디오 시퀀스들과 독립적이다. 코딩된 비디오 시퀀스는, 인코딩된 비디오 데이터를 저장하는 저장 디바이스에 대한 하드웨어/소프트웨어 링크일 수 있는, 채널(412)로부터 수신될 수 있다. 수신기(410)는 인코딩된 비디오 데이터를 다른 데이터, 예를 들어, 코딩된 오디오 데이터 및/또는 보조 데이터 스트림들과 함께 수신할 수 있고, 이들은 그것들 각각의 사용 엔티티들(묘사되지 않음)에 포워딩될 수 있다. 수신기(410)는 코딩된 비디오 시퀀스를 다른 데이터로부터 분리할 수 있다. 네트워크 지터를 방지하기 위해, 수신기(410)와 엔트로피 디코더/파서(420)(이후 "파서") 사이에 버퍼 메모리(415)가 결합될 수 있다. 수신기(410)가 충분한 대역폭 및 제어가능성의 저장/포워드 디바이스로부터, 또는 동기식 네트워크(isosynchronous network)로부터 데이터를 수신하고 있을 때, 버퍼(415)는 필요하지 않을 수 있거나, 작을 수 있다. 인터넷과 같은 최선 노력 패킷 네트워크들 상에서의 사용을 위해, 버퍼(415)가 요구될 수 있고, 비교적 클 수 있고, 유리하게는 적응적 크기일 수 있다.
- [0019] 비디오 디코더(310)는 엔트로피 코딩된 비디오 시퀀스로부터 심벌들(421)을 재구성하기 위해 파서(420)를 포함할 수 있다. 해당 심벌들의 카테고리들은 디코더(310)의 동작을 관리하기 위해 사용되는 정보, 및 잠재적으로, 도 4에 도시된 바와 같이, 디코더의 일체 부분(integral part)은 아니지만 그것에 결합될 수 있는 디스플레이(312)와 같은 렌더링 디바이스를 제어하기 위한 정보를 포함한다. 렌더링 디바이스(들)에 대한 제어 정보는 SEI 메시지(Supplementary Enhancement Information) 또는 VUI(Video Usability Information) 파라미터 세트 프래그먼트들(묘사되지 않음)의 형식일 수 있다. 파서(420)는 수신된 코딩된 비디오 시퀀스를 파싱/엔트로피 디코딩할 수 있다. 코딩된 비디오 시퀀스의 코딩은 비디오 코딩 기술 또는 표준에 따를 수 있고, 가변 길이 코딩, 허프만 코딩, 맥락 민감성(context sensitivity)을 갖거나 갖지 않는 산술 코딩 등을 포함하는, 본 기술분야의 통상의 기술자에게 잘 알려진 원리들을 따를 수 있다. 파서(420)는, 코딩된 비디오 시퀀스로부터, 그룹에 대응하는 적어도 하나의 파라미터에 기초하여, 비디오 디코더 내의 픽셀들의 서브그룹들 중 적어도 하나에 대한 서브그룹 파라미터들의 세트를 추출할 수 있다. 서브그룹들은 화상 그룹들(Groups of Pictures, GOPs), 화상들, 타일들, 슬라이스들, 매크로블록들, 코딩 단위들(Coding Units, CUs), 블록들, 변환 단위들(Transform Units, TUs), 예측 단위들(Prediction Units, PUs) 등을 포함할 수 있다. 엔트로피 디코더/파서는 또한 코딩된 비디오 시퀀스로부터 변환 계수들, 양자화기 파라미터(QP) 값들, 움직임 벡터들 등과 같은 정보를 추출할 수 있다.
- [0020] 파서(420)는 버퍼(415)로부터 수신된 비디오 시퀀스에 대해 엔트로피 디코딩/파싱 동작을 수행하여, 심벌들(421)을 생성할 수 있다. 파서(420)는 인코딩된 데이터를 수신하고, 특정 심벌들(421)을 선택적으로 디코딩할 수 있다. 또한, 파서(420)는 특정 심벌들(421)이 움직임 보상 예측 유닛(453)에 제공될 것인지, 스케일러/역변환 유닛(451)에 제공될 것인지, 인트라 예측 유닛(452)에 제공될 것인지, 또는 루프 필터 유닛(454)에 제공될 것인지를 결정할 수 있다.
- [0021] 심벌들(421)의 재구성은 코딩된 비디오 화상 또는 그것의 부분들의 타입(예컨대: 인터 및 인트라 화상, 인터 및 인트라 블록), 및 다른 인자들에 의존하여 다수의 상이한 유닛들을 수반할 수 있다. 어느 유닛들이 수반되는지, 그리고 어떻게 되는지는 파서(420)에 의해 코딩된 비디오 시퀀스로부터 파싱된 서브그룹 제어 정보에 의해 제어될 수 있다. 파서(420)와 아래의 다수의 유닛 사이의 그러한 서브그룹 제어 정보의 흐름은 명확성을 위해 묘사되어 있지 않다.
- [0022] 이미 언급된 기능 블록들 이외에, 디코더(310)는 아래에 설명되는 바와 같이 개념적으로 다수의 기능 유닛으로 세분될 수 있다. 상업적 제약 하에서 동작하는 실제 구현에서, 이를 유닛 중 다수는 서로 밀접하게 상호작용하고, 적어도 부분적으로 서로 통합될 수 있다. 그러나, 개시된 주제를 설명하기 위해, 아래의 기능 유닛들로의 개념적 세분이 적절하다.
- [0023] 제1 유닛은 스케일러/역변환 유닛(451)이다. 스케일러/역변환 유닛(451)은, 파서(420)로부터의 심벌(들)(421)로서, 어느 변환을 사용할지, 블록 크기, 양자화 인자, 양자화 스케일링 행렬들 등을 포함하여, 제어 정보뿐만 아니라 양자화된 변환 계수를 수신한다. 그것은 집계기(455)에 입력될 수 있는 샘플 값들을 포함하는 블록들을 출력할 수 있다.
- [0024] 일부 경우들에서, 스케일러/역변환(451)의 출력 샘플들은 인트라 코딩된 블록에 관련될 수 있다; 즉, 이전에 재구성된 화상들로부터의 예측 정보를 이용하고 있지 않지만, 현재 화상의 이전에 재구성된 부분들로부터의 예측 정보를 이용할 수 있는 블록. 그러한 예측 정보는 인트라 화상 예측 유닛(452)에 의해 제공될 수 있다. 일부 경우들에서, 인트라 화상 예측 유닛(452)은 현재(부분적으로 재구성된) 화상(456)으로부터 폐치된 주위의 이미

재구성된 정보를 이용하여, 재구성 중인 블록의 동일한 크기 및 형상의 블록을 생성한다. 집계기(455)는, 일부 경우들에서, 샘플당 기준으로, 인트라 예측 유닛(452)이 생성한 예측 정보를 스케일러/역변환 유닛(451)에 의해 제공된 출력 샘플 정보에 추가한다.

[0025] 다른 경우들에서, 스케일러/역변환 유닛(451)의 출력 샘플들은 인터 코딩되고, 잠재적으로 움직임 보상된 블록에 관련될 수 있다. 그러한 경우에, 움직임 보상 예측 유닛(453)이 참조 화상 메모리(457)에 액세스하여 예측을 위해 사용되는 샘플들을 폐치할 수 있다. 블록에 관련된 심벌들(421)에 따라 폐치된 샘플들을 움직임 보상한 후에, 이들 샘플은 집계기(455)에 의해 스케일러/역변환 유닛의 출력(이 경우 잔차 샘플들 또는 잔차 신호라고 불림)에 추가되어 출력 샘플 정보를 생성할 수 있다. 움직임 보상 예측 유닛이 예측 샘플들을 폐치하는 참조 화상 메모리 내의 어드레스들은, 예를 들어 X, Y, 및 참조 화상 커포넌트들을 가질 수 있는 심벌들(421)의 형식으로 움직임 보상 예측 유닛에 이용 가능한 움직임 벡터들에 의해 제어될 수 있다. 움직임 보상은 또한 서브샘플 정확한 움직임 벡터들이 사용 중일 때 참조 화상 메모리로부터 폐치된 샘플 값들의 보간, 움직임 벡터 예측 메커니즘 등을 포함할 수 있다.

[0026] 집계기(455)의 출력 샘플들에 대해 루프 필터 유닛(454) 내의 다양한 루프 필터링 기법들이 수행될 수 있다. 비디오 압축 기술들은, 파서(420)로부터의 심벌들(421)로서 루프 필터 유닛(454)에 이용가능하게 되고 코딩된 비디오 비트스트림에 포함된 파라미터들에 의해 제어되지만, 코딩된 화상 또는 코딩된 비디오 시퀀스의 이전(디코딩 순서로) 부분들의 디코딩 동안 획득된 메타-정보에 응답할 뿐만 아니라, 이전에 재구성된 및 루프-필터링된 샘플 값들에 응답할 수도 있는 인-루프 필터(in-loop filter) 기술들을 포함할 수 있다.

[0027] 루프 필터 유닛(454)의 출력은 렌더링 디바이스(312)에 출력될 뿐만 아니라 미래의 인터-화상 예측에서 사용하기 위해 참조 화상 메모리(456)에 저장될 수도 있는 샘플 스트림일 수 있다.

[0028] 특정 코딩된 화상들은, 완전히 재구성되면, 미래 예측을 위한 참조 화상들로서 사용될 수 있다. 코딩된 화상이 완전히 재구성되고 코딩된 화상이 참조 화상으로서 식별되면(예를 들어, 파서(420)에 의해), 현재 참조 화상(456)은 참조 화상 버퍼(457)의 일부가 될 수 있고, 다음의 코딩된 화상의 재구성을 개시하기 전에 새로운 현재 화상 메모리가 재할당될 수 있다.

[0029] 비디오 디코더(310)는 ITU-T Rec. H.265와 같은 표준에 문서화될 수 있는 미리 결정된 비디오 압축 기술에 따라 디코딩 동작들을 수행할 수 있다. 코딩된 비디오 시퀀스는, 비디오 압축 기술 문서 또는 표준에서 그리고 구체적으로 그 내부의 프로파일들의 문서에서 특정된 바와 같은, 비디오 압축 기술 또는 표준의 구문을 고수한다는 점에서, 사용 중인 비디오 압축 기술 또는 표준에 의해 특정된 구문을 따를 수 있다. 또한 준수를 위해 필요한 것은 코딩된 비디오 시퀀스의 복잡성이 비디오 압축 기술 또는 표준의 레벨에 의해 정의된 경계 내에 있는 것일 수 있다. 일부 경우들에서, 레벨들은 최대 화상 크기, 최대 프레임 레이트, 최대 재구성 샘플 레이트(예를 들어, 초당 메가샘플수로 측정됨), 최대 참조 화상 크기 등을 제한한다. 레벨들에 의해 설정된 한계들은, 일부 경우들에서, HRD(Hypothetical Reference Decoder) 사양들 및 코딩된 비디오 시퀀스에서 시그널링된 HRD 버퍼 관리를 위한 메타데이터를 통해 추가로 제한될 수 있다.

[0030] 일 실시예에서, 수신기(410)는 인코딩된 비디오와 함께 추가적인(중복) 데이터를 수신할 수 있다. 이 추가적인 데이터는 코딩된 비디오 시퀀스(들)의 일부로서 포함될 수 있다. 이 추가적인 데이터는 데이터를 적절히 디코딩하고/하거나 원래의 비디오 데이터를 더 정확하게 재구성하기 위해 비디오 디코더(310)에 의해 사용될 수 있다. 추가적인 데이터는, 예를 들어, 시간, 공간, 또는 신호 대 잡음 비(SNR) 향상 계층들, 중복 슬라이스들, 중복 화상들, 순방향 오류 정정 코드들 등의 형식일 수 있다.

[0031] 도 5는 일 실시예에 따른 비디오 인코더(303)의 기능 블록도이다.

[0032] 인코더(303)는 인코더(303)에 의해 코딩될 비디오 이미지(들)를 캡처할 수 있는 비디오 소스(301)(인코더의 일부가 아님)로부터 비디오 샘플들을 수신할 수 있다.

[0033] 비디오 소스(301)는, 임의의 적합한 비트 심도(예를 들어: 8 비트, 10 비트, 12 비트, ...), 임의의 색공간(예를 들어, BT.601 Y CrCb, RGB, ...), 및 임의의 적합한 샘플링 구조(예를 들어, Y CrCb 4:2:0, Y CrCb 4:4:4) 일 수 있는 디지털 비디오 샘플 스트림의 형식으로 인코더(303)에 의해 코딩될 소스 비디오 시퀀스를 제공할 수 있다. 미디어 서빙 시스템에서, 비디오 소스(301)는 이전에 준비된 비디오를 저장하는 저장 디바이스일 수 있다. 영상 회의 시스템에서, 비디오 소스(301)는 비디오 시퀀스로서 로컬 이미지 정보를 캡처하는 카메라일 수 있다. 비디오 데이터는 순차적으로 볼 때 움직임을 부여하는 복수의 개별 화상으로서 제공될 수 있다. 화상들 자체는 픽셀들의 공간 어레이로서 조직될 수 있고, 여기서 각각의 픽셀은 사용 중인 샘플링 구조, 색 공간 등에

의존하여 하나 이상의 샘플을 포함할 수 있다. 본 기술분야의 통상의 기술자는 픽셀들과 샘플들 사이의 관계를 쉽게 이해할 수 있다. 아래의 설명은 샘플들에 초점을 맞춘다.

[0034] 일 실시예에 따르면, 인코더(303)는 소스 비디오 시퀀스의 화상들을 실시간으로 또는 응용에 의해 요구되는 임의의 다른 시간 제약들 하에서 코딩된 비디오 시퀀스(543)로 코딩 및 압축할 수 있다. 적절한 코딩 속도를 시행하는 것이 컨트롤러(550)의 하나의 기능이다. 컨트롤러는 아래에 설명되는 바와 같이 다른 기능 유닛들을 제어하고 이들 유닛들에 기능적으로 결합된다. 결합은 명확성을 위해 묘사되어 있지 않다. 컨트롤러에 의해 설정된 파라미터들은 레이트 제어 관련 파라미터들(화상 스킵, 양자화기, 레이트-왜곡 최적화 기법들의 람다 값들, ...), 화상 크기, 화상 그룹(GOP) 레이아웃, 최대 움직임 벡터 검색 범위 등을 포함할 수 있다. 본 기술분야의 통상의 기술자는 컨트롤러(550)의 다른 기능들을 쉽게 식별할 수 있는데 그 이유는 그것들이 특정 시스템 설계에 대해 최적화된 비디오 인코더(303)에 관련될 수 있기 때문이다.

[0035] 일부 비디오 인코더들은 본 기술분야의 통상의 기술자가 "코딩 루프"로서 쉽게 인식하는 것에서 동작한다. 과도하게 단순화된 설명으로서, 코딩 루프는 인코더(530)(이후 "소스 코더") (코딩될 입력 화상, 및 참조 화상(들)에 기초하여 심벌들을 생성하는 것을 담당함)의 인코딩 부분, 및 인코더(303)에 임베드된 (로컬) 디코더(533)로 구성될 수 있는데, 상기 디코더는 (원격) 디코더가 또한 생성하는 샘플 데이터를 생성하기 위해 심벌들을 재구성한다(심벌들과 코딩된 비디오 비트스트림 사이의 임의의 압축이 개시된 주제에서 고려되는 비디오 압축 기술들에서 무손실이기 때문에). 재구성된 샘플 스트림은 참조 화상 메모리(534)에 입력된다. 심벌 스트림의 디코딩이 디코더 위치(로컬 또는 원격)와는 독립적으로 비트-정확한 결과들을 야기하기 때문에, 참조 화상 버퍼 콘텐츠도 또한 로컬 인코더와 원격 인코더 사이에서 비트 정확하다. 다시 말해서, 인코더의 예측 부분은 디코딩 동안 예측을 사용할 때 디코더가 "보는" 것과 정확히 동일한 샘플 값들을 참조 화상 샘플들로서 "본다". 참조 화상 동기성의 이 기본적인 원리(그리고 결과적인 드리프트, 예를 들어, 채널 오류들 때문에 동기성이 유지될 수 없는 경우)는 본 기술분야의 통상의 기술자에게 잘 알려져 있다.

[0036] "로컬" 디코더(533)의 동작은 도 4와 관련하여 위에서 이미 상세히 설명된 "원격" 디코더(310)와 동일할 수 있다. 그러나, 또한 도 4를 잠시 참조하면, 심벌들이 이용가능하고 엔트로피 코더(545) 및 파서(420)에 의한 코딩된 비디오 시퀀스로의 심벌들의 인코딩/디코딩이 무손실일 수 있기 때문에, 채널(412), 수신기(410), 버퍼(415), 및 파서(420)를 포함하는, 디코더(310)의 엔트로피 디코딩 부분들은 로컬 디코더(533)에서 완전히 구현되지 않을 수 있다.

[0037] 이 시점에서 이루어질 수 있는 관찰은, 디코더에 존재하는 파싱/엔트로피 디코딩을 제외한 임의의 디코더 기술이 또한 필연적으로, 대응하는 인코더에서, 실질적으로 동일한 기능 형식으로 존재할 필요가 있다는 점이다. 인코더 기술들은 포괄적으로 설명된 디코더 기술들의 역이기 때문에 그것들에 대한 설명은 축약될 수 있다. 특정 영역들에서만 더 상세한 설명이 요구되고 아래에 제공된다.

[0038] 동작의 일부로서, 소스 코더(530)는, "참조 프레임들"로서 지정된 비디오 시퀀스로부터의 하나 이상의 이전에 코딩된 프레임들을 참조하여 예측적으로 입력 프레임을 코딩하는, 움직임 보상된 예측 코딩을 수행할 수 있다. 이러한 방식으로, 코딩 엔진(532)은 입력 프레임의 픽셀 블록들과 입력 프레임에 대한 예측 참조(들)로서 선택될 수 있는 참조 프레임(들)의 픽셀 블록들 사이의 차이들을 코딩한다.

[0039] 로컬 비디오 디코더(533)는, 소스 코더(530)에 의해 생성된 심벌들에 기초하여, 참조 프레임들로서 지정될 수 있는 프레임들의 코딩된 비디오 데이터를 디코딩할 수 있다. 코딩 엔진(532)의 동작들은 유리하게는 손실 프로세스들일 수 있다. 코딩된 비디오 데이터가 비디오 디코더(도 4에 도시되지 않음)에서 디코딩될 수 있는 경우, 재구성된 비디오 시퀀스는 전형적으로 일부 오류들을 갖는 소스 비디오 시퀀스의 복제본일 수 있다. 로컬 비디오 디코더(533)는 참조 프레임들에 대해 비디오 디코더에 의해 수행될 수 있는 디코딩 프로세스들을 복제하고 재구성된 참조 프레임들이 참조 화상 캐시(534)에 저장되게 할 수 있다. 이러한 방식으로, 인코더(303)는 (송신 오류들이 없이) 원단(far-end) 비디오 디코더에 의해 획득된 재구성된 참조 프레임들로서 공통 콘텐츠를 갖는 재구성된 참조 프레임들의 사본들을 로컬로 저장할 수 있다.

[0040] 예측기(535)는 코딩 엔진(532)에 대한 예측 검색들을 수행할 수 있다. 즉, 코딩될 새로운 프레임에 대해, 예측기(535)는 새로운 화상들에 대한 적절한 예측 참조로서 역할할 수 있는 참조 화상 움직임 벡터들, 블록 형상들 등과 같은 특정 메타데이터 또는 샘플 데이터(후보 참조 픽셀 블록들로서)에 대해 참조 화상 메모리(534)를 검색할 수 있다. 예측기(535)는 적절한 예측 참조들을 찾기 위해 샘플 블록 바이 픽셀 블록(sample block-by-pixel block) 기준으로 동작할 수 있다. 일부 경우들에서, 예측기(535)에 의해 획득된 검색 결과들에 의해 결정된 바와 같이, 입력 화상은 참조 화상 메모리(534)에 저장된 다수의 참조 화상으로부터 인출된 예측 참조들을

가질 수 있다.

[0041] 컨트롤러(550)는, 예를 들어, 비디오 데이터를 인코딩하기 위해 사용되는 파라미터들 및 서브그룹 파라미터들의 설정을 포함하여, 비디오 코더(530)의 코딩 동작을 관리할 수 있다.

[0042] 전술한 모든 기능 유닛들의 출력은 엔트로피 코더(545)에서 엔트로피 코딩을 겪을 수 있다. 엔트로피 코더는 다양한 기능 유닛들에 의해 생성된 심벌들을, 예를 들어, 허프만 코딩, 가변 길이 코딩, 산술 코딩 등과 같은 본 기술분야의 통상의 기술자에게 알려진 기술들에 따라 심벌들을 무손실 압축함으로써, 코딩된 비디오 시퀀스로 변환한다.

[0043] 송신기(540)는, 인코딩된 비디오 데이터를 저장할 수 있는 저장 디바이스에 대한 하드웨어/소프트웨어 링크일 수 있는, 통신 채널(560)을 통한 송신을 위해 준비시키기 위해 엔트로피 코더(545)에 의해 생성된 코딩된 비디오 시퀀스(들)를 버퍼링할 수 있다. 송신기(540)는 비디오 코더(530)로부터의 코딩된 비디오 데이터를 송신될 다른 데이터, 예를 들어, 코딩된 오디오 데이터 및/또는 보조 데이터 스트림(소스들이 도시되지 않음)과 병합할 수 있다.

[0044] 컨트롤러(550)는 인코더(303)의 동작을 관리할 수 있다. 코딩 동안, 컨트롤러(550)는, 각각의 화상에 적용될 수 있는 코딩 기법들에 영향을 미칠 수 있는, 특정 코딩된 화상 타입을 각각의 코딩된 화상에 할당할 수 있다. 예를 들어, 화상들은 종종 다음 프레임 타입들 중 하나로서 할당될 수 있다:

[0045] 인트라 화상(I 화상)은 예측의 소스로서 시퀀스 내의 임의의 다른 프레임을 사용하지 않고 코딩되고 디코딩될 수 있는 것일 수 있다. 일부 비디오 코덱들은, 예를 들어, 독립적인 디코더 리프레시(Independent Decoder Refresh) 화상들을 포함하는, 상이한 타입의 인트라 화상들을 허용한다. 본 기술분야의 통상의 기술자는 I 화상들의 해당 변형들 및 그것들 각각의 응용들 및 특징들을 인식한다.

[0046] 예측 화상(P 화상)은 각각의 블록의 샘플 값들을 예측하기 위해 많아야 하나의 움직임 벡터 및 참조 인덱스를 이용하여 인트라 예측 또는 인터 예측을 이용하여 코딩되고 디코딩될 수 있는 것일 수 있다.

[0047] 양방향 예측 화상(B 화상)은 각각의 블록의 샘플 값들을 예측하기 위해 많아야 2개의 움직임 벡터 및 참조 인덱스를 이용하여 인트라 예측 또는 인터 예측을 이용하여 코딩되고 디코딩될 수 있는 것일 수 있다. 유사하게, 다중-예측 화상들은 단일 블록의 재구성을 위해 2개보다 많은 참조 화상 및 연관된 메타데이터를 사용할 수 있다.

[0048] 소스 화상들은 일반적으로 복수의 샘플 블록(예를 들어, 각각 4 x 4, 8 x 8, 4 x 8, 또는 16 x 16 샘플들의 블록들)으로 공간적으로 세분되고 블록 바이 블록(block-by-block) 기준으로 코딩될 수 있다. 블록들은 블록들의 각각의 화상들에 적용되는 코딩 할당에 의해 결정된 다른(이미 코딩된) 블록들을 참조하여 예측적으로 코딩될 수 있다. 예를 들어, I 화상들의 블록들은 비예측적으로 코딩될 수 있거나 그것들은 동일한 화상의 이미 코딩된 블록들을 참조하여 예측적으로 코딩될 수 있다(공간 예측 또는 인트라 예측). P 화상들의 픽셀 블록들은, 하나의 이전에 코딩된 참조 화상을 참조하여 공간 예측을 통해 또는 시간 예측을 통해, 비예측적으로 코딩될 수 있다. B 화상들의 블록들은, 하나 또는 2개의 이전에 코딩된 참조 화상을 참조하여 공간 예측을 통해 또는 시간 예측을 통해, 비예측적으로 코딩될 수 있다.

[0049] 비디오 코더(303)는 ITU-T Rec. H.265와 같은 표준에서의 미리 결정된 비디오 코딩 기술에 따라 코딩 동작들을 수행할 수 있다. 비디오 코더(303)는, 그것의 동작 중에, 입력 비디오 시퀀스에서 시간 및 공간 중복성을 이용하는 예측 코딩 동작들을 포함하여, 다양한 압축 동작들을 수행할 수 있다. 따라서, 코딩된 비디오 데이터는 사용 중인 비디오 코딩 기술 또는 표준에 의해 특정된 구문을 따를 수 있다.

[0050] 일 실시예에서, 송신기(540)는 인코딩된 비디오와 함께 추가적인 데이터를 송신할 수 있다. 비디오 코더(530)는 코딩된 비디오 시퀀스의 일부로서 그러한 데이터를 포함할 수 있다. 추가적인 데이터는 시간/공간/SNR 항상 계층들, 중복 화상들 및 슬라이스들과 같은 다른 형식의 중복 데이터, SEI(Supplementary Enhancement Information) 메시지들, VUI(Visual Usability Information) 파라미터 세트 프래그먼트들 등을 포함할 수 있다.

[0051] 도 6은 VVC 초안 2에서의 인트라 예측 모드들에 대한 도면이다.

[0052] VVC 초안 2에서는, 도 6에 도시된 바와 같이 총 87개의 인트라 예측 모드가 존재하는데, 그 중에서 모드 18(601)은 수평 모드이고, 모드 50(602)은 수직 모드이고, 모드 2(603), 모드 34(604) 및 모드 66(605)은 대각선 모드들이다. 모드 -1 내지 10 및 모드 67 내지 76은 WAIP(Wide-Angle Intra Prediction) 모드들이라고 불

린다.

[0053] VVC 초안 2에는 35개의 HEVC 인트라 예측 모드가 포함되고, 이를 35개의 HEVC 모드의 모드 번호들은 0, 1, 2, 4, 6, 8, 10, 12, 14, 16, 18, 20, 22, 24, 26, 28, 30, 32, 34, 36, 38, 40, 42, 44, 46, 48, 50, 52, 54, 56, 58, 60, 62, 64, 및 66이다.

[0054] VVC 초안 2에서, MPM 리스트의 크기는 여전히 3이고, MPM 리스트 생성 프로세스는 HEVC와 동일하다. 차이는 VVC 초안 2에는 67개의 시그널링 모드가 존재하기 때문에 "offset"이 61로 변경되고, 변수 "mod"가 64로 변경된다는 것이다.

[0055] 모드 코딩을 위해, 먼저, 현재 모드가 MPM 리스트에 속하는지를 지시하기 위해 하나의 MPM 플래그가 시그널링된다. MPM 플래그가 참이면, MPM 인덱스를 시그널링하기 위해 절삭된 단항 코드(truncated unary code)가 사용된다. MPM 플래그가 거짓이면, 나머지 모드들을 시그널링하기 위해 6 비트 고정 길이 코딩이 사용된다.

[0056] VVC 초안 2로부터의 다음 절(clause)은 루마 인트라 모드 코딩 프로세스를 기술한다:

1. 이웃 위치들 ($xNbA, yNbA$) 및 ($xNbB, yNbB$)은 각각 ($xPb - 1, yPb$) 및 ($xPb, yPb - 1$)과 동등하게 설정된다.

2. X가 A 또는 B에 의해 대체되는 경우, 변수들 `candIntraPredModeX`는 다음과 같이 도출된다:

- 절 6.4.X [Ed. (BB): 이웃 블록 이용가능 체크 프로세스 tbd]에서 특정된 바와 같은 블록에 대한 이용가능성 도출 프로세스는 입력들로서 위치($xCurr, yCurr$)가 (xPb, yPb)와 동등하게 설정되고 이웃 위치($xNbY, yNbY$)가 ($xNbX, yNbX$)와 동등하게 설정되어 호출되고, 출력은 `availableX`에 할당된다.

- 후보 인트라 예측 모드 `candIntraPredModeX`는 다음과 같이 도출된다:

- 다음 조건들 중 하나 이상이 참이면, `candIntraPredModeX`가 `INTRA_DC`와 동등하게 설정된다.

- 변수 `availableX`은 `FALSE`와 동등하다.

- `CuPredMode[xNbX][yNbX]`는 `MODE_INTRA`와 동등하지 않다.

- X는 B와 동등하고 $yPb - 1$ 은 ($yPb >> CtbLog2SizeY$) $<< CtbLog2SizeY$ 보다 작다.

- 그렇지 않으면, `candIntraPredModeX`는 `IntraPredModeY[xNbX][yNbX]`와 동등하게 설정된다.

3. $x = 0..2$ 인 `candModeList[x]`는 다음과 같이 도출된다:

- `candIntraPredModeB`가 `candIntraPredModeA`와 동등하면, 다음이 적용된다:

- `candIntraPredModeA`가 2보다 작다면(즉, `INTRA_PLANAR` 또는 `INTRA_DC`와 동등하다면), $x = 0..2$ 인 `candModeList[x]`는 다음과 같이 도출된다:

$$\text{candModeList[0]} = \text{INTRA_PLANAR} \quad (8-1)$$

$$\text{candModeList[1]} = \text{INTRA_DC} \quad (8-2)$$

$$\text{candModeList[2]} = \text{INTRA_ANGULAR50} \quad (8-3)$$

- 그렇지 않으면, $x = 0..2$ 인 `candModeList[x]`는 다음과 같이 도출된다:

$$\text{candModeList[0]} = \text{candIntraPredModeA} \quad (8-4)$$

$$\text{candModeList[1]} = 2 + ((\text{candIntraPredModeA} + 61) \% 64) \quad (8-5)$$

$$\text{candModeList[2]} = 2 + ((\text{candIntraPredModeA} - 1) \% 64) \quad (8-6)$$

- 그렇지 않으면(`candIntraPredModeB`가 `candIntraPredModeA`와 동등하지 않다면), 다음이 적용된다:

- `candModeList[0]` 및 `candModeList[1]`은 다음과 같이 도출된다:

$$\text{candModeList[0]} = \text{candIntraPredModeA} \quad (8-7)$$

$$\text{candModeList[1]} = \text{candIntraPredModeB} \quad (8-8)$$

- `candModeList[0]`와 `candModeList[1]` 중 어느 것도 `INTRA_PLANAR`과 동등하지 않다면, `candModeList[2]`는 `INTRA_PLANAR`과 동등하게 설정되고,

- 그렇지 않고, candModeList[0]와 candModeList[1] 중 어느 것도 INTRA_DC와 동등하지 않다면, candModeList[2]는 INTRA_DC와 동등하게 설정된다.
- 그렇지 않으면, candModeList[2]는 INTRA_ANGULAR50과 동등하게 설정된다.

4. IntraPredModeY[xPb][yPb]는 다음의 절차를 적용함으로써 도출된다:

- intra_luma_mpm_flag[xPb][yPb]가 1과 동등하다면, IntraPredModeY[xPb][yPb]는 candModeList[intra_luma_mpm_idx[xPb][yPb]]와 동등하게 설정된다.
- 그렇지 않으면, IntraPredModeY[xPb][yPb]는 다음의 순서화된 단계들을 적용함으로써 도출된다:

1. 어레이 candModeList[x], x = 0..2는 다음의 순서화된 단계들에 의해 수정된다:

- i. candModeList[0]이 candModeList[1]보다 클 때, 양쪽 값들은 다음과 같아 스와핑된다:

$$(\text{candModeList}[0], \text{candModeList}[1]) = \text{Swap}(\text{candModeList}[0], \text{candModeList}[1]) \quad (8-9)$$

- ii. candModeList[0]이 candModeList[2]보다 클 때, 양쪽 값들은 다음과 같아 스와핑된다:

$$(\text{candModeList}[0], \text{candModeList}[2]) = \text{Swap}(\text{candModeList}[0], \text{candModeList}[2]) \quad (8-10)$$

- iii. candModeList[1]이 candModeList[2]보다 클 때, 양쪽 값들은 다음과 같아 스와핑된다:

$$(\text{candModeList}[1], \text{candModeList}[2]) = \text{Swap}(\text{candModeList}[1], \text{candModeList}[2]) \quad (8-11)$$

2. IntraPredModeY[xPb][yPb]는 다음의 순서화된 단계들에 의해 도출된다:

- i. IntraPredModeY[xPb][yPb]는 intra_luma_mpm_remainder[xPb][yPb]와 동등하게 설정된다.
- ii. 0 내지 2(이 값을 포함하여)와 동등한 i에 대해, IntraPredModeY[xPb][yPb]가 candModeList[i]보다 크거나 그와 동등할 때, IntraPredModeY[xPb][yPb]의 값은 1씩 증분된다.

$x = xPb..xPb + cbWidth - 1$ 이고 $y = yPb..yPb + cbHeight - 1$ 인 변수 IntraPredModeY[x][y]는 IntraPredModeY[xPb][yPb]와 동등하게 설정된다.

[0058]

VVC 초안 2의 개발에서, 6의 크기를 갖는 MPM 리스트가 제안되었다. 평면 및 DC 모드들이 MPM 리스트에 포함된다. 나머지 4개의 MPM을 생성하기 위해 2개의 이웃 모드, 즉 좌측 모드(left mode) 및 위 모드(above mode)가 사용된다.

[0060]

그러나, VVC 초안 2에서, 이용 가능한 인트라 예측 모드들의 수는 67보다 크고, 이는 시그널링하기 위해 많은 비트의 비용이 든다. 현재 블록과 그것의 이웃 블록들 사이에 강한 상관관계가 존재하고, 이는 현재 블록에 대한 시그널링된 인트라 예측 모드들의 수를 감소시키기 위해 사용될 수 있다.

[0061]

아래의 제안된 방법들은 개별적으로 사용되거나 임의의 순서로 조합될 수 있다.

[0062]

아래의 설명에서, 하나의 모드가 평면 또는 DC 모드가 아니거나, 하나의 모드가 VVC 초안 2에서 정의된 바와 같은 인트라 예측 모드 2 내지 76 및 -1 내지 -10과 같은 주어진 예측 방향에 따라 예측 샘플들을 생성하고 있다면, 이 모드는 각도 모드라고 불린다.

[0063]

아래의 설명에서, 허용되는 인트라 예측 모드(allowed intra prediction mode, AIPM) 세트는 현재 블록의 인트라 예측을 위해 사용될 수 있는 모드들을 갖는 하나의 모드 세트로서 정의되고, 허용되지 않는 인트라 예측 모드(disallowed intra prediction mode, DIPM) 세트는 현재 블록의 인트라 예측을 위해 시그널링되거나 사용될 수 없는 모드들을 갖는 하나의 모드 세트로서 정의된다.

[0064]

이 문서에서는 2개의 변수, offset 및 mod가 사용된다. 이들 2개의 변수의 값들은 다음의 2개의 세트를 가질 수 있다:

[0065]

1) offset = 61, mod = 64; 또는

[0066] 2) offset = 62, mod = 65.

[0067] 일 실시예에서, 각각의 블록에 대한 2개의 인트라 예측 모드 세트가 존재하는데, 이들은 AIPM 세트 및 DIPM 세트이다. 각각의 블록에 대해, 이들 2개의 모드 세트 내의 모드들은 이웃 블록들 및/또는 현재 블록의 코딩된 정보에 따라 상이할 수 있고, 이웃 블록들의 인트라 예측 모드들, 현재 블록들의 인트라 예측 모드들, 종횡비, 코딩된 블록 플래그(CBF), 1차 및/또는 2차 변환 타입들, 이웃 재구성된 샘플들 등을 포함할 수 있지만 이들로 제한되지 않는다.

[0068] 일 실시예에서, AIPM 세트 및 DIPM 세트들 내의 모드들은 이웃 블록들의 인트라 예측 모드들에 의존한다.

[0069] 일 실시예에서, 이웃 모드들은 AIPM 세트에는 포함되지만 DIPM 세트에는 포함되지 않는다.

[0070] 일 실시예에서, 동일한 종횡비 또는 동일한 폭 및/또는 높이를 갖는 블록들은 상이한 AIPM 세트 및/또는 상이한 DIPM 세트를 가질 수 있다.

[0071] 일 실시예에서, ang_mode로 나타내어진 각각의 각도 이웃 모드에 대해, 특정 모드들은 아래의 수학식 1 및 2에 의해 도출될 수 있고, 도출된 모드들은 AIPM 세트에는 포함되지만 DIPM 세트에는 포함되지 않는다.

[0072] $(\text{ang_mode} + \text{offset} - \text{diff}) \% \text{mod} + 2$ (수학식 1)

[0073] $(\text{ang_mode} - 1 + \text{diff}) \% \text{mod} + 2$ (수학식 2)

[0074] 수학식 1 및 2에서, diff는 변수이고, 양의 정수 또는 제로이다. 일 예에서, diff는 6과 동등하거나 그보다 작은 임의의 값일 수 있다. 다른 예에서, diff는 3과 동등하거나 그보다 작은 임의의 값일 수 있다. 또 다른 예에서, diff는 세트 $\{0, 1, 2, 3, 5, 7\}$ 내의 임의의 값일 수 있다.

[0075] 일 실시예에서, AIPM 세트를 재구성하는 복잡성을 감소시키기 위해, 도출된 모드들의 수는 Thres로 나타내어진 임계값에 의해 제한된다. Thres는 16, 32 또는 48과 같은 임의의 양의 정수일 수 있다.

[0076] 일 실시예에서, AIPM 및 DIPM 세트들 내의 모드들은 이웃 블록들의 인터 예측 모드들에 의존한다.

[0077] 일 실시예에서, AIPM 및 DIPM 세트들 내의 모드들은 이웃 블록들이 인트라 코딩되는지, 또는 인터 코딩되는지, 또는 인트라 블록 복사(Inter Block Copy, IBC) 모드에 의해 코딩되는지, 또는 병합 모드(MERGE mode)에 의해 코딩되는지, 또는 스kip 모드(SKIP mode)에 의해 코딩되는지, 또는 다른 코딩 모드에 의해 코딩되는지에 의존한다.

[0078] 일 실시예에서, 허용되는 인트라 예측 모드 세트 및 허용되지 않는 인트라 예측 모드를 도출하기 위해 이웃 블록들의 재구성된 픽셀들이 사용된다.

[0079] 일 실시예에서, AIPM 및 DIPM 세트들 내의 모드들을 도출하기 위해 이웃 재구성된 샘플들의 기울기(gradients)가 사용된다. 기울기는 1차 기울기 방법, 2차 기울기 방법, 및 쌍켤레 기울기(biconjugate gradient) 방법을 포함하지만 이에 제한되지 않는 다음의 방법들 중 하나에 의해 계산될 수 있다.

[0080] 일 실시예에서, AIPM 및 DIPM 세트들 내의 모드들을 도출하기 위해 예지 검출 방법 또는 이미지 특징 검출 방법이 사용될 수 있다. 예지 검출 방법은 Sobel 연산자, Laplace 연산자, Canny 예지 검출기, Kayyali 연산자, SUSAN 코너 검출기 등 중 하나를 포함하지만, 이에 제한되지 않는다.

[0081] 일 실시예에서, AIPM 및 DIPM 세트들에 포함된 모드들의 수는 모든 블록들에 대해 미리 정의되고 고정된다.

[0082] 일 실시예에서, AIPM 세트에 포함된 모드들의 수는 S로 나타내어지고, S는 M 플러스 2의 거듭제곱과 동등하고, 예를 들어 $= M+2^K$ 이고, 여기서 M 및 K는 양의 정수들이고, 예를 들어 M = 6 및 K = 5이다. M은 7보다 크지 않을 수 있다. 예시적인 값들은 3, 4, 5, 6, 및 7을 포함하지만 이에 제한되지는 않는다.

[0083] 일 실시예에서, AIPM 세트의 크기는 S로 나타내어지고, S는 M 플러스 2의 거듭제곱의 다수의 레벨과 동등하고, 예를 들어, $S = M + 2^K + 2^L$ 이고, 여기서 M, K, 및 L은 양의 정수들이고, 예를 들어 M = 6, K = 4, L = 5이다. M은 7보다 크지 않을 수 있다. 예시적인 값들은 3, 4, 5, 6, 및 7을 포함하지만 이에 제한되지는 않는다.

[0084] 일 실시예에서, AIPM 및 DIPM 세트들에 포함된 모드들의 수는 각각의 블록 크기, 또는 각각의 블록 종횡비, 또는 각각의 블록 형상에 대해 미리 정의되고 고정된다. 그러나, AIPM 및 DIPM 세트들에 포함된 모드들의 수는 상이한 블록 크기들, 또는 상이한 블록 종횡비, 또는 상이한 블록 형상에 대해 상이할 수 있다.

- [0085] 일 실시예에서, AIPM 세트의 크기가 S이고 이웃 모드들로부터의 도출된 인트라 예측 모드들의 수가 S보다 작을 때, AIPM 세트를 채우기 위해 디폴트 모드들이 사용된다.
- [0086] 일 실시예에서, 모든 HEVC 인트라 예측 모드들이 디폴트 모드들에 포함된다. 일 예에서, S는 35와 동등하거나 그보다 크다.
- [0087] 일 실시예에서, 짹수 모드 인덱스들과 연관된 모든 인트라 예측 모드들이 디폴트 모드들에 포함된다. 일 예에서, S는 35와 동등하거나 그보다 크다.
- [0088] 일 실시예에서, HEVC 인트라 예측 모드들이 포함된 후에 홀수 모드 인덱스들과 연관된 각도 모드들이 디폴트 모드들에 포함된다.
- [0089] 일 실시예에서, AIPM 세트의 크기가 38일 때, 디폴트 모드들은 다음과 같이 미리 정의된다: {0, 1, 2, 50, 18, 34, 66, 10, 26, 42, 58, 6, 14, 22, 30, 38, 46, 54, 62, 4, 8, 12, 16, 20, 24, 28, 32, 36, 40, 44, 48, 52, 56, 60, 64, 17, 19, 49}.
- [0090] 일 실시예에서, AIPM 세트의 크기가 35보다 클 때, 모든 HEVC 인트라 예측 모드들, 또는 짹수 모드 인덱스들과 연관된 모든 인트라 예측 모드들, 또는 홀수 모드 인덱스들과 연관된 모든 인트라 예측 모드들은 항상 AIPM 세트에는 포함되지만, DIPM 세트에는 포함되지 않는다.
- [0091] 일 실시예에서, AIPM 세트에 대해, 그것은 2개의 리스트, 즉 1차 MPM 리스트 및 비-MPM 리스트로 추가로 분할될 수 있고, 비-MPM 리스트의 크기는 2의 거듭제곱이다.
- [0092] 일 실시예에서, AIPM 세트 내의 모드를 코딩하기 위해, 먼저, 현재 모드가 1차 MPM 리스트에 속하는지를 지시하기 위해 하나의 MPM 플래그가 시그널링된다. MPM 플래그가 참이면, MPM 인덱스를 시그널링하기 위해 절삭된 단항 코드가 사용된다. 그렇지 않으면, 비-MPM 리스트 내의 모드를 시그널링하기 위해 고정 길이 코딩이 사용된다.
- [0093] 현재 블록의 종횡비에 따라, 28개 또는 30개의 광각 및 각각의 광각 인트라 예측 모드들이 원래의 각도들 및 각각의 원래의 각도 인트라 예측 모드들의 표에 추가된다.
- [0094] 일 실시예에서, 14개 또는 15개의 광각 및 각각의 광각 인트라 예측 모드들이 현재 블록의 좌측 하부 방향(예를 들어, 도 6의 하부 예지(606))에 추가되고, 다른 14개 또는 15개의 광각 및 각각의 광각 인트라 예측 모드들이 현재 블록의 우측 상부 방향(예를 들어, 도 6의 우측 예지(607))에 추가된다. 예들의 구현들은 아래의 표 1-2에 제시되어 있다.
- [0095] 원래 각도들과 함께 광각들에 대한 각도 표가 다음과 같이 제시된다.
- [0096] 일 예에서, 32개의 각도의 각도 표(angTable[32])는 각도들 {0, 1, 2, 3, 4, 6, 8, 10, 12, 14, 16, 18, 20, 23, 26, 29, 32, 35, 39, 45, 51, 57, 64, 73, 86, 102, 128, 171, 256, 341, 512, 1024}를 포함할 수 있고, 여기서 각도들 {0, 1, 2, 3, 4, 6, 8, 10, 12, 14, 16, 18, 20, 23, 26, 29, 32}는 원래 각도이고 각도들 {35, 39, 45, 51, 57, 64, 73, 86, 102, 128, 171, 256, 341, 512, 1024}는 광각들이다.
- [0097] 다시 말해서, 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 {0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32, 35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32, 1024/32}와 동등하다.
- [0098] 표 1은 65개의 원래 각도 및 65개의 각각의 원래 각도 인트라 예측 모드들을 갖는 VVC에서의 각각의 인트라 예측 모드들을 갖는 그러한 각도 표의 예일 수 있고, 그것에 30개의 광각 및 30개의 각각의 광각 인트라 예측 모드들이 추가된다:

표 1 - intraPredAngle 의 사양

predModeIntra													-15	-14	-13	-12	-11
intraPredAngle													1024	512	341	256	171
predModeIntra	-10	-9	-8	-7	-6	-5	-4	-3	-2	-1	2	3	4	5	6	7	8
intraPredAngle	128	102	86	73	64	57	51	45	39	35	32	29	26	23	20	18	16
predModeIntra	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
intraPredAngle	14	12	10	8	6	4	3	2	1	0	-1	-2	-3	-4	-6	-8	-10
predModeIntra	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
intraPredAngle	-12	-14	-16	-18	-20	-23	-26	-29	-32	-29	-26	-23	-20	-18	-16	-14	-12
predModeIntra	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59
intraPredAngle	-10	-8	-6	-4	-3	-2	-1	0	1	2	3	4	6	8	10	12	14
predModeIntra	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76
intraPredAngle	16	18	20	23	26	29	32	35	39	45	51	57	64	73	86	102	128
predModeIntra	77	78	79	80	81												
intraPredAngle	171	256	341	512	1024												

[0099]

[0100] predModeIntra는 VVC에서의 인트라 예측 모드를 나타내고, intraPredAngle은 인트라 예측 각도들을 나타낸다.

[0101]

다른 예에서, 31개의 각도의 각도 표(angTable[31])는 각도들 {0, 1, 2, 3, 4, 6, 8, 10, 12, 14, 16, 18, 20, 23, 26, 29, 32, 35, 39, 45, 51, 57, 64, 73, 86, 102, 128, 171, 256, 341, 512}를 포함할 수 있고, 여기서 각도들 {0, 1, 2, 3, 4, 6, 8, 10, 12, 14, 16, 18, 20, 23, 26, 29, 32}는 원래 각도이고 각도들 {35, 39, 45, 51, 57, 64, 73, 86, 102, 128, 171, 256, 341, 512}는 광각들이다.

[0102]

[0102] 다시 말해서, 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 {0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32, 35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32}와 동등하다.

[0103]

[0103] 표 2는 65개의 원래 각도 및 65개의 각각의 원래 각도 인트라 예측 모드들을 갖는 VVC에서의 각각의 인트라 예측 모드들을 갖는 그러한 각도 표의 예일 수 있고, 그것에 28개의 광각 및 28개의 각각의 광각 인트라 예측 모드들이 추가된다:

표 2 - intraPredAngle 의 사양

predModeIntra													-14	-13	-12	-11	
intraPredAngle													512	341	256	171	
predModeIntra	-10	-9	-8	-7	-6	-5	-4	-3	-2	-1	2	3	4	5	6	7	8
intraPredAngle	128	102	86	73	64	57	51	45	39	35	32	29	26	23	20	18	16
predModeIntra	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
intraPredAngle	14	12	10	8	6	4	3	2	1	0	-1	-2	-3	-4	-6	-8	-10
predModeIntra	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
intraPredAngle	-12	-14	-16	-18	-20	-23	-26	-29	-32	-29	-26	-23	-20	-18	-16	-14	-12
predModeIntra	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59
intraPredAngle	-10	-8	-6	-4	-3	-2	-1	0	1	2	3	4	6	8	10	12	14
predModeIntra	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76
intraPredAngle	16	18	20	23	26	29	32	35	39	45	51	57	64	73	86	102	128
predModeIntra	77	78	79	80													
intraPredAngle	171	256	341	512													

[0104]

[0105] 다음의 텍스트는 위에 논의된 실시예들을 사용하여, VVC 초안 2에 대한 텍스트 변화들(취소선 및 밀줄을 갖는)을 기술한다.

8.2.4.2.7 INTRA_ANGULAR2..INTRA_ANGULAR66 인트라 예측 모드들의 사양

이 프로세스에 대한 입력은 다음과 같다:

- 인트라 예측 모드 predModeIntra,
- $x = -1, y = -1..refH - 1$ 및 $x = 0..refW - 1, y = -1$ 이웃 샘플들 $p[x][y]$,
- 변환 블록 폭을 특정하는 변수 nTbW,
- 변환 블록 높이를 특정하는 변수 nTbH,
- 참조 샘플 폭을 특정하는 변수 refW,
- 참조 샘플 높이를 특정하는 변수 refH.

이 프로세스의 출력들은 수정된 인트라 예측 모드 predModeIntra 및 예측된 샘플들 predSamples[x][y]^o 고, 여기서 $x = 0..nTbW + 1, y = 0..nTbH + 1$ 이다.

변수 whRatio 는 $\min(\text{abs}(\text{Log2}(nTbW / nTbH)), 2)$ 와 동등하게 설정된다.

비-정사각형 블록들에 대해(nTbW 가 nTbH 와 동등하지 않음), 인트라 예측 모드 predModeIntra 는 다음과 같이 수정된다:

- 다음의 조건들 모두가 참이면, predModeIntra는 (predModeIntra + 65)와 동등하게 설정된다.
 - nTbW는 nTbH보다 크다
 - predModeIntra는 2보다 크거나 그와 동등하다
 - predModeIntra는 (whRatio > 1) ? 12 : 8보다 작다
- 그렇지 않고, 다음의 조건들 모두가 참이면, predModeIntra는 (predModeIntra - 65)와 동등하게 설정된다.
 - nTbH는 nTbW보다 크다
 - predModeIntra는 66보다 작거나 그와 동등하다

predModeIntra 는 (whRatio > 1) ? 56 : 60 보다 크다

표 8-5 는 predModeIntra 와 각도 파라미터 intraPredAngle 간의 매핑 표를 특정하고 표 8-3 은 각각의 각도 파라미터에 대한 인트라 예측 각도들을 예시한다.

표 8-5 - intraPredAngle 의 사양

predModeIntra														-14	-13	-12	-11
intraPredAngle														512	341	256	171
predModeIntra	-10	-9	-8	-7	-6	-5	-4	-3	-2	-1	2	3	4	5	6	7	8
intraPredAngle	<u>1141</u> <u>28</u>	<u>9310</u> <u>2</u>	<u>7986</u>	<u>6873</u>	<u>606</u> <u>4</u>	<u>545</u> <u>7</u>	<u>49</u> <u>51</u>	<u>45</u>	<u>39</u>	<u>35</u>	<u>32</u>	<u>29</u>	<u>26</u>	<u>23</u>	<u>240</u>	<u>198</u>	<u>176</u>
predModeIntra	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
intraPredAngle	<u>154</u>	<u>132</u>	<u>140</u>	<u>98</u>	<u>76</u>	<u>54</u>	3	2	1	0	-1	-2	-3	<u>-54</u>	<u>-76</u>	<u>-98</u>	<u>-140</u>
predModeIntra	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
intraPredAngle	-132	-154	-176	-198	-24 0	-23 -	-23 26	-29 -	-32 -	-29 -	-26 -	-23 -	-24 0	-198	-176	-154	-132
predModeIntra	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59
intraPredAngle	<u>-140</u>	<u>-98</u>	<u>-76</u>	<u>-54</u>	<u>-3</u>	<u>-2</u>	<u>-1</u>	<u>0</u>	<u>1</u>	<u>2</u>	<u>3</u>	<u>54</u>	<u>76</u>	<u>98</u>	<u>140</u>	<u>132</u>	<u>154</u>
predModeIntra	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76
intraPredAngle	<u>176</u>	<u>198</u>	<u>240</u>	23	26	29	32	35	39	45	<u>495</u> 1	<u>545</u> 2	<u>606</u> 4	<u>6873</u>	<u>7986</u>	<u>9310</u> 2	<u>11412</u> 8
predModeIntra	<u>77</u>	<u>78</u>	<u>79</u>	<u>80</u>													
intraPredAngle	<u>171</u>	<u>256</u>	<u>341</u>	<u>512</u>													

...

표 9-4 - 구문 요소들 및 연관된 이진화들

multi_type_tree()	mtt_split_cu_flag	FL	cMax = 1
	mtt_split_cu_vertical_flag	FL	cMax = 1
	mtt_split_cu_binary_flag	FL	cMax = 1

[0107]

oding_unit()	cu_skip_flag[][]	FL	cMax = 1
	pred_mode_flag	FL	cMax = 1
	intra_luma_mpm_flag[][]	FL	cMax = 1
	intra_luma_mpm_idx[][]	TR	cMax = 2, cRiceParam = 0
	intra_luma_mpm_remainder[][]	FL	cMax = <u>3163</u>
	intra_chroma_pred_mode[][]	9.3.3.6	-
	merge_affine_flag[][]	FL	cMax = 1
	merge_flag[][]	FL	cMax = 1
	merge_idx[][]	TR	cMax = MaxNumMergeCand - 1, cRiceParam = 0
	inter_pred_idc[x0][y0]	9.3.3.7	-
	inter_affine_flag[][]	FL	cMax = 1
	cu_affine_type_flag[][]	FL	cMax = 1
	ref_idx_l0[][]	TR	cMax = num_ref_idx_l0_active_minus1, cRiceParam = 0
	mvp_l0_flag[][]	FL	cMax = 1
	ref_idx_l1[][]	TR	cMax = num_ref_idx_l1_active_minus1, cRiceParam = 0
	mvp_l1_flag[][]	FL	cMax = 1
	amvr_mode[][]	TR	cMax = 2, cRiceParam = 0
	cu_cbf	FL	cMax = 1

[0108]

도 7은 일 실시예에 따른, 비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하는 방법(700)을 예시하는 흐름도이다. 일부 구현들에서, 도 7의 하나 이상의 프로세스 블록은 디코더(310)에 의해 수행될 수 있다. 일부 구현들에서, 도 7의 하나 이상의 프로세스 블록은, 인코더(303)와 같이, 디코더(310)로부터 분리되거나 이를 포함하는 다른 디바이스 또는 디바이스들의 그룹에 의해 수행될 수 있다.

[0110]

도 7을 참조하면, 제1 블록(710)에서, 방법(700)은 코딩 단위의 폭 대 높이의 비율을 결정하는 단계를 포함한다.

- [0111] 제2 블록(720)에서, 방법(700)은, 상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 복수의 인트라 예측 모드를 포함하는 표에, 상기 코딩 단위의 좌측 하부 에지를 향한 제1 광각들, 상기 코딩 단위의 우측 상부 에지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하는 단계를 포함한다.
- [0112] 상기 표에 추가된 상기 제1 광각들의 수는 14일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제1 광각들 각각은 상기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등하다.
- [0113] 상기 표에 추가된 상기 제2 광각들의 수는 14일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제2 광각들 각각은 상기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등하다.
- [0114] 상기 표에 추가된 상기 제1 광각들의 수는 15일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제1 광각들 각각은 상기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32, 1024/32\}$ 와 동등하다.
- [0115] 상기 표에 추가된 상기 제2 광각들의 수는 15일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제2 광각들 각각은 상기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32, 1024/32\}$ 와 동등하다.
- [0116] 상기 표에 포함된 상기 복수의 인트라 예측 모드의 제1 수는 65일 수 있고, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들의 제2 수는 28일 수 있고, 상기 표는 위의 표 2를 포함할 수 있다.
- [0117] 제3 블록(730)에서, 방법(700)은, 상기 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 복수의 인트라 예측 모드 중 하나를 선택하는 단계를 포함한다.
- [0118] 도 7은 방법(700)의 예시적인 블록들을 도시하지만, 일부 구현들에서, 방법(700)은 추가적인 블록들, 더 적은 블록들, 상이한 블록들, 또는 도 7에 묘사된 것들과는 상이하게 배열된 블록들을 포함할 수 있다. 추가적으로, 또는 대안적으로, 방법(700)의 블록들 중 2개 이상이 병렬로 수행될 수 있다.
- [0119] 또한, 제안된 방법들은 처리 회로(예를 들어, 하나 이상의 프로세서 또는 하나 이상의 집적 회로)에 의해 구현될 수 있다. 일 예에서, 하나 이상의 프로세서는 제안된 방법들 중 하나 이상을 수행하기 위해 비일시적 컴퓨터 판독가능 매체에 저장되는 프로그램을 실행한다.
- [0120] 도 8은 일 실시예에 따른, 비디오 시퀀스의 디코딩을 위한 인트라 예측을 제어하기 위한 장치(800)의 단순화된 블록도이다.
- [0121] 도 8을 참조하면, 장치(800)는 결정 코드(810), 추가 코드(820), 및 선택 코드(830)를 포함한다.
- [0122] 결정 코드(810)는 코딩 단위의 폭 대 높이의 비율을 결정하도록 구성된다.
- [0123] 추가 코드(820)는, 상기 결정된 비율이 1과 상이한 것에 기초하여, 인트라 예측 각도들에 대응하는 복수의 인트라 예측 모드를 포함하는 표에, 상기 코딩 단위의 좌측 하부 에지를 향한 제1 광각들, 상기 코딩 단위의 우측 상부 에지를 향한 제2 광각들, 및 상기 제1 광각들 및 상기 제2 광각들에 각각 대응하는 추가적인 인트라 예측 모드들을 추가하도록 구성된다.
- [0124] 상기 표에 추가된 상기 제1 광각들의 수는 14일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제1 광각들 각각은 상

기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등하다.

[0125] 상기 표에 추가된 상기 제2 광각들의 수는 14일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제2 광각들 각각은 상기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32\}$ 와 동등하다.

[0126] 상기 표에 추가된 상기 제1 광각들의 수는 15일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제1 광각들 각각은 상기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32, 1024/32\}$ 와 동등하다.

[0127] 상기 표에 추가된 상기 제2 광각들의 수는 15일 수 있다. 상기 표에 포함된 상기 인트라 예측 각도들 각각은 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{0/32, 1/32, 2/32, 3/32, 4/32, 6/32, 8/32, 10/32, 12/32, 14/32, 16/32, 18/32, 20/32, 23/32, 26/32, 29/32, 32/32\}$ 와 동등하고, 상기 표에 추가된 상기 제2 광각들 각각은 상기 각도 방향 α 를 가질 수 있고 $\tan(\alpha)$ 는 $\{35/32, 39/32, 45/32, 51/32, 57/32, 64/32, 73/32, 86/32, 102/32, 128/32, 171/32, 256/32, 341/32, 512/32, 1024/32\}$ 와 동등하다.

[0128] 상기 표에 포함된 상기 복수의 인트라 예측 모드의 제1 수는 65일 수 있고, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들의 제2 수는 28일 수 있고, 상기 표는 위의 표 2를 포함할 수 있다.

[0129] 선택 코드(830)는, 상기 비디오 시퀀스의 디코딩을 위해, 상기 표에 추가된 상기 추가적인 인트라 예측 모드들 및 상기 복수의 인트라 예측 모드 중 하나를 선택하도록 구성된다.

[0130] 위에서 설명된 기법들은 컴퓨터 판독가능 명령어들을 이용하여 컴퓨터 소프트웨어로서 구현되고 하나 이상의 컴퓨터 판독가능 매체에 물리적으로 저장될 수 있다.

[0131] 도 9는 실시예들을 구현하기에 적합한 컴퓨터 시스템(900)에 대한 도면이다.

[0132] 컴퓨터 소프트웨어는, 컴퓨터 중앙 처리 유닛(CPU)들, 그래픽 처리 유닛(GPU)들 등에 의해, 직접, 또는 해석, 마이크로-코드 실행 등을 통해 실행될 수 있는 명령어들을 포함하는 코드를 생성하기 위해 어셈블리, 컴파일, 링킹, 또는 유사한 메커니즘들이 수행될 수 있는 임의의 적합한 머신 코드 또는 컴퓨터 언어를 이용하여 코딩될 수 있다.

[0133] 명령어들은, 예를 들어, 개인용 컴퓨터, 태블릿 컴퓨터, 서버, 스마트폰, 게이밍 디바이스, 사물 인터넷 디바이스 등을 포함하여, 다양한 타입의 컴퓨터들 또는 그것의 컴포넌트들 상에서 실행될 수 있다.

[0134] 컴퓨터 시스템(900)에 대한 도 9에 도시된 컴포넌트들은 사실상 예시적인 것이고, 실시예들을 구현하는 컴퓨터 소프트웨어의 사용 또는 기능성의 범위에 대한 임의의 제한을 암시하도록 의도되지 않는다. 컴포넌트들의 구성이 컴퓨터 시스템(900)의 예시적인 실시예에서 예시된 컴포넌트들 중 임의의 하나 또는 이들의 조합과 관련하여 임의의 종속성 또는 요건을 갖는 것으로 해석되어서도 안 된다.

[0135] 컴퓨터 시스템(900)은 특정 휴면 인터페이스 입력 디바이스들을 포함할 수 있다. 그러한 휴면 인터페이스 입력 디바이스는, 예를 들어, 촉각 입력(예컨대: 키스트로크, 스와이프, 데이터 글러브 움직임), 오디오 입력(예컨대: 음성, 손뼉), 시각적 입력(예컨대, 제스처), 후각적 입력(묘사되지 않음)을 통한 하나 이상의 인간 사용자에 의한 입력에 응답할 수 있다. 휴면 인터페이스 디바이스들은 또한 오디오(예컨대: 음성, 음악, 주변 사운드), 이미지들(예컨대: 스캐닝된 이미지들, 스틸 이미지 카메라로부터 획득된 사진 이미지들), 비디오(예컨대 2차원 비디오, 입체적 비디오를 포함하는 3차원 비디오)와 같은, 인간에 의한 의식적인 입력과 반드시 직접적으로 관련되는 것은 아닌 특정 미디어를 캡처하기 위해 사용될 수 있다.

[0136] 입력 휴면 인터페이스 디바이스들은: 키보드(901), 마우스(902), 트랙패드(903), 터치 스크린(910), 데이터-글러브(904), 조이스틱(905), 마이크로폰(906), 스캐너(907), 카메라(908) 중 하나 이상(각각의 하나만이 묘사됨)을 포함할 수 있다.

[0137] 컴퓨터 시스템(900)은 특정 휴면 인터페이스 출력 디바이스들을 또한 포함할 수 있다. 그러한 휴면 인터페이스

출력 디바이스들은, 예를 들어, 촉각 출력, 사운드, 광, 및 냄새/맛을 통해 하나 이상의 인간 사용자의 감각들을 자극하고 있을 수 있다. 그러한 휴면 인터페이스 출력 디바이스들은 촉각 출력 디바이스들(예를 들어, 터치-스크린(910), 데이터-글러브(904), 또는 조이스틱(905)에 의한 촉각 피드백이지만, 입력 디바이스들로서 역할하지 않는 촉각 피드백 디바이스들도 있을 수 있음), 오디오 출력 디바이스들(예컨대: 스피커들(909), 헤드폰들(묘사되지 않음)), 시각적 출력 디바이스들(예컨대 음극선 관(CRT) 스크린들, 액정 디스플레이(LCD) 스크린들, 플라즈마 스크린들, 유기 발광 다이오드(OLED) 스크린들을 포함하는 스크린들(910) - 각각은 터치-스크린 입력 능력이 있거나 없고, 각각은 촉각 피드백 능력이 있거나 없고, 이를 중 일부는 스테레오그래픽 출력과 같은 수단을 통해 2차원 시각적 출력 또는 3개보다 많은 차원의 출력을 출력할 수 있음 -; 가장 현실 안경(묘사되지 않음), 홀로그래픽 디스플레이들 및 연기 탱크들(묘사되지 않음)), 및 프린터들(묘사되지 않음)을 포함할 수 있다.

[0138] 컴퓨터 시스템(900)은 인간 액세스 가능한 저장 디바이스들 및 그것들과 연관된 매체들, 예컨대 CD/DVD 등의 매체(921)를 갖는 CD/DVD ROM/RW(920)를 포함하는 광학 매체, 썬-드라이브(922), 이동식 하드 드라이브 또는 솔리드 스테이트 드라이브(923), 테이프 및 플로피 디스크(묘사되지 않음)와 같은 레거시 자기 매체, 보안 동글(묘사되지 않음)과 같은 특수화된 ROM/ASIC/PLD 기반 디바이스들 등을 또한 포함할 수 있다.

[0139] 본 기술분야의 통상의 기술자들은 또한, 현재 개시된 주제와 관련하여 사용되는 용어 "컴퓨터 관독가능 매체"가 송신 매체, 반송파들, 또는 다른 일시적 신호들을 포함하지 않는다는 것을 이해해야 한다.

[0140] 컴퓨터 시스템(900)은 하나 이상의 통신 네트워크에 대한 인터페이스를 또한 포함할 수 있다. 네트워크들은 예를 들어 무선, 와이어라인, 광학일 수 있다. 네트워크들은 추가로 로컬, 광역, 대도시, 차량 및 산업, 실시간, 지연-허용(delay-tolerant) 등일 수 있다. 네트워크들의 예들은 로컬 영역 네트워크들, 예컨대 이더넷, 무선 LAN들, 글로벌 이동 통신 시스템(GSM), 3세대(3G), 4세대(4G), 5세대(5G), 롱-텀 에볼루션(LTE) 등을 포함하는 셀룰러 네트워크들, 케이블 TV, 위성 TV 및 지상파 브로드캐스트 TV를 포함하는 TV 와이어라인 또는 무선 광역 디지털 네트워크들, CANbus를 포함하는 차량 및 산업 등을 포함한다. 특정 네트워크들은 일반적으로 특정 범용 데이터 포트들 또는 주변 버스들((949))(예컨대, 예를 들어, 컴퓨터 시스템(900)의 범용 직렬 버스(USB) 포트들)에 부착된 외부 네트워크 인터페이스 어댑터들을 요구한다; 다른 것들은 일반적으로 아래에 설명되는 바와 같은 시스템 버스로의 부착에 의해 컴퓨터 시스템(900)의 코어에 통합된다(예를 들어, PC 컴퓨터 시스템으로의 이더넷 인터페이스는 또는 스마트폰 컴퓨터 시스템으로의 셀룰러 네트워크 인터페이스). 이들 네트워크들 중 임의의 것을 사용하여, 컴퓨터 시스템(900)은 다른 엔티티들과 통신할 수 있다. 그러한 통신은 단방향성 수신 전용(예를 들어, 브로드캐스트 TV), 단방향성 송신 전용(예를 들어, CANbus 대 특정 CANbus 디바이스들), 또는 예를 들어 로컬 또는 광역 디지털 네트워크들을 사용하는 다른 컴퓨터 시스템들과의 양방향성일 수 있다. 위에서 설명된 바와 같은 네트워크들 및 네트워크 인터페이스들 각각에 대해 특정 프로토콜들 및 프로토콜 스택들이 사용될 수 있다.

[0141] 전술한 휴면 인터페이스 디바이스들, 인간-액세스 가능한 저장 디바이스들, 및 네트워크 인터페이스들은 컴퓨터 시스템(900)의 코어(940)에 부착될 수 있다.

[0142] 코어(940)는 하나 이상의 중앙 처리 유닛(CPU)(941), 그래픽 처리 유닛(GPU)(942), 필드 프로그래머블 게이트 영역(FPGA)(943)의 형식으로 특수화된 프로그래머블 처리 유닛들, 특정 태스크들에 대한 하드웨어 가속기들(944) 등을 포함할 수 있다. 이들 디바이스는, 관독 전용 메모리(ROM)(945), 랜덤 액세스 메모리(RAM)(946), 내부 비-사용자 액세스 가능 하드 드라이브들, 솔리드-스테이트 드라이브들(SSD들) 등과 같은 내부 대용량 저장소(947)와 함께, 시스템 버스(948)를 통해 연결될 수 있다. 일부 컴퓨터 시스템들에서, 시스템 버스(948)는 추가적인 CPU들, GPU들 등에 의한 확장을 가능하게 하기 위해 하나 이상의 물리적 플러그의 형식으로 액세스 가능할 수 있다. 주변 디바이스들은 코어의 시스템 버스(948)에 직접, 또는 주변 버스(949)를 통해 부착될 수 있다. 주변 버스를 위한 아키텍처들은 PCI(peripheral component interconnect), USB 등을 포함한다.

[0143] CPU들(941), GPU들(942), FPGA들(943), 및 가속기들(944)은, 조합하여, 전술한 컴퓨터 코드를 구성할 수 있는 특정 명령어들을 실행할 수 있다. 해당 컴퓨터 코드는 ROM(945) 또는 RAM(946)에 저장될 수 있다. 과도적인 데이터가 또한 RAM(946)에 저장될 수 있는 반면, 영구 데이터는, 예를 들어, 내부 대용량 저장소(947)에 저장될 수 있다. 메모리 디바이스들 중 임의의 것에 대한 고속 저장 및 검색은, 하나 이상의 CPU(941), GPU(942), 대용량 저장소(947), ROM(945), RAM(946) 등과 밀접하게 연관될 수 있는, 캐시 메모리의 사용을 통해 가능하게 될 수 있다.

[0144] 컴퓨터 관독가능 매체는 다양한 컴퓨터 구현 동작들을 수행하기 위한 컴퓨터 코드를 그 위에 가질 수 있다. 매

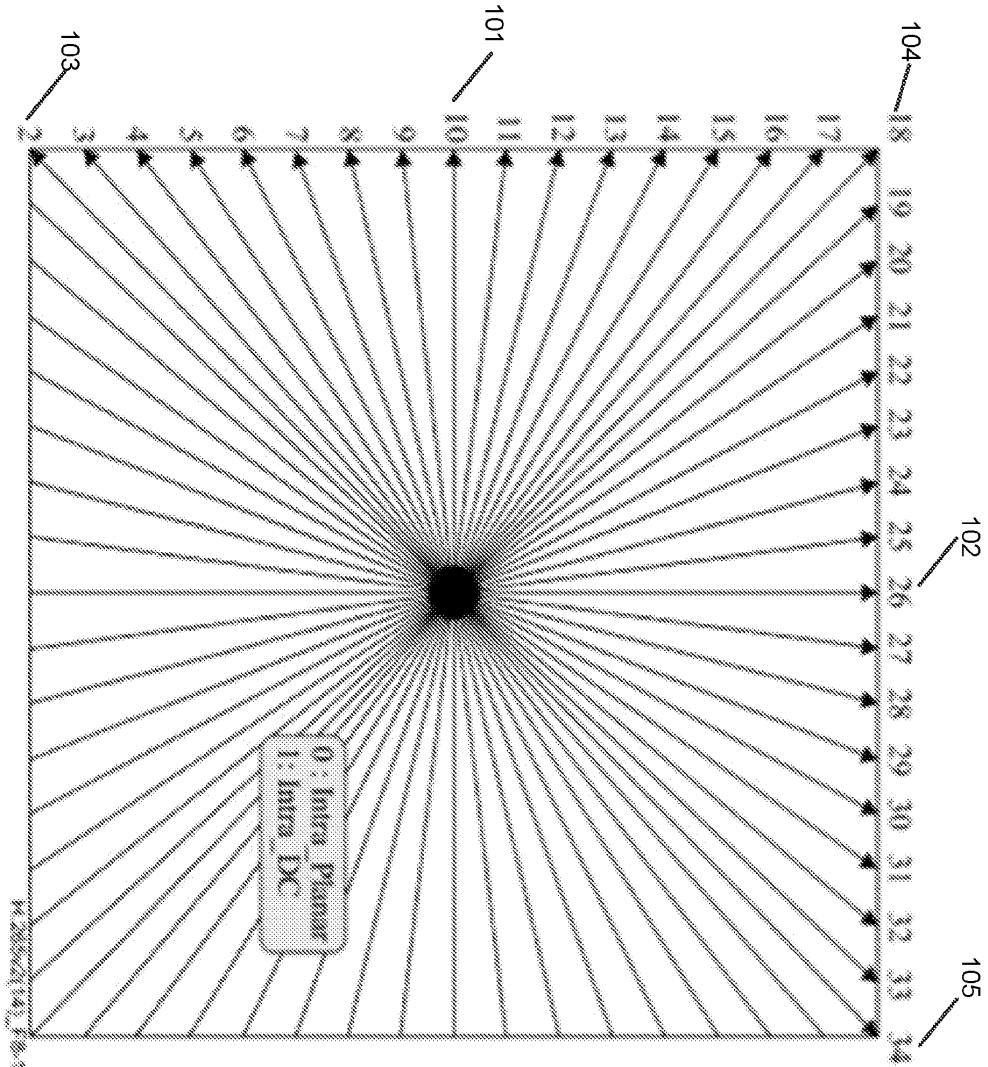
체 및 컴퓨터 코드는 실시예들의 목적을 위해 특별히 설계되고 구성된 것들일 수 있거나, 또는 그것들은 컴퓨터 소프트웨어 기술분야의 기술자들에게 잘 알려져 있고 이용가능한 종류의 것일 수 있다.

[0145] 제한이 아니라 예로서, 아키텍처를 갖는 컴퓨터 시스템(900), 및 구체적으로 코어(940)는 프로세서(들)(CPU들, GPU들, FPGA, 가속기들 등을 포함함)가 하나 이상의 유형의(tangible) 컴퓨터 판독가능 매체에 구현된 소프트웨어를 실행하는 결과로서 기능성을 제공할 수 있다. 그러한 컴퓨터 판독가능 매체는 위에 소개된 바와 같은 사용자-액세스 가능한 대용량 저장소뿐만 아니라, 코어-내부 대용량 저장소(947) 또는 ROM(945)과 같은 비일시적인 본질의 것인 코어(940)의 특정 저장소와 연관된 매체일 수 있다. 다양한 실시예들을 구현하는 소프트웨어가 그러한 디바이스들에 저장되고 코어(940)에 의해 실행될 수 있다. 컴퓨터 판독가능 매체는 특정 필요에 따라 하나 이상의 메모리 디바이스 또는 칩을 포함할 수 있다. 소프트웨어는 코어(940) 및 구체적으로 그 내부의 프로세서들(CPU, GPU, FPGA 등을 포함함)로 하여금, RAM(946)에 저장된 데이터 구조들을 정의하는 것 및 소프트웨어에 의해 정의된 프로세스들에 따라 그러한 데이터 구조들을 수정하는 것을 포함하여, 본 명세서에 설명된 특정 프로세스들 또는 특정 프로세스들의 특정 부분들을 실행하게 할 수 있다. 추가로 또는 대안으로서, 컴퓨터 시스템은, 본 명세서에 설명된 특정 프로세스들 또는 특정 프로세스들의 특정 부분들을 실행하기 위해 소프트웨어 대신에 또는 소프트웨어와 함께 동작할 수 있는, 회로(예를 들어: 가속기(944))에 하드웨어링되거나 다른 방식으로 구현된 로직의 결과로서 기능성을 제공할 수 있다. 소프트웨어에 대한 참조는, 적절한 경우, 로직을 포함할 수 있고, 그 반대로 가능하다. 컴퓨터 판독가능 매체에 대한 참조는, 적절한 경우, 실행을 위한 소프트웨어를 저장하는 회로(예컨대 집적 회로(IC)), 또는 실행을 위한 로직을 구현하는 회로, 또는 둘 다를 포함할 수 있다. 실시예들은 하드웨어 및 소프트웨어의 임의의 적합한 조합을 포함한다.

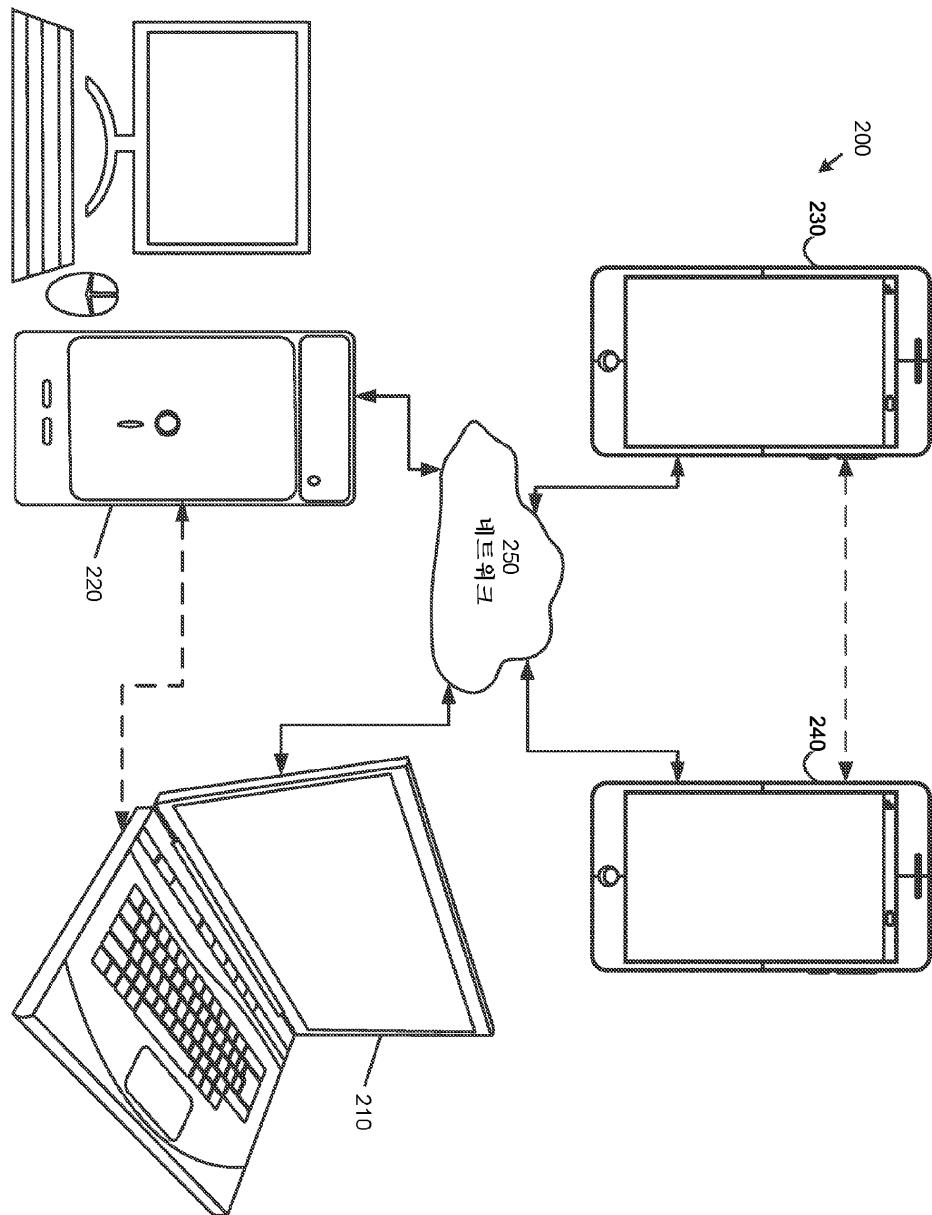
[0146] 본 개시내용이 여러 예시적인 실시예들을 설명하였지만, 본 개시내용의 범위 내에 속하는 변경들, 치환들, 및 다양한 대체 균등물들이 존재한다. 따라서, 본 기술분야의 통상의 기술자들은, 비록 본 명세서에 명시적으로 도시되거나 설명되지는 않았지만, 본 개시내용의 원리들을 구현하고 따라서 그것의 진의 및 범위 내에 있는, 다수의 시스템들 및 방법들을 고안할 수 있을 것이라는 점이 인정될 것이다.

도면

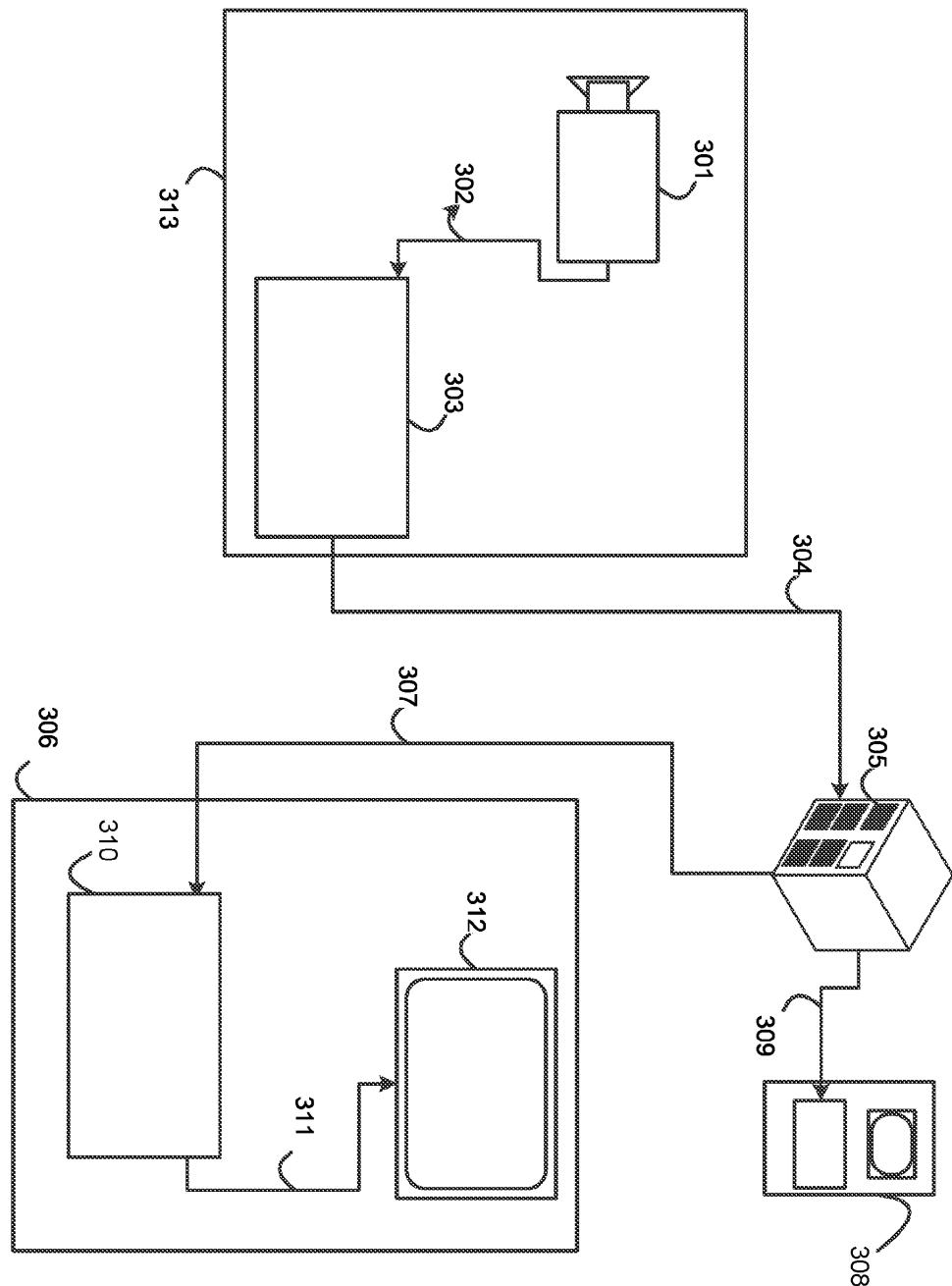
도면1



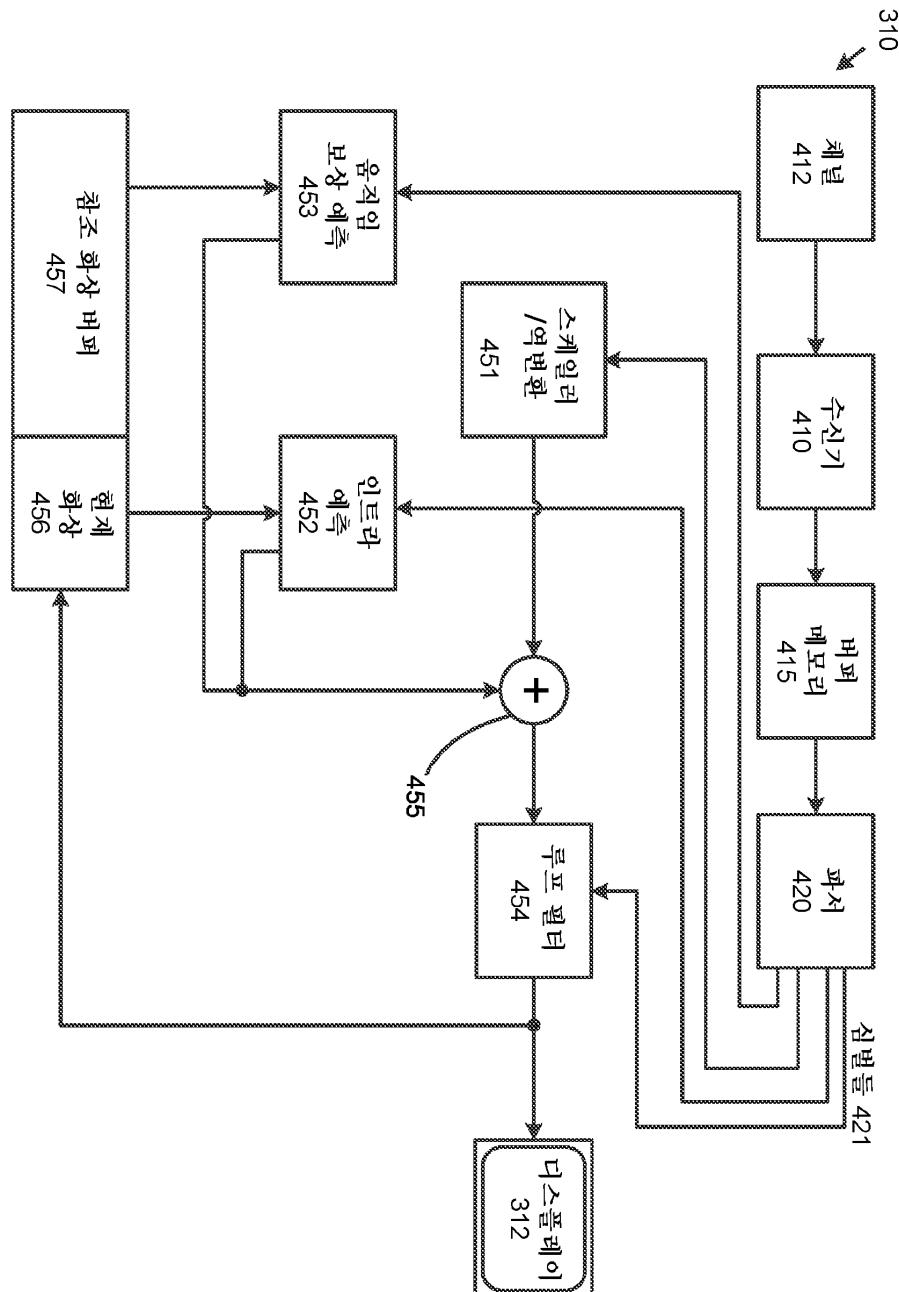
도면2



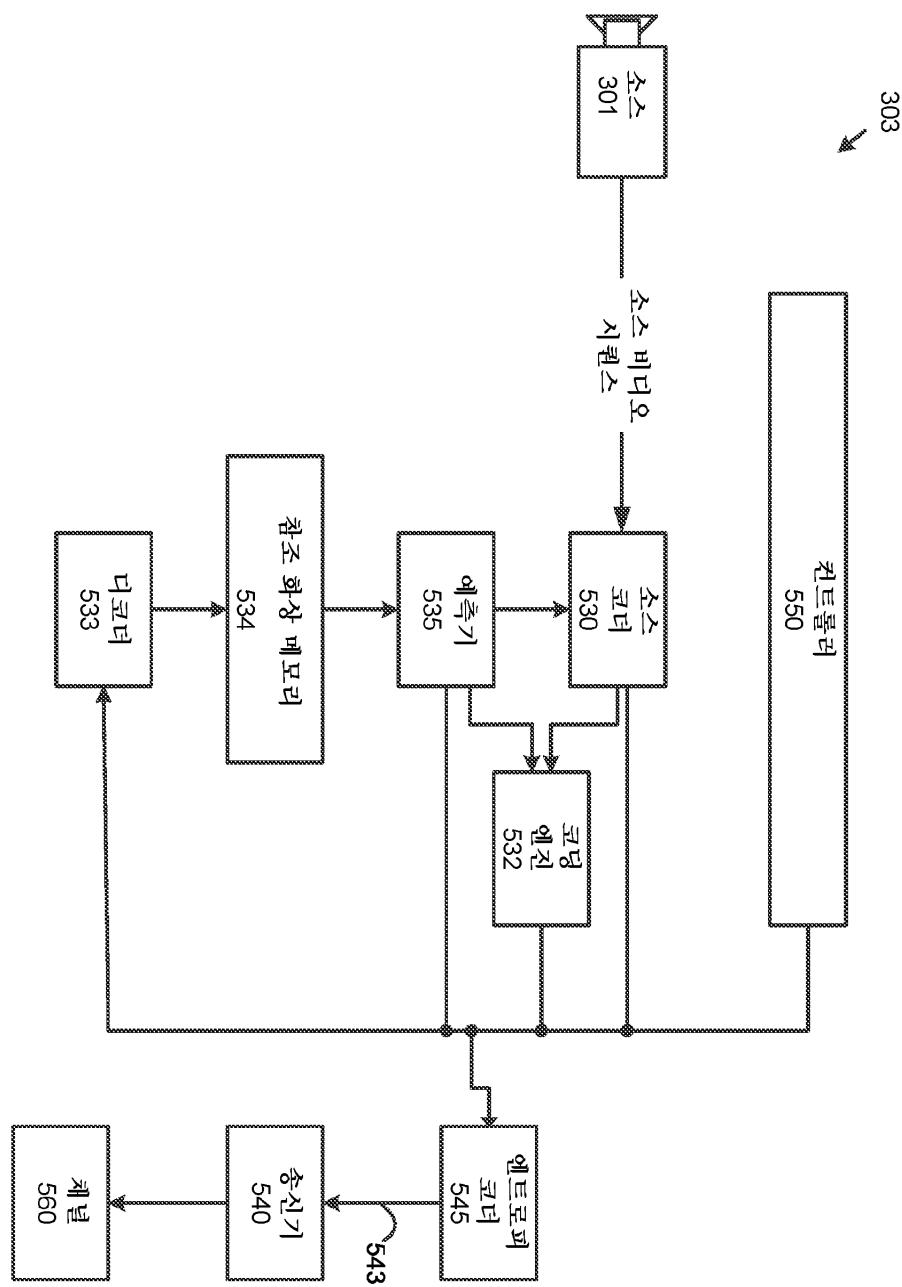
도면3



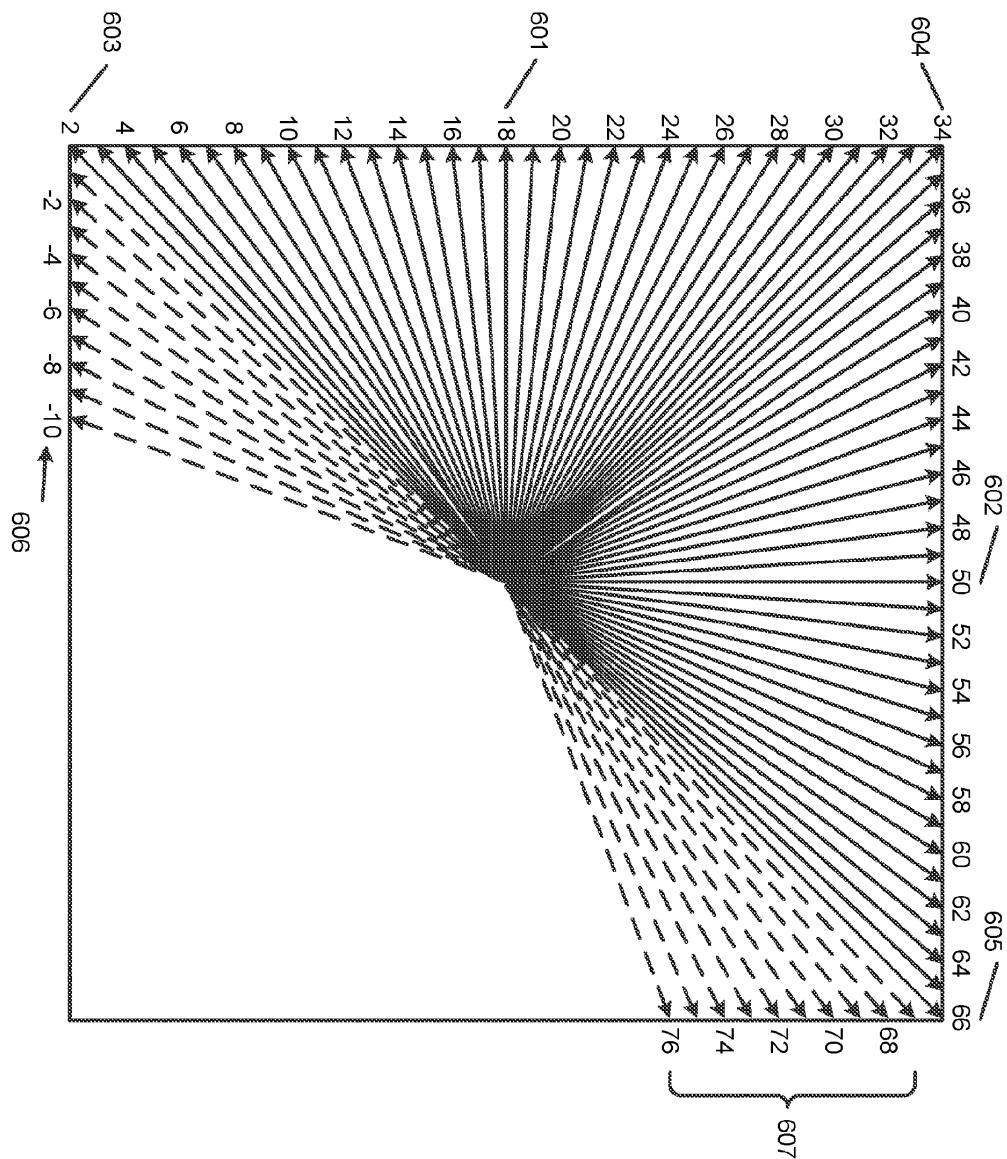
도면4



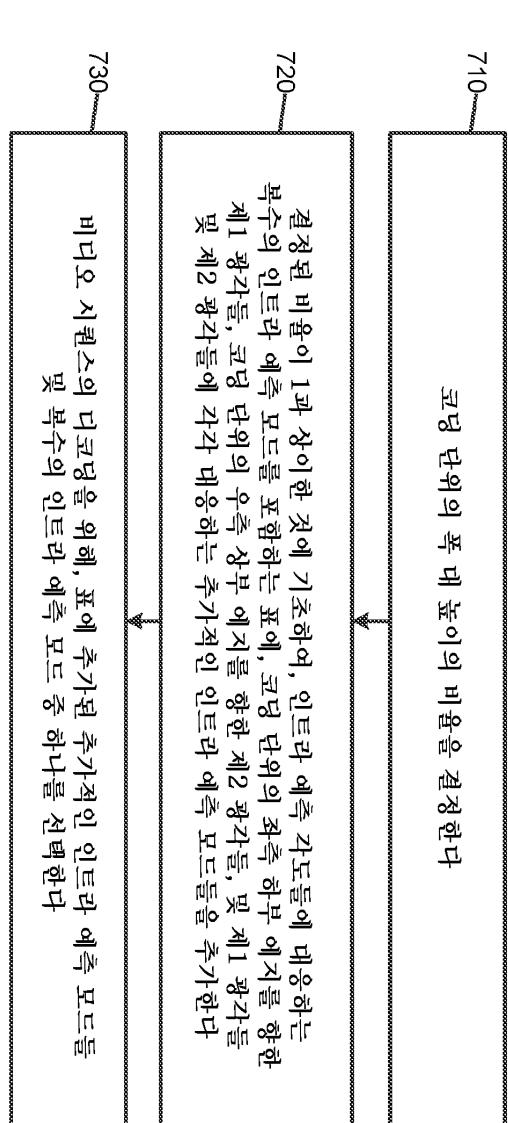
도면5



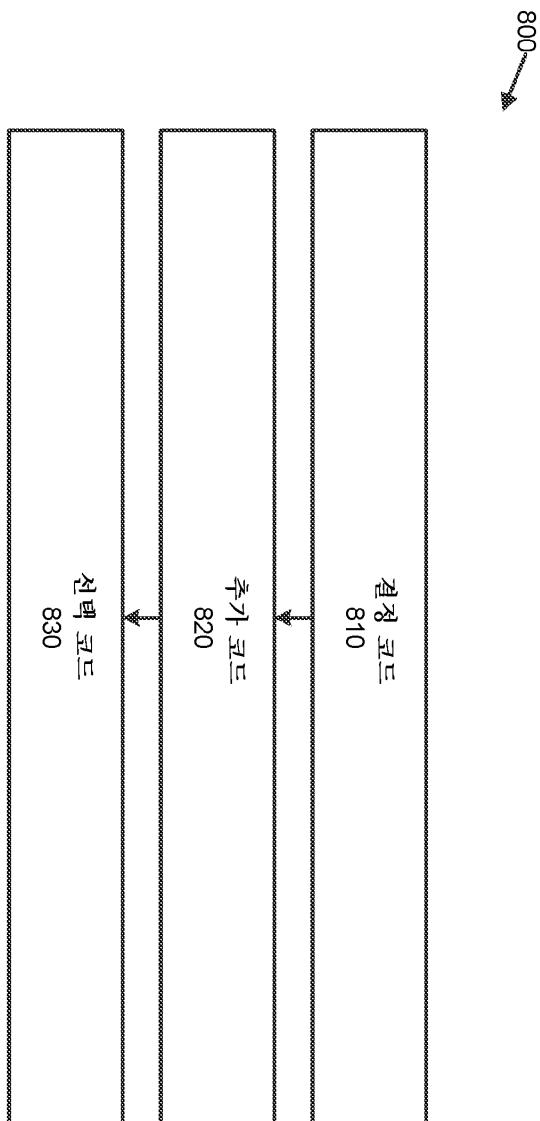
도면6



도면7



도면8



도면9

