

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6879224号  
(P6879224)

(45) 発行日 令和3年6月2日(2021.6.2)

(24) 登録日 令和3年5月7日(2021.5.7)

(51) Int.Cl. F I  
H05K 3/34 (2006.01) H05K 3/34 501E

請求項の数 14 (全 13 頁)

(21) 出願番号	特願2018-11934 (P2018-11934)	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(22) 出願日	平成30年1月26日(2018.1.26)	(74) 代理人	100082175 弁理士 高田 守
(65) 公開番号	特開2019-129297 (P2019-129297A)	(74) 代理人	100106150 弁理士 高橋 英樹
(43) 公開日	令和1年8月1日(2019.8.1)	(74) 代理人	100142642 弁理士 小澤 次郎
審査請求日	令和2年6月22日(2020.6.22)	(72) 発明者	▲高▼山 裕幸 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
		(72) 発明者	山下 浩儀 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 プリント配線基板および半導体装置

(57) 【特許請求の範囲】

【請求項1】

主面に実装禁止領域が設けられた基板と、  
前記主面に設けられ、はんだ付けの進行方向に対して傾いた四角形の4辺上に並んだ複数のはんだ付けランドを有するはんだ付けランド群と、  
前記主面のうち、前記進行方向に対して前記はんだ付けランド群よりも後方に設けられた後方はんだ引きランドと、  
を備え、

前記後方はんだ引きランドは、前記4辺のうち前記進行方向の後方の2辺をそれぞれ形成する一対の後方はんだ付けランド群の中心を通り前記進行方向に平行な仮想線を挟んで、互いに分離された第1後方はんだ引きランドと第2後方はんだ引きランドとを有し、  
前記第2後方はんだ引きランドは、前記第1後方はんだ引きランドよりも前記実装禁止領域に近く、前記仮想線に近いことを特徴とするプリント配線基板。

【請求項2】

前記実装禁止領域は帯状であることを特徴とする請求項1に記載のプリント配線基板。

【請求項3】

前記実装禁止領域は前記進行方向と平行であることを特徴とする請求項2に記載のプリント配線基板。

【請求項4】

前記進行方向は、前記基板の長辺と平行であることを特徴とする請求項1から3の何れ

か 1 項に記載のプリント配線基板。

【請求項 5】

前記実装禁止領域は、前記主面の中心部に設けられることを特徴とする請求項 1 から 4 の何れか 1 項に記載のプリント配線基板。

【請求項 6】

前記第 2 後方はんだ引きランドは、前記第 1 後方はんだ引きランドよりも前記進行方向と垂直な方向の幅が大きいことを特徴とする請求項 1 から 4 の何れか 1 項に記載のプリント配線基板。

【請求項 7】

前記第 2 後方はんだ引きランドは、前記進行方向に対して後方ほど前記進行方向と垂直な方向の幅が小さいことを特徴とする請求項 1 から 6 の何れか 1 項に記載のプリント配線基板。

10

【請求項 8】

前記第 2 後方はんだ引きランドは、前記進行方向に対して前方ほど前記仮想線に近いことを特徴とする請求項 1 から 7 の何れか 1 項に記載のプリント配線基板。

【請求項 9】

前記第 1 後方はんだ引きランドは、前記第 2 後方はんだ引きランドよりも前記進行方向に長いことを特徴とする請求項 1 から 8 の何れか 1 項に記載のプリント配線基板。

【請求項 10】

前記第 1 後方はんだ引きランドは、前記進行方向に対して後方ほど前記進行方向と垂直な方向の幅が小さいことを特徴とする請求項 1 から 9 の何れか 1 項に記載のプリント配線基板。

20

【請求項 11】

前記後方はんだ引きランドは、前記第 1 後方はんだ引きランドに対して前記第 2 後方はんだ引きランドと反対側に、独立した第 3 後方はんだ引きランドをさらに有することを特徴とする請求項 1 から 10 の何れか 1 項に記載のプリント配線基板。

【請求項 12】

前記実装禁止領域にはランドが設けられないことを特徴とする請求項 1 から 11 の何れか 1 項に記載のプリント配線基板。

【請求項 13】

30

主面に実装禁止領域が設けられた基板と、

前記主面に設けられ、はんだ付けの進行方向に対して傾いた四角形の 4 辺上に並んだ複数のはんだ付けランドを有するはんだ付けランド群と、

前記主面のうち、前記進行方向に対して前記はんだ付けランド群よりも後方に設けられた後方はんだ引きランドと、

前記はんだ付けランド群に接合された 4 方向リードフラットパッケージ IC と、  
を備え、

前記後方はんだ引きランドは、前記 4 方向リードフラットパッケージ IC の前記進行方向に対して最後尾の頂点を通り前記進行方向に平行な仮想線を挟んで、互いに分離された第 1 後方はんだ引きランドと第 2 後方はんだ引きランドとを有し、

40

前記第 2 後方はんだ引きランドは、前記第 1 後方はんだ引きランドよりも前記実装禁止領域に近く、前記仮想線に近いことを特徴とする半導体装置。

【請求項 14】

前記実装禁止領域には回路部品が設けられないことを特徴とする請求項 13 に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プリント配線基板および半導体装置に関する。

【背景技術】

50

## 【0002】

特許文献1には、4方向リードフラットパッケージICを装着するためのはんだ付ランド群を有するプリント配線基板が開示されている。はんだ付ランド群は、前方はんだ付ランド群および後方はんだ付ランド群からなる。はんだ付ランド群は、はんだフロー進行方向に対して傾斜している。また、このプリント配線基板は、後方はんだ付ランド群に隣接し、はんだフロー進行方向に対して水平方向に2分割された後方はんだ引きランドを備える。2分割された各ランドは、線対称の関係にある。噴流はんだ槽を用いたはんだ付け工程において、後方はんだ引きランドには、後方はんだ付けランド群からはんだが引き込まれる。

## 【先行技術文献】

10

## 【特許文献】

## 【0003】

【特許文献1】特開2012-146936号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

部品実装密度の細密化のため、狭ピッチの4方向リードフラットパッケージICのプリント配線基板への実装が必要となる場合がある。この際、4方向リードフラットパッケージICのリード端子間において、一般にはんだによる短絡を防止することが必要となる。

## 【0005】

20

ここで、プリント配線基板が、はんだ槽を通過する間にはんだの熱で変形することが考えられる。この変形の抑制を目的に、はんだ付け進行方向に沿って、はんだ槽にプリント配線基板の支持器具が設けられることがある。支持器具を使用する場合、支持器具から跳ね返るはんだ噴流の影響で、後方はんだ付ランド群の支持器具側においてはんだブリッジが発生し易くなる可能性がある。

## 【0006】

本発明は、上述の課題を解決するためになされたもので、はんだブリッジの発生を抑制できるプリント配線基板および半導体装置を得ることを目的とする。

## 【課題を解決するための手段】

## 【0007】

30

本発明に係るプリント配線基板は、主面に実装禁止領域が設けられた基板と、該主面に設けられ、はんだ付けの進行方向に対して傾いた四角形の4辺上に並んだ複数のはんだ付けランドを有するはんだ付けランド群と、該主面のうち、該進行方向に対して該はんだ付けランド群よりも後方に設けられた後方はんだ引きランドと、を備え、該後方はんだ引きランドは、該4辺のうち該進行方向の後方の2辺をそれぞれ形成する一対の後方はんだ付けランド群の中心を通り該進行方向に平行な仮想線を挟んで、互いに分離された第1後方はんだ引きランドと第2後方はんだ引きランドとを有し、該第2後方はんだ引きランドは、該第1後方はんだ引きランドよりも該実装禁止領域に近く、該仮想線に近い。

## 【0008】

40

本発明に係る半導体装置は、主面に実装禁止領域が設けられた基板と、該主面に設けられ、はんだ付けの進行方向に対して傾いた四角形の4辺上に並んだ複数のはんだ付けランドを有するはんだ付けランド群と、該主面のうち、該進行方向に対して該はんだ付けランド群よりも後方に設けられた後方はんだ引きランドと、該はんだ付けランド群に接合された4方向リードフラットパッケージICと、を備え、該後方はんだ引きランドは、該4方向リードフラットパッケージICの該進行方向に対して最後尾の頂点を通り該進行方向に平行な仮想線を挟んで、互いに分離された第1後方はんだ引きランドと第2後方はんだ引きランドとを有し、該第2後方はんだ引きランドは、該第1後方はんだ引きランドよりも該実装禁止領域に近く、該仮想線に近い。

## 【発明の効果】

## 【0009】

50

本発明に係るプリント配線基板および半導体装置では、はんだブリッジの発生を抑制できる。

【図面の簡単な説明】

【0010】

【図1】実施の形態1に係る半導体装置の平面図である。

【図2】実施の形態1に係る半導体装置の4方向リードフラットパッケージIC近傍の拡大図である。

【図3】実施の形態1に係る半導体装置の後方はんだ引きランド近傍の拡大図である。

【図4】実施の形態1に係る後方はんだ引きランドの平面図である。

【図5】実施の形態1に係る半導体装置の製造方法を説明するフローチャートである。

10

【図6】実施の形態1のはんだ付け装置の正面図である。

【図7】実施の形態1のはんだ付け装置の平面図である。

【図8】実施の形態1の変形例に係る半導体装置の平面図である。

【発明を実施するための形態】

【0011】

本発明の実施の形態に係るプリント配線基板および半導体装置について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

【0012】

実施の形態1

20

図1は、実施の形態1に係る半導体装置101の平面図である。半導体装置101はプリント配線基板100と、プリント配線基板100に配設された回路部品を備える。回路部品は、プリント配線基板100の表面または裏面に自動実装される部品と手挿入される部品とを含む。自動実装される部品は例えば、SOPパッケージIC (Small Outline Package IC) 12、4方向リードフラットパッケージIC 14、チップ抵抗、チップコンデンサ、チップダイオード、ディスクリート抵抗、ディスクリートコンデンサ、ディスクリートダイオード等である。手挿入される部品は例えば、大容量抵抗、トランス、コイル、大容量半導体、大型コンデンサ等である。

【0013】

プリント配線基板100は、基板10と、基板10の主面11に設けられた複数のランドを備える。基板10は例えば紙から形成される。基板10の材料はこれに限らない。複数のランドは、後述するはんだ付けランド群と後方はんだ引きランドとを含む。複数のランドは例えば銅箔から形成される。

30

【0014】

はんだ付けランド群には4方向リードフラットパッケージIC 14が接合されている。4方向リードフラットパッケージIC 14は、図1に示されるはんだ付けの進行方向31に対して、1つの角部が先頭となり対角の角部が最後尾となるよう45°傾斜してプリント配線基板100に設けられる。はんだ付けの進行方向31は、噴流式はんだ付けにおけるプリント配線基板100の進行方向である。進行方向31はDIP方向とも呼ばれる。本実施の形態では進行方向31は、基板10の長辺と平行である。

40

【0015】

なお、本実施の形態において、「前方」は、はんだ付けの進行方向31を示し、「後方」は、進行方向31と逆の方向を示すものとする。

【0016】

基板10は長方形である。基板10の主面11には、実装禁止領域16が設けられる。実装禁止領域16は、基板10をはんだ噴流の中を移動させる際に、後述する支持器具に支持される部分である。実装禁止領域16は、主面11のうち回路部品が設けられない部分である。実装禁止領域16は帯状であり、進行方向31と平行である。また、実装禁止領域16は、主面11の中心部に設けられる。

【0017】

50

図2は、実施の形態1に係る半導体装置101の4方向リードフラットパッケージIC14近傍の拡大図である。主面11にははんだ付けランド群20が設けられる。はんだ付けランド群20は、はんだ付けの進行方向31に対して傾いた四角形の4辺上に並んだ複数のはんだ付けランド23を有する。各々のはんだ付けランド23は長方形である。複数のはんだ付けランド23には、4方向リードフラットパッケージIC14の複数のリードがそれぞれ接合される。ここで、図2においては便宜上、複数のリードは省略されている。

【0018】

はんだ付けランド群20は、一对の前方はんだ付けランド群21と、一对の後方はんだ付けランド群22とを含む。一对の前方はんだ付けランド群21は、4辺のうち進行方向31の前方の2辺をそれぞれ形成する。一对の後方はんだ付けランド群22は、4辺のうち進行方向31の後方の2辺をそれぞれ形成する。

【0019】

前方はんだ付けランド群21と後方はんだ付けランド群22との間には側方はんだ引きランド24が設けられる。側方はんだ引きランド24は例えば正方形である。

【0020】

また、主面11のうち進行方向31に対してはんだ付けランド群20よりも後方には、後方はんだ引きランド25が設けられる。後方はんだ引きランド25は、第1後方はんだ引きランド26と第2後方はんだ引きランド27とを有する。第2後方はんだ引きランド27は、第1後方はんだ引きランド26よりも実装禁止領域16に近い。第1後方はんだ引きランド26と第2後方はんだ引きランド27は、進行方向31に沿って延びる。

【0021】

図3は、実施の形態1に係る半導体装置101の後方はんだ引きランド25近傍の拡大図である。第1後方はんだ引きランド26と第2後方はんだ引きランド27は、一对の後方はんだ付けランド群22の中心を通り進行方向31に平行な仮想線32を挟んで、互いに分離されている。4方向リードフラットパッケージIC14がはんだ付けランド群20に接合された状態では、仮想線32は4方向リードフラットパッケージIC14の進行方向31に対して最後尾の頂点を通る。

【0022】

後方はんだ引きランド25は、複数のはんだ付けランド23のうち最後尾のはんだ付けランド23と隣接して設けられる。第1後方はんだ引きランド26と第2後方はんだ引きランド27の前端は、隣接するはんだ付けランド23の長手方向と並行または略並行に設けられる。第1後方はんだ引きランド26と第2後方はんだ引きランド27の前端の長さは、隣接するはんだ付けランド23の長手方向の長さと同程度またはそれ以上である。また、第1後方はんだ引きランド26と第2後方はんだ引きランド27の前端は、4方向リードフラットパッケージIC14の最後尾のリード15とそれぞれ接続されている。

【0023】

次に、リード15およびはんだ付けランド23の寸法の一例を説明する。4方向リードフラットパッケージIC14の各リード15の幅Aは0.35mmである。また、リード15のピッチBは0.65mmである。なお、はんだ付けランド23の短手方向の幅およびピッチは、ほぼリード15の幅AおよびピッチBと同じである。また、はんだ付けランド23の長手方向の長さCは、リード15の長手方向の長さよりも長く、3.1mmである。これにより、はんだ付けを行い易くできる。

【0024】

図4は、実施の形態1に係る後方はんだ引きランド25の平面図である。第2後方はんだ引きランド27は、第1後方はんだ引きランド26よりも仮想線32に近い。つまり、本実施の形態では、後方はんだ引きランド25は仮想線32に対して非対称である。

【0025】

また、第2後方はんだ引きランド27は、第1後方はんだ引きランド26よりも進行方向31と垂直な方向の幅が大きい。第2後方はんだ引きランド27のうち前端側の部分は

10

20

30

40

50

、仮想線 3 2 に近づくように後端側よりも幅が広く設けられている。また、第 1 後方はんだ引きランド 2 6 は、第 2 後方はんだ引きランド 2 7 よりも進行方向 3 1 に長い。

【 0 0 2 6 】

次に、後方はんだ引きランド 2 5 の寸法の一例を説明する。第 1 後方はんだ引きランド 2 6 と第 2 後方はんだ引きランド 2 7 の前端の幅 F は 3 . 1 mm である。第 1 後方はんだ引きランド 2 6 の進行方向 3 1 の長さ J は 1 3 . 6 mm である。第 2 後方はんだ引きランド 2 7 の進行方向 3 1 の長さ K は 1 0 . 8 mm である。第 1 後方はんだ引きランド 2 6 および第 2 後方はんだ引きランド 2 7 の間隔のうち、はんだの引き込み部である前端側の間隔 L は 0 . 8 mm である。第 1 後方はんだ引きランド 2 6 および第 2 後方はんだ引きランド 2 7 のうち、はんだの逃がし部である後端側の幅 M は 2 . 0 mm である。第 2 後方はんだ引きランド 2 7 のうち、前端側の幅が広く設けられた部分の長さ H は 5 . 0 mm である。第 2 後方はんだ引きランド 2 7 のうち、前端側の幅が広く設けられた部分の幅 N は 2 . 2 mm である。

10

【 0 0 2 7 】

図 5 は、実施の形態 1 に係る半導体装置 1 0 1 の製造方法を説明するフローチャートである。図 5 に従い、噴流式はんだ付け装置を用いて 4 方向リードフラットパッケージ IC 1 4 をプリント配線基板 1 0 0 にはんだ付けする手順を説明する。まず、基板 1 0 の主面 1 1 に複数のランドを形成する。複数のランドは、例えば印刷形成される。

【 0 0 2 8 】

ここでは、主面 1 1 において複数のはんだ付けランド 2 3 を、はんだ付けの進行方向 3 1 に対して傾いた四角形の 4 辺上に並べ、はんだ付けランド群 2 0 を形成する。また、主面 1 1 のうち、進行方向 3 1 に対してはんだ付けランド群 2 0 よりも後方に後方はんだ引きランド 2 5 を形成する。これにより、プリント配線基板 1 0 0 が形成される。

20

【 0 0 2 9 】

次に、図 5 のステップ S 1 に示すように、自動実装機による部品実装を行う。ここでは、プリント配線基板 1 0 0 の表面および裏面に、4 方向リードフラットパッケージ IC 1 4、SOP パッケージ IC 1 2 およびその他の自動実装される部品が自動実装機によって実装される。このとき、4 方向リードフラットパッケージ IC 1 4 等とプリント配線基板 1 0 0 とは例えば接着剤で互いに固定されても良い。

【 0 0 3 0 】

次に、図 5 のステップ S 2 に示すように、手挿入による部品実装を行う。ここでは、プリント配線基板 1 0 0 の表面および裏面に、手挿入される部品を手挿入実装する。

30

【 0 0 3 1 】

次に、図 5 のステップ S 3 に示されるように、フラックスの塗布を行う。ここでは、自動実装される部品および手挿入される部品が実装された状態のプリント配線基板 1 0 0 の裏面に対し、フラックス活性剤を塗布する。フラックス活性剤は、はんだと複数のランドとをなじませる。ここで、プリント配線基板 1 0 0 の裏面は、基板 1 0 の主面 1 1 に対応する。

【 0 0 3 2 】

次に、図 5 のステップ S 4 に示されるように、プリヒートを行う。ここでは、フラックス活性剤が最良の活性温度となるようにプリント配線基板 1 0 0 を加熱する。

40

【 0 0 3 3 】

次に、図 5 のステップ S 5 に示される一次はんだ噴流工程およびステップ S 6 に示される二次はんだ噴流工程を実施する。これらの工程では、4 方向リードフラットパッケージ IC 1 4 の上にはんだ付けランド群 2 0 を設け、実装禁止領域 1 6 に後述する支持器具を接触させた状態で、基板 1 0 を進行方向 3 1 に沿ってはんだ噴流の中を移動させる。これにより、4 方向リードフラットパッケージ IC 1 4 と、はんだ付けランド群 2 0 とをはんだ付けする。

【 0 0 3 4 】

図 6 は、実施の形態 1 のはんだ付け装置 5 0 の正面図である。図 7 は、実施の形態 1 の

50

はんだ付け装置 50 の平面図である。はんだ付け装置 50 は噴流式はんだ付け装置である。図 6、7 を用いて、ステップ S5 およびステップ S6 ではんだ付けに使用するはんだ付け装置 50 の構造を説明する。はんだ付け装置 50 ははんだ槽 51 を備える。はんだ槽 51 には熱で溶かされたはんだが収容されている。

【0035】

はんだ付け装置 50 は、複数の穴が形成されたノズルからはんだを噴水のように噴出させる噴出部を備える。噴出部により、はんだ噴流である一次噴流 54 と二次噴流 55 が形成される。さらに、はんだ槽 51 の上方にはコンベア 52 が設けられる。コンベア 52 ははんだ付けの進行方向 31 に沿って設けられ、進行方向 31 に沿ってプリント配線基板 100 を搬送する。コンベア 52 は、はんだ噴流が形成される領域を挟んで進行方向 31 と垂直な方向の両側に設けられた一対のレールを備える。

10

【0036】

一対のレールの間には、支持器具 53 が設けられる。支持器具 53 は、はんだ噴流が形成される領域において、進行方向 31 に沿って設けられる。支持器具 53 は進行方向 31 に沿って基板 10 を支持する。支持器具 53 は、センターバーとも呼ばれる。コンベア 52 および支持器具 53 は、進行方向 31 に対して前方ほどはんだ槽 51 から離れるように傾斜している。

【0037】

ステップ S5 において、まず、プリント配線基板 100 をコンベア 52 に載せる。このとき、図 7 の破線に示される位置にプリント配線基板 100 を配置する。また、プリント配線基板 100 のうち 4 方向リードフラットパッケージ IC14 が設けられた面を下方に向ける。

20

【0038】

次に、プリント配線基板 100 を進行方向 31 に向かってコンベア 52 上を移動させる。これにより、プリント配線基板 100 および 4 方向リードフラットパッケージ IC14 が、一次噴流 54、二次噴流 55 の順にはんだ噴流の中を通過する。一次噴流 54 では、はんだを満遍なく回路部品のリード部分に噴射する。これにより、プリント配線基板 100 と回路部品とがはんだ付けされる。

【0039】

ここで、一次はんだ噴流工程を実行した直後の状態では、一般に、回路部品のリード間にはんだブリッジが発生している。続いて、ステップ S6 に示されるように、一次噴流 54 と比較して平らな液面を有する二次噴流 55 の中をプリント配線基板 100 を通過させる。これにより、4 方向リードフラットパッケージ IC14 のリード 15 間等でブリッジした状態のはんだを除去できる。

30

【0040】

ここで、プリント配線基板 100 に対する 4 方向リードフラットパッケージ IC14 のはんだ付けについてさらに詳細に説明する。4 方向リードフラットパッケージ IC14 が、一次噴流 54 へ進入すると、はんだは一対の前方はんだ付けランド群 21 およびそれに対応するリード 15 を伝って後方へ流れる。このとき、はんだは前方はんだ付けランド群 21 とリード 15 との表面張力および界面張力の作用により、次々とブリッジを作りながら後方へ移動する。そして、前方はんだ付けランド群 21 の後方へ移動したはんだは隣接する側方はんだ引きランド 24 に引き込まれる。

40

【0041】

また、後方はんだ付けランド群 22 でも同様に、はんだは一対の後方はんだ付けランド群 22 およびそれに対応するリード 15 を伝って後方へ流れる。この時、はんだは後方はんだ付けランド群 22 とリード 15 との表面張力および界面張力の作用により、次々とブリッジを作りながら後方へ移動する。そして、後方はんだ付けランド群 22 の後方へ移動したはんだは隣接する後方はんだ引きランド 25 に引き込まれる。

【0042】

つまり、4 方向リードフラットパッケージ IC14 の最後尾において余ったはんだは、

50

後方はんだ引きランド 2 5 に引き込まれる。このとき、一对の後方はんだ付けランド群 2 2 のうち支持器具 5 3 に近い側からのはんだは第 2 後方はんだ引きランド 2 7 に引き込まれる。また、一对の後方はんだ付けランド群 2 2 のうち支持器具 5 3 から遠い側からのはんだは第 1 後方はんだ引きランド 2 6 に引き込まれる。これにより、余剰はんだによるはんだブリッジを抑制できる。

**【 0 0 4 3 】**

また、プリント配線基板 1 0 0 がはんだ噴流の中を通過している間、支持器具 5 3 は、基板 1 0 の実装禁止領域 1 6 に接触し、基板 1 0 を支持する。これにより、プリント配線基板 1 0 0 の熱による変形を抑制できる。プリント配線基板 1 0 0 の変形は、例えばプリント配線基板 1 0 0 の反り等である。特に、プリント配線基板 1 0 0 の材料に熱で変形し易いものを使用する場合に、熱による変形を抑制できる。さらに、支持器具 5 3 が基板 1 0 の中心部を長手方向に沿って支持することで、プリント配線基板 1 0 0 の変形を安定して抑制できる。

10

**【 0 0 4 4 】**

次に、図 5 のステップ S 7 に示されるように、基板冷却を行う。ここでは、はんだ付けされたプリント配線基板 1 0 0 を冷却する。以上から、プリント配線基板 1 0 0 に対して 4 方向リードフラットパッケージ I C 1 4 を含む回路部品をはんだ付けする工程が終了する。

**【 0 0 4 5 】**

ここで、支持器具 5 3 を使用すると、プリント配線基板 1 0 0 の熱変形を抑制できる一方で、プリント配線基板 1 0 0 は支持器具 5 3 からの一次噴流 5 4、二次噴流 5 5 の跳ね返りの影響を受ける。このため、一对の後方はんだ付けランド群 2 2 のうち支持器具 5 3 に近い側では、支持器具 5 3 が無い場合よりもはんだの供給量が大きくなり易い。この場合、はんだブリッジを抑制するためには、一对の後方はんだ付けランド群 2 2 のうち支持器具 5 3 に近い側において遠い側よりも、後方はんだ引きランド 2 5 に多くのはんだを逃がす必要が生じる。

20

**【 0 0 4 6 】**

これに対し、本実施の形態では、支持器具 5 3 側の第 2 後方はんだ引きランド 2 7 は、第 1 後方はんだ引きランド 2 6 よりも仮想線 3 2 に近い。本実施の形態では、第 2 後方はんだ引きランド 2 7 の前端側を第 1 後方はんだ引きランド 2 6 に近づけることで、はんだを第 2 後方はんだ引きランド 2 7 から第 1 後方はんだ引きランド 2 6 に逃がし易くできる。これにより、一对の後方はんだ付けランド群 2 2 のうち支持器具 5 3 に近い側において遠い側よりも、後方はんだ引きランド 2 5 に多くのはんだを逃がすことができる。従って、支持器具 5 3 を使用しても、はんだブリッジを抑制できる。また、支持器具 5 3 からの一次噴流 5 4、二次噴流 5 5 の跳ね返りの影響を第 2 後方はんだ引きランド 2 7 の配置によって抑制できるため、容易な管理の下ではんだブリッジを抑制できる。

30

**【 0 0 4 7 】**

また、後方はんだ引きランド 2 5 に引き込まれたはんだには、はんだの表面張力および界面張力の作用により、後方はんだ付けランド群 2 2 側に戻る力が働く。これに対し、本実施の形態では、第 2 後方はんだ引きランド 2 7 の後端側が前端側よりも細く形成されている。後方の逃がし部を細くすることで、はんだの戻り量を抑制できる。また、第 2 後方はんだ引きランド 2 7 は、進行方向 3 1 に対して前方ほど仮想線 3 2 に近い。これにより、はんだの引き込み部において、はんだを効率的に第 1 後方はんだ引きランド 2 6 に逃がせる。

40

**【 0 0 4 8 】**

本実施の形態では、第 2 後方はんだ引きランド 2 7 の前方の一部のみが太く形成されている。これに限らず、第 2 後方はんだ引きランド 2 7 は、進行方向 3 1 に対して後方ほど進行方向 3 1 と垂直な方向の幅が小さければ良い。

**【 0 0 4 9 】**

さらに、第 1 後方はんだ引きランド 2 6 を第 2 後方はんだ引きランド 2 7 よりも長くす

50

ることで、第2後方はんだ引きランド27から第1後方はんだ引きランド26へのはんだの引きこみ量を増加させることができる。これにより、第2後方はんだ引きランド27から第1後方はんだ引きランド26へはんだを引き込み易くでき、後方はんだ付けランド群22におけるブリッジの発生をさらに抑制できる。

【0050】

なお、発明者は、本実施の形態と、後方はんだ引きランド25を仮想線32に対して対称に配置した場合とを検証により比較した。この結果、後方はんだ引きランド25を仮想線32に対して対称に配置した場合、本実施の形態と比較して、後方はんだ付けランド群22のはんだブリッジが非常に多く発生することが確認された。

【0051】

さらに、第2後方はんだ引きランド27の後方側を細くすることにより、はんだが後方はんだ付けランド群22側へ戻る力を抑制でき、後方はんだ付けランド群22のはんだブリッジを大幅に減少させることができることを検証によって確認した。また、第1後方はんだ引きランド26の進行方向31の全長を第2後方はんだ引きランド27より長くすることにより、第2後方はんだ引きランド27からのはんだの引き込み力が増大し、はんだブリッジを減少させる効果が大きくなることを確認した。

【0052】

また、第1後方はんだ引きランド26は、支持器具53からの距離が近いほど進行方向に長く形成すると良い。また、第1後方はんだ引きランド26の進行方向31と垂直な方向の幅は、支持器具53からの距離が近いほど大きく形成すると良い。さらに、第1後方はんだ引きランド26を、支持器具53からの距離が近いほど仮想線32の近くに形成すると良い。このように、第1後方はんだ引きランド26を形成することで、はんだブリッジを減少させる効果が得られることを検証により確認した。

【0053】

本実施の形態の変形例として、後方はんだ引きランド25の形状は図1から4に示されるものに限らない。後方はんだ引きランド25の形状として、第2後方はんだ引きランド27が第1後方はんだ引きランド26よりも仮想線32に近いあらゆる形状を採用できる。例えば、本実施の形態では、第2後方はんだ引きランド27と仮想線32が重なっているが、第2後方はんだ引きランド27と仮想線32は離れていても良い。また、後方はんだ引きランド25は、リード15と離れていても良い。

【0054】

また、一般に、噴流式はんだ付け装置によってプリント配線基板100に4方向リードフラットパッケージIC14を実装する場合、はんだ付けの進行方向31が決定されてから、はんだ付けランド群20の配置が決められる。本実施の形態では、進行方向31に対して4方向リードフラットパッケージIC14が45°傾くように、はんだ付けランド群20が設けられる。これに限らず、進行方向31に対して4方向リードフラットパッケージIC14が傾いていれば良い。また、進行方向31は基板10の短辺と平行であっても良い。

【0055】

また、本実施の形態では、実装禁止領域16は、主面11のうち短手方向の中心部である。これに限らず、実装禁止領域16は、主面11のうち支持器具53に支持される部分であれば別の部分でも良い。例えば、実装禁止領域16は、主面11のうち長手方向の中心部であっても良い。また、実装禁止領域16にはランドが設けられないものとしても良い。

【0056】

図8は、実施の形態1の変形例に係る半導体装置201の平面図である。半導体装置201はプリント配線基板200と、プリント配線基板200に接合された4方向リードフラットパッケージIC14を備える。プリント配線基板200は、基板10と基板10の主面11に設けられた複数のランドを備える。複数のランドは、はんだ付けランド群20と後方はんだ引きランド225とを含む。変形例において、後方はんだ引きランド225

10

20

30

40

50

の形状が実施の形態 1 と異なる。これ以外は実施の形態 1 と同様である。

【 0 0 5 7 】

後方はんだ引きランド 2 2 5 は、第 1 後方はんだ引きランド 2 2 6 と、第 2 後方はんだ引きランド 2 7 とを有する。また、後方はんだ引きランド 2 2 5 は、第 1 後方はんだ引きランド 2 2 6 に対して第 2 後方はんだ引きランド 2 7 と反対側に、独立した第 3 後方はんだ引きランド 2 2 8 をさらに有する。

【 0 0 5 8 】

第 3 後方はんだ引きランド 2 2 8 を設けることで、第 2 後方はんだ引きランド 2 7 から第 1 後方はんだ引きランド 2 2 6 および第 3 後方はんだ引きランド 2 2 8 に、実施の形態 1 よりも多くのはんだを引き込める。また、プリント配線基板 1 0 0 の部品レイアウトの関係で、第 1 後方はんだ引きランド 2 2 6 の全長を長くできない等の制約がある場合が考えられる。この場合にも、第 3 後方はんだ引きランド 2 2 8 により、第 1 後方はんだ引きランド 2 2 6 の全長を長くすると同様の効果を得ることができる。

10

【 0 0 5 9 】

また、第 1 後方はんだ引きランド 2 2 6 は、進行方向 3 1 に対して後方ほど進行方向 3 1 と垂直な方向の幅が小さい。これにより、第 1 後方はんだ引きランド 2 2 6 においても、はんだの戻り量を抑制できる。

【 0 0 6 0 】

本実施の形態で示した各種寸法は一例を示したもので、これに限定されず、4 方向リードフラットパッケージ IC 1 4 の大きさまたは支持器具 5 3 との位置条件等により効果を有する範囲で適宜変えることができる。なお、本実施の形態で説明した技術的特徴のうち、1 つの部分を実施しても構わない。また、本実施の形態で説明した技術的特徴をどのように組み合わせても構わない。

20

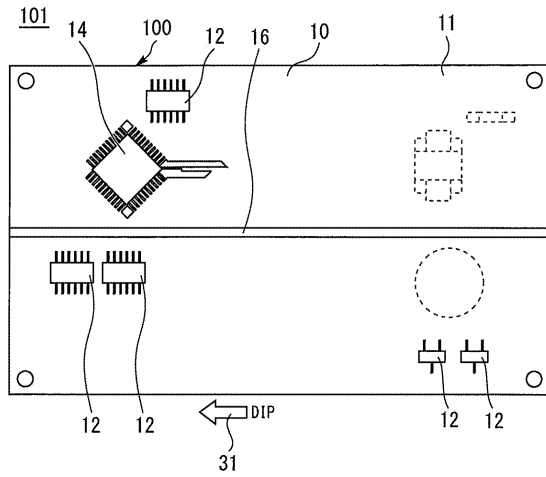
【 符号の説明 】

【 0 0 6 1 】

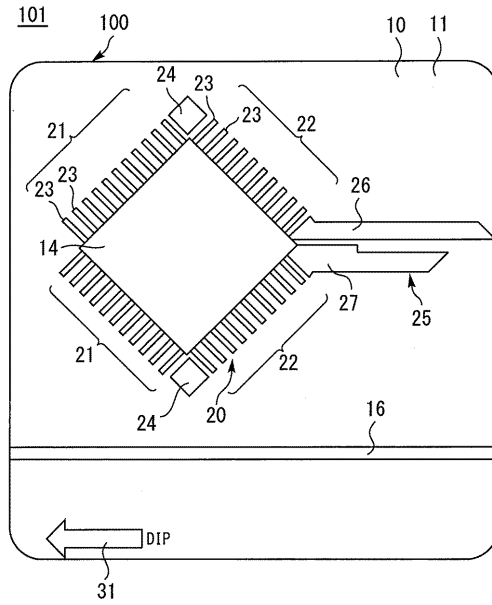
1 0 0、2 0 0 プリント配線基板、1 0 1、2 0 1 半導体装置、1 0 基板、1 1 主面、1 4 4 方向リードフラットパッケージ IC、1 6 実装禁止領域、2 0 はんだ付けランド群、2 2 後方はんだ付けランド群、2 3 はんだ付けランド、2 5、2 2 5 後方はんだ引きランド、2 6、2 2 6 第 1 後方はんだ引きランド、2 7 第 2 後方はんだ引きランド、2 2 8 第 3 後方はんだ引きランド、3 1 進行方向、3 2 仮想線、5 3 支持器具、5 4 一次噴流、5 5 二次噴流

30

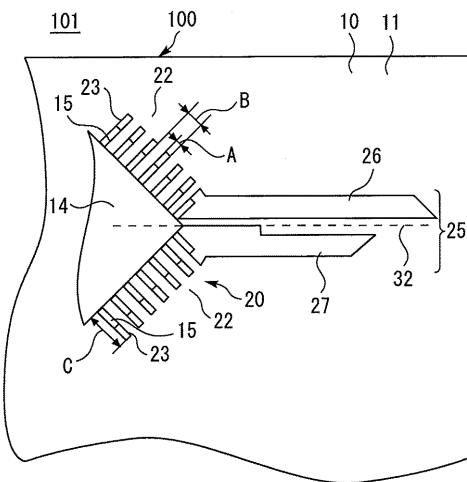
【図1】



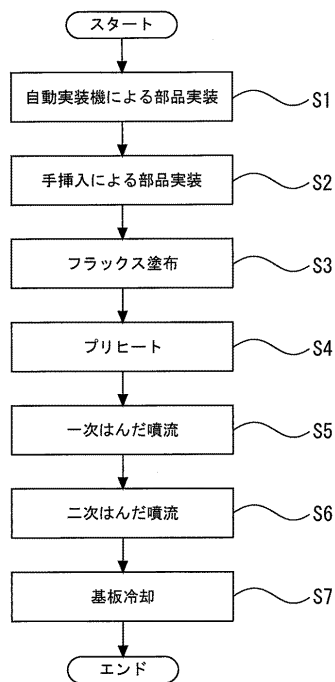
【図2】



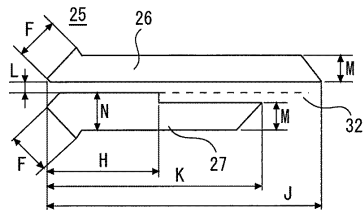
【図3】



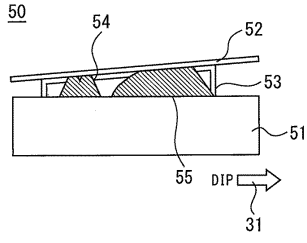
【図5】



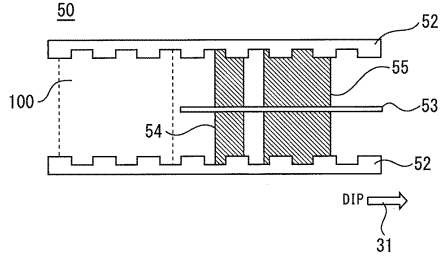
【図4】



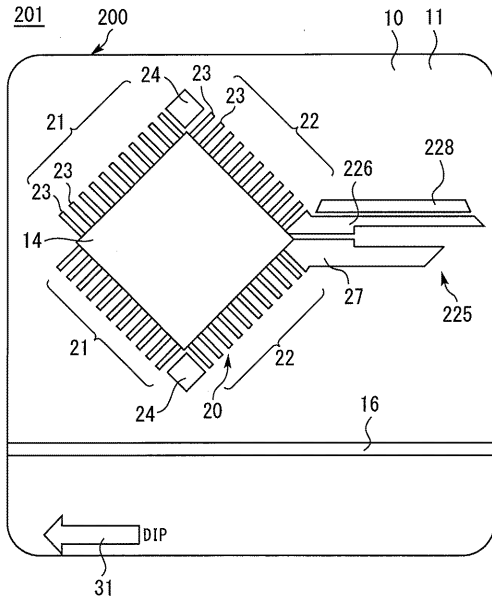
【図6】



【図7】



【図8】



---

フロントページの続き

(72)発明者 岡本 拓也  
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 鹿野 博司

(56)参考文献 特開2012-146936(JP,A)  
特開2007-266048(JP,A)  
特開2017-005006(JP,A)  
特開2000-077839(JP,A)  
特開2006-032696(JP,A)  
特開2014-112598(JP,A)  
特開2006-114658(JP,A)  
特開2013-225569(JP,A)  
特開平05-315733(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05K	3/34
H05K	1/02
B23K	1/00