



(5) 4 H 05 K 10/00, G 06 F 11/20

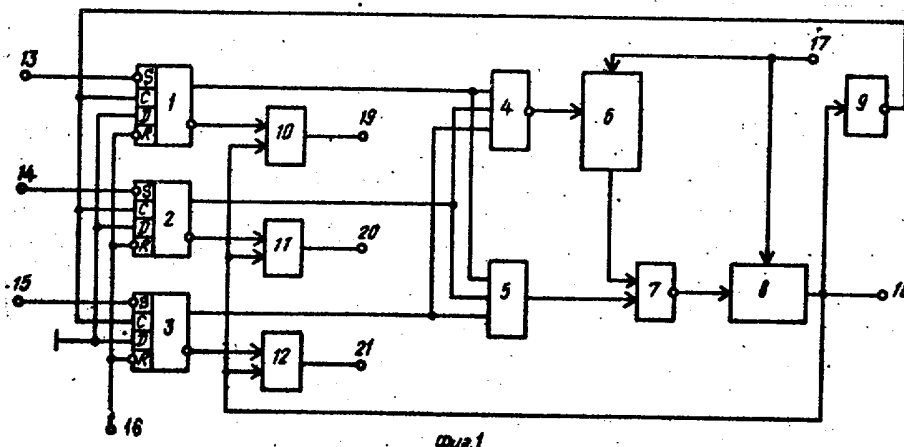
ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

13 ВСЕСОЮЗНАЯ НАУЧНО-ТЕХНИЧЕСКАЯ БИБЛИОТЕКА 13

(54) УСТРОЙСТВО ДЛЯ МАЖОРИТАРНОГО
ВЫБОРА АСИНХРОННЫХ СИГНАЛОВ

(57) Изобретение относится к автома-
тике и вычислительной технике и
может быть использовано в цифровых
многоканальных системах повышен-
ной надежности. Цель изобретения -
повышение надежности и упрощение
устройства. Устройство решает зада-
чу приема по трем входам асинхрон-
ных не перекрывающихся друг друга
по времени импульсов, которые мо-
гут быть разделены некоторым до-
пустимым временем рассогласования
($T_{\text{расс. макс}}$). При этом на выходе

формируется один импульс, синхронизованный с тактовой частотой, причем его появление обусловлено приемом импульсов не менее чем по двум входам. Отсутствие приема импульса по одному из входов отмечается на соответствующем дополнительном выходе. Устройство содержит триггеры (D-триггеры) 1-3, мажоритарный элемент 4, элемент И 5, счетчик импульсов 6, элемент ИЛИ 7, формирователь 8 одиночных импульсов, элемент НЕ 9, элементы И 10-12. На информационные входы 13-15 устройства подаются асинхронные импульсы от трех источников. Шина сброса служит для приведения триггеров в исходное состояние, шина 17 тактовых импульсов служит для синхронизации устройства. На основном выходе 18 устройства формируется выходной сигнал, а на дополнительных выходах 19-21 - контрольная информация. Введение указанных признаков позволяет решать поставленную задачу более простыми и надежными средствами. 3 ил.



Q42.1

50 (u) 1218503 A

Изобретение относится к автоматике и вычислительной технике и может быть использовано в цифровых многоканальных системах повышенной надежности.

Цель изобретения - повышение надежности и упрощение устройства.

На фиг.1 изображена функциональная схема устройства; на фиг.2 - временная диаграмма его работы для случая приема трех импульсов; на фиг.3 - то же, для случая приема двух импульсов.

Устройство содержит триггеры 1-3, мажоритарный элемент 4, элемент И 5, счетчик 6 импульсов, элемент ИЛИ-НЕ 7, формирователь одиночных импульсов 8, элемент НЕ 9, элементы И 10-12. Кроме того, на схеме обозначены информационные входы 13-15 устройства, шина 16 сброса, шина 17 тактовых импульсов, выход 18 устройства, контрольные выходы 19-21 устройства.

В качестве триггеров 1-3 применены D-триггеры. На информационные входы 13-15 устройства поступают подлежащие обработке импульсы, которые могут не перекрывать друг друга по времени и расходиться между собой максимум на время $t_{\text{расс. макс}}$.

На выходе 18 формируется выходной импульс, синхронизированный с импульсами, поданными на шину 17 тактовых импульсов, если на вход пришло не менее двух импульсов подряд. На контрольных выходах 19-21 появляются импульсы в том случае, если по соответствующему информационному входу 13-15 приема импульса не произошло.

Устройство работает следующим образом.

Сигналом на шине 16 сброса все триггеры 1-3 устанавливаются в исходное положение (нулевое). Мажоритарный элемент 4, получая на входы сигналы логических нулей, на своем выходе формирует логическую единицу, которая удерживает счетчик импульсов 6 в нулевом состоянии, не разрешая ему производить счет тактовых импульсов, получаемых с шины 17. Входные сигналы, поступающие на информационные входы 13-15, в принципе являются асинхронными. Поэтому для примера рассмотрены прием и обработка импульсов в следующих двух характерных случаях: сигналы на

входах 13-15 появляются компактно с интервалом от первого до последнего импульса не более $t_{\text{расс. макс}}$. один из импульсов задерживается на время более $t_{\text{расс. макс}}$.

Пусть на информационный вход 13 устройства приходит первый (фиг.2) импульс. Этим импульсом триггер 1 переводится в единичное состояние, в результате чего на одном из входов мажоритарного элемента и элемента И 5 появляется логическая единица. Однако выходные сигналы этих элементов пока не изменяются. С приходом второго импульса на информационный вход 14 в единичное состояние переводится и триггер 2, в результате чего мажоритарный элемент 4 срабатывает и на его выходе логическая единица сменяется нулем, что дает возможность счетчику импульсов 6 начать счет тактовых импульсов с шины 17. Емкость счетчика соответствует времени рассогласования $t_{\text{расс. макс}}$. В рассматриваемом случае счетчик не успевает досчитать до последнего разряда, так как третий импульс (на информационный вход 15) приходит до истечения указанного времени.

При этом триггер 3 также устанавливается в единичное состояние, и единичный сигнал с его прямого выхода подается к третьим входам мажоритарного элемента 4 и элемента И 5. На выходе элемента И 5 появляется сигнал логической единицы, который затем инвертируется элементом ИЛИ-НЕ 7 и подается на управляющий вход формирователя одиночных импульсов 8. По приходу очередного тактового импульса шины 17 на выходе последнего формируется положительный импульс длительностью равной периоду следования тактовых импульсов на шине 17. Он поступает на выходную шину 18, на вход элемента НЕ 9 и на первые входы элементов И 10-12, которые закрыты по вторым входам нулевыми сигналами с инверсных выходов D-триггеров 1-3. С выхода элемента НЕ 9 отрицательный импульс поступает на C-входы D-триггеров 1-3 и по окончании этого импульса триггеры возвращаются в исходное (нулевое) состояние. При этом на выходе мажоритарного элемента 4 будет единичный потенциал, который сбрасывает в исходное состоя-

ние счетчик импульсов 6. Устройство приходит в исходное состояние и готово к приему следующей серии входных сигналов.

Таким образом, для случая, когда сигналы на информационные входы 13-15 устройства поступают неодновременно, но с временем рассинхронизации между первым и последним приходящими сигналами, не превышающим $t_{\text{расс. макс}}$, сигнал на выходе 18 устройства формируется синхронно с первым тактовым импульсом на шине 17 после последнего (третьего) входного сигнала.

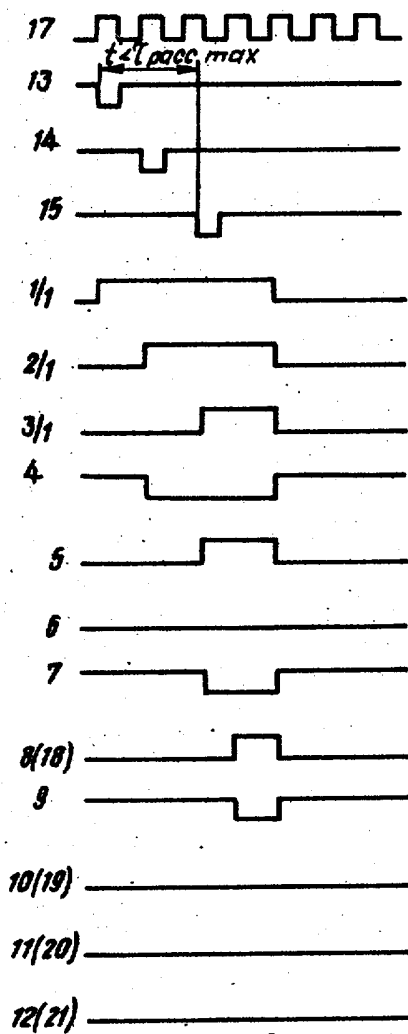
На фиг.3 представлен случай, когда на информационные входы 13 и 14 поступают неодновременно с временем рассинхронизации меньшим $t_{\text{расс. макс}}$, а сигнал на информационном входе 15 отсутствует вообще (вследствие сбоя или неисправности источника сигнала). При этом, аналогично описанному, по приходу второго входного сигнала счетчик импульсов 6 начинает считать тактовые импульсы с шины 17 и через время $t_{\text{расс. макс}}$ на его выходе появляется сигнал логической единицы, который подводится к второму входу элемента ИЛИ-НЕ 7 (фиг.2-6), который после инвертирования элементом ИЛИ-НЕ 7 подается на управляющий вход импульсов 8. Последний синхронно с очередным тактовым импульсом на шине 17 формирует положительный импульс (фиг.3-8), который поступает на выход 18, на вход элемента НЕ 9 и на первые входы элементов И 10-12, а так как элемент И 12 открыт по второму входу единичным потенциалом с инверсного выхода D-триггера 3, то этот импульс проходит на выходную шину 21 (фиг.3-12), сигнализируя о неисправности третьего канала. С выхода элемента НЕ 9 отрицательный импульс поступает на С-входы D-триггеров 1-3. По окончании этого импульса оба триггера-и, следовательно, вся схема возвращаются в исходное состояние, и устройство готово к приему следующих асинхронных сигналов.

Таким образом, в устройстве в течение времени $t_{\text{расс. макс}}$ после прихода второго из входных сигналов простыми и надежными средствами организовано ожидание третьего входного сигнала. В случае, если третий сиг-

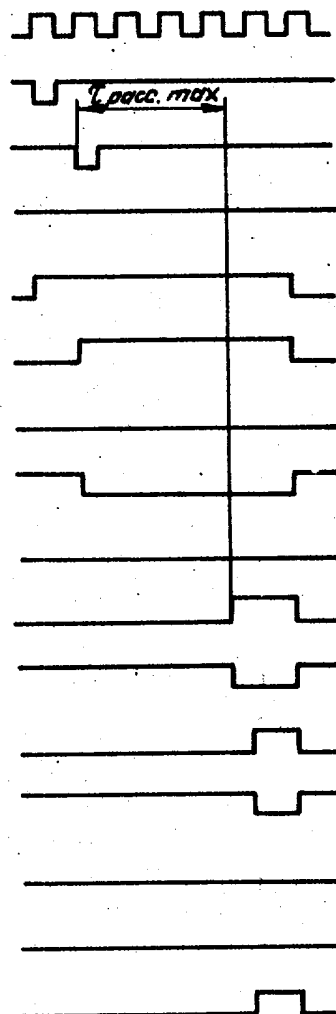
нал приходит во время ожидания, то по приходу очередного тактового импульса после поступления переднего фронта этого сигнала формируется выходной сигнал на выходе 18, привязанный по времени к тактовым импульсам на шине 17. Если же сигнал в течение времени ожидания не поступает, импульс на выходе 18 устройства формируется по окончании времени ожидания. При этом на одном из контрольных выходов 19-21 формируется сигнал, сигнализирующий о неисправности соответствующего источника.

Ф о р м у л а и з о б р е т е н и я

Устройство для мажоритарного выбора асинхронных сигналов, содержащее три триггера, S-входы которых являются информационными входами устройства, а прямые выходы соединены с соответствующим входом мажоритарного элемента, элемент НЕ, шину сброса, шину тактовых импульсов, первый, второй и третий элементы И, выходом подключенные к соответствующим контрольным выходам устройства, и четвертый элемент И, выходом соединенный с одним из входов элемента ИЛИ-НЕ, отличающаяся тем, что, с целью повышения надежности и упрощения устройства, в него введены формирователь одиночных импульсов и счетчик импульсов, вход сброса которого соединен с выходом мажоритарного элемента, счетный вход - с шиной тактовых импульсов, а выход последнего разряда - с другим входом элемента ИЛИ-НЕ, выход которого соединен с управляющим входом формирователя одиночных импульсов, синхронизирующим входом связанного с шиной тактовых импульсов, выход формирователя одиночных импульсов соединен с первыми входами первого, второго и третьего элементов И, с выходом устройства и входом элемента НЕ, выход которого подключен к С-входам каждого триггера, D-входы которых соединены с общей шиной, а R-входы - с шиной сброса, инвертирующие выходы каждого триггера подключены соответственно к вторым входам первого, второго и третьего элементов И, а прямые выходы - к соответствующим входам четвертого элемента И.



Фиг. 2



Фиг. 3

Редактор А.Гулько Составитель Н.Белинкова Техред Ж.Кастелевич Корректор Е.Сирохман

Заказ 1140/62 Тираж 767 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4