

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-201093

(P2007-201093A)

(43) 公開日 平成19年8月9日(2007.8.9)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 29/812 (2006.01)	HO 1 L 29/80 H	5 F 1 O 2
HO 1 L 29/778 (2006.01)	HO 1 L 29/80 U	
HO 1 L 21/338 (2006.01)		

審査請求 未請求 請求項の数 6 O L (全 14 頁)

(21) 出願番号	特願2006-16622 (P2006-16622)	(71) 出願人	000005821 松下電器産業株式会社
(22) 出願日	平成18年1月25日 (2006.1.25)		大阪府門真市大字門真1006番地
		(74) 代理人	100077931 弁理士 前田 弘
		(74) 代理人	100110939 弁理士 竹内 宏
		(74) 代理人	100110940 弁理士 嶋田 高久
		(74) 代理人	100113262 弁理士 竹内 祐二
		(74) 代理人	100115059 弁理士 今江 克実
		(74) 代理人	100115691 弁理士 藤田 篤史

最終頁に続く

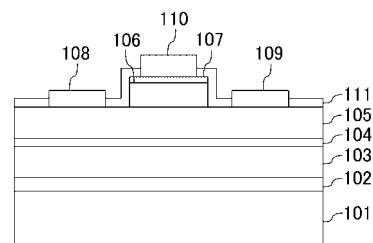
(54) 【発明の名称】 窒化物半導体装置

(57) 【要約】

【課題】窒化物半導体装置において、ノーマリオフ型で且つ動作電流を高めることができるようにする。

【解決手段】窒化物半導体装置は、サファイアからなる基板101上に順次形成され、それぞれ窒化物半導体からなる、バッファ層102と、下地層103と、第1の半導体層104と、第2の半導体層105と、コントロール層106と、コンタクト層107とを備えている。また、第2の半導体層105の上におけるコントロール層106の両測方の領域には、それぞれTi及びAlからなるソース電極108並びにドレイン電極109が形成され、コンタクト層107の上にはNiからなるゲート電極110が形成されている。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

第 1 の窒化物半導体からなる第 1 の半導体層と、  
 前記第 1 の半導体層の主面上に形成され、バンドギャップが前記第 1 の窒化物半導体よりも大きい第 2 の窒化物半導体からなる第 2 の半導体層と、  
 前記第 2 の半導体層の上部又は上側に選択的に形成され、p 型の導電性を有する第 3 の窒化物半導体からなるコントロール層と、  
 前記第 2 の半導体層の上で且つ前記コントロール層の両測方の領域にそれぞれ形成されたソース電極及びドレイン電極と、  
 前記コントロール層の上側に形成されたゲート電極と、  
 前記第 1 の半導体層の前記主面と反対側の面上に形成され、前記第 1 の窒化物半導体に対して価電子帯にポテンシャル障壁を有し、組成にアルミニウムを含む第 4 の窒化物半導体からなる第 4 の半導体層とを備えていることを特徴とする窒化物半導体装置。

10

## 【請求項 2】

前記コントロール層は、前記ゲート電極に順方向バイアスが印加された場合に、前記第 1 の半導体層に生じるチャンネル領域にホールが注入され、前記ソース電極と前記ドレイン電極との間の電気伝導性を制御することを特徴とする請求項 1 に記載の窒化物半導体装置。

## 【請求項 3】

前記第 4 の半導体層におけるアルミニウムの組成比の値は、0.03 以上且つ 0.1 以下に設定されていることを特徴とする請求項 1 又は 2 に記載の窒化物半導体装置。

20

## 【請求項 4】

前記第 1 の窒化物半導体は、組成にインジウムを含むことを特徴とする請求項 1 ~ 3 のうちいずれか 1 項に記載の窒化物半導体装置。

## 【請求項 5】

前記第 1 の半導体層は、厚さが 0 nm より大きく且つ 30 nm 以下であることを特徴とする請求項 1 ~ 4 のうちいずれか 1 項に記載の窒化物半導体装置。

## 【請求項 6】

前記第 1 の窒化物半導体は、組成にインジウムを含み、  
 前記第 1 の半導体層は、厚さが 0 nm より大きく且つ 30 nm 以下であることを特徴とする請求項 3 に記載の窒化物半導体装置。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、窒化ガリウム (GaN) を主成分とする III-V 族窒化物半導体からなり、正電圧動作 (ノーマリオフ動作) が可能な窒化物半導体装置に関する。

## 【背景技術】

## 【0002】

近年、高周波大電力デバイスとして GaN 系の化合物半導体材料を用いた電界効果トランジスタ (Field Effect Transistor、以下 FET と表記する。) の研究が活発に行われている。GaN 等の窒化物半導体材料は窒化アルミニウム (AlN) 又は窒化インジウム (InN) と種々の混晶を作ることができるため、従来から用いられている砒化ガリウム (GaAs) を主成分とする砒素系半導体材料と同様にヘテロ接合を形成することができる。しかし、窒化物半導体におけるヘテロ接合では、ドーピングされていない状態でも接合面に窒化物半導体が有する自発分極又はピエゾ分極によって生じる高濃度のキャリアが発生する。このため、FET を作製した場合にはデプレッション型 (ノーマリオン型) になり易く、エンハンスメント型 (ノーマリオフ型) の特性を得ることが難しい。現在、パワーエレクトロニクス市場に一般に流通しているデバイスはノーマリオフ型であり、GaN 系の窒化物半導体装置に対してもノーマリオフ型が強く求められている。

40

## 【0003】

50

以下、従来の窒化物半導体材料を用いたFETについて説明する。

【0004】

図7に示すように、従来のAlGa<sub>N</sub>とGa<sub>N</sub>とのヘテロ接合を用いたFETは、主面の面方位が(0001)面であるサファイアからなる基板701と、基板701の主面上に形成されたアンドープGa<sub>N</sub>層702と、アンドープGa<sub>N</sub>層702の上に形成されたアンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703とを有している。

【0005】

また、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703の上にチタン(Ti)及びアルミニウム(Al)からなるソース電極704並びにドレイン電極705が形成され、ソース電極704とドレイン電極705との間にパラジウム(Pd)からなるゲート電極706が形成されている。さらに、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703の上面で且つソース電極704、ドレイン電極705及びゲート電極706が形成されていない領域に窒化シリコン(SiN)からなるパッシベーション膜707が形成されている。

10

【0006】

アンドープGa<sub>N</sub>層702とアンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703とのヘテロ接合面には、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703が有する自発分極及びピエゾ分極のために、 $1 \times 10^{13} \text{ cm}^{-2}$ 程度の2次元電子ガス層が形成されている。

【0007】

このことは、図8に示すように、従来のFETにおいて分極によって生じる固定電荷と自由電子の分布から説明される。すなわち、アンドープGa<sub>N</sub>層702及びアンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703の上面にそれぞれ負の固定電荷が形成され、また、それぞれの下面に正の固定電荷が形成される。このことを図8において、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703に形成される固定電荷を実線、アンドープGa<sub>N</sub>層702に形成される固定電荷を破線で示す。このように、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703に形成される固定電荷の量がアンドープGa<sub>N</sub>層702に形成される固定電荷の量よりも大きいため、ヘテロ接合面に固定電荷の量の差を補償する量のシートキャリアが2次元電子ガス層の形で形成される(図8の太線、 $N_s$ で示す。 )。

20

【0008】

この分極によってアンドープGa<sub>N</sub>層702及びアンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703に電界が生じるため、従来のFETのエネルギーバンドが図9に示すようになる。従って、図10に示すように、ゲート電圧とドレイン電流との電気特性は、基本的にノーマリオンの特性を示すことになる。

30

【0009】

また、ソース電極704及びドレイン電極705はアンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703に接するように形成されるが、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703の膜厚が例えば30nm以下と薄い場合には、ソース電極704及びドレイン電極705は、トンネル電流によりヘテロ接合面に形成される高濃度の2次元電子ガス層と接続可能となるため、良好なオーミック接触となる。また、ゲート電極706は5.1eVの大きな仕事関数を有しており、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703に対して良好なショットキ接合となる(非特許文献1を参照。 )。

40

【0010】

このように、ノーマリオン型になり易いGa<sub>N</sub>系の化合物半導体材料を用いてノーマリオン型の動作特性を実現するには、Ga<sub>N</sub>系の窒化物半導体材料が有する自発分極及びピエゾ分極によってチャンネル内に生成されるキャリアを減らす必要がある。従来のAlGa<sub>N</sub>層とGa<sub>N</sub>層とのヘテロ接合を用いたFETの場合は、AlGa<sub>N</sub>層中のAl組成を下げればGa<sub>N</sub>層との格子定数差によるストレスが低減できるため、ピエゾ分極を減少させることができ、その結果、シートキャリア濃度を減少させることが可能である(非特許文献2を参照。 )。

【0011】

具体的に図7に示すアンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703を膜厚30nmのままでA

50

1の組成を0.25から0.15に低下させると、シートキャリア濃度は $1.2 \times 10^{13} \text{ cm}^{-2}$ から $5 \times 10^{12} \text{ cm}^{-2}$ まで大幅に減少させることができる。しかし、シートキャリア濃度の減少に伴い、動作電流が低減するだけでなく、アンドープAl<sub>0.25</sub>Ga<sub>0.75</sub>N層703のAl組成の低下に伴い、ゲート部のポテンシャルバリアも低下する。また、ゲート電極でのリーク電流の発生を抑えるために、ゲート電極706に印加可能な順方向電圧には上限がある。

#### 【0012】

従って、ノーマリオフ型で且つより大きな順方向電圧を印加可能とするためには、ゲート部をp型領域化させることで、ポテンシャルバリアを高めることが一つの方法である。このような特徴を有するFETが、接合型FET (Junction Field Effect Transistor、以下JFETと表記する。)である(非特許文献3及び特許文献1を参照。)

10

#### 【0013】

しかしながら、JFETをノーマリオフ化した場合、ゲート電極に順方向バイアスを印加しても予めチャンネルに生成される電子濃度を大きくすることが困難であった。また、ゲート電極に対して順方向バイアスを印加できるのはゲートから電流が流れ始めるまでであり、具体的にはバンドギャップを考慮して3V程度までが限界であった。このことにより、これまでのJFETではドレイン動作電流を大きくすることが困難であるという問題があった。

#### 【0014】

図11はこの問題を解決するための比較例である窒化物半導体装置の断面図を示している。

20

#### 【0015】

図11に示すように、従来の課題を解決する比較例である窒化物半導体装置は、主面の面方位が(0001)面であるサファイアからなる基板901と、基板901の主面上に形成されたAlNバッファ層902と、AlNバッファ層902の上に形成されたアンドープGaN層903と、アンドープGaN層903の上に形成されたアンドープAlGaN層904と、アンドープAlGaN層904の一部の上に形成され、p型不純物を含むAlGaNで構成されたp型コントロール層905と、p型コントロール層905の上に形成されp型コントロール層905よりも高濃度のp型不純物を含むGaNで構成されたp型コンタクト層906とを有している。

30

#### 【0016】

また、p型コンタクト層906の上で、p型コンタクト層906とオーミック接触するゲート電極907と、p型コンタクト層906を挟むようにしてアンドープAlGaN層904の上に形成されたソース電極908及びドレイン電極909と、ゲート電極907、ソース電極908及びドレイン電極909以外の上部表面に形成されたパッシベーション膜910とが形成されている。

#### 【0017】

上記の窒化物半導体装置において、アンドープAlGaN層904のバンドギャップは、チャンネル領域であるアンドープGaN層903のバンドギャップよりも大きい。アンドープAlGaN層904とp型コントロール層905とは同一の材料からなるため、p型コントロール領域を形成するp型コントロール層905のバンドギャップもアンドープGaN層903のバンドギャップよりも大きい。また、アンドープGaN層903とアンドープAlGaN層904との界面にはヘテロ障壁が形成されており、半導体装置の動作時に2次元電子ガス層が形成されている。

40

#### 【0018】

このように、窒化物半導体からなるチャンネル領域(アンドープGaN層903)の上にバンドギャップが大きいp型コントロール領域(p型コントロール層905)を設け、該p型コントロール領域をチャンネル領域に対して順方向にバイアスをかけることにより、チャンネル領域内にホールが注入される。このようにすると、チャンネル領域内にホールと同量の電子が発生するため、大きな動作電流を得ることができる。このような構造により、チ

50

チャンネル領域に注入されたホールによってチャンネル領域内の電子の発生を促し、チャンネル領域を流れる電流量を飛躍的に増加させることが可能である。

【0019】

また、窒化物半導体におけるホールの移動度は電子の移動度比べて非常に小さいため、窒化物半導体で構成されるチャンネル領域へ注入されたホールは電流を流す単体として殆ど寄与しなくなる。従って、p型コントロール領域から注入されたホールは同量の電子をチャンネル領域に生成し、動作電流を増大させることが可能となる。チャンネル領域に注入されたホールの移動度が0に近いほど、ホールはドナーイオンのような役割を果たすことになるため、チャンネル領域でキャリア濃度の変調を行うことが可能となる。このため、大きな動作電流を有するノーマリオフ型の窒化物半導体装置を実現できることになる。

10

【0020】

このような構造はJFETに類似しているが、ゲート電極の接合面でチャンネル領域内のキャリア濃度の変調を行う接合型電界効果トランジスタ(JFET)とはキャリア注入を意図的に行わせるという点で全く異なった動作原理である。

【非特許文献1】M.Hikita et al., Technical Digest of 2004 International Electron Devices Meeting (2004) p.803

【非特許文献2】O. Ambacher et al., J.Appl.Phys. Vol.85 (1999) p.3222

【非特許文献3】L. Zhang et al., IEEE Transactions on Electron Devices, vol.47, no.3, pp.507-511, 2000

【特許文献1】特開2004-273486号公報

20

【発明の開示】

【発明が解決しようとする課題】

【0021】

前述した比較例に係る窒化物半導体装置構造において、p型コントロール領域からチャンネル領域にホールを注入した際に、ホールがチャンネル領域内に留まることができないため下方に流れ出し、チャンネル領域内で有効に働くホールの量が少なくなってしまうという問題がある。また、スイッチング速度がホールと電子との再結合速度に依存しているため、動作電流を高めるには、スイッチング速度を向上させる必要がある。

【0022】

本発明は前記従来課題に鑑み、ノーマリオフ型の特性を有し、動作電流を高めることができる窒化物半導体装置を得られるようにすることを目的とする。

30

【課題を解決するための手段】

【0023】

前記の目的を達成するため、本発明の窒化物半導体装置は、窒化物半導体材料から形成され、チャンネル領域を含む半導体層の下部にチャンネル領域に対して価電子帯にポテンシャル障壁を有する窒化物半導体材料から形成される半導体層を設けた構成とする。

【0024】

具体的に、本発明に係る窒化物半導体装置は、第1の窒化物半導体からなる第1の半導体層と、第1の半導体層の主面上に形成され、バンドギャップが第1の窒化物半導体よりも大きい第2の窒化物半導体からなる第2の半導体層と、第2の半導体層の上部又は上側に選択的に形成され、p型の導電性を有する第3の窒化物半導体からなるコントロール層と、第2の半導体層の上で且つコントロール層の両測方の領域にそれぞれ形成されたソース電極及びドレイン電極と、コントロール層の上側に形成されたゲート電極と、第1の半導体層の主面と反対側の面上に形成され、第1の窒化物半導体に対して価電子帯にポテンシャル障壁を有し、組成にアルミニウムを含む第4の窒化物半導体からなる第4の半導体層とを備えていることを特徴とする。

40

【0025】

本発明の窒化物半導体装置によると、第1の半導体層の下部に第1の半導体層に対して価電子帯にポテンシャル障壁を有するような窒化物半導体から形成される第4の半導体層を設けることにより、コントロール層を第1の半導体層に対して順方向バイアスを印可し

50

た場合には、第1の半導体層に注入されたホールを散逸させることなく効率的に第1の半導体層の電子濃度増加に寄与させることができるため、動作電流を高めたノーマリオフ型の窒化物半導体装置を実現できる。

【0026】

また、コントロール層は、ゲート電極に順方向バイアスが印加された場合に、第1の半導体層に生じるチャンネル領域にホールが注入され、ソース電極とドレイン電極との間の電気伝導性を制御することが好ましい。

【0027】

また、本発明の窒化物半導体装置において、第4の半導体層におけるアルミニウムの組成比の値は、0.03以上且つ0.1以下に設定されていることが好ましい。

10

【0028】

このような構成にすると、より大きな動作電流を有する窒化物半導体装置を実現することができる。Alの組成比の値が小さすぎると価電子帯のポテンシャル障壁として機能しなくなり、ホールを第1の半導体層に留めておくことができなくなる。また、Alの組成比の値が大きすぎると第1の半導体層との分極差が大きくなり第1の半導体層のエネルギーバンドが持ち上がり、第1の半導体層に電子が蓄積しにくくなる。従って、窒化物半導体装置の動作電流を高めるためには、第4の半導体層を構成する半導体材料のAlの組成比の値を適切な値に設定することが必要となる。このようにすると、動作電流を高めたノーマリオフ型の窒化物半導体装置を実現することが可能となる。

【0029】

また、本発明の窒化物半導体装置において、第1の窒化物半導体は、組成にインジウムを含むことが好ましい。

20

【0030】

このような構成にすると、第1の半導体層にインジウム(In)が含まれるため、第1の半導体層のバンドギャップが小さくなり、第1の半導体層に注入されたホールの蓄積及び第1の半導体層内の電子の発生をより促すことが可能となる。このため、より大きな動作電流を流すことが可能なノーマリオフ型窒化物半導体装置を実現することができる。

【0031】

また、本発明の窒化物半導体装置において、第1の半導体層は、厚さが0nmより大きく且つ30nm以下であることが好ましい。

30

【0032】

このような構成にすると、本発明の窒化物半導体装置において、高速なスイッチングを行うことが可能となる。第1の半導体層の厚さが厚いと、ホール及び電子が蓄積する場所が離れてしまい、再結合時定数が長くなるため、高速なスイッチング動作が不可能になるので、第1の半導体層の厚さを適切に設定することが必要である。

【発明の効果】

【0033】

本発明に係る窒化物半導体装置によると、ノーマリオフ型の特徴を有し、且つ、動作電流を高められる窒化物半導体装置を実現することができる。

【発明を実施するための最良の形態】

40

【0034】

以下、本発明の実施形態について図面を参照しながら説明する。

【0035】

(第1の実施形態)

図1は本発明の第1の実施形態に係る窒化物半導体装置の断面構造の一例を示している。

【0036】

図1に示すように、本実施形態の窒化物半導体装置であるトランジスタは、主面の面方位が(0001)面であるサファイア( $Al_2O_3$ )からなる基板101と、基板101上に形成された膜厚100nmのAlNからなるバッファ層102と、バッファ層102の

50

上に形成された膜厚  $1 \mu\text{m}$  のアンドープの  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  (但し、 $x$  は  $0 < x < 1$  である。) からなる下地層 103 と、下地層 103 の上に形成された膜厚  $3.5 \text{ nm}$  のアンドープの  $\text{GaN}$  からなる第 1 の半導体層 104 と、第 1 の半導体層 104 の上に形成された膜厚  $25 \text{ nm}$  のアンドープの  $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}$  からなる第 2 の半導体層 105 と、第 2 の半導体層 105 の上に形成された膜厚  $100 \text{ nm}$  の p 型  $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}$  からなるコントロール層 106 と、コントロール層 106 の上に形成された膜厚  $5 \text{ nm}$  の高濃度の p 型  $\text{GaN}$  からなるコンタクト層 107 とを有している。

#### 【0037】

また、コンタクト層 107 及びコントロール層 106 を選択的にエッチングすることにより、コントロール層 106 及びコンタクト層 107 からなるコントロール領域が形成され、第 2 の半導体層 105 の上で且つコントロール領域の両側方の領域にそれぞれ  $\text{Ti}$  及び  $\text{Al}$  からなるソース電極 108 並びにドレイン電極 109 が形成されている。さらに、コンタクト層 107 の上にニッケル ( $\text{Ni}$ ) からなるゲート電極 110 が形成されている。また、ソース電極 108、ドレイン電極 109 及びゲート電極 110 が形成されていない上部表面は、 $\text{SiN}$  からなるパッシベーション膜 111 に覆われている。さらに素子分離領域として、例えばホウ素 ( $\text{B}$ ) などのイオン注入による高抵抗化層を形成してもよい。

10

#### 【0038】

コントロール層 106 には  $1 \times 10^{19} \text{ cm}^{-3}$  程度のマグネシウム ( $\text{Mg}$ ) がドーピングされ、キャリア濃度が  $1 \times 10^{18} \text{ cm}^{-3}$  程度であり、コンタクト層 107 には  $\text{Mg}$  が  $1 \times 10^{20} \text{ cm}^{-3}$  程度ドーピングされている。コントロール層 106 及びコンタクト層 107 は、基板 101 の上面からみた場合、例えば  $1.5 \mu\text{m}$  幅のストライプ状にエッチングされており、その上に幅  $1 \mu\text{m}$  のゲート電極 110 が形成されている。

20

#### 【0039】

本実施形態の窒化物半導体装置において、第 2 の半導体層 105 のバンドギャップは第 1 の半導体層 104 のバンドギャップよりも大きい。第 2 の半導体層 105 とコントロール層 106 とは同一の材料から形成されているため、コントロール層 106 のバンドギャップは第 1 の半導体層 104 のバンドギャップよりも大きい。このとき第 1 の半導体層 104 と第 2 の半導体層 105 との界面にはヘテロ障壁が形成されており、本窒化物半導体装置の動作時には第 1 の半導体層 104 における第 2 の半導体層 105 との界面の近傍に 2 次元電子ガス層からなるチャネル領域が形成される。

30

#### 【0040】

チャネル領域を含む第 1 の半導体層 104 の上側にバンドギャップが大きい第 2 の半導体層 105 を形成し、下側にチャネル領域に対して価電子帯にポテンシャル障壁を有する下地層 103 を形成すると、コントロール層 106 をチャネル領域に対して順方向にバイアスをかけた場合、第 1 の半導体層 104 に生じるチャネル領域にホールが注入され、注入されたホールは、散逸されることなく効率的に第 1 の半導体層 104 の電子濃度増加に寄与される。

#### 【0041】

また、十分に大きなドレイン耐圧を実現するため、図 1 に示されるコントロール層 106 とドレイン電極 109 との間の距離は  $5 \mu\text{m}$  程度がそれ以上としている。また、従来例において説明した通り、ソース電極 108 及びドレイン電極 109 は第 2 の半導体層 105 に接して形成されているが、トンネル電流を介して第 2 の半導体層 105 と第 1 の半導体層 104 とのヘテロ接合面に形成される 2 次元電子ガス層と接続されるため良好なオーミック接触となる。ここではさらに良好なオーミック接触を実現するためにソース電極 108 及びドレイン電極 109 下方の第 2 の半導体層 105 中に n 型不純物であるシリコン ( $\text{Si}$ ) を選択的に拡散させた構成としてもよい。

40

#### 【0042】

図 2 は、本発明の第 1 の実施形態に係る窒化物半導体装置の下地層 103 を構成する  $\text{Al}$  の組成比  $x$  の値に対する窒化物半導体装置の最大ドレイン電流値との関係 (シミュレー

50

ション値)を示している。

【0043】

図2に示されるように、下地層103を構成するAlの組成比xの値は、0.06付近が頂点であり、xが小さくなりすぎても、大きくなりすぎても、窒化物半導体装置の最大ドレイン電流値が小さくなることが示されている。

【0044】

このように、本発明に係る窒化物半導体装置において、チャンネル領域(第1の半導体層104)に対して価電子帯にポテンシャル障壁を有するような半導体材料である下地層103を備えた構成とし、下地層103を構成するAlの組成比xの値を0.03以上且つ0.1以下に設定することにより、窒化物半導体装置の最大ドレイン電流値が高い値を達成することができる。

10

【0045】

本実施形態においては、基板101の材料としてサファイアを用いたが、サファイアからなる基板に代えて、例えば炭化シリコン(SiC)、GaN又はSi等の材料からなる基板でよく、また良好な結晶性を実現できるのであればいかなる面方位でもよい。なお、ゲート電極110の材料は、Niに代えてコンタクト層107と良好なオーミック接触を有する材料であればPdなどの金属でもよい。また、本実施形態ではコントロール層106及び第2の半導体層105のAl組成が一致しているが、組成を揃える必要はなく、例えばコントロール層にp型GaNを用いてもよい。

【0046】

このように、本発明に係る窒化物半導体装置であるトランジスタによると、チャンネル層である第1の半導体層の下部に第1の半導体層に対して価電子帯にポテンシャル障壁を有する下地層103を形成し、下地層103を構成するAlの組成比を適切な値に設定することにより、ノーマリオフ型で前述のホール注入によってのみドレイン電流が流れ、ホールのチャンネル内での閉じ込めを促進することにより大きな動作電流を実現することが可能となる。

20

【0047】

(第2の実施形態)

図3は本発明の第2の実施形態に係る窒化物半導体装置の断面構造の一例を示している。

30

【0048】

図3に示すように、本実施形態の窒化物半導体装置であるトランジスタは、主面の面方位が(111)であるn型Siからなる基板301と、基板301の上に形成された膜厚40nmのAlNからなるバッファ層302と、バッファ層302の上に形成された膜厚1μmのアンドープのAl<sub>0.05</sub>Ga<sub>0.95</sub>Nからなる下地層303と、下地層303の上に形成された膜厚3.5nmのアンドープのIn<sub>y</sub>Ga<sub>1-y</sub>N(但し、yは0<y<1である。)からなる第1の半導体層304と、第1の半導体層304の上に形成された膜厚25nmのアンドープのAl<sub>0.15</sub>Ga<sub>0.85</sub>Nからなる第2の半導体層305と、第2の半導体層305の上に形成された膜厚100nmのp型Al<sub>0.15</sub>Ga<sub>0.85</sub>Nからなるコントロール層306と、コントロール層306の上に形成された膜厚5nmの高濃度のp型GaNからなるコンタクト層307とを有している。

40

【0049】

また、コンタクト層307及びコントロール層306を選択的にエッチングすることにより、コントロール層306及びコンタクト層307からなるコントロール領域が形成され、第2の半導体層305の上で且つコントロール領域の両側方の領域にそれぞれTi及びAlからなるソース電極308並びにドレイン電極309が形成されている。さらに、コンタクト層307上には、Niからなるゲート電極310が形成されている。また、ソース電極308、ドレイン電極309及びゲート電極310が形成されていない上部表面は、SiNからなるパッシベーション膜311に覆われている。また、ソース電極308は、コントロール領域以外の電極の配線抵抗を低減させるため、基板301まで延びる貫

50

通穴 312 を介して接続されるソースピア構造を有している。

【0050】

本実施形態の窒化物半導体装置は第 1 の実施形態と同様に、下地層 303 が、第 1 の半導体層 304 に対して価電子帯にポテンシャル障壁を有しており、コントロール領域のバンドギャップはチャンネル領域のバンドギャップよりも大きい。

【0051】

図 4 は本発明の第 2 の実施形態に係る窒化物半導体装置の第 1 の半導体層 304 を構成する  $I_n$  の組成比  $y$  の値と窒化物半導体装置の最大ドレイン電流特性（シミュレーション値）との関係を示している。

【0052】

図 4 に示されるように、第 1 の半導体層 304 を構成する  $I_n$  の組成比  $y$  の値が大きくなるに従って、窒化物半導体装置の最大ドレイン電流値が増加している。

【0053】

このように、本発明に係る窒化物半導体装置は、第 1 の半導体層 304 に対して価電子帯にポテンシャル障壁を有するような半導体材料からなる下地層 303 を備えた構成とし、第 1 の半導体層 304 に  $I_n$  を含む構成とすることによりチャンネル領域のバンドギャップが小さくなり、電子もホールもチャンネル領域により多く蓄積することが可能になる。また、チャンネル領域の  $I_n$  の組成比  $y$  の値を大きくすることにより、より高い最大ドレイン電流値を達成することができる。

【0054】

（第 3 の実施形態）

図 5 は本発明の第 3 の実施形態に係る窒化物半導体装置の断面構造の一例を示している。

【0055】

図 5 に示すように、本実施形態の窒化物半導体装置であるトランジスタは、主面の面方位が (0001) であるサファイアからなる基板 501 と、基板 501 の上に形成された膜厚 100 nm の  $AlN$  からなるバッファ層 502 と、バッファ層 502 の上に形成された膜厚 1  $\mu m$  のアンドープの  $Al_{0.05}Ga_{0.95}N$  からなる下地層 503 と、下地層 503 の上に形成された膜厚 3.5 nm のアンドープの  $GaN$  からなる第 1 の半導体層 504 と、第 1 の半導体層 504 の上に形成された膜厚 25 nm のアンドープの  $Al_{0.15}Ga_{0.85}N$  からなる第 2 の半導体層 505 と、第 2 の半導体層 505 の上に形成された膜厚 100 nm の p 型  $Al_{0.15}Ga_{0.85}N$  からなるコントロール層 506 と、コントロール層 506 の上に形成された膜厚 5 nm の高濃度の p 型  $GaN$  からなるコンタクト層 507 とを有している。

【0056】

また、コンタクト層 507 及びコントロール層 506 を選択的にエッチングすることにより、コントロール層 506 及びコンタクト層 507 からなるコントロール領域が形成され、第 2 の半導体層 505 の上で且つコントロール領域の両側方の領域にそれぞれ  $Ti$  及び  $Al$  からなるソース電極 508 並びにドレイン電極 509 が形成されている。さらに、コンタクト層 507 上に、 $Ni$  からなるゲート電極 510 が形成されている。また、ソース電極 508、ドレイン電極 509 及びゲート電極 510 が形成されていない上部表面は、 $SiN$  からなるパッシベーション膜 511 に覆われている。

【0057】

本実施形態の窒化物半導体装置も第 1 の実施形態と同様に、下地層 503 が、第 1 の半導体層 504 に対して価電子帯にポテンシャル障壁を有しており、コントロール領域のバンドギャップは第 1 の半導体層 504 のバンドギャップよりも大きい。

【0058】

図 6 は、本実施形態に係る窒化物半導体装置の一例であるトランジスタの第 1 の半導体層 504 の厚さとスイッチング速度との関係を示している。

【0059】

10

20

30

40

50

図6に示されるように、第1の半導体層504の厚さが厚くなるに従って、スイッチング速度が遅くなる。

【0060】

このように、本発明に係る窒化物半導体装置において、チャンネル層を構成する第1の半導体層504に対して価電子帯にポテンシャル障壁を有する半導体からなる下地層503を備えた構成とし、第1の半導体層504の厚さを適切な値に設定することにより、高速なスイッチングを行うことが可能となる。このため、ノーマリオフ型で動作電流が大きく且つリーク電流が小さく、スイッチング速度が速い窒化物半導体トランジスタを実現することが可能となる。

【産業上の利用可能性】

10

【0061】

本発明に係る窒化物半導体装置は、ノーマリオフ型で動作電流を大きくでき且つ高速スイッチングを行うことが可能な窒化物半導体装置等に有用である。

【図面の簡単な説明】

【0062】

【図1】本発明の第1の実施形態に係る窒化物半導体装置を示す断面図である。

【図2】本発明の第1の実施形態に係る窒化物半導体装置のアンドープ $Al_xGa_{1-x}N$ 下地層の $Al$ の組成比 $x$ の値とデバイスの最大電流値との関係を示す構成図である。

【図3】本発明の第2の実施形態に係る窒化物半導体装置を示す断面図である。

【図4】本発明の第2の実施形態に係る窒化物半導体装置のアンドープ $In_yGa_{1-y}N$ 層の $In$ の組成比 $y$ の値とデバイスの最大電流値との関係を示す構成図である。

20

【図5】本発明の第3の実施形態に係る窒化物半導体装置を示す断面図である。

【図6】本発明の第3の実施形態に係る窒化物半導体装置のアンドープ $GaN$ 層の厚さとスイッチング速度との関係を示す構成図である。

【図7】従来の窒化物半導体電界効果トランジスタを示す断面図である。

【図8】従来の窒化物半導体電界効果トランジスタにおいて分極によって生じる固定電荷と自由電子の分布を示す構成図である。

【図9】従来の窒化物半導体電界効果トランジスタのエネルギーバンド図を示す構成図である。

【図10】従来の窒化物半導体電界効果トランジスタのドレイン電流-ドレイン電圧特性を示す構成図である。

30

【図11】比較例に係る窒化物半導体装置を示す断面図である。

【符号の説明】

【0063】

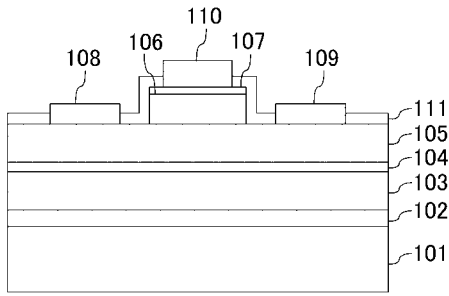
- 101 基板
- 102 バッファ層
- 103 下地層
- 104 第1の半導体層
- 105 第2の半導体層
- 106 コントロール層
- 107 コンタクト層
- 108 ソース電極
- 109 ドレイン電極
- 110 ゲート電極
- 111 パッシベーション膜
- 301 基板
- 302 バッファ層
- 303 下地層
- 304 第1の半導体層
- 305 第2の半導体層

40

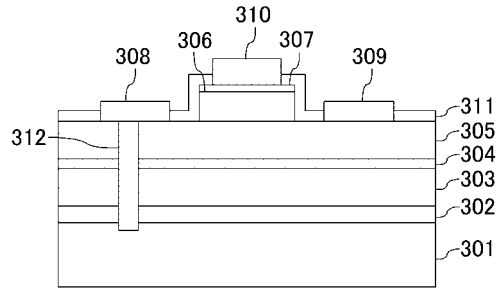
50

3 0 6	コントロール層	
3 0 7	コンタクト層	
3 0 8	ソース電極	
3 0 9	ドレイン電極	
3 1 0	ゲート電極	
3 1 1	パッシベーション膜	
3 1 2	貫通穴	
5 0 1	基板	
5 0 2	バッファ層	
5 0 3	下地層	10
5 0 4	第1の半導体層	
5 0 5	第2の半導体層	
5 0 6	コントロール層	
5 0 7	コンタクト層	
5 0 8	ソース電極	
5 0 9	ドレイン電極	
5 1 0	ゲート電極	
5 1 1	パッシベーション膜	
7 0 1	基板	
7 0 2	アンドープ GaN 層	20
7 0 3	アンドープ Al <sub>0.25</sub> Ga <sub>0.75</sub> N 層	
7 0 4	ソース電極	
7 0 5	ドレイン電極	
7 0 6	ゲート電極	
7 0 7	パッシベーション膜	
9 0 1	基板	
9 0 2	AlN バッファ層	
9 0 3	アンドープ GaN 層	
9 0 4	アンドープ AlGa <sub>0.25</sub> N 層	
9 0 5	p 型コントロール層	30
9 0 6	p 型コンタクト層	
9 0 7	ゲート電極	
9 0 8	ソース電極	
9 0 9	ドレイン電極	
9 1 0	パッシベーション膜	

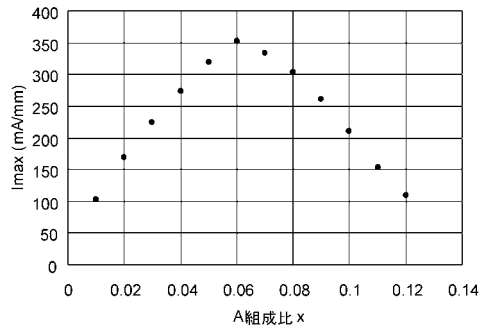
【 図 1 】



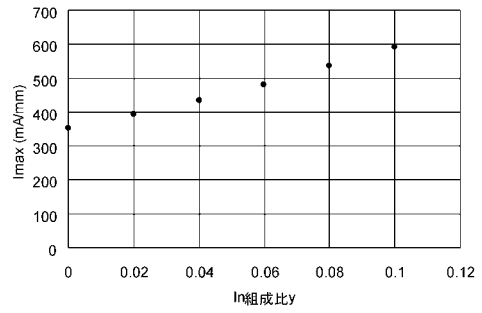
【 図 3 】



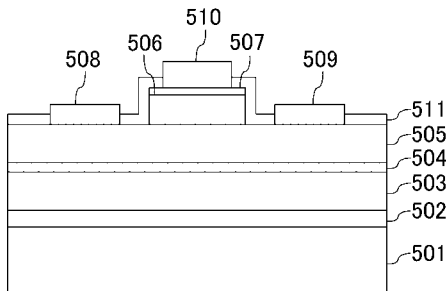
【 図 2 】



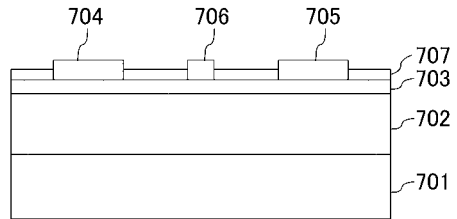
【 図 4 】



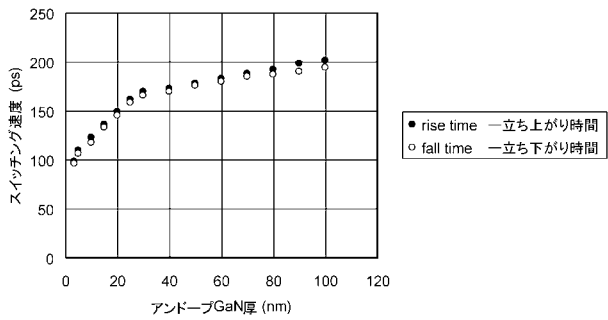
【 図 5 】



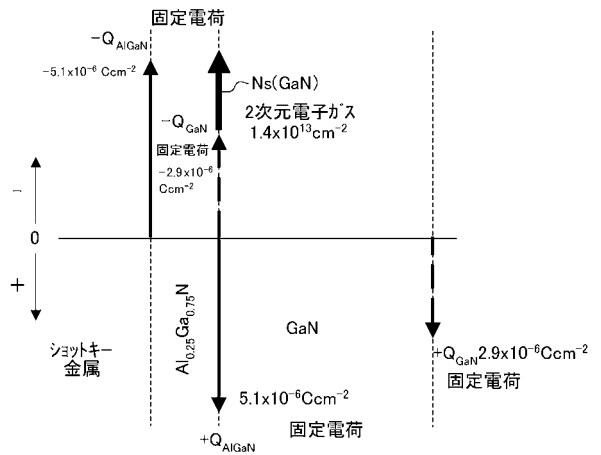
【 図 7 】



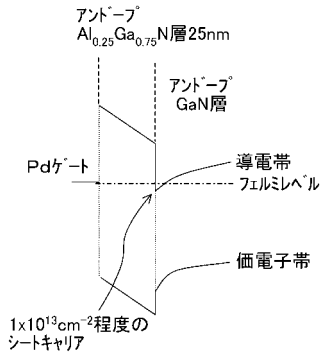
【 図 6 】



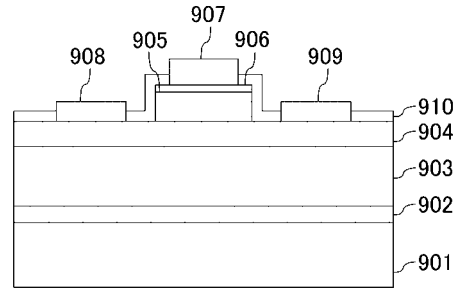
【 図 8 】



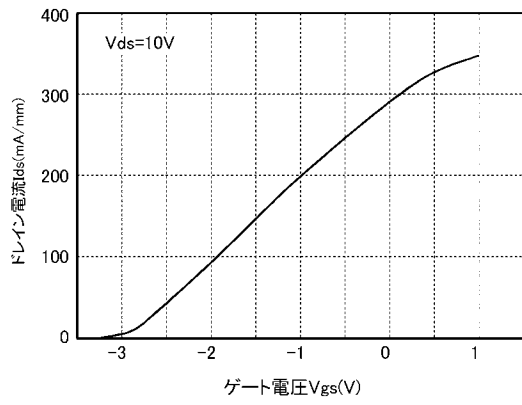
【 図 9 】



【 図 1 1 】



【 図 1 0 】



## フロントページの続き

- (74)代理人 100117581  
弁理士 二宮 克也
- (74)代理人 100117710  
弁理士 原田 智雄
- (74)代理人 100121728  
弁理士 井関 勝守
- (74)代理人 100124671  
弁理士 関 啓
- (74)代理人 100131060  
弁理士 杉浦 靖也
- (72)発明者 上野 弘明  
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 柳原 学  
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 上田 哲三  
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 上本 康裕  
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 田中 毅  
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 上田 大助  
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- Fターム(参考) 5F102 FA01 GB01 GB02 GC01 GD10 GJ03 GJ10 GK04 GL04 GM04  
GQ03 GR01 GR06 GR07 GV08