(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 925 025**

(51) Int. CI.:

G01R 19/00 (2006.01)
G01R 19/165 (2006.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(96) Fecha de presentación y número de la solicitud europea: **18.09.2013 E 13185014 (1)**

(97) Fecha y número de publicación de la concesión europea: **25.05.2022 EP 2711722**

(54) Título: **Circuito de medición de tensión diferencial**

(30) Prioridad:

19.09.2012 FR 1258787

(45) Fecha de publicación y mención en BOPI de la traducción de la patente:
13.10.2022

(73) Titular/es:

COMMISSARIAT À L'ÉNERGIE ATOMIQUE ET AUX ÉNERGIES ALTERNATIVES (100.0%)
Bâtiment "Le Ponant D" 25, rue Leblanc
75015 Paris, FR

(72) Inventor/es:

DESPESSE, GHISLAIN y
LECHAT SANJUAN, SYLVAIN

(74) Agente/Representante:

SUGRAÑES, S.L.P.

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Circuito de medición de tensión diferencial

Campo de la invención

La presente invención se refiere a un circuito de medición de tensión diferencial. La presente invención se refiere, en concreto a la utilización de dicho circuito para medir la tensión proporcionada por una célula generadora de tensión en un sistema eléctrico que comprende una pluralidad de células generadoras conectadas en serie, por ejemplo una batería eléctrica.

Exposición de la técnica anterior

Una batería eléctrica es una agrupación de varias células elementales (pilas, acumuladores, etc.) conectadas en serie entre dos nodos o bornes de provisión de una tensión continua. En ciertas aplicaciones, por ejemplo en el campo de las baterías para vehículos eléctricos, están previstos circuitos para medir y controlar la tensión de células elementales. Unos circuitos de medición conocidos utilizan amplificadores diferenciales. Sin embargo, a lo largo de toda la cadena, las células tienen tensiones de modo común cada vez más elevadas, por lo tanto, es necesario utilizar amplificadores diferenciales alimentados por una tensión superior o igual a la tensión completa de la batería. Esto no siempre es posible, y, cuando lo es, conlleva un consumo de energía relativamente significativo por los circuitos de medición, y aumenta el precio de coste de la batería. Otra solución consiste, para las células que tienen una tensión de modo común elevada, en llevar los potenciales alto y bajo de la célula a valores más bajos por medio de un par de resistencias de igual valor, o de un par de puentes divisores de igual razón de división, y efectuar la medición de tensión diferencial aguas abajo de las resistencias. Esto permite utilizar circuitos de medición alimentados por una tensión inferior a la tensión completa de la batería, pero presenta el inconveniente de disminuir sustancialmente la precisión de la medición, en concreto debido a márgenes de error que existen en los valores de las resistencias (siendo la pérdida de precisión tanto mayor cuanto más elevada es la razón de división). Por otro lado, en los mapas de gestión de batería conocidos, existen riesgos de degradación y/o electrocución relacionados con el hecho de que unos bornes de entrada reciben directamente la tensión de las células de la batería.

Un ejemplo de circuito de medición de tensión diferencial se describe en el documento WO2009/020566. El documento US2006/0250166 describe otro ejemplo de circuito de medición de tensión diferencial. El documento US6091226 describe un ejemplo de circuito de comparación de una tensión con un umbral. El documento US2010/0173183 describe sistemas y métodos de detección de anomalías de célula de batería.

Resumen

La invención tiene por objeto un circuito de medición de tensión diferencial según la reivindicación 1. Otras características ventajosas de dicho circuito de medición según la invención se definen en las reivindicaciones dependientes.

Breve descripción de los dibujos

Ejemplos y modos de realización del circuito de medición de tensión diferencial, así como sus características y ventajas, se expondrán en detalle en la siguiente descripción de modos de realización particulares hecha a título no limitativo en relación con las figuras adjuntas de entre las que:

la figura 1 es un esquema eléctrico que representa un ejemplo de realización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial;
la figura 2A es un esquema eléctrico parcial que ilustra un ejemplo de realización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial; las figuras 2B a 2C son esquemas eléctricos parciales que ilustran modos de realización según la invención reivindicada, del circuito de medición de tensión diferencial;
la figura 3 es un esquema eléctrico que representa un modo de realización según la invención reivindicada, de un circuito de medición de tensión diferencial;
la figura 4 es un esquema eléctrico que representa un ejemplo de realización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial capaz de funcionar sea cual sea el signo de la tensión aplicada a sus bornes;
las figuras 5A y 5B son esquemas eléctricos parciales que ilustran ejemplos de realización, que no forman parte de la invención reivindicada, de un circuito de medición de tensión diferencial capaz de funcionar cuando una tensión diferencial de modo común negativo es aplicada a sus bornes;
la figura 6 es un esquema eléctrico que representa un ejemplo de realización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial capaz de funcionar sea cual sea el signo del modo común de la tensión a medir;
la figura 7 es un esquema eléctrico que representa un ejemplo de realización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial capaz de funcionar sea cual sea el signo del modo común de la tensión a medir;

la figura 8 es un esquema eléctrico que representa un ejemplo de realización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial capaz de funcionar sea cual sea el signo de la tensión aplicada a sus bornes y sea cual sea el signo del modo común de esta tensión;
las figuras 9, 10 y 12 son esquemas eléctricos parciales que ilustran modos de realización según la invención reivindicada, del circuito de medición de tensión diferencial; la figura 11 es un esquema eléctrico parcial que ilustra un ejemplo de realización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial;
la figura 13 es un esquema eléctrico que ilustra un ejemplo de utilización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial en una batería eléctrica; y
la figura 14 es un esquema eléctrico que ilustra otro ejemplo de utilización, que no forma parte de la invención reivindicada, de un circuito de medición de tensión diferencial en una batería eléctrica.

Por razones de claridad, unos mismos elementos se han designado por unas mismas referencias en las diferentes figuras. Además, solo se han representado y descrito los elementos útiles para la comprensión de la invención.

Descripción detallada

La figura 1 es un esquema eléctrico que representa un ejemplo de realización de un circuito de medición de tensión diferencial. El circuito de la figura 1 comprende un espejo de corriente 100 cuya rama de entrada comprende un transistor bipolar 101 montado en diodo (base y colector conectados), y cuya rama de salida comprende un transistor bipolar 103 cuya base está conectada a la base del transistor 101. En el ejemplo representado, los transistores 101 y 103 son transistores PNP. Los emisores de los transistores 101 y 103 están conectados a un nodo IN2 de aplicación del potencial alto V_b de una tensión diferencial V_e a medir. El colector del transistor 101 está conectado a un nodo IN1 de aplicación del potencial bajo V_a de la tensión V_e ($V_e = V_b - V_a$) por medio de un elemento resistivo 104 de valor R1. El colector del transistor 103 está conectado a un nodo GND de aplicación de un potencial de referencia, por ejemplo, la masa, opcionalmente por medio de un elemento de conversión corriente/tensión 105.

Cuando una tensión V_e positiva ($V_b > V_a$) se aplica entre los bornes IN1 y IN2, circula, en la rama de entrada del espejo 100, una corriente I_e proporcional a V_e menos la tensión de umbral del transistor 101 y, en la rama de salida del espejo 100, una corriente I_s igual a la corriente I_e. La corriente I_s es representativa de la tensión diferencial de entrada. Se puede medir con circuitos (no representados) alimentados por una tensión inferior al potencial alto V_b de la tensión diferencial V_e. La resistencia 104 permite ajustar la relación entre la corriente I_s y la tensión diferencial V_e. La corriente I_s puede bien digitalizarse directamente por medio de un convertidor analógico-digital (no representado), o bien transformarse, por el convertidor 105, en una tensión V_s, imagen de la tensión V_e pero que tiene su potencial bajo llevado a masa, provista entre el nodo de referencia GND y un nodo de salida OUT del convertidor 105.

Las utilizaciones que pueden hacerse de la corriente I_s o de la tensión V_s (digitalización, utilización para controlar un circuito de control de células de una batería, etc.) no se describirán de forma exhaustiva, siendo los modos de realización propuestos compatibles con las utilizaciones habituales de los circuitos de medición diferencial.

Una ventaja del circuito de la figura 1 es que es más simple de realizar y menos costoso que los circuitos de medición diferencial existentes. Este circuito permite, en efecto, en su versión más simple, efectuar una medición diferencial por medio de un único espejo de corriente (dos transistores 101 y 103) y de dos resistencias (R1 y R2). Además, en el caso de una utilización para medir la tensión proporcionada por una célula de una batería eléctrica, este circuito no necesita ni una alimentación por la tensión completa de la batería, ni un descenso de los potenciales alto y bajo de la tensión a medir por medio de un par de puentes divisores de tensión resistivos idénticos. Por otro lado, los riesgos de degradación y/o electrocución durante manipulaciones son reducidos. Esto permite también proteger otros circuitos susceptibles de ser referenciados al mismo potencial de masa GND que el circuito de medición diferencial. El circuito de la figura 1 es, por lo tanto, más ahorrador de energía, más preciso, y más seguro que los circuitos existentes.

En el ejemplo de la figura 2A, el convertidor 105 comprende un elemento resistivo 201 de valor R2, por ejemplo, una resistencia, que conecta el nodo OUT al nodo GND. El nodo OUT está conectado al colector del transistor 103. La razón R2/R1 fija la relación entre la tensión de salida V_s y la tensión de entrada V_e menos la tensión de umbral del transistor 101.

En el modo de realización de la figura 2B, el convertidor 105 comprende, en serie entre el nodo OUT y el nodo GND, una resistencia 203 de igual valor R1 que la resistencia 104 (figura 1), y un transistor 205 montado en diodo, idéntico al transistor 101 (figura 1). El nodo OUT está conectado al colector del transistor 103. La resistencia 203 está entre el nodo OUT y el emisor del transistor 205, y el colector del transistor 205 está conectado al nodo GND. La impedancia del convertidor corriente/tensión 105 (un transistor PNP montado en diodo + una resistencia de valor R1) es, de este modo, idéntica a la impedancia de entrada del circuito de medición diferencial. De ello resulta que, en el intervalo de funcionamiento del circuito de medición, la tensión de salida V_s es igual a la tensión de entrada V_e.

En el modo de realización de la figura 2C, el convertidor 105 comprende los mismos elementos que en el ejemplo de la figura 2B, y comprende además, en serie entre el colector del transistor 205 y el nodo GND, una resistencia 203' idéntica a la resistencia 203, y un transistor 205' montado en diodo idéntico al transistor 205. La resistencia 203' está

entre el colector del transistor 205 y el emisor del transistor 205', y el colector del transistor 205 está conectado al nodo GND. La impedancia del convertidor corriente/tensión 105 es, de este modo, igual a dos veces la impedancia de entrada del circuito de medición diferencial. De ello resulta que, en el intervalo de funcionamiento del circuito de medición, la tensión de salida V_s es igual a dos veces la tensión de entrada V_e. Se señala que, en este ejemplo, las resistencias 203 y 203' podrían ser reemplazadas por una única resistencia de valor 2R1. De forma general, es ventajoso, sin embargo, utilizar componentes idénticos en la rama de entrada del circuito de medición y en el circuito de conversión corriente/tensión 105, ya que esto permite, en concreto, garantizar la simetría de las variaciones de comportamiento en función de la temperatura en las dos ramas.

La figura 3 es un esquema eléctrico que ilustra Z un modo de realización según la invención reivindicada, de un circuito de medición de tensión diferencial. El circuito de la figura 3 comprende los mismos elementos que el circuito de la figura 1, y, en el ejemplo representado, el convertidor corriente/tensión 105 es el mismo que en el ejemplo de la figura 2B. El circuito de la figura 3 comprende además, entre la resistencia 104 y el nodo IN1 y en serie con el transistor 101 y la resistencia 104, un transistor 101' montado en diodo idéntico al transistor 101, y una resistencia 104' idéntica a la resistencia 104. El emisor del transistor 101' está conectado a la resistencia 104, y el colector del transistor 101' está conectado al nodo IN1 por medio de la resistencia 104'. La impedancia del convertidor corriente/tensión 105 es, de este modo, igual a la mitad de la impedancia de entrada del circuito de medición diferencial. De ello resulta que, en el intervalo de funcionamiento del circuito de medición, la tensión de salida V_s es igual a la mitad de la tensión de entrada V_e.

El experto en la materia sabrá, en función de la utilización prevista, prever otras razones de impedancia entre la entrada diferencial del circuito de medición y el elemento de conversión corriente/tensión 105, para obtener otras relaciones, lineales o no lineales, entre la tensión de salida V_s y la tensión de entrada V_e.

Los circuitos descritos en relación con las figuras 1 a 3 están destinados a funcionar cuando la tensión $V_e = V_b - V_a$ a medir es positiva (y superior a la tensión de umbral del transistor 101). En ciertas aplicaciones, por ejemplo cuando la tensión diferencial a medir es una tensión alternativa, o cuando se desea facilitar el montaje del circuito de medición sin diferenciar su borne de entrada alto de su borne de entrada bajo, no se conoce de antemano el signo de la tensión V_e a medir.

La figura 4 es un esquema eléctrico que representa un ejemplo de realización de un circuito de medición de tensión diferencial capaz de funcionar sea cual sea el signo de la tensión V_e aplicada a sus bornes. El circuito de la figura 4 comprende los mismos elementos que el circuito de la figura 1, y comprende además, entre los nodos de entrada IN1 y IN2, un segundo espejo de corriente 400, idéntico al espejo 100 y una segunda resistencia de entrada 404, idéntica a la resistencia 104. El espejo 400 y la resistencia 404 están conectados de la misma forma que el espejo 100 y la resistencia 104 pero invirtiendo los nodos de entrada IN1 y IN2. El espejo 400 comprende, en su rama de entrada, un transistor 401 montado en diodo, idéntico al transistor 101, y en su rama de salida, un transistor 403 idéntico al transistor 103, cuya base está conectada a la base del transistor 401. Los emisores de los transistores 401 y 403 están conectados al nodo de entrada IN1. El colector del transistor 401 está conectado al nodo IN2 por medio de la resistencia 404. El colector del transistor 403 está conectado al colector del transistor 103.

Cuando una tensión V_e positiva ($V_b > V_a$) se aplica entre los bornes IN1 y IN2, el transistor 401, polarizado de forma inversa, se bloquea. El espejo de corriente 400 está, por lo tanto, inactivo. Una corriente de salida I_s positiva, representativa de la tensión V_e, es generada por el espejo de corriente 100 que, a su vez, está activo. Cuando una tensión V_e negativa ($V_b < V_a$) se aplica entre los bornes IN1 y IN2, el transistor 101, polarizado de forma inversa, se bloquea. El espejo de corriente 100 está, por lo tanto, inactivo. Una corriente de salida I_s positiva, representativa de la tensión $V_a - V_b$, es generada por el espejo de corriente 400 que, a su vez, está activo. De este modo, sea cual sea el signo de la tensión diferencial V_e aplicada en la entrada, el circuito de la figura 4 proporciona una magnitud I_s o V_s representativa del valor absoluto de V_e.

Los circuitos descritos en relación con las figuras 1 a 4 están destinados a funcionar cuando el modo común $V_c = (V_a + V_b)/2$ de la tensión V_e a medir es positivo con respecto al potencial del nodo GND (o, más generalmente, cuando el potencial más alto de la tensión V_e a medir es superior al potencial del nodo GND en un valor al menos igual a la tensión de saturación del transistor de salida 103 o 403 del espejo de corriente).

Unos circuitos que permiten medir una tensión V_e que tiene un modo común negativo pueden obtenerse reemplazando, en los circuitos descritos en relación con las figuras 1 a 4, los transistores bipolares PNP por transistores bipolares NPN, sin cambiar las conexiones de emisor, de base y de colector con respecto a los circuitos de las figuras 1 a 4, pero invirtiendo los nodos de entrada alto y bajo con respecto a los circuitos de las figuras 1 a 4. En este caso, la corriente de salida I_s representativa de la tensión de entrada V_e es una corriente negativa (corriente positiva que va del nodo GND hacia el transistor de salida 103 o 403 del espejo de corriente). Si se desea que el circuito de medición proporcione una tensión de salida V_s positiva con respecto al potencial de referencia del nodo GND, se puede prever incluir una función de inversión en el elemento de conversión corriente/tensión 105.

Las figuras 5A y 5B son esquemas eléctricos parciales que ilustran ejemplos de realización de un convertidor corriente/tensión 105 que incluye una función de inversión.

En el ejemplo de la figura 5A, el circuito 105 comprende un amplificador operacional 501 montado en inversor. El amplificador 501 comprende un borne de alimentación bajo conectado al nodo GND, y un borne de alimentación alto que recibe un potencial de alimentación alto V_{dd}, por ejemplo del orden de 3 V. La entrada no inversora (+) y la entrada inversora (-) del amplificador 501 están conectadas, respectivamente, al nodo GND y al colector del transistor de salida del espejo de corriente del circuito de medición (transistor 103/403 no visible en la figura 5A). La salida del amplificador 501 está conectada al nodo OUT. Un bucle de realimentación negativa conecta la salida del amplificador 501 a la entrada inversora. En el ejemplo representado, el bucle de realimentación negativa comprende una resistencia 503 idéntica a las resistencias 104/404 (no visibles en la figura 5A), en serie con un transistor 502 montado en diodo, idéntico a los transistores 101/401 (no visibles en la figura 5A). El emisor del transistor 502 está conectado a la entrada inversora del amplificador 501, y la resistencia 503 conecta el colector del transistor 502 a la salida del amplificador 501. La impedancia del bucle de realimentación negativa es, de este modo, idéntica a la impedancia de entrada del circuito de medición diferencial. De ello resulta que, en el intervalo de funcionamiento del circuito de medición, la tensión de salida V_s es positiva e igual a la tensión de entrada V_e (o al valor absoluto de V_e en el caso del circuito de la figura 4). Pueden preverse razones de impedancia diferentes entre el bucle de realimentación negativa y la entrada del circuito de medición para obtener relaciones diferentes entre la tensión V_s y la tensión V_e.

En el ejemplo de la figura 5B, el circuito 105 comprende un espejo de corriente 500 cuya rama de entrada comprende un transistor PNP 505 montado en diodo, y cuya rama de salida comprende un transistor PNP 507 cuya base está conectada a la base del transistor 505. Los emisores de los transistores 505 y 507 están conectados a un raíl de alimentación positiva V_{dd}. El colector del transistor 505 está conectado al colector del transistor de salida del espejo de corriente del circuito de medición (transistor 103/403 no visible en la figura 5B). El colector del transistor 507 está conectado al nodo OUT. El nodo OUT está conectado al nodo de referencia GND por medio de una resistencia 508 idéntica a las resistencias 104/404 (no visibles en la figura 5B), en serie con un transistor 509 montado en diodo, idéntico a los transistores 101/401 (no visibles en la figura 5A). El emisor del transistor 509 está conectado al nodo OUT por medio de la resistencia 508. El colector del transistor 509 está conectado al nodo GND. La impedancia de la rama situada entre el nodo OUT y el nodo GND es, de este modo, idéntica a la impedancia de entrada del circuito de medición diferencial. En el intervalo de funcionamiento del circuito de medición, la corriente I_s proporcionada por el circuito de medición es invertida por el espejo de corriente 500, y la tensión de salida V_s es, de este modo, positiva e igual a la tensión de entrada V_e (o al valor absoluto de V_e en el caso del circuito de la figura 4). Pueden preverse razones de impedancia diferentes entre el circuito de conversión 105 y la entrada del circuito de medición para obtener relaciones diferentes entre la tensión V_s y la tensión V_e.

La figura 6 es un esquema eléctrico que representa un ejemplo de realización de un circuito de medición diferencial capaz de funcionar sea cual sea el signo del modo común de la tensión V_e a medir. El circuito de la figura 6 comprende los mismos elementos que el circuito de la figura 1, y comprende además, entre los nodos de entrada IN1 y IN2, un segundo espejo de corriente 600 y una segunda resistencia de entrada 604, idéntica a la resistencia 104. El espejo de corriente 600 difiere del espejo de corriente 100 en que está realizado con transistores bipolares NPN y no con transistores PNP. El espejo 600 comprende, en su rama de entrada, un transistor NPN 601 montado en diodo, y, en su rama de salida, un transistor NPN 603 cuya base está conectada a la base del transistor 601. Los emisores de los transistores 601 y 603 están conectados al nodo de entrada IN1. El colector del transistor 601 está conectado al nodo IN2 por medio de la resistencia 604. El circuito de la figura 6 comprende, además, un tercer espejo de corriente 700 que tiene la función de invertir la corriente negativa proporcionada en la salida del espejo 600 cuando una tensión V_e de modo común negativo es aplicada en la entrada del circuito de medición. El espejo 700 comprende, en su rama de entrada, un transistor PNP 701 montado en diodo, y, en su rama de salida, un transistor PNP 703 cuya base está conectada a la base del transistor 701. Los emisores de los transistores 701 y 703 están conectados a un raíl de alimentación positiva V_{dd}. El colector del transistor 701 está conectado al colector del transistor 603. El colector del transistor 703 está conectado al colector del transistor 103.

Cuando una tensión V_e positiva ($V_b > V_a$) de modo común positivo se aplica entre los bornes IN1 y IN2, el espejo de corriente 100 está activo y los espejos 600 y 700 están inactivos (en concreto porque el transistor 603 está polarizado de forma inversa, o de forma directa pero a una tensión inferior a su umbral de conducción). El espejo 100 proporciona una corriente I_{s1} positiva representativa de la tensión de entrada V_e. Cuando una tensión V_e positiva de modo común negativo se aplica entre los bornes IN1 y IN2, el espejo 100 está inactivo y los espejos 600 y 700 están activos. El espejo 700 proporciona una corriente I_{s2} positiva representativa de la tensión de entrada V_e.

La figura 7 es un esquema eléctrico que representa un ejemplo de realización de un circuito de medición de tensión diferencial capaz de funcionar sea cual sea el signo del modo común de la tensión a medir. El circuito de la figura 7 difiere del circuito de la figura 6 en que, en el circuito de la figura 6, una resistencia de valor R1 está prevista en la entrada de cada uno de los espejos de corriente 100 y 600 (resistencias 104 y 604, respectivamente), mientras que en el circuito de la figura 7, está resistencia está mutualizada. En el circuito de la figura 7, la resistencia 604 no está presente y el colector del transistor 601 está conectado no al emisor del transistor 103 sino a su colector, por medio de un diodo D2 cuyo ánodo está en el lado del colector del transistor 103. Además, un diodo D1 está previsto entre el colector del transistor 103 y el circuito de conversión corriente/tensión 105, estando el ánodo del diodo D1 en el lado del colector del transistor 103.

La figura 8 es un esquema eléctrico que representa un ejemplo de realización de un circuito de medición de tensión diferencial capaz de funcionar sea cual sea el signo de la tensión V_e a medir, y sea cual sea el signo del modo común de esta tensión. El circuito de la figura 8 corresponde al circuito de la figura 7, en los que la resistencia 104, los diodos D1 y D2, y los espejos de corriente 100, 600 y 700 se han duplicado. La parte duplicada, comprende una resistencia 104' idéntica a la resistencia 104, diodos D1' y D2' respectivamente idénticos a los diodos D1 y D2, y espejos de corriente 100', 600' y 700' respectivamente idénticos a los espejos de corriente 100, 600 y 700. Los elementos 104', D1', D2', 100', 600' y 700' están conectados de la misma forma que los elementos 104, D1, D2, 100, 600 y 700 pero invirtiendo los nodos de entrada IN1 y IN2.

Las figuras 9 a 12 son esquemas eléctricos que ilustran un ejemplo y diversos modos de realización susceptibles de mejorar más el funcionamiento de los circuitos de medición de tensión descritos en la presente solicitud.

La figura 9 ilustra un modo de realización en el que unos transistores del circuito de medición diferencial se ponen en serie con unas resistencias de emisor. En el ejemplo representado, el circuito de medición comprende los mismos elementos que el circuito de la figura 1, y el convertidor corriente/tensión 105 comprende los mismos elementos que en el ejemplo de la figura 2B. El circuito de la figura 9 comprende, además, tres resistencias 901, 902 y 903 de igual valor R_e, conectadas, respectivamente, entre el emisor del transistor 101 y el nodo IN2, entre el emisor del transistor 103 y el nodo IN2, y en serie con la resistencia 203 entre el emisor del transistor 205 y la resistencia 203. La adición de las resistencias de emisor R_e permite limitar el efecto de disparidad entre los transistores, vinculado a las imprecisiones de fabricación. A título de variante, se puede prever suprimir las resistencias 104 y 203, y utilizar las resistencias de emisor para definir el vínculo entre la tensión de entrada V_e y la corriente de salida I_s del circuito de medición. La utilización de resistencias de emisor no está, por supuesto, limitada al circuito de la figura 1 y puede estar prevista en todos los circuitos de medición descritos en la presente solicitud.

La figura 10 es un esquema eléctrico parcial que ilustra un modo de realización del circuito de conversión corriente/tensión 105 del circuito de medición de la figura 9. En un espejo de corriente con transistores bipolares, una corriente de base i_b (véase la figura 9) es consumida por cada uno de los transistores del espejo. Ahora bien, las bases de los transistores bipolares son alimentadas solamente por la rama de entrada (rama de la izquierda) del espejo. Esto conduce a una ligera asimetría entre la rama de entrada y la rama de salida del espejo, lo que se traduce en un error en la magnitud de salida I_s o V_s del circuito de medición. A modo de ilustración, en el circuito de la figura 9, las corrientes de colector i_c de los transistores 101 y 103 son idénticas. La corriente I_s de salida es igual a la corriente i_c, pero la corriente I_e de entrada es igual a $i_c + 2i_b$. Al estar las resistencias de emisor 901 y 902 atravesadas por una corriente igual a $i_c + i_b$, la tensión diferencial de entrada V_e puede escribirse $V_e = (R_e + R1)i_c + (R_e + 2R1)i_b + V_{be}$, donde V_{be} es la tensión base-emisor del transistor 101, y la tensión de salida V_s puede escribirse $V_s = (R_e + R1)i_c + Vb_e$. Por lo tanto, a la tensión de salida le falta $(R_e + 2R1)i_b$ para ser idéntica a la tensión de entrada. En el modo de realización de la figura 10, el circuito de conversión corriente/tensión 105 está adaptado para compensar este error. El circuito de conversión 105 de la figura 10 comprende los mismos elementos que el circuito de conversión 105 de la figura 9, y comprende además, en serie entre la base y el colector del transistor 205, tres resistencias 1001, 1002 y 1003, de valores respectivos R1, R1 y R_e. Al estar seleccionado el transistor 205 sustancialmente idéntico a los transistores 101 y 103, su corriente de base i_b es la misma que la de los transistores 101 y 103. La corriente de base i_b del transistor 205 que atraviesa las resistencias 1001, 1002 y 1003, la tensión de salida Vs puede escribirse $V_s = (R_e + R1)i_c + V_{be} + (R_e + 2R1)i_b$, y es, por lo tanto, igual a la tensión V_e. La previsión de una compensación de la corriente de base no está, por supuesto, limitada al circuito de la figura 9 y puede preverse en todos los circuitos de medición descritos en la presente solicitud.

En ausencia de compensación, el error vinculado a la corriente de base de los transistores bipolares es tanto mayor cuando menos es la ganancia de corriente de estos transistores. Para maximizar la ganancia de corriente, se puede prever, como se ilustra en la figura 11, reemplazar cada uno de los transistores del espejo de corriente por un par de dos transistores bipolares del mismo tipo conectados según un montaje Darlington.

La figura 12 ilustra otro modo de realización del circuito de medición de la figura 1. En teoría, en el circuito de la figura 1, el transistor de salida 103 del espejo de corriente 100 se comporta como una fuente de corriente pura, y la corriente de salida I_s es independiente de la tensión detectada por el transistor 103. Sin embargo, en la práctica, la corriente de salida I_s deriva ligeramente en función de la tensión emisor-colector detectada por el transistor 103. Cuanto más elevada es esta tensión, más importante es la corriente de salida I_s. En otras palabras, cuanto más elevado es el modo común de la tensión V_e a medir, más importante es la deriva (se habla de efecto de modo común). En el modo de realización de la figura 12, está previsto un elemento de compensación de este efecto de modo común. El circuito de la figura 12 comprende los mismos elementos que el circuito de la figura 1, y el convertidor corriente/tensión 105 es el mismo que en el ejemplo de la figura 2B. El circuito de la figura 12 comprende, además, un segundo espejo de corriente 1200 que comprende, en su rama de entrada, un transistor bipolar NPN 1201 montado en diodo, y, en su rama de salida, un transistor bipolar NPN 1203 cuya base está conectada a la base del transistor 1201. Los emisores de los transistores 1201 y 1203 están conectados al nodo GND. El colector del transistor 1201 está conectado al nodo IN1 por medio de una resistencia 1204 de valor R_{comp}. El colector del transistor 1203 está conectado al colector del transistor 103. En funcionamiento, el espejo de corriente 1200 y la resistencia 1204 permiten sustraer a la corriente de salida I_s del espejo de corriente 100 una corriente i_{comp} proporcional a una tensión cercana a la tensión detectada por el transistor 103 (tensión V_a - V_{GND} en este ejemplo). La resistencia 1204 determina la relación entre esta tensión de

referencia y la corriente i_{comp}. El valor R_{comp} de la resistencia 1204 se selecciona en función de la sensibilidad del transistor 103 al efecto de modo común. Este valor se puede determinar mediante cálculo o mediante mediciones de caracterización del circuito. La previsión de una compensación del efecto de modo común no está, por supuesto, limitada al circuito de la figura 1 y puede estar prevista en todos los circuitos de medición descritos en la presente solicitud.

La figura 13 es un esquema eléctrico que ilustra un ejemplo de realización de una batería eléctrica que consta de una pluralidad de células elementales conectadas en serie, y medios de medición y de control de la tensión de las células de la batería. En el ejemplo representado, la batería comprende n células elementales C_i en serie, donde i es un número entero que va de 1 a n, con n un número entero superior a 1. El nodo de potencial bajo de la primera célula C_1 de la serie está conectado a un borne V_{BAT-} de provisión del potencial bajo de la batería. El nodo de potencial alto de la última célula C_n de la serie está conectado a un borne V_{BAT+} de provisión del potencial alto de la batería. Cada célula C_i proporciona a sus bornes una tensión V_{ei}. La tensión proporcionada a los bornes de la batería es igual a la suma de las tensiones V_{ei} proporcionadas por las n células elementales.

A los bornes de cada célula elemental C_i, está conectado un circuito de medición diferencial (no representado) del tipo descrito en relación con las figuras 1 a 12, que proporciona una magnitud representativa de la tensión V_{ei} en los bornes de la batería. En este ejemplo, cada circuito de medición diferencial conectado a una célula C_i proporciona una tensión V_{si} igual a la tensión V_{ei} de la célula. En este ejemplo, el nodo de referencia GND común a todos los circuitos de medición diferencial está conectado al nodo de potencial bajo V_{BAT-} de la batería. A cada célula elemental C_i, están asociados, además, un transistor bipolar NPN T_{Bi} cuya base recibe la tensión de salida V_{si} proporcionada por el circuito de medición, y un transistor bipolar PNP T_{Hi}. El emisor y el colector del transistor T_{Hi} están conectados, respectivamente, al nodo de potencial alto y al nodo de potencial bajo de la célula C_i, opcionalmente por medio de resistencias no representadas. La base del transistor T_{Hi} está conectada al colector del transistor T_{Bi}. Una resistencia intermedia no representada puede estar prevista, opcionalmente, entre la base del transistor T_{Hi} y el nodo de potencial alto de la célula C_i. El emisor del transistor T_{Bi} recibe un potencial de referencia V_{REF}.

En funcionamiento, cuando la tensión V_{si} supera la tensión V_{REF} completada con la tensión de puesta en conducción del transistor T_{Bi}, el transistor T_{Bi} se vuelve progresivamente conductor. Esto conduce a hacer progresivamente conductor el transistor T_{Hi} y conlleva una disipación de energía en los bornes de la célula C_i, lo que permite, por ejemplo, evitar una sobrecarga de las células de la batería durante una operación de recarga de la batería. El umbral V_{REF} puede ser fijo, o aumentar progresivamente en el transcurso de la carga para equilibrar la carga de la batería.

La figura 14 es un esquema eléctrico que ilustra otro ejemplo de realización de una batería eléctrica que consta de una pluralidad de células elementales conectadas en serie, y medios de medición y de control de la tensión de las células de la batería. En el ejemplo representado, la batería comprende n células elementales C_i en serie, donde i es un número entero que va de 1 a n, con n un número entero superior a 1. El nodo de potencial bajo de la primera célula C_1 de la serie está conectado a un borne V_{BAT-} de provisión del potencial bajo de la batería. El nodo de potencial alto de la última célula C_n de la serie está conectado a un borne V_{BAT+} de provisión del potencial alto de la batería. Cada célula C_i proporciona a sus bornes una tensión V_{ei}. La tensión proporcionada a los bornes de la batería es igual a la suma de las tensiones V_{ei} proporcionadas por las n células elementales.

A los bornes de cada célula elemental C_i, está conectado un circuito de medición diferencial del tipo descrito en relación con las figuras 1 a 12. En el ejemplo representado, cada circuito de medición diferencial es un circuito del tipo descrito en relación con la figura 1, que comprende un espejo de corriente 100_i con dos transistores 101_i y 103_i, y una resistencia 104_i de valor R1 en serie con el transistor 101_i. Según un aspecto del ejemplo de realización de la figura 14, el elemento 105 de conversión corriente/tensión del circuito de la figura 1 está mutualizado y compartido entre todos los circuitos de medición diferencial de la batería. En este ejemplo, los colectores de los transistores 103_i de todos los circuitos de medición diferencial están conectados al mismo elemento de conversión corriente/tensión 105. Un interruptor Sel_i está colocado entre el nodo de potencial alto de cada célula de la batería y el emisor del transistor 101_i del circuito de medición diferencial asociado a esta célula. Unos medios de control no representados, que constan, por ejemplo, de un calculador, permiten controlar los interruptores Sel_i. En funcionamiento, cuando se desea medir la tensión de una célula C_i de la batería, el interruptor Sel_i asociado a esta célula está cerrado, y los interruptores asociados a las otras células están abiertos. La tensión V_s entre el nodo OUT de salida del elemento 105 y la masa es, entonces, representativa de la tensión en los bornes de la célula C_i.

Una ventaja del ejemplo de realización de la figura 14 es que permite limitar el número de elementos de conversión corriente/tensión 105. Además, el número de convertidores analógico-digital necesario para muestrear la tensión Vs de salida del elemento 105 también se reduce.

Se han descrito unos modos de realización particulares de la presente invención.

En particular, la invención no se limita a la utilización particular, descrita en relación con la figura 13, de los circuitos de medición diferencial descritos en la presente solicitud. Más generalmente, la invención no se limita a una utilización de los circuitos de medición diferencial descritos en baterías eléctricas. Los circuitos de medición diferencial descritos en la presente solicitud pueden utilizarse, en concreto, en aplicaciones de tipo generador fotovoltaico, pilas de

combustible, etc. En el caso de una utilización en una batería eléctrica, el experto en la materia sabrá prever otras formas de utilizar la magnitud I_s o V_s proporcionada por el circuito de medición diferencial para controlar las células de la batería, que la descrita en relación con la figura 13. A modo de ejemplo, la magnitud I_s o V_s puede ser muestreada y utilizada por un calculador digital configurado para controlar las células de la batería. Por otro lado, la batería no consta necesariamente de tantos circuitos de medición diferencial como células elementales. Un multiplexor puede estar previsto para compartir un circuito de medición diferencial o una parte de un circuito de medición diferencial entre varias células de la batería. A modo de ejemplo, un mismo elemento de conversión corriente/tensión puede ser compartido entre varios circuitos de medición diferencial por medio de un multiplexor, lo que permite, por ejemplo, medir todas las tensiones del grupo de baterías con un solo convertidor analógico digital. Además, para evitar un consumo inútil de energía por el circuito de medición, un interruptor puede estar previsto para desactivar el circuito de medición cuando no se utiliza.

Por otro lado, el experto en la materia sabrá realizar todos los circuitos de medición descritos en la presente solicitud utilizando otros tipos de transistores que transistores bipolares, por ejemplo transistores MOS, FET o JFET. A modo de ejemplo, los transistores bipolares PNP y NPN pueden ser reemplazados, respectivamente, por transistores MOS con canal P, y por transistores MOS con canal N, con las conexiones de fuente, de rejilla y de drenaje de los transistores MOS remplazando, respectivamente, las conexiones de emisor, de base y de colector de los transistores bipolares. Al ser los transistores MOS componentes bidireccionales en corriente, unos diodos complementarios pueden, en ciertos casos, ser necesarios para asegurar la derivación de las corrientes. A modo de ejemplo, en el caso particular del circuito de la figura 4, se podrán prever cuatro diodos suplementarios, respectivamente entre el transistor 101 y la resistencia 104, estando el ánodo del diodo en el lado del transistor 101, entre el transistor 103 y el circuito 105, estando el ánodo del diodo en el lado del transistor 103, entre el transistor 401 y la resistencia 404, estando el ánodo del diodo en el lado del transistor 401, y entre el transistor 403 y el circuito 105, estando el ánodo del diodo en el lado del transistor 403. Estos diodos permiten derivar la corriente de entrada en el espejo de corriente 100 cuando la tensión V_e es positiva, y en el espejo de corriente 400 cuando la tensión V_e es negativa.

REIVINDICACIONES

1. Circuito de medición de tensión (V_e) que consta de un primer espejo de corriente (100), en el que:

una rama de entrada de dicho espejo (100) comprende un primer transistor (101) montado en diodo, estando el primer transistor (101) y un primer elemento resistivo (104) conectados en serie entre unos primer (IN2) y segundo (IN1) nodos de aplicación de dicha tensión (V_e); y
una rama de salida de dicho espejo (100) comprende un segundo transistor (103) que proporciona una corriente (I_s) representativa de dicha tensión (V_e),
constando el circuito, además, de un elemento (105) de conversión de dicha corriente (I_s) en una tensión (V_s) de salida, comprendiendo el elemento de conversión (105), en serie con la rama de salida (103) entre el primer nodo (IN2) y un tercer nodo (GND) de aplicación de un potencial de referencia, un segundo elemento resistivo (203) de igual valor (R1) que el primer elemento resistivo (104) y tercer transistor (205) idéntico al primer transistor (101) del espejo de corriente (100).

2. Circuito según la reivindicación 1, en el que cada transistor (101, 103) del espejo de corriente está en serie con una resistencia (901, 902).

3. Circuito según la reivindicación 1 o 2, en el que los transistores (101, 103) del espejo de corriente son transistores bipolares, constando este circuito, además, de un circuito resistivo (1001, 1002, 1003) de compensación de la corriente de base (i_b) de los transistores (101, 103) del espejo de corriente, entre la base y el colector del tercer transistor (205).

4. Circuito según una cualquiera de las reivindicaciones 1 a 3, que consta, además, de un circuito (1200, 1204) de compensación del efecto del modo común sobre la rama de salida (103) del primer espejo de corriente (100), constando dicho circuito de compensación del efecto de modo común de un segundo espejo de corriente (1201, 1203) y una resistencia de compensación (1204) que permite sustraer a la corriente (Is) de salida del primer espejo de corriente (100) una corriente (i_{comp}) proporcional a una tensión detectada por el segundo transistor (103).

5. Batería eléctrica que consta de una pluralidad de células elementales (C_i) en serie, y, en los bornes de al menos una célula elemental (C_i), un circuito de medición según una cualquiera de las reivindicaciones 1 a 4.

6. Batería según la reivindicación 5, en la que dicho circuito de medición se utiliza para controlar la tensión de dicha célula (C_i).

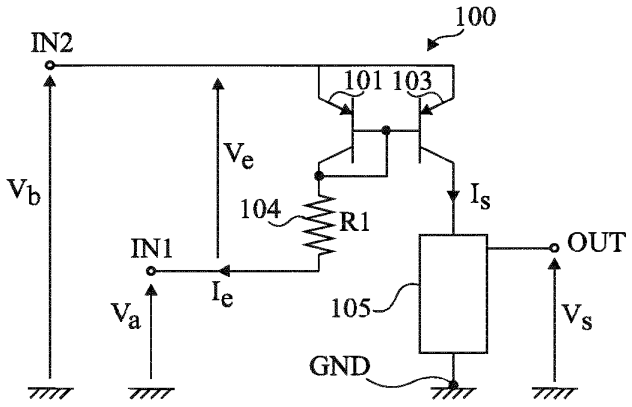


Fig 1

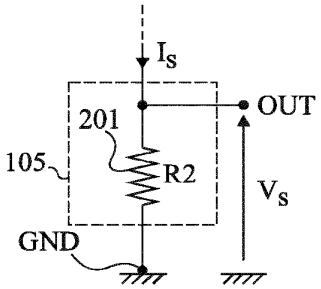


Fig 2A

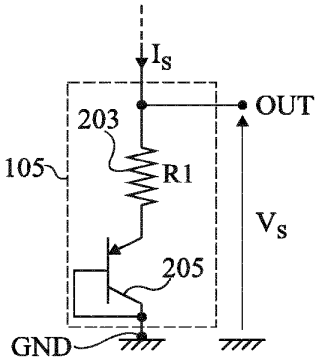


Fig 2B

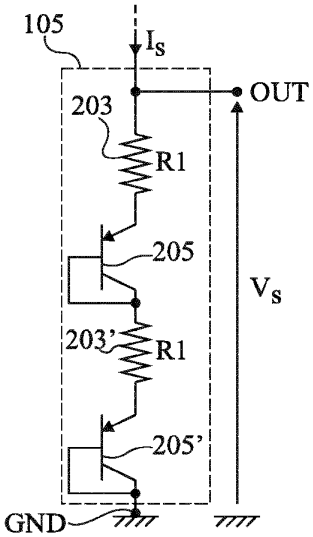


Fig 2C

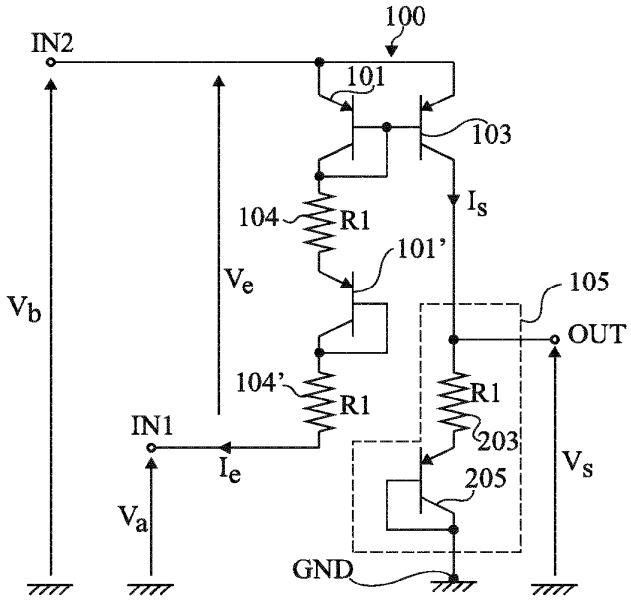


Fig 3

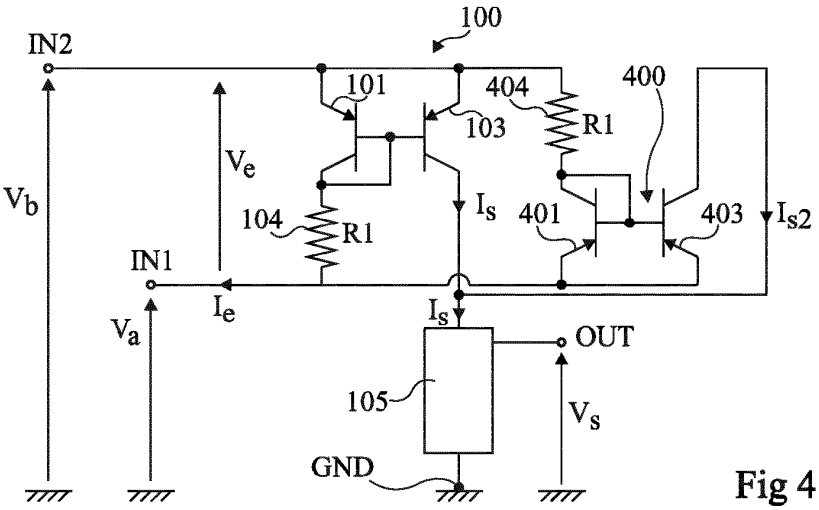


Fig 4

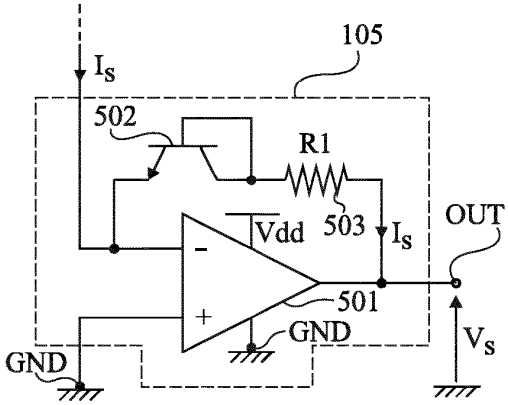


Fig 5A

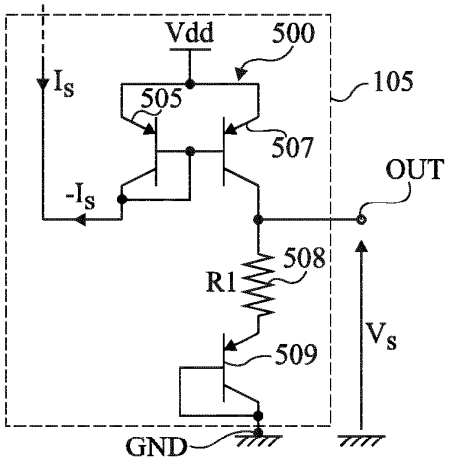


Fig 5B

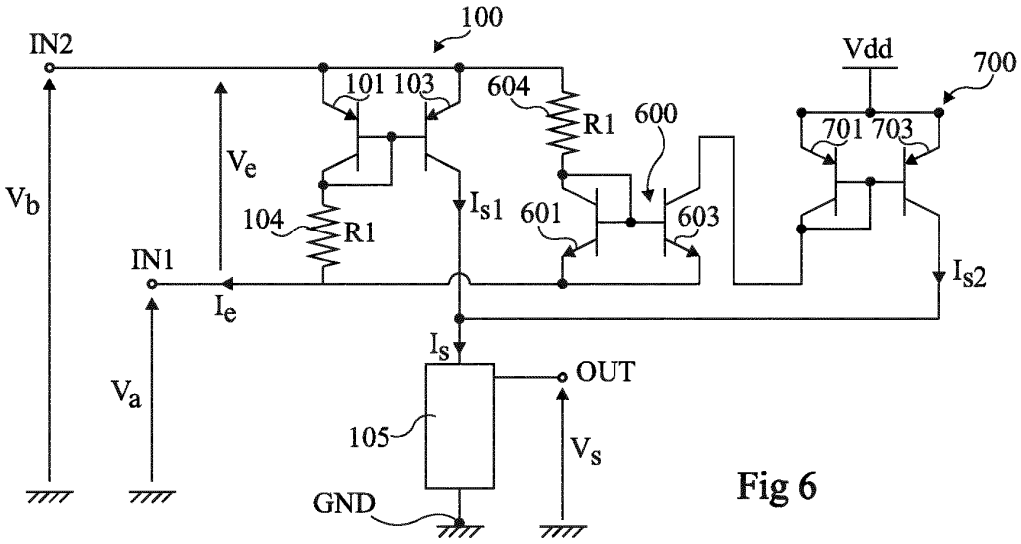


Fig 6

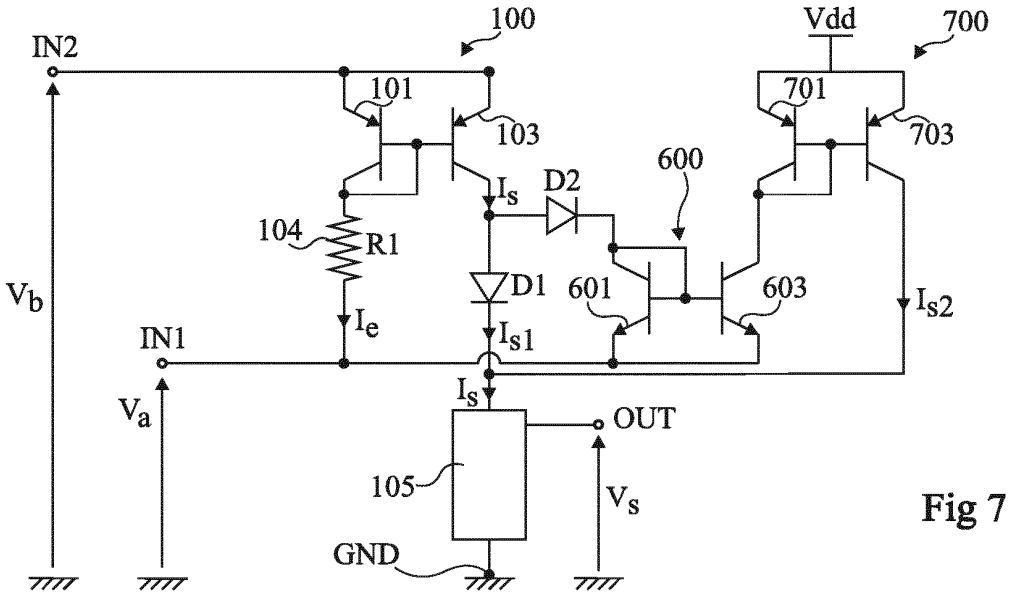

IN2
100
Vdd
700
101
701
103
703
600
Is
D2
104
R1
D1
601
603
Is2
Vb
Ie
IN1
Is1
Va
Is
OUT
105
Vs
GND

Fig 7

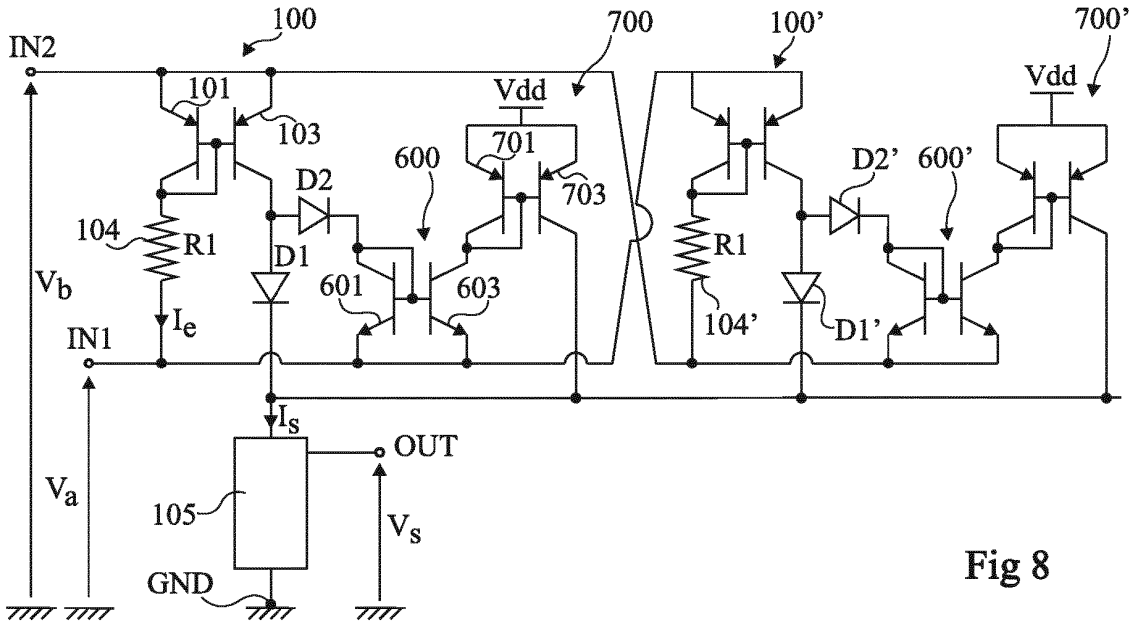

IN2
100
700
100'
700'
101
Vdd
103
701
600
D2'
600'
D2
703
104
R1
D1
601
603
R1
Vb
Ie
104'
D1'
IN1
Is
OUT
Va
105
Vs
GND

Fig 8

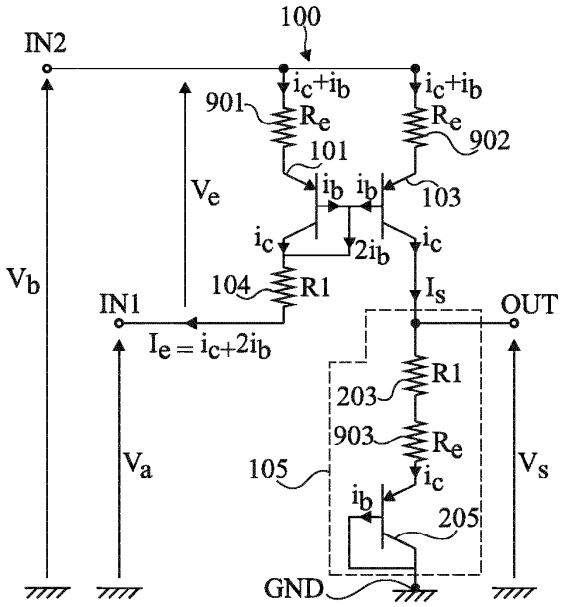


Fig 9

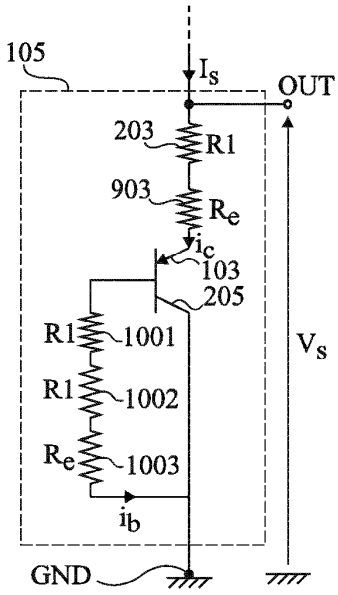


Fig 10

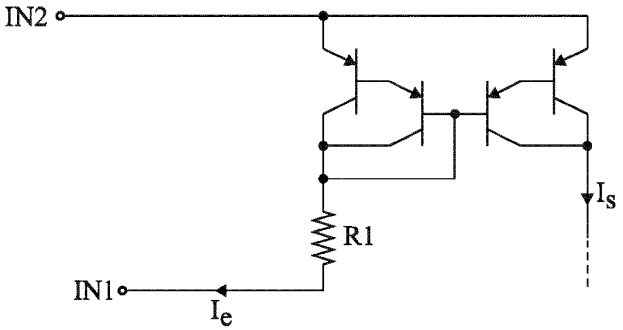


Fig 11

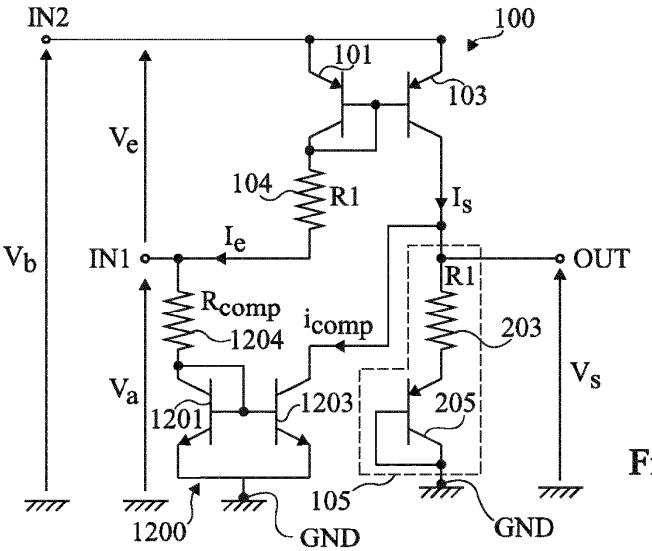


Fig 12

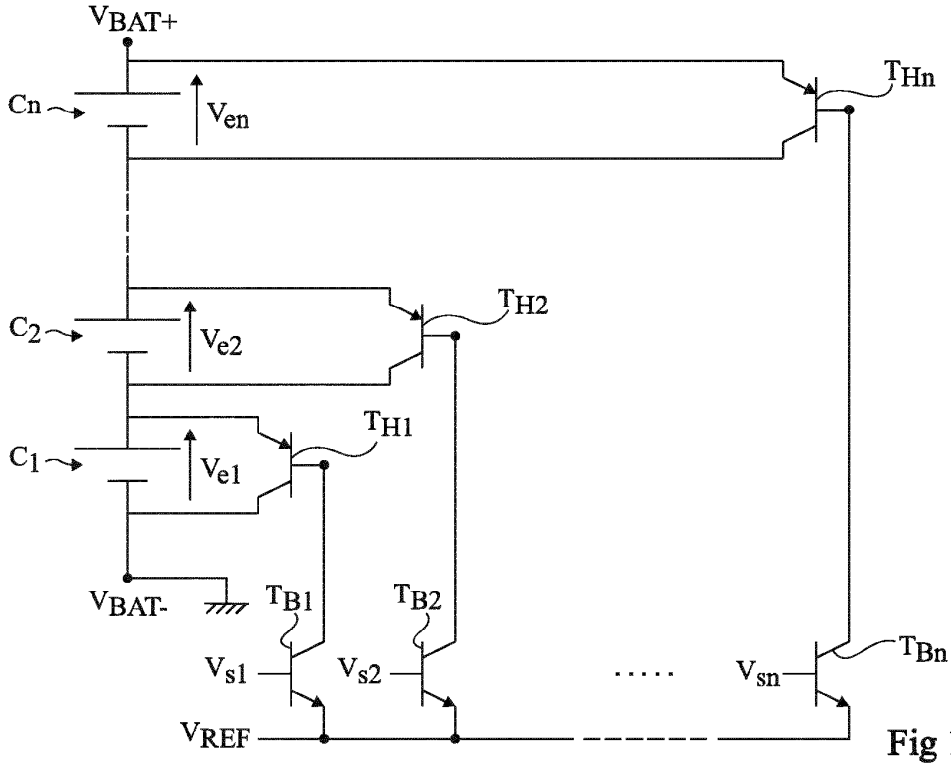

VBAT+
Cn
Ven
THn
C2
Ve2
TH2
C1
Ve1
TH1
VBAT-
TB1
TB2
Vs1
Vs2
Vsn
TBn
VREF

Fig 13

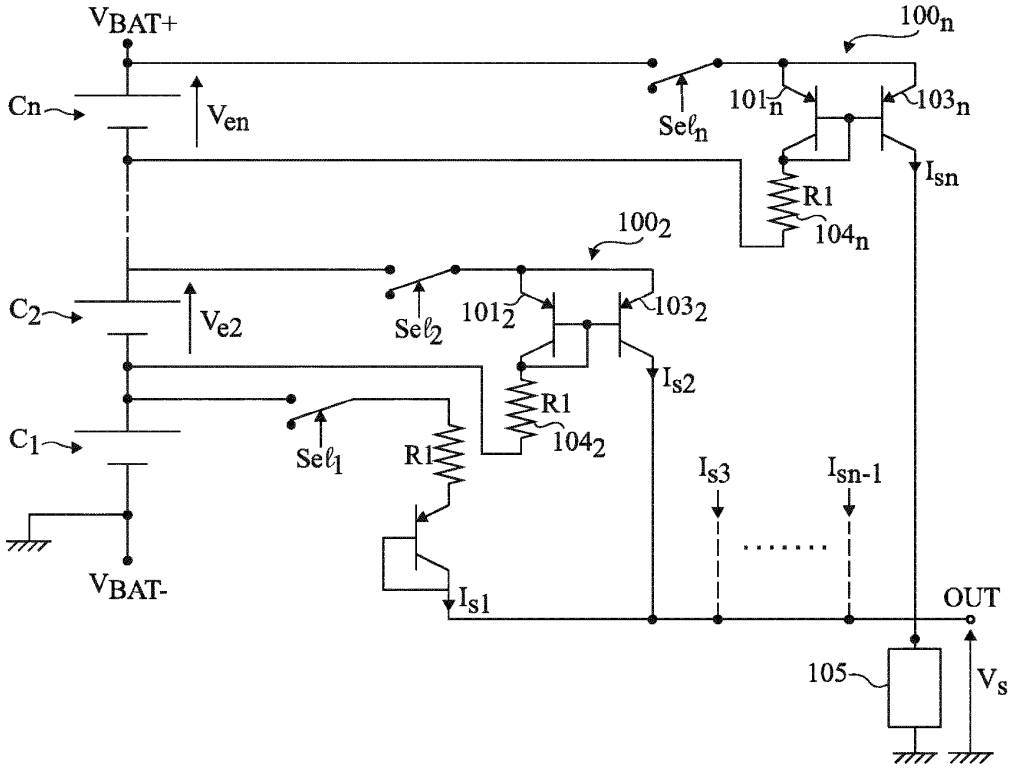

VBAT+
Cn
Ven
100n
Selₙ
101n
103n
Isn
R1
104n
1002
C2
Ve2
Sel₂
1012
1032
Is2
R1
1042
C1
Sel₁
R1
Is3
Isn-1
VBAT-
Is1
OUT
105
Vs

Fig 14