(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 3 月 23 日(23.03.2017)

WIPO | PCT

(10) 国際公開番号
WO 2017/046964 A1

(51) 国際特許分類:
H02M 7/48 (2007.01)

(21) 国際出願番号: PCT/JP2015/076811

(22) 国際出願日: 2015 年 9 月 18 日(18.09.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 株式会社安川電機(**KABUSHIKI KAISHA YASKAWA DENKI**) [JP/JP]; 〒8060004 福岡県北九州市八幡西区黒崎城石２番１号 Fukuoka (JP).

(72) 発明者: 岩橋　幸司(**IWAHASHI Koji**); 〒8060004 福岡県北九州市八幡西区黒崎城石２番１号　株式会社安川電機内 Fukuoka (JP). 末島　賢志(**SUESHIMA Satoshi**); 〒8060004 福岡県北九州市八幡西区黒崎城石２番１号　株式会社安川電機内 Fukuoka (JP).

(74) 代理人: 益田　博文, 外(**MASUDA Hirofumi** et al.); 〒1100015 東京都台東区東上野１－７－１３東上野上村ビル２階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

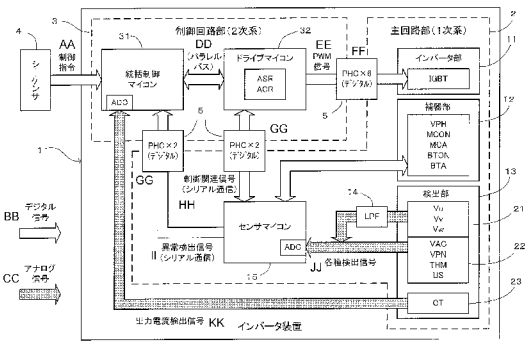
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) **Title**: INVERTER DEVICE AND METHOD FOR CONTROLLING INVERTER DEVICE

(54) 発明の名称 : インバータ装置及びインバータ装置の制御方法

[図1]



1 Inverter device
2 Main circuit unit (primary system)
3 Control circuit unit (secondary system)
4 Sequencer
11 Inverter unit
12 Auxiliary unit
13 Detection unit
15 Sensor microcomputer
31 Integrated control microcomputer
32 Drive microcomputer
AA Control command
BB Digital signal
CC Analog signal
DD Parallel bus
EE PWM signal
FF PHC × 6 (digital)
GG PHC × 2 (digital)
HH Control related signal (serial communication)
II Abnormality detection signal (serial communication)
JJ Various detection signals
KK Output current detection signal

(57) **Abstract**: This invention has: a main circuit unit (2) provided with an inverter unit (11); a detection unit (13) for detecting the state quantity of the main circuit unit (2) and outputting a detection signal; a sensor microcomputer (15) for relaying the detection signal and performing a first control on the basis of the detection signal; a digital photocoupler (5) for transmitting a detection signal relayed by the sensor microcomputer (15) in an electrically insulated state; and an integrated control microcomputer (31) and a drive microcomputer (32) for receiving, as an input, the detection signal transmitted by the digital photocoupler (5) and performing a second control on the basis of the detection signal.

(57) 要約: インバータ部（１１）を備えた主回路部（２）と、主回路部（２）の状態量を検出し、検出信号を出力する検出部（１３）と、検出信号を中継し、当該検出信号に基づいて第１の制御を行うセンサマイコン（１５）と、センサマイコン（１５）により中継された検出信号を電気的に絶縁した状態で伝達するデジタルフォトカプラ（５）と、デジタルフォトカプラ（５）により伝達された検出信号を入力し、当該検出信号に基づいて第２の制御を行う統括制御マイコン（３１）及びドライブマイコン（３２）と、を有する。

WO 2017/046964 A1

MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： インバータ装置及びインバータ装置の制御方法

技術分野

[0001] 開示の実施形態は、インバータ装置及びインバータ装置の制御方法に関する。

背景技術

[0002] 特許文献１には、２つのマイコンでＰＷＭ演算を分担して行うインバータが記載されている。

先行技術文献

特許文献

[0003] 特許文献1：特開昭５９－９２７７４号公報（第３図）

発明の概要

発明が解決しようとする課題

[0004] 上記従来技術では、２つのマイコンでモータ制御アルゴリズムを分担する。このため、インバータの制御性能がマイコン間の伝送速度による遅延の影響を受け、制御性能の向上が難しいという課題があった。

[0005] 本発明はこのような問題点に鑑みてなされたものであり、制御性能を向上することが可能なインバータ装置及びインバータ装置の制御方法を提供することを目的とする。

課題を解決するための手段

[0006] 上記課題を解決するため、本発明の一の観点によれば、インバータ部を備えた主回路部と、前記主回路部の状態量を検出し、検出信号を出力する検出部と、前記検出信号を中継し、当該検出信号に基づいて第１の制御を行う第１制御部と、前記第１制御部により中継された前記検出信号を電気的に絶縁した状態で伝達する信号伝達部と、前記信号伝達部により伝達された前記検出信号を入力し、当該検出信号に基づいて第２の制御を行う第２制御部と、を有するインバータ装置が適用される。

[0007] また、本発明の別の観点によれば、インバータ部を備えた主回路部を有するインバータ装置の制御方法であって、前記主回路部の状態量を検出し、検出信号を出力することと、前記検出信号を中継し、当該検出信号に基づいて第１の制御を行うことと、中継された前記検出信号を電気的に絶縁した状態で伝達することと、伝達された前記検出信号を入力し、当該検出信号に基づいて第２の制御を行うことと、を有するインバータ装置の制御方法が適用される。

[0008] また、本発明の別の観点によれば、インバータ部を備えた主回路部と、前記主回路部の状態量を検出する手段と、前記検出する手段の検出信号に基づいて前記主回路部を制御する手段と、前記検出する手段から前記主回路部を制御する手段に入力される前記検出信号の前処理を行う手段と、前記主回路部を制御する手段と前記前処理を行う手段とを電気的に絶縁した状態で前記検出信号を伝達する手段と、を有するインバータ装置が適用される。

発明の効果

[0009] 本発明によれば、制御性能を向上することができる。

図面の簡単な説明

[0010] [図1]、第１実施形態のインバータ装置における主要構成部とそれらの間における各種情報の送受経路を表す機能ブロック図である。

[図2]第１実施形態のセンサマイコン内部における機能ブロック図である。

[図3]ローパスフィルタ及びローパスフィルタ部による出力電圧検出信号の高周波成分遮減処理を説明する図である。

[図4]第１比較例のインバータ装置の機能ブロック図である。

[図5]第２比較例のインバータ装置の機能ブロック図である。

[図6]、第２実施形態のインバータ装置における主要構成部とそれらの間における各種情報の送受経路を表す機能ブロック図である。

[図7]第２実施形態のセンサマイコン内部における機能ブロック図である。

[図8]出力電流検出信号の送受のための同期処理について説明する図である。

[図9]第３実施形態におけるインバータ装置の回路基板組み立て構成例を表す

図である。

[図10]第１実施形態の場合の回路基板の区分を表す機能ブロック図である。

[図11]第２実施形態の場合の回路基板の区分を表す機能ブロック図である。

[図12]第１制御基板と第２制御基板の組み合わせによる仕様バリエーションの一例を表す図である。

発明を実施するための形態

[0011] 以下、実施の形態について図面を参照しつつ説明する。

[0012] ＜第１実施形態：第１実施形態の概要＞

図１は、第１実施形態のインバータ装置における主要構成部とそれらの間における各種情報の送受経路を表す機能ブロックを示している。この図１において、インバータ装置１は外部から供給された３相交流電力を、特に図示しないモータ等の電動機へ入力する駆動制御電力に変換する電力変換装置であり、主に１次系としての主回路部２と、２次系としての制御回路部３を有している。なお、本実施形態において、当該インバータ装置１が駆動制御する対象のモータとして３相誘導モータ（制御対象）を想定している。

[0013] 主回路部２は、外部の商用電源（特に図示せず）から給電された高い電圧、電流の３相交流電力を直流電力に整流し、この直流電力を後述するＰＷＭ信号に基づいて所望の周波数、出力電圧、出力電流の３相交流電力に変換し、これを上記駆動制御電力として上記モータに入力する機能を有する。すなわち、当該主回路部２は、主に大きい電力を扱ういわゆる強電系の回路部として構成される。

[0014] 制御回路部３は、外部の上位制御装置であるシーケンサ４（外部機器）から入力された制御指令に基づいてＰＷＭ信号を生成し、これを主回路部２に入力して上記の電力変換動作を制御するとともに、主回路部２との間で各種の情報信号や指令信号を送受して当該インバータ装置１全体の安全上又は制御性能上の作動管理を行う機能を有する。すなわち、当該制御回路部３は、主に低い電圧、電流の情報信号のみを扱ういわゆる弱電系の回路部として構成される。

[0015] 以上のようなインバータ装置１の設計においては、各種の安全規格上、強電系（１次系）の主回路部２と弱電系（２次系）の制御回路部３が相互に電気的に強化絶縁されるよう設計することが規定されている。本実施形態のインバータ装置１においては、主回路部２と制御回路３との間において送受する各種の情報や指令の信号を全て弱電系のデジタル信号で構成し、これらのデジタル信号を主回路部２と制御回路部３との間でデジタルフォトカプラ５（図中では「ＰＨＣ」と略記）を介して送受している（但し、後述する出力電流検出信号を除く）。このように光学的情報伝達手段であるフォトカプラを介して信号を送受していることで、主回路部２と制御回路部３との間で電気的な強化絶縁を図りながら各種の情報や指令が送受可能となっている。

[0016] ＜第１実施形態における主回路部の構成＞

以下、本実施形態における主回路部２の具体的構成について説明する。図１において、主回路部２は、主にインバータ部１１と、補器部１２と、検出部１３と、ローパスフィルタ１４と、センサマイコン１５を有している。

[0017] インバータ部１１は、後述する制御回路部３のドライブマイコン３２から出力されたＰＷＭ信号に基づいて、例えばＩＧＢＴの半導体スイッチング素子からなる半導体ブリッジ回路のスイッチング動作を制御し、３相交流の駆動制御電力をモータへ出力する機能を有する。

[0018] 補器部１２は、主に主回路部２の安全上の作動に関する各種補器機能を有する。図示する例では、いわゆるＶＰＨに関する機能部と、整流器の平滑コンデンサの保護に関する機能部と、いわゆるダイナミックブレーキの作動に関する機能部とを有している。当該インバータ装置１の電源投入時等において整流器の平滑コンデンサへ大きな突入電流が入力されるのを防止するため、ＭＣＯＮ信号及びＭＣＡ信号の入出力により突入電流防止用抵抗の接続が切り替えられる。また、モータの慣性回転中に発生する回生電力を消費するため、ＢＴＯＮ信号及びＢＴＡ信号の入出力によりダイナミックブレーキの作動が切り替えられる。なお、この補器部１２は、後述するセンサマイコン１５との間でデジタル形式の入出力信号を相互に送受する。

[0019] 検出部１３は、主に主回路部２における各種の状態量を検出する機能を有する。図示する例では、出力電圧検出部２１（図中では「Ｖｕ，Ｖｖ，Ｖｗ」と略記）と、出力電流検出部２２（図中では「ＣＴ」と略記）と、各種状態量検出部２３とを有している。出力電圧検出部２１は、モータへ出力する３相交流の駆動制御電力の出力電圧を各相ごとに検出する。出力電流検出部２２は、モータへ出力する３相交流の駆動制御電力の出力電流を検出する。各種状態量検出部２３は、外部から給電される３相交流電力の電圧ＶＡＣ、整流後の直流母線電圧ＶＰＮ、半導体ブリッジ回路の温度ＴＨＭ、及びいわゆるＵＳを検出する。なお、この検出部１３は、後述するセンサマイコン１５に対して検出した各種状態量をいずれもアナログ形式の検出信号として一方的に出力する。なお、本実施形態の例では、出力電流検出部２２がいわゆるホール素子（ホール効果）を利用した検出を行うものとし、その検出信号は強電系の主回路部２と電気的に強化絶縁されたアナログ信号として検出されるため、そのまま弱電系の制御回路部３に入力される。なお、この検出部１３が、各請求項記載の主回路部２の状態量を検出する手段に相当する。

[0020] ローパスフィルタ１４は、例えばＲＬＣ素子やオペアンプ等を用いたハードウェアの実回路で構成されており、上記出力電圧検出部２１が検出した各相の出力電圧検出信号から所定の遮断周波数より高い周波数のノイズ成分を遮減し、後述のセンサマイコン１５に出力する。

[0021] センサマイコン１５は、この例では１チップのいわゆるプログラマブルＣＰＵで構成され、主回路部２内における所定の制御を統合的に実行する機能を有する。このセンサマイコン１５が有する統合制御機能の具体的内容については、後に詳述する。このセンサマイコン１５自体は内部のほとんどがデジタル回路で構成されており、情報送受形態として、上記補器部１２との間で直接デジタル信号を相互に送受する。またセンサマイコン１５は、上記検出部１３から出力されたアナログ形式の各種検出信号（出力電流検出信号を除く）に対し、当該センサマイコン１５内部に備えるＡ／Ｄ変換部（図中では「ＡＤＣ」と略記）を介して一方的に受信する。またセンサマイコン１５

は、後述する制御回路部３の統括制御マイコンに対し、デジタル形式の異常検出信号をシリアル通信の伝送形態で一方的に送信する。またセンサマイコン１５は、後述する制御回路部３のドライブマイコン３２との間で、デジタル形式の制御関連信号をシリアル通信の伝送形態で相互に送受信する。なお、このセンサマイコン１５が、各請求項記載の第１制御部、及び検出する手段から主回路部２を制御する手段に入力される検出信号の前処理を行う手段に相当する。

[0022] ＜第１実施形態における制御回路部の構成＞

次に、本実施形態における制御回路部３の具体的構成について説明する。図１において、制御回路部３は、主に統括制御マイコン３１と、ドライブマイコン３２を有している。

[0023] 統括制御マイコン３１は、この例では１チップのいわゆるプログラマブルＣＰＵで構成され、当該インバータ装置１全体における所定の制御を統合的に実行する機能を有する。この統括制御マイコン３１が有する統合制御機能の具体的内容としては、例えばモータの駆動制御に直接関係する処理や、各種異常が検出された際に対応して実行する安全上の処理などを複合的に行う。モータの駆動制御処理としては、外部の上位制御装置であるシーケンサ４から直接入力された制御指令に基づいて生成した速度指令や電流指令（トルク指令）を後述するドライブマイコン３２に対し出力する。また、安全上の処理としては、主回路部２の出力電流検出部２２から直接入力される出力電流検出信号や、上記センサマイコン１５から入力される異常検出信号に基づいて、対応する処理を選択し実行する。このため、上述した各種の安全規格上では、少なくともこの統括制御マイコン３１だけは主回路部２から電気的に強化絶縁するよう規定される。

[0024] この統括制御マイコン３１自体も内部のほとんどがデジタル回路で構成されており、情報送受形態として、ドライブマイコン３２との間でパラレルバスを介して複数のデジタル信号を並列かつ高速に送受する。このパラレルバスを介したデジタル信号の送受は、当該統括制御マイコン３１がドライブマ

イコン３２と同一回路上に設けられていることで簡易かつ安価に実現可能であり、またこれによって統括制御マイコン３１とドライブマイコン３２はほぼ同一チップで構成されると同程度に高速に協調処理できる。つまり、それぞれ処理負担が軽減された統括制御マイコン３１とドライブマイコン３２の２チップが協調処理することで、１チップに集約して集中的に処理させた場合よりも格段にコストを削減できる。また統括制御マイコン３１は、主回路部２の出力電流検出部２２から出力されたアナログ形式の検出信号に対し、当該統括制御マイコン３１内部に備えるＡ／Ｄ変換部（図中では「ＡＤＣ」と略記）を介して一方的に受信する。また統括制御マイコン３１は、主回路部２のセンサマイコン１５から出力されたデジタル形式の異常検出信号をシリアル通信の伝送形態で一方的に受信する。

[0025] ドライブマイコン３２は、この例では１チップのいわゆるプログラマブルＣＰＵで構成され、上記統括制御マイコン３１から入力された速度指令や電流指令（トルク指令）、及び上記センサマイコン１５から入力された制御関連信号などに基づいてＰＷＭ信号を生成し、主回路部２のインバータ部１１に入力する機能を有する。このＰＷＭ信号の生成機能は、例えばソフトウェアで実装した速度制御部（図中では「ＡＳＲ」と略記）と電流制御部（トルク制御部と同等：図中では「ＡＣＲ」と略記）により行う。なお、このドライブマイコン３２は特に電圧指令と実際にモータに出力された出力電圧の誤差を補償する機能を有するが、これについては後に詳述する。このドライブマイコン３２自体は内部がデジタル回路で構成されており、情報送受形態として、主回路部２のインバータ部１１に対しデジタル形式のＰＷＭ信号を一方的に送信する。またドライブマイコン３２は、主回路部２のセンサマイコン１５との間で、デジタル形式の制御関連信号をシリアル通信の伝送形態で相互に送受信する。

[0026] なお、上記ドライブマイコン３２が各請求項記載の第１マイコンに相当し、上記統括制御マイコン３１が各請求項記載の第２マイコンに相当し、これら統括制御マイコン３１とドライブマイコン３２の組み合わせが各請求項記

載の第２制御部及び検出する手段の検出信号に基づいて主回路部２を制御する手段に相当し、統括制御マイコン３１とドライブマイコン３２が協調して行う主回路部２（主にインバータ部１１）を介したモータの駆動制御が各請求項記載の第２の制御に相当する。また、上記ドライブマイコン３２の内部で実行される速度制御部ＡＳＲと電流制御部ＡＣＲの制御が各請求項記載の制御対象に対する制御アルゴリズムに相当する。

[0027] そして上述したように、主回路部２と制御回路部３との間においては、出力電流検出部２２の検出信号を除く他のデジタル形式の各種信号がデジタルフォトカプラ５を介して送受される。例えばセンサマイコン１５から統括制御マイコン３１へ一方的に送信される異常検出信号は、図示する例では２系統のデジタルフォトカプラ５を介して送信される。また、センサマイコン１５とドライブマイコン３２の間で相互に送受信される制御関連信号は、図示する例では２系統のデジタルフォトカプラ５を介して送受信される。また、ドライブマイコン３２からインバータ部１１へ一方的に送信されるＰＷＭ信号は、図示する例では６系統のデジタルフォトカプラ５を介して送信される。なお、各デジタルフォトカプラ５は、主回路部２と制御回路部３のいずれか一方に設ければよく、主回路部２と制御回路部３の間はケーブルやコネクタなどの電気的配線で接続すればよい。なお、上記フォトカプラが、各請求項記載の信号伝達部及び主回路部２を制御する手段と前処理を行う手段とを電気的に絶縁した状態で検出信号を伝達する手段に相当する。

[0028] ＜第１実施形態におけるセンサマイコンの統合制御機能について＞

次に、上述したセンサマイコン１５の統合制御機能について詳細に説明する。図２は、センサマイコン１５内部における各機能ブロックを示している。なおこの図２においては、検出部１３が検出したアナログ形式の各種検出信号（出力電流検出信号を除く）に対する制御機能だけを示している。この図２において、センサマイコン１５は、Ａ／Ｄ変換部４１と、シーケンス制御部４２と、異常判定部４３と、ローパスフィルタ部４４と、信号送信部４５を有している。本実施形態の例では、上述した各機能ブロックのうち、Ａ

／Ｄ変換部４１と信号伝送部はハードウェア回路で実装し、その他のシーケンス制御部４２、異常判定部４３、及びローパスフィルタ部４４はソフトウェア的な処理により実装する。

[0029] Ａ／Ｄ変換部４１は、検出部１３から当該センサマイコン１５に入力されたアナログ形式の各種検出信号ＶＡＣ，ＶＰＮ，ＴＨＭ，ＵＳを全てデジタル形式の信号に変換する。

[0030] シーケンス制御部４２は、デジタル変換された交流電圧検出信号ＶＡＣや直流母線電圧検出信号ＶＰＮに基づいて、主回路部２に備えられた所定の回路部品に対するシーケンス制御を実行する。この具体的なシーケンス制御として本実施形態の例では、当該インバータ装置１の電源投入時等に整流器の平滑コンデンサへ大きな突入電流が入力された場合に突入電流防止回路の接続トランジスタ（所定の回路部品）をＯＮすることにより突入電流防止用抵抗で突入電流を消費する、等の制御を実行する。このときの制御は、補器部１２との間でＭＣＯＮ信号やＭＣＡ信号の送受により行う。また、モータの慣性動作時に発生する回生エネルギーによって直流母線電圧ＶＰＮが閾値を超えた場合に、ダイナミックブレーキのブレーキトランジスタ（所定の回路部品）をＯＮすることによりブレーキ抵抗で回生エネルギーを消費する、等の制御を実行する。このときの制御は、補器部１２との間でＢＴＯＮ信号やＢＴＡ信号の送受により行う。

[0031] 異常判定部４３は、デジタル変換された半導体ブリッジ回路の検出温度ＴＨＭに基づいて、検出部１３の異常の有無を判定する。例えば、当該異常判定部４３の比較により検出温度ＴＨＭが所定の閾値を超えて異常が有ると判定した場合には、所定の内容の異常検出信号（異常信号）を後述の信号送信部４５を介して統括制御マイコン３１に送信する。

[0032] ローパスフィルタ部４４は、デジタル変換された出力電圧検出信号に対して、所定の遮断周波数より高い周波数成分を逓減し（後述の図３参照）、後述の信号送信部４５を介してドライブマイコン３２に送信する。

[0033] 信号伝送部は、上記異常判定部４３から入力された異常検出信号と、上記

ローパスフィルタ部４４から入力された出力電圧検出信号を統合してシリアル通信の伝送形態で統括制御マイコン３１又はドライブマイコン３２に送信する。

[0034] なお、センサマイコン１５は入力された各種検出信号（または制御関連信号）に対し、上述したように内部の各機能ブロックの処理を経由させて中継するように出力する以外にも、当該センサマイコン１５に入力された信号をそのまま通過させて中継するよう出力してもよい（特に図示せず）。なお、この図２に示したセンサマイコン１５の統合制御機能が、各請求項記載の第１の制御に相当する。

[0035] ＜ローパスフィルタ、ローパスフィルタ部の処理について＞

以上に説明した主回路部２内における各種検出信号の処理のうち、特にローパスフィルタ１４及びローパスフィルタ部４４による出力電圧検出信号の高周波成分逓減処理について、図３を参照しつつ詳細に説明する。なおこの図３において、出力電圧検出部２１が検出した直後の出力電圧検出信号の波形を図中の上段部に示し、さらにハードウェア回路で実装したローパスフィルタ１４を通過した直後の出力電圧検出信号の波形を図中の中段部に示し、さらにセンサマイコン１５内でソフトウェア的に実装したローパスフィルタ１４で処理した直後の出力電圧検出信号の波形を図中の下段部に示している。

[0036] まず、上段部に示す出力電圧検出部２１検出直後の出力電圧検出信号（実線部）は、ＰＷＭ制御により形成された矩形波形状の信号であり、これは上記ドライブマイコン３２内で参照される元の電圧指令の正弦波状波形（点線部）の各瞬時値レベルに対応した幅及び符号のパルス信号である。このパルス信号は、通常いずれのパルスも各符号（正負の向き）に対応して一律に同じレベルにあるが、モータにおける急激な負荷変動などが生じた場合には符号反転点付近で通常と異なるレベルの髭状のノイズＮが混入する場合がある。

[0037] このような髭状のノイズＮが混入した出力電圧検出信号に対し、ハードウ

ェア回路で実装したローパスフィルタ１４に通過させることで、中段部に示すように当該ノイズＮを除去することができる。なお図示した例以外の幅、レベルのノイズも発生する可能性があるが、ローパスフィルタ１４の遮断周波数を適宜設定して適切に除去できるようにすればよい。

[0038] そしてこのようにパルス波形が整形された出力電圧検出信号に対し、センサマイコン１５内でソフトウェア的に実装したローパスフィルタ部４４でさらに高周波成分を逓減することで、下段部に示すように出力電圧検出信号の波形（実線部）を元の電圧指令の正弦波状波形（点線部）に近い形状に復調することができる。なお、このローパスフィルタ部４４はソフトウェア的に実装していることから、その遮断周波数を容易かつ任意の値で設定することが可能であり、元の電圧指令の正弦波状波形により近づけるよう適宜調整することができる。このように元の電圧指令の正弦波状波形に近い波形形状の出力電圧検出信号を上記制御関連信号としてドライブマイコン３２に戻すことで、当該ドライブマイコン３２がその内部において電圧指令と出力電圧との比較に基づき出力電圧誤差補償機能の補償精度を向上することができる。

[0039] ＜センサマイコンを設けない回路構成との比較＞

以下においては、センサマイコン１５を設けていない２つの回路構成を比較例として挙げ、これらに対する上記第１実施形態の回路構成の機能的優位性について説明する。まず、主回路部２にセンサマイコン１５を設けない場合の第１比較例として、例えば図４に示すような回路構成が考えられる。すなわち、出力電流検出部２２の検出信号以外で、主回路部２と制御回路部３の間で送受する信号の全てをフォトカプラを介して直接送受する回路構成が考えられる。この場合、主回路部２の補器部１２は、制御回路部３の統括制御マイコン３１及びドライブマイコン３２のいずれに対してもデジタル形式の制御関連信号をデジタルフォトカプラ５を介して相互に送受する。また、出力電流検出部２２を除く主回路部２の検出部１３は、制御回路部３の統括制御マイコン３１及びドライブマイコン３２のいずれに対してもアナログ形式の各検出信号をアナログフォトカプラ６を介して一方的に送信する。

[0040] しかしこの第１比較例の回路構成では、上記第１実施形態の回路構成と同等に機能させるためにさらに多くのフォトカプラを備える必要がある。図示する例では、補器部１２から出力する制御関連信号用として５系統のデジタルフォトカプラ５を備え、検出部１３から出力する各種検出信号用として７系統のアナログフォトカプラ６を備える必要がある。このようなフォトカプラの使用数の増大は、当該インバータ装置１の製造コストを増大させる要因となる。特に十分な強化絶縁機能と検出精度を確保したアナログフォトカプラ６はデジタルフォトカプラ５と比較してコストが高いため、その使用は全体の製造コストに大きく影響する。

[0041] これに対し第１実施形態では、主回路部２に備えたセンサマイコン１５が制御関連信号及び各種検出信号（出力電流検出信号を除く）を全てデジタル形式に変換して制御回路部３と送受するためアナログフォトカプラ６の使用を回避でき、さらにシリアル通信の伝送形式により少ない系統数に集約して送受するためデジタルフォトカプラ５の使用数を抑制できる。つまり、第１実施形態は第１比較例と比較して低コスト化が可能となる。

[0042] また、主回路部２にセンサマイコン１５を設けない場合の第２比較例として、例えば図５に示すような回路構成が考えられる。すなわち、ドライブマイコン３２を主回路部２に配置し、このドライブマイコン３２が検出部１３の各種検出信号（この場合、出力電流検出部２２の検出信号も含む）、及び補器部１２の制御関連信号を全て送受する回路構成が考えられる。この場合、ドライブマイコン３２とインバータ部１１の間のＰＷＭ信号の送受ためにフォトカプラを設ける必要はないが、上記第１実施形態の回路構成と同等に機能させるためには統括制御マイコン３１とドライブマイコン３２の間で図示するように４系統のデジタルフォトカプラ５を介したシリアル通信の伝送形態で各種の情報と指令を送受する必要がある。このように統括制御マイコン３１とドライブマイコン３２の間でシリアル通信により情報や指令を送受した場合には、その伝送速度の遅延により全体の協調処理速度が大幅に低下してモータの制御性能が低下してしまう。

[0043] これに対し第１実施形態では、統括制御マイコン３１とドライブマイコン３２を同一の制御回路部３上に配置して相互にパラレルバスを介した情報の高速送受が可能であるため、ほぼ同一チップで構成されると同程度に高速に協調処理できる。

[0044] また、この図示する第２変形例のように出力電圧検出部２１がスイッチング素子のオン・オフのロジックにより出力電圧を検出する方式であって、この出力電圧検出信号をコンパレータなどの比較回路１６を介して出力電圧誤差補償用の検出信号として生成した場合には、その検出誤差が大きく生じることにより補償精度が低下する可能性がある。このように検出誤差が生じる要因としては、比較回路１６に用いるコンパレータの基準電圧レベルやしきい値レベルのバラツキ、ＩＧＢＴデッドタイム中にスナバ還流ダイオードを流れる電流の極性に起因した出力電圧の変化、またはＩＧＢＴのオン抵抗や寄生容量などといった回路中における各部品要素の特性誤差等のバラツキが考えられる。

[0045] これに対し第１実施形態では、上記図３で示したように、出力電圧検出部２１がアナログ形式で出力電圧検出信号を出力し、これをローパスフィルタ１４で高周波ノイズを除去してセンサマイコン１５に入力する。そして上述したように、センサマイコン１５内でソフトウェア的に実装したローパスフィルタ部４４によりさらに高い精度で高周波成分を逓減させて正弦波状に近い波形に整形した出力電圧検出信号を得ることができる。これにより第２比較例のような部品要素の特性誤差のバラツキに影響を受けることなく、出力電圧誤差補償の補償精度を向上できる。

[0046] ＜第１実施形態の効果＞

以上説明したように、本実施形態のインバータ装置１によれば、例えば統括制御マイコン３１及びドライブマイコン３２で主回路部２を介したモータの駆動制御（第２の制御）を行う場合、主回路部２の制御以外の制御機能（第１の制御）をセンサマイコン１５に持たせることが可能となるので、統括制御マイコン３１及びドライブマイコン３２の処理負担を軽減できる。その

結果、主回路部２を制御する統括制御マイコン３１及びドライブマイコン３２を実質的に１つのマイコン（本実施形態の例では、１つのマイコンと同等に処理可能に相互にパラレル通信接続された２つのマイコン）で構成することが可能となるので、モータ駆動制御の制御アルゴリズムを複数のマイコンで分担する場合におけるマイコン間の伝送速度による遅延の影響を無くす（あるいは低減する）ことができる。したがって、制御性能を向上できる。

[0047] また、本実施形態では特に、センサマイコン１５のＡ／Ｄ変換部４１が、アナログ信号である検出信号をデジタル信号に変換し、信号送信部４５が、変換された複数の検出信号を統合してシリアル通信によりドライブマイコン３２に送信する。ドライブマイコン３２は、受信した検出信号（制御関連信号）に基づいて主回路部２の制御を行う。複数の検出信号を統合して出力するので、フォトカプラの点数を低減できる共に回路構成を簡素化できる。また、フォトカプラとして、例えばアナログフォトカプラ６より安価なデジタルフォトカプラ５を使用することが可能となるので、コストを大幅に削減できる。

[0048] また、本実施形態では特に、センサマイコン１５の異常判定部４３が検出部１３の異常判定を行う。例えば、インバータ部１１のＩＧＢＴスイッチング素子の検出温度ＴＨＭと閾値とを比較し、検出温度ＴＨＭが閾値を超えた場合に異常と判定する、等である。そして、異常があると判定した場合には、異常検出信号を統括制御マイコン３１に送信する。これにより、統括制御マイコン３１はインバータ装置１の運転を停止する等の処理を実行することが可能となるので、インバータ装置１（主回路部２等）の保護を図ることができる。また、センサマイコン１５で異常判定を行い、その結果のみを統括制御マイコン３１に送信するので、統括制御マイコン３１の処理負担を軽減できる。

[0049] また、本実施形態では特に、センサマイコン１５のシーケンス制御部４２が主回路部２に備えられた補器部１２中の所定の回路部品に対するシーケンス制御を実行する。このように、統括制御マイコン３１やドライブマイコン

３２を介さずにセンサマイコン１５で所定のシーケンス制御を実行することで、緊急を要する場合に迅速に処理を実行することができるので、主回路部２等の保護の確実性を向上できる。

[0050] また、本実施形態では特に、ドライブマイコン３２が出力電圧誤差補償機能を有していることに対し、出力電圧検出部２１の検出信号を中継するセンサマイコン１５がローパスフィルタ部４４を有しているので、矩形波状の出力電圧検出信号（ＰＷＭ出力電圧）を復調して正弦波状の検出信号とした上でドライブマイコン３２に送信することが可能である。これにより、ドライブマイコン３２では実出力電圧により近い正弦波状の出力電圧と電圧指令とを比較することができる。したがって、検出誤差を抑制し、補償精度を向上することができる。また、センサマイコン１５のローパスフィルタ部４４はソフトウェアによるフィルタ機能であるため、パラメータ（遮断周波数等）を任意に設定することで検出誤差の低減が可能であり、部品のばらつきや特性に依存せずに出力電圧を検出できる。

[0051] また、本実施形態では特に、出力電圧検出部２１の検出信号は、センサマイコン１５に入力される前に、ハードウェア回路で実装されるローパスフィルタ１４によりフィルタ処理される。これにより、出力電圧検出部２１の検出信号に含まれるノイズを低減できるので、出力電圧誤差の補償精度をさらに向上できる。

[0052] また、本実施形態では特に、主回路部２を介したモータの駆動制御を行う制御回路部３を２つのマイコン（統括制御マイコン、ドライブマイコン３２）で構成するが、モータに対する制御アルゴリズム（ＡＳＲ、ＡＣＲ）の実行機能をドライブマイコン３２に集約しているため、インバータ装置１の制御性能がマイコン間の伝送速度による遅延の影響を受けることを抑制できる。その上で、処理負担が軽減された統括制御マイコン３１については制御アルゴリズムの実行以外の機能、例えばドライブマイコン３２とシーケンサ４との通信機能を実装しており、統括制御マイコン３１とドライブマイコン３２とはパラレル通信可能に接続されているため、統括制御マイコン３１は例

えばシーケンサ４やセンサマイコン１５から受信した各種データをドライブマイコン３２と高速で通信することが可能である。したがって、制御性能を向上できる。

[0053] ＜第２実施形態：第２実施形態の概要＞

上記第１実施形態では、ドライブマイコン３２が、センサマイコン１５から入力された出力電圧検出信号と電圧指令を比較してその間の誤差を補償する出力電圧誤差補償機能を有していたため、高い精度でのモータの駆動制御が可能となっていた。しかし、この出力電圧誤差補償機能はモータの駆動を制御する上で必須なものではなく、おおよその回転数やトルクを指定して簡易にモータを駆動制御したい場合には省略することもできる。この第２実施形態では、そのように出力電圧誤差補償機能を省略した簡易的な構成のインバータ装置１Ａについて説明する。

[0054] 図６は、上述したような簡易構成型である第２実施形態のインバータ装置１Ａの主要構成部とそれらの間における各種情報の送受経路を表す機能ブロックを示している。なお、上記第１実施形態と同等の構成にある部位については同じ符号を付し、適宜説明を省略する。この図６に示す構成において、上記図１に示す第１実施形態の構成との主な相違点としては、主回路部２の検出部１３は出力電圧検出部２１を有しておらず、センサマイコン１５Ａは出力電流検出部２２で検出された出力電流検出信号と併せてその他の検出部１３から検出されたアナログ形式の検出信号を直接受信する。また制御回路部３においては、ドライブマイコン３２が省略され、統括制御マイコン３１Ａが当該ドライブマイコン３２の機能を統合して１チップで構成されている。この統括制御マイコン３１Ａにおいては、速度制御部ＡＳＲ及び電流制御部ＡＣＲの機能を有するものの、上記の出力電圧誤差補償機能を備えていない。このため、センサマイコン１５Ａは統括制御マイコン３１Ａに対して出力電圧検出信号を送信しておらず、その代わりにセンサマイコン１５Ａは異常検出信号とともに出力電流検出信号を同じ系統のシリアル通信で統括制御マイコン３１Ａに送信している。また、統括制御マイコン３１Ａは、センサ

マイコン１５Ａに対し、図示する例では１系統のデジタルフォトカプラ５を介してデジタル形式のＡＤトリガ信号（同期信号）を送信する。他の構成については、上記第１実施形態と同等であるため説明を省略する。

[0055] ＜第２実施形態におけるセンサマイコンの統合制御機能について＞

図７は、上記図２に対応して、本第２実施形態におけるセンサマイコン１５Ａ内部の各機能ブロックを示している。この図７において、上記ローパスフィルタ部４４は省略されており、その一方でＡ／Ｄ変換部４１が出力電流検出信号もデジタル形式に変換し、信号伝送部はこの出力電流検出信号と異常検出信号をシリアル通信の伝送形態で統合して統括制御マイコン３１Ａに送信可能となっている。

[0056] ここで、このような回路構成に用いる統括制御マイコン３１Ａの仕様として、ＰＷＭ演算周期に同期して出力電流検出信号を受信できなければ正常にモータを制御できない場合がある。上記第１実施形態では、統括制御マイコン３１Ａが出力電流検出部２２から出力電流検出信号を直接受信していたため、その受信の同期を容易に実現できていた。しかし本第２実施形態の回路構成では、センサマイコン１５Ａを中継して統括制御マイコン３１Ａに出力電流検出信号が入力されるため、統括制御マイコン３１Ａとセンサマイコン１５Ａの間で出力電流検出信号を送受するための同期制御を行う必要がある。そこで、統括制御マイコン３１Ａに同期信号送信部４６が設けられ、これがＰＷＭ演算周期に同期してＡＤトリガ信号を出力した際に、センサマイコン１５Ａが応答して出力電流検出信号を統括制御マイコン３１Ａに送信する。

[0057] この出力電流検出信号の送受のための同期処理について、図８を参照しつつ説明する。図中上方に示すキャリア信号は、統括制御マイコン３１Ａ内でＰＷＭ信号を生成する際に参照される三角波であり、モータの制御状態などに応じてその周波数が変動する。本実施形態の例では、キャリア信号が最低レベル（谷の最低点）となった時点で出力電流検出信号を送受するものとし、そのタイミングで統括制御マイコン３１Ａの同期信号送信部４６がパルス

波形のＡＤトリガ信号（図示する例では負論理）をセンサマイコン１５Ａに出力する。このＡＤトリガ信号はパルス幅の違いで２種類あり、幅の狭いパルスを所定回数繰り返すごとに幅の広いパルスを１回出力する。

[0058] センサマイコン１５Ａは、パルス幅に関係なくＡＤトリガ信号を受信した際には出力電流検出部２２から出力電流検出信号を検出してその検出結果を蓄積する。そして特に受信したパルス幅が広い場合には、前回の送信からそれまでに蓄積した出力電流検出信号の検出結果をまとめて統括制御マイコン３１Ａに送信する。これにより、統括制御マイコン３１Ａは、そのときの制御状態に応じたキャリア周期を単位としたＰＷＭ演算周期に同期して、センサマイコン１５Ａから出力電流の検出結果を受信できる。なお、出力電流の検出結果を送受するタイミングとしてはキャリア信号の最低レベル（谷の最低点）以外にも、例えば最高レベル（頂点）としてもよい。

[0059] ＜第２実施形態の効果＞

以上説明したように、本実施形態のインバータ装置１Ａによれば、回路構成を大幅に簡略していながら、出力電圧誤差補償機能以外では上記第１実施形態と同等に機能できるインバータ装置１Ａを実現できる。

[0060] また、本実施形態では特に、統括制御マイコン３１Ａからセンサマイコン１５ＡにＰＷＭ演算周期に対応したタイミングでＡＤトリガ信号を送信し、センサマイコン１５Ａの信号送信部４５は特定のＡＤトリガ信号を受信したタイミングで出力電流検出部２２の検出信号を統括制御マイコン３１Ａに送信する。これにより、インバータ装置１Ａの運転中に統括制御マイコン３１Ａにおいてキャリア周波数やＰＷＭ演算周期が任意に変更された場合でも同期を取ることが可能となり、モータを正常に制御できる。

[0061] ＜第３実施形態：第３実施形態の概要＞

上記第１実施形態及び第２実施形態では、インバータ装置１，１Ａの電気的な回路構成に関する設計手法について説明したが、本第３実施形態ではインバータ装置１，１Ａの機械的構成、特に回路基板間の機械的な接続構成に関する設計手法について説明する。

[0062] 上述したように、主回路部２と制御回路部３は電気的に強化絶縁されることから、機械的にも主回路部２と制御回路部３はそれぞれ独自に設けた回路基板で別体に構成される場合が多い。これに対して本第３実施形態では、さらにセンサマイコン１５の周辺も独自の回路基板で別体に構成し、計３つの回路基板で構成する。例えば、図９に示すように、主回路部２の回路基板５１の表面に設けたコネクタ５４にセンサマイコン１５の回路基板５２を立設するように差し込んで接続し、さらにケーブル５５を介してセンサマイコン１５の回路基板５２と制御回路部３の回路基板５３を接続する。なお、デジタルフォトカプラ５はいずれかの回路基板５１，５２，５３上に設け、電気的な配線を介して接続すればよい。センサマイコン１５の回路基板５２は比較的小さく製作できるため、このような機械的配置で接続しても全体の収容容量を抑えることができる。

[0063] このようにインバータ装置１全体を３つの回路基板５１，５２，５３に区分する場合、上記第１実施形態では図１０に示すような区分で各回路基板５１，５２，５３を構成する。すなわち、主回路部２のうちのインバータ部１１、補器部１２、検出部１３が１つの主回路基板５１上に実装され、センサマイコン１５が第１制御基板５２上に実装され、統括制御マイコン３１とドライブマイコン３２が第２制御基板５３上に実装される。この区分における主回路基板、第１制御基板、及び第２制御基板をそれぞれ第１実施形態に対応したＡタイプの基板とする。

[0064] また、上記第２実施形態では、図１１に示すような区分で各回路基板５１，５２，５３を構成する。すなわち、第２制御基板５３上には統括制御マイコン３１だけが実装される。この区分における主回路基板５１、第１制御基板５２、及び第２制御基板５３をそれぞれ第２実施形態に対応したＢタイプの基板とする。

[0065] ここで、インバータ装置１は、例えばサイズ、制御性能、機能、コスト等の要求仕様に応じて多種類の製品がラインナップされるのが一般的である。そこで本第３実施形態では、上記の各回路基板５１，５２，５３どうしの間

の接続構成について、対応する区分の回路基板どうしで電気的、機械的の両面で互換性を持たせ、換装可能とすることにより、その組み合わせから複数の仕様のバリエーションを持たせるようにする。

[0066] 例えば、図１２の表に示すように、第１制御基板５２と第２制御基板５３の組み合わせだけでも、それぞれの制御基板がＡタイプとＢタイプの２種類があることから、計４種類の仕様のバリエーションを持たせることができる。第１制御基板５２においてセンサマイコン１５自体の仕様の違いにより、Ａタイプを用いることでモータの制御機能が高くなり、Ｂタイプを用いることでモータの制御機能を抑えた仕様となる。また第２制御基板５３において統括制御マイコン３１とドライブマイコン３２のチップ数の違いにより、Ａタイプを用いることで標準サイズの筐体仕様が必要となり、Ｂタイプを用いることで小型サイズの筐体仕様となって簡易な仕様となる。また特に図示しないが、組み合わせる主回路基板５１における出力電圧検出部２１の有無によっても、出力電圧誤差補償機能を持たせることができるかどうか、すなわち制御性能に違いを持たせることができる。

[0067] ＜第３実施形態の効果＞

以上説明したように、本実施形態のインバータ装置１によれば、主要部品ごとの区分により回路基板５１，５２，５３を別体で構成し、それらの組み合わせで全体の仕様のバリエーションを増やすことができる。これにより、それぞれの仕様ごとに専用の回路基板を設計する場合よりも、開発期間を大幅に短縮できる。

[0068] なお、上記の各実施形態におけるインバータ装置１では、誘導モータを駆動制御する場合を想定していたが、これに限られない。例えば、同期モータを駆動制御するインバータ装置１に対しても、主回路部２と制御回路部３のそれぞれにおける各マイコン１５，３１，３２の配置や機能、及び各種信号の流れに関する設計手法について上記の各実施形態と同様の手法を適用できる。

[0069] また、以上既に述べた以外にも、上記実施形態や各変形例による手法を適

宜組み合わせて利用しても良い。

[0070] その他、一々例示はしないが、上記実施形態や各変形例は、その趣旨を逸脱しない範囲内において、種々の変更が加えられて実施されるものである。

符号の説明

[0071]

１	インバータ装置
２	主回路部
３	制御回路部
４	シーケンサ
５	デジタルフォトカプラ（信号伝達部）
６	アナログフォトカプラ（信号伝達部）
１１	インバータ部
１２	補器部
１３	検出部
１４	ローパスフィルタ
１５，１５Ａ	センサマイコン（第１制御部）
２１	出力電圧検出部（電圧検出部）
２２	出力電流検出部（電流検出部）
２３	各種状態量検出部
３１，３１Ａ	統括制御マイコン（第２制御部）
３２	ドライブマイコン（第２制御部）
４１	Ａ／Ｄ変換部
４２	シーケンス制御部
４３	異常判定部
４４	ローパスフィルタ部
４５	信号送信部
４６	同期信号送信部
５１	主回路基板
５２	マイコン基板、第１制御基板

５３　制御回路基板、第２制御基板

５４　コネクタ

５５　ケーブル

請求の範囲

[請求項1] インバータ部を備えた主回路部と、

前記主回路部の状態量を検出し、検出信号を出力する検出部と、

前記検出信号を中継し、当該検出信号に基づいて第１の制御を行う第１制御部と、

前記第１制御部により中継された前記検出信号を電気的に絶縁した状態で伝達する信号伝達部と、

前記信号伝達部により伝達された前記検出信号を入力し、当該検出信号に基づいて第２の制御を行う第２制御部と、

を有することを特徴とするインバータ装置。

[請求項2] 前記第１制御部は、

アナログ信号である前記検出信号をデジタル信号に変換するＡ／Ｄ変換部と、

前記デジタル信号に変換された複数の前記検出信号を統合してシリアル通信により前記第２制御部に送信する信号送信部と、を有し、

前記第２制御部は、

前記信号送信部により送信された前記検出信号に基づいて前記主回路部の制御を行う

ことを特徴とする請求項１に記載のインバータ装置。

[請求項3] 前記第１制御部は、

前記検出信号に基づいて前記検出部の異常の有無を判定する異常判定部を有し、

前記信号送信部は、

前記異常判定部により異常が有ると判定された場合に、異常信号を前記第２制御部に送信する

ことを特徴とする請求項２に記載のインバータ装置。

[請求項4] 前記第１制御部は、

前記検出信号に基づいて、前記主回路部に備えられた所定の回路部

品に対するシーケンス制御を実行するシーケンス制御部を有する
ことを特徴とする請求項２又は３に記載のインバータ装置。

[請求項5] 前記検出部は、
前記インバータ部の出力電圧を検出する電圧検出部を含み、
前記第１制御部は、
前記電圧検出部の前記検出信号における所定の遮断周波数より高い周波数の成分を逓減させるローパスフィルタ部を有する
ことを特徴とする請求項２乃至４のいずれか１項に記載のインバータ装置。

[請求項6] 前記電圧検出部と前記第１制御部の間の回路に配置され、前記電圧検出部の前記検出信号における所定の遮断周波数より高い周波数の成分を逓減させるローパスフィルタをさらに有する
ことを特徴とする請求項５に記載のインバータ装置。

[請求項7] 前記検出部は、
前記インバータ部の出力電流を検出する電流検出部を含み、
前記第２制御部は、
ＰＷＭ演算周期に対応したタイミングで前記第１制御部に同期信号を送信する同期信号送信部を有し、
前記信号送信部は、
前記同期信号を受信したタイミングで前記電流検出部の前記検出信号を前記第２制御部に送信する
ことを特徴とする請求項２乃至６のいずれか１項に記載のインバータ装置。

[請求項8] 前記第２制御部は、
前記検出信号に基づいて制御対象に対する制御アルゴリズムを実行する第１マイコンと、
前記第１マイコンとパラレル通信可能に接続され、前記第１マイコンと外部機器との通信を制御する第２マイコンと、を有する

ことを特徴とする請求項２乃至７のいずれか１項に記載のインバータ装置。

[請求項9] インバータ部を備えた主回路部を有するインバータ装置の制御方法であって、

前記主回路部の状態量を検出し、検出信号を出力することと、

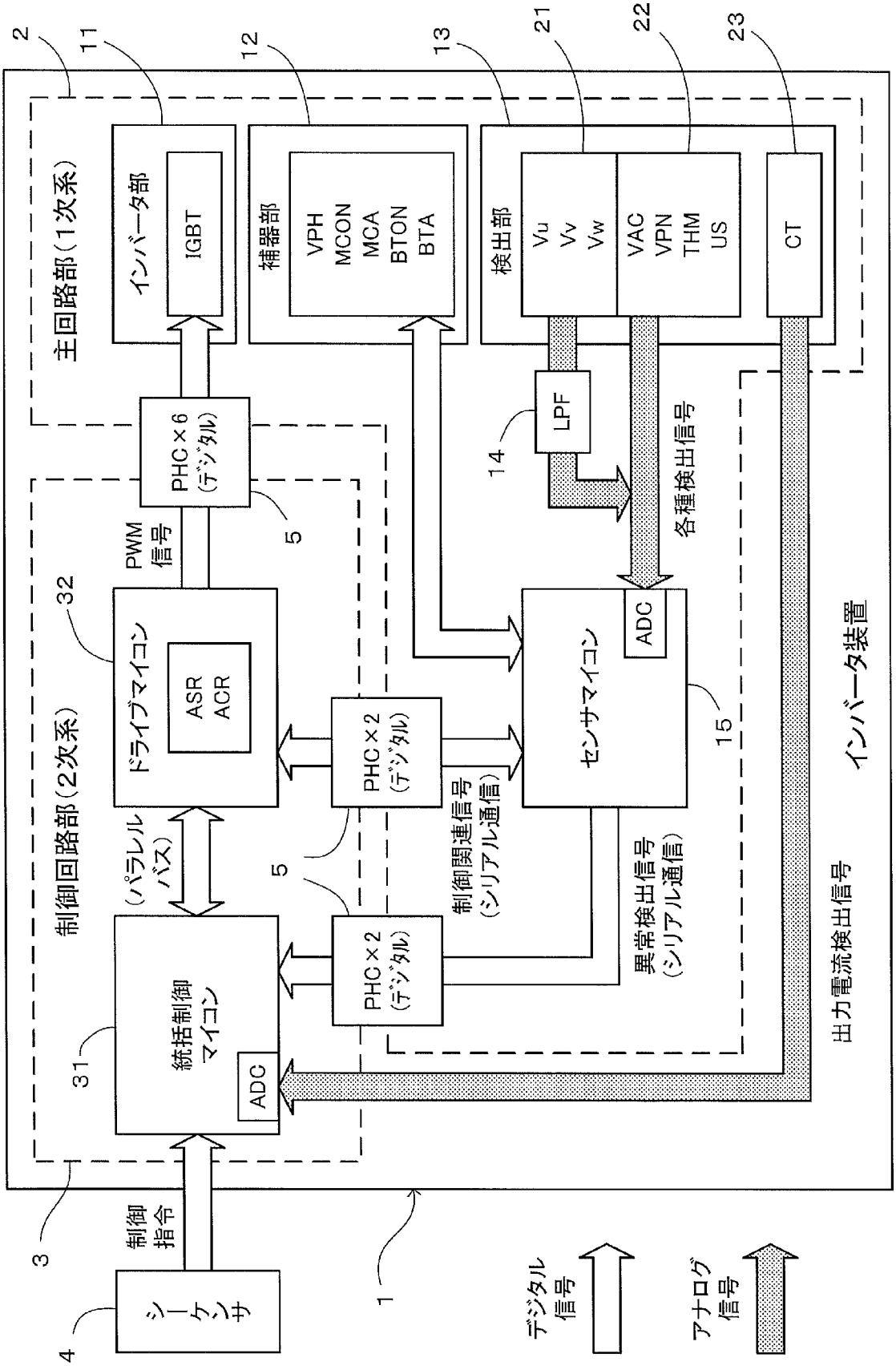
前記検出信号を中継し、当該検出信号に基づいて第１の制御を行うことと、

中継された前記検出信号を電気的に絶縁した状態で伝達することと、

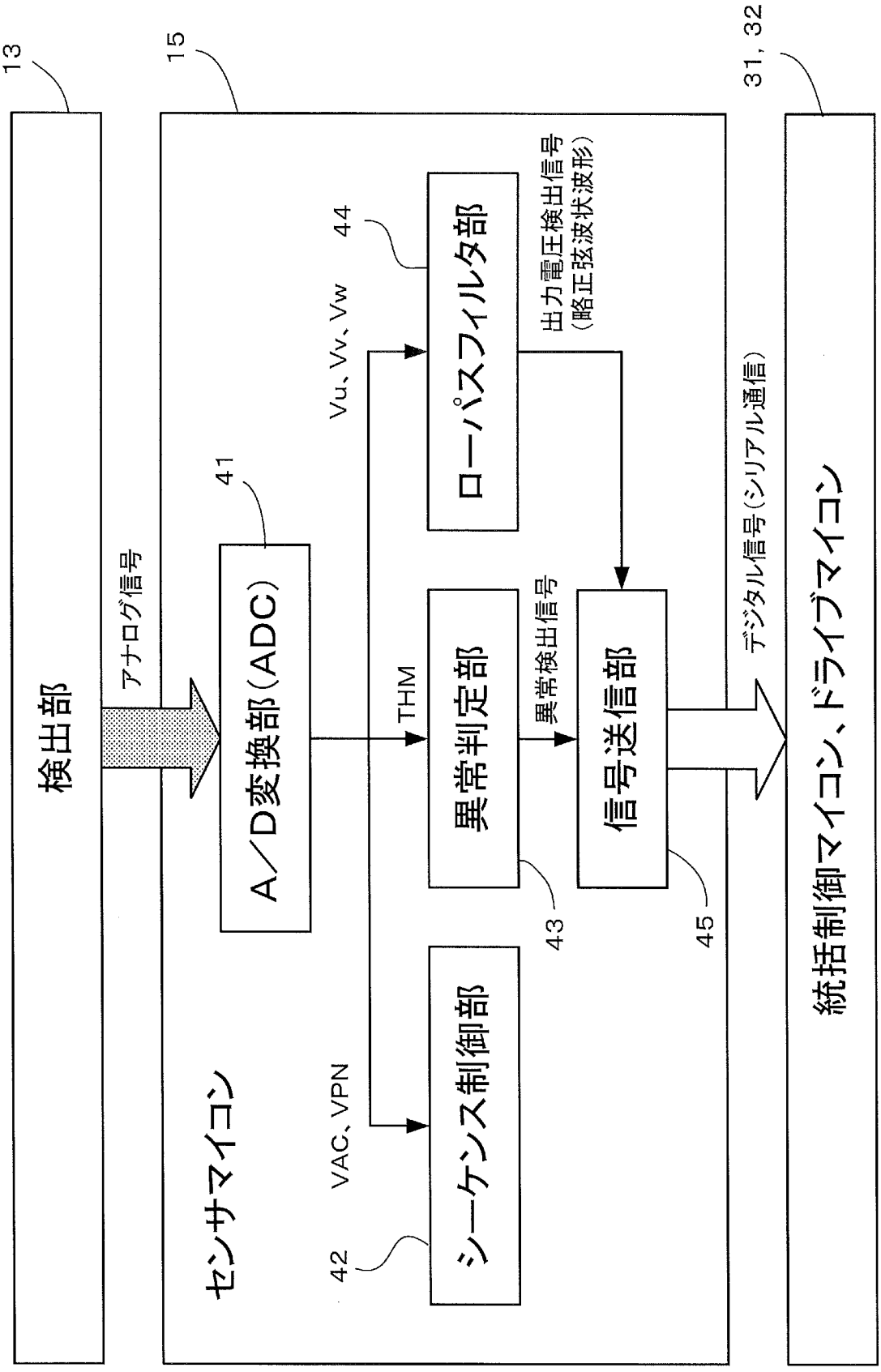
伝達された前記検出信号を入力し、当該検出信号に基づいて第２の制御を行うことと、

を有することを特徴とするインバータ装置の制御方法。

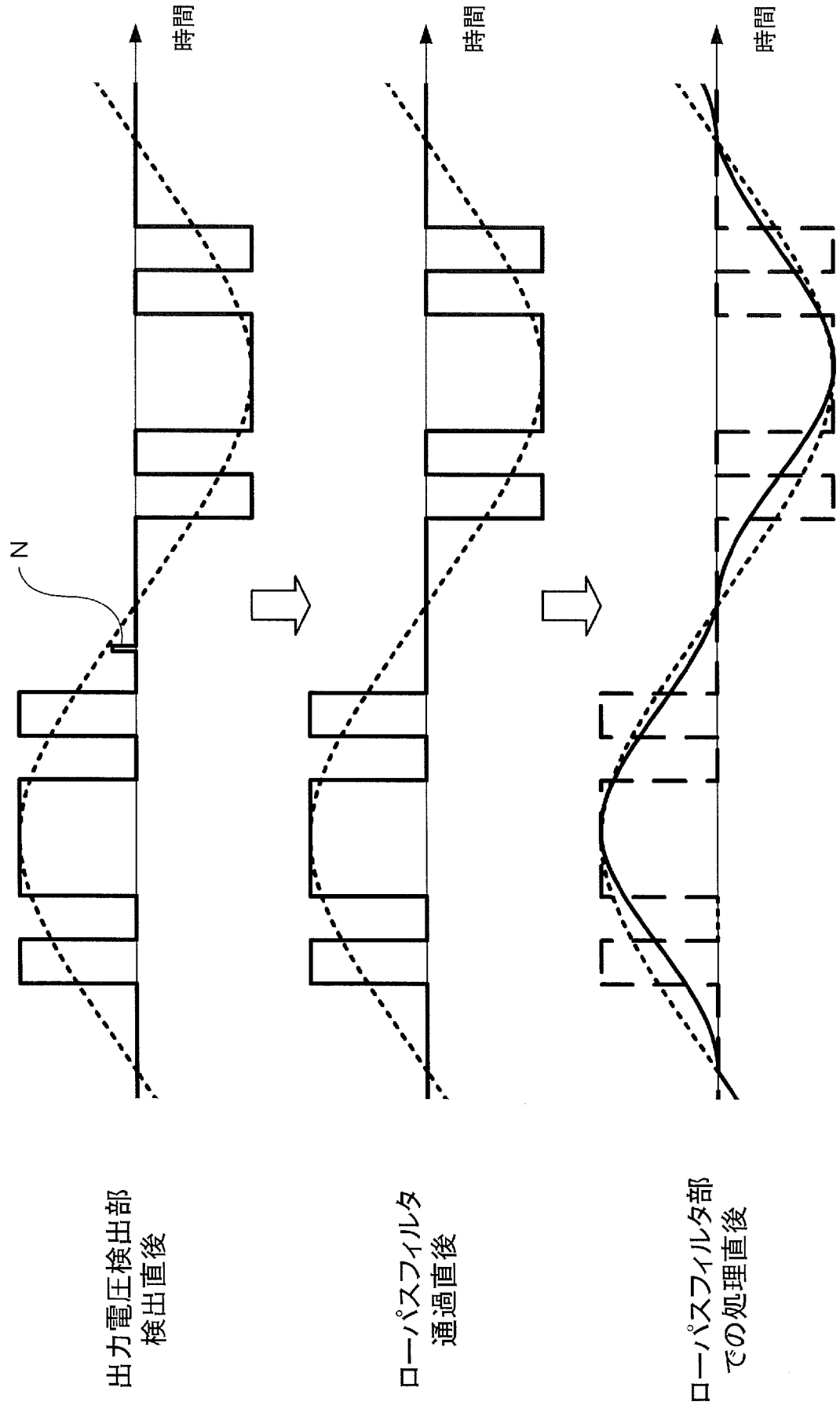
[図1]


インバータ装置
主回路部(1次系)
制御回路部(2次系)
インバータ部
IGBT
補器部
VPH
MCON
MCA
BTON
BTA
検出部
Vu
Vv
Vw
VAC
VPN
THM
US
CT
LPF
各種検出信号
PHC×6
(デジタル)
PWM
信号
ドライブマイコン
ASR
ACR
PHC×2
(デジタル)
センサマイコン
ADC
制御関連信号
(シリアル通信)
異常検出信号
(シリアル通信)
出力電流検出信号
(パラレル
バス)
統括制御
マイコン
ADC
制御
指令
シーケンサ
デジタル
信号
アナログ
信号
2
11
12
13
21
22
23
14
5
32
31
15
3
4
1

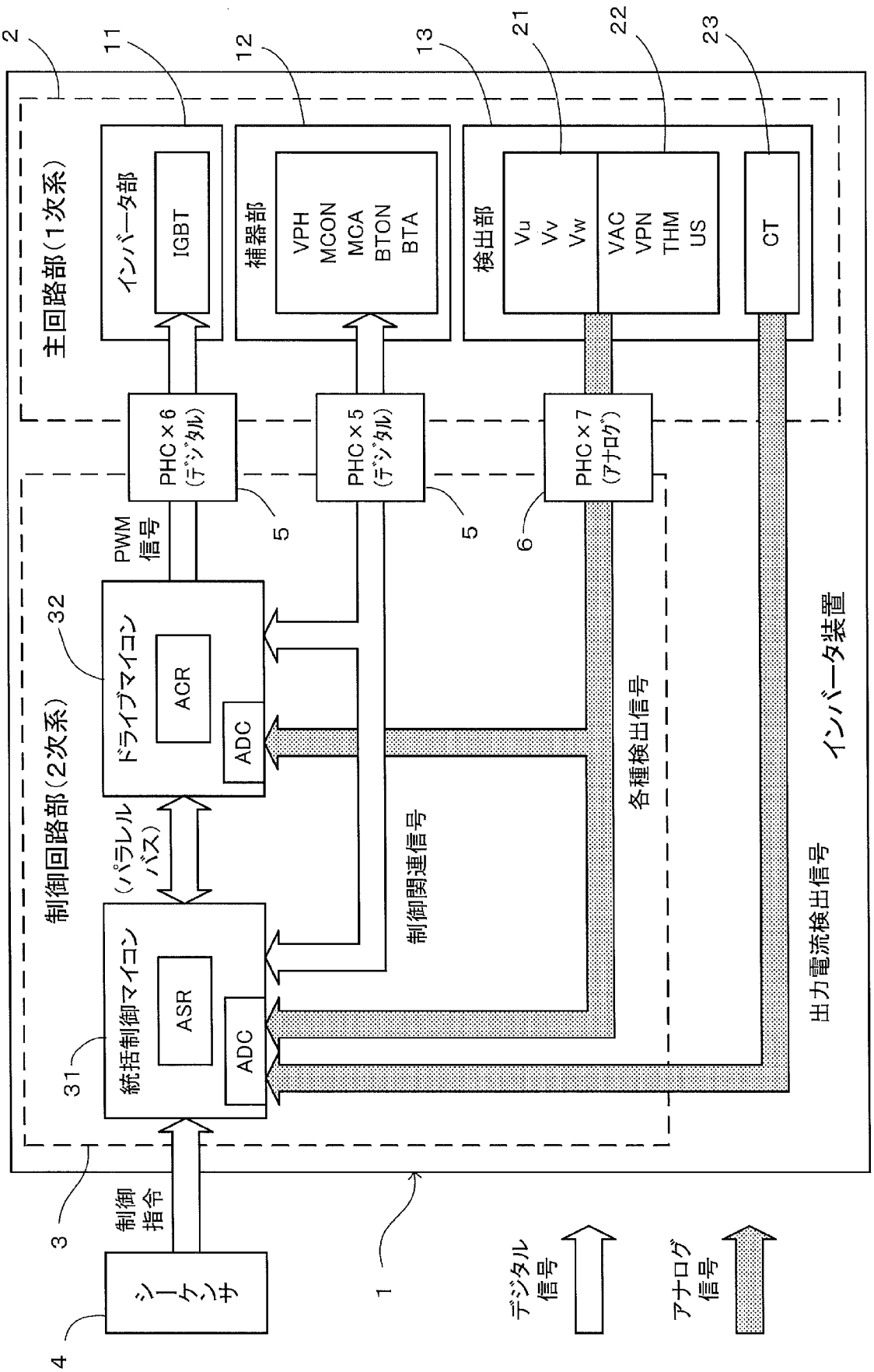
[図2]


13
15
31, 32
検出部
アナログ信号
A／D変換部（ADC）
41
センサマイコン
ローパスフィルタ部
44
Vu、Vv、Vw
出力電圧検出信号
（略正弦波状波形）
THM
異常判定部
異常検出信号
43
信号送信部
45
デジタル信号（シリアル通信）
VAC、VPN
42
シーケンス制御部
統括制御マイコン、ドライブマイコン

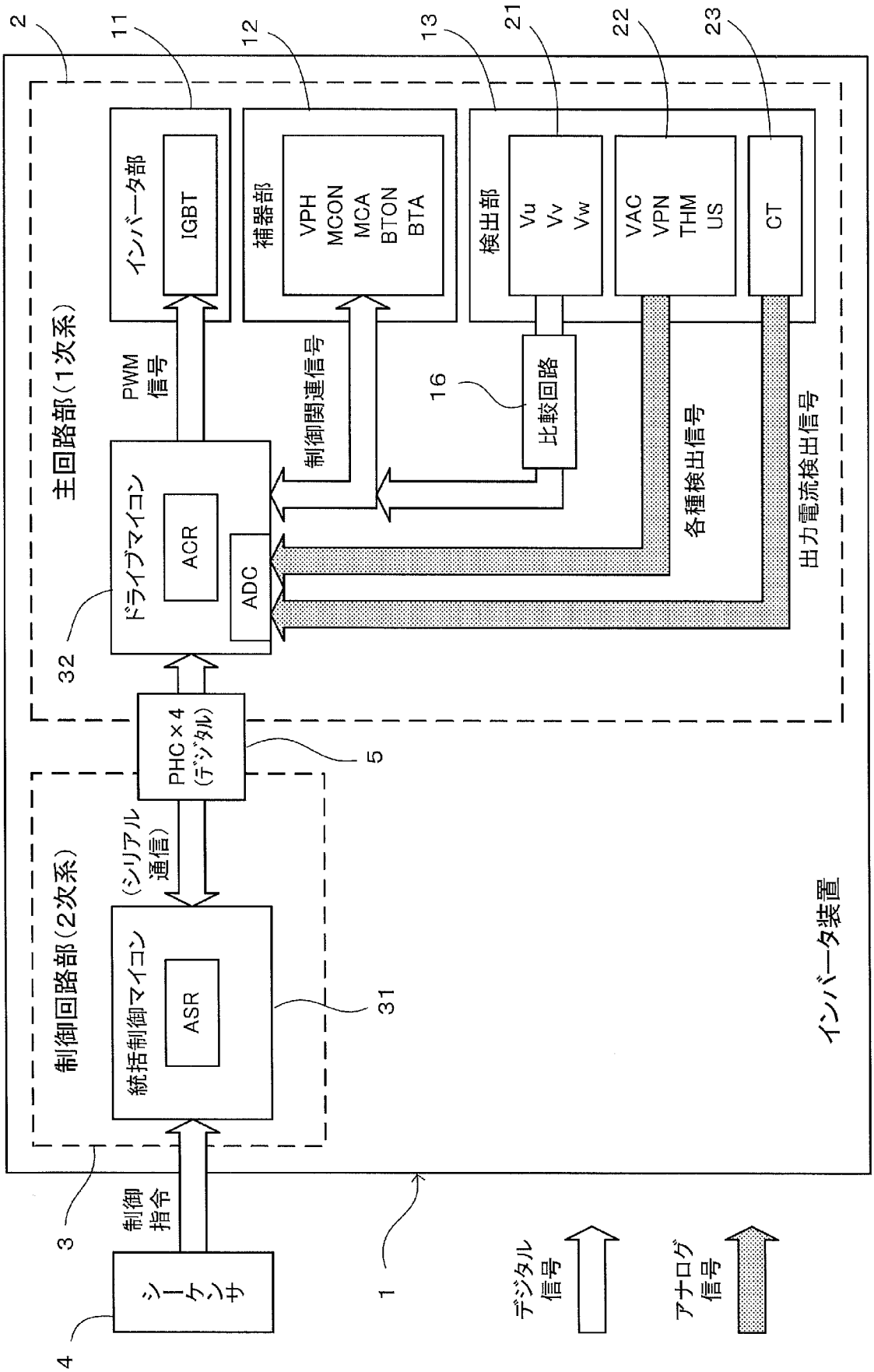
[図3]



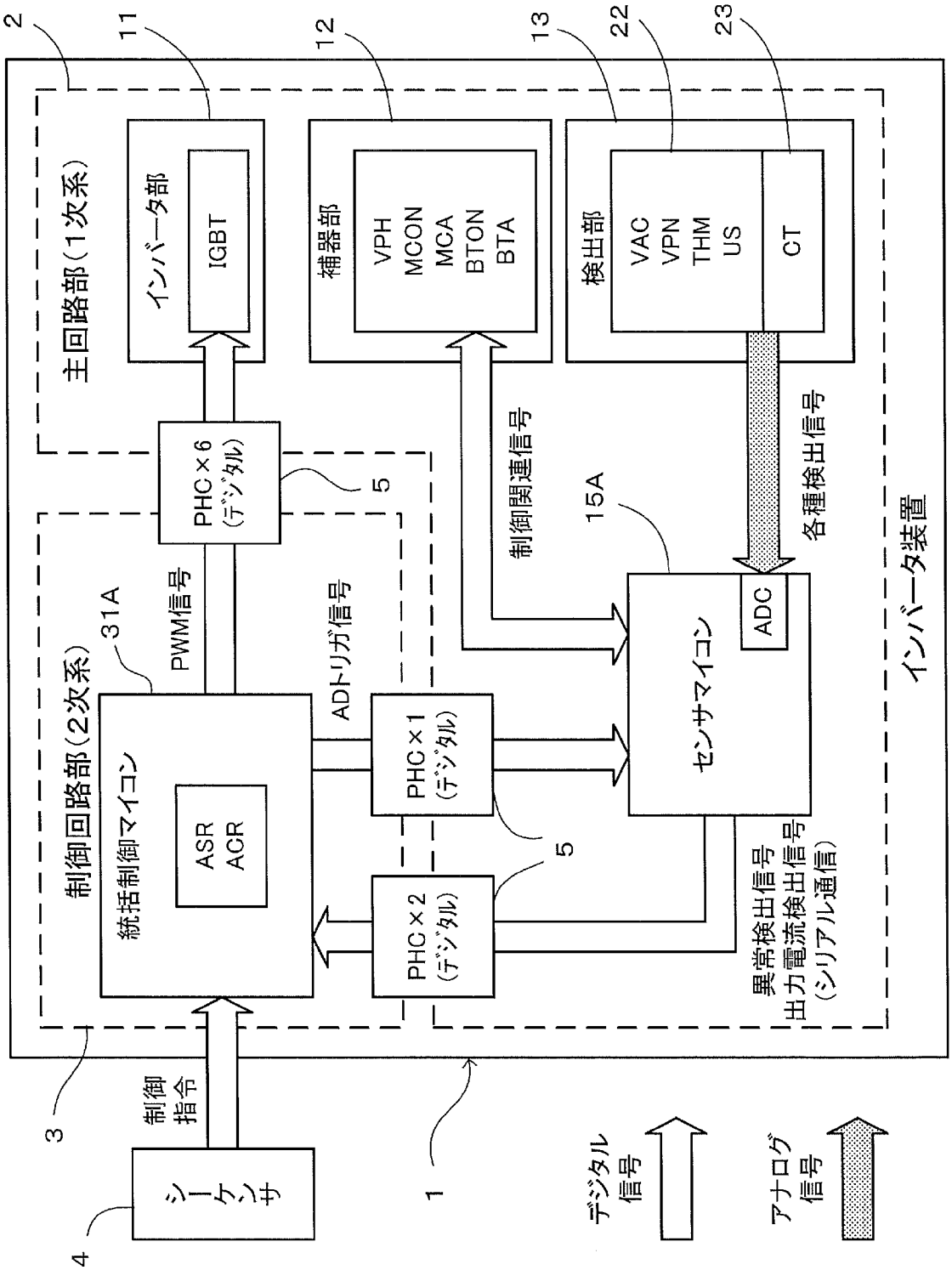
[図4]


2
11
12
13
21
22
23
主回路部(1次系)
インバータ部
IGBT
補器部
VPH
MCON
MCA
BTON
BTA
検出部
Vu
Vv
Vw
VAC
VPN
THM
US
CT
PHC×6
(ﾃﾞｼﾞﾀﾙ)
PHC×5
(ﾃﾞｼﾞﾀﾙ)
PHC×7
(ｱﾅﾛｸﾞ)
5
5
6
PWM
信号
制御回路部(2次系)
32
ドライブマイコン
ACR
ADC
(パラレル
バス)
統括制御マイコン
ASR
ADC
31
制御関連信号
各種検出信号
インバータ装置
出力電流検出信号
3
制御
指令
シーケンサ
4
1
デジタル
信号
アナログ
信号

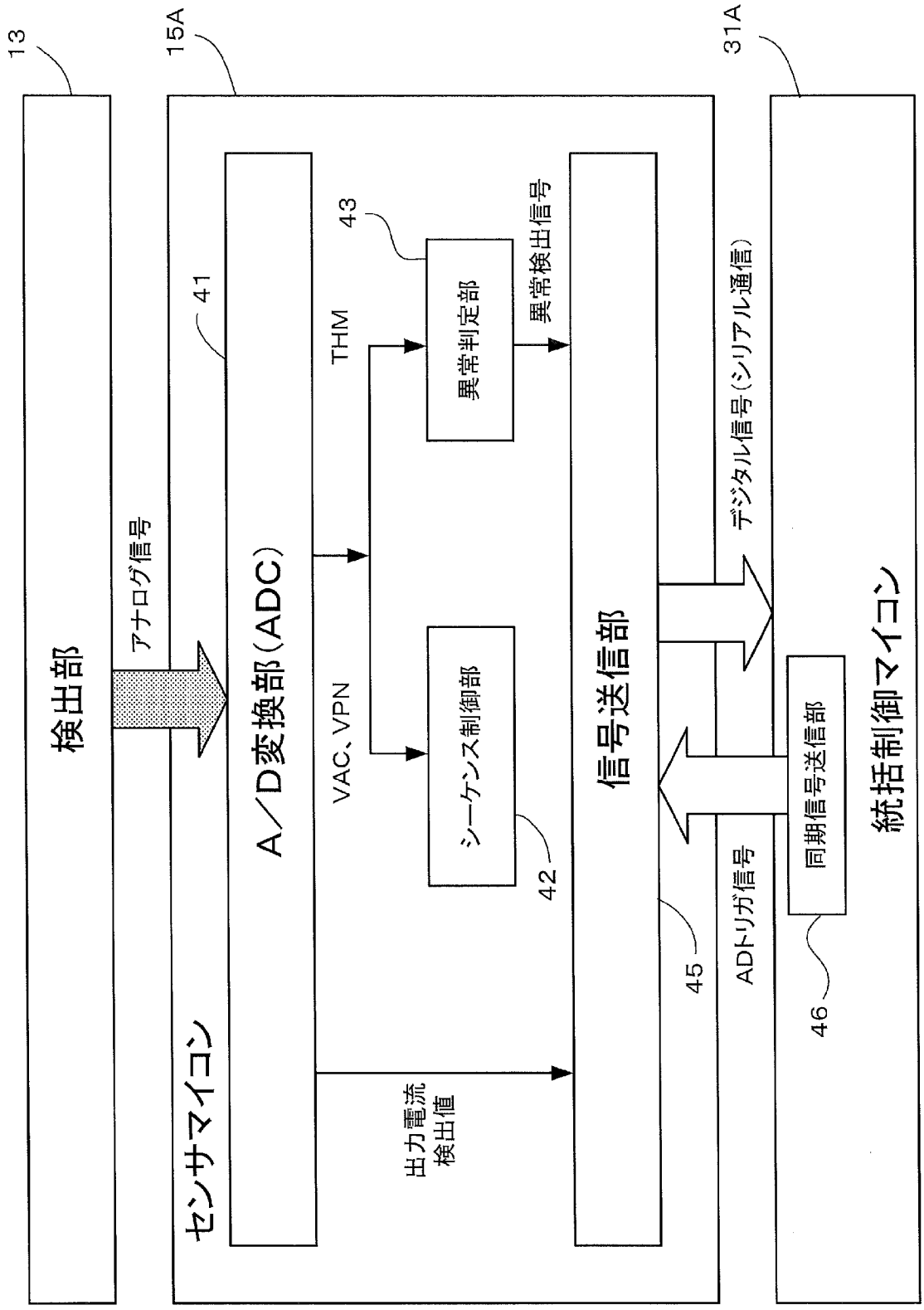
[図5]


インバータ装置
主回路部(1次系)
制御回路部(2次系)
インバータ部
IGBT
補器部
VPH
MCON
MCA
BTON
BTA
検出部
Vu
Vv
Vw
VAC
VPN
THM
US
CT
ドライブマイコン
ACR
ADC
PWM信号
制御関連信号
比較回路
各種検出信号
出力電流検出信号
PHC×4(デジタル)
(シリアル通信)
統括制御マイコン
ASR
制御指令
シーケンサ
デジタル信号
アナログ信号
2
11
12
13
21
22
23
16
32
5
31
3
4
1

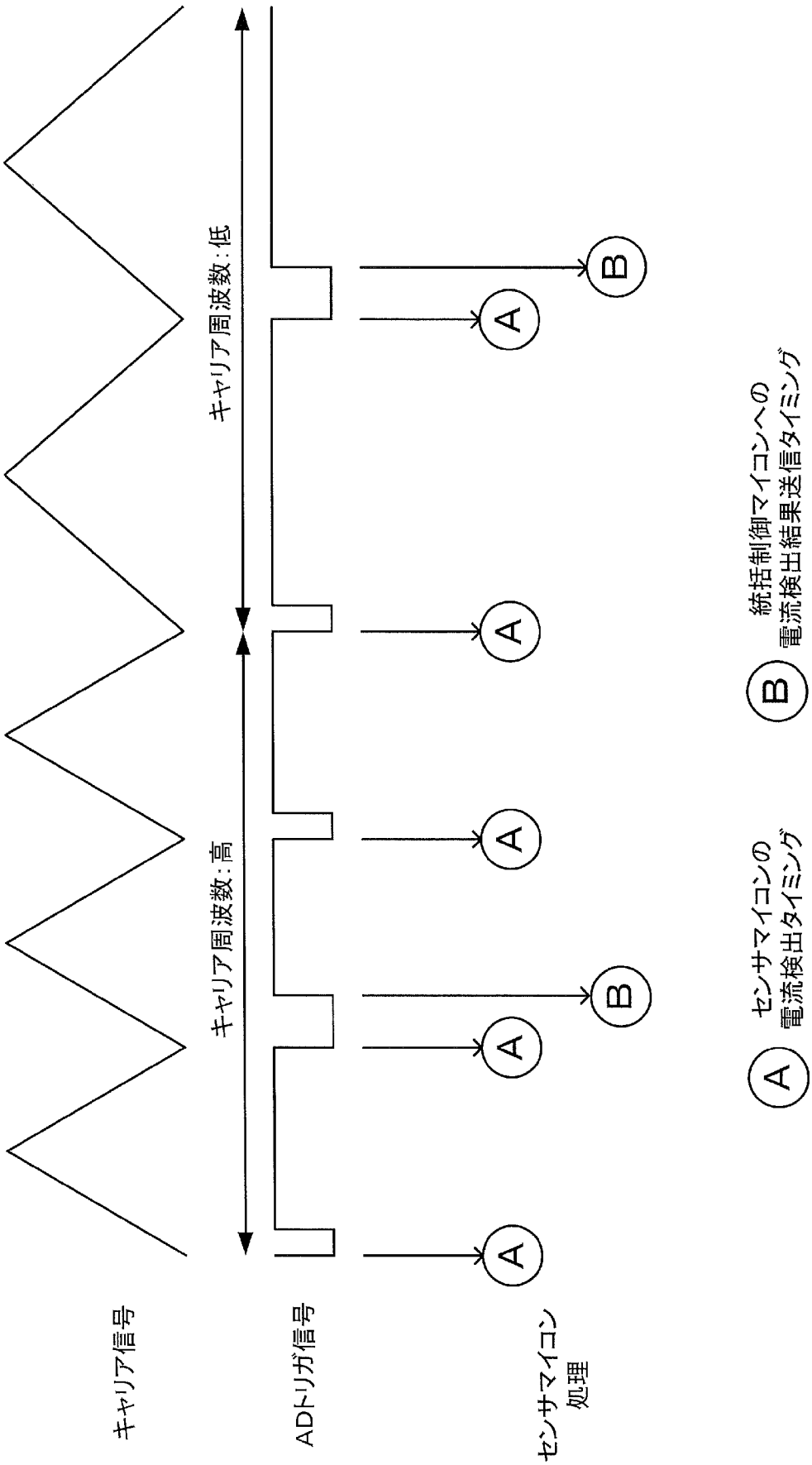
[図6]


2
11
12
13
22
23
主回路部(1次系)
インバータ部
IGBT
補器部
VPH
MCON
MCA
BTON
BTA
検出部
VAC
VPN
THM
US
CT
PHC×6
(ﾃﾞｼﾞﾀﾙ)
5
制御関連信号
15A
各種検出信号
PWM信号
ADトリガ信号
31A
制御回路部(2次系)
統括制御マイコン
ASR
ACR
PHC×1
(ﾃﾞｼﾞﾀﾙ)
センサマイコン
ADC
インバータ装置
5
PHC×2
(ﾃﾞｼﾞﾀﾙ)
異常検出信号
出力電流検出信号
(シリアル通信)
3
制御
指令
シーケンサ
4
1
デジタル
信号
アナログ
信号

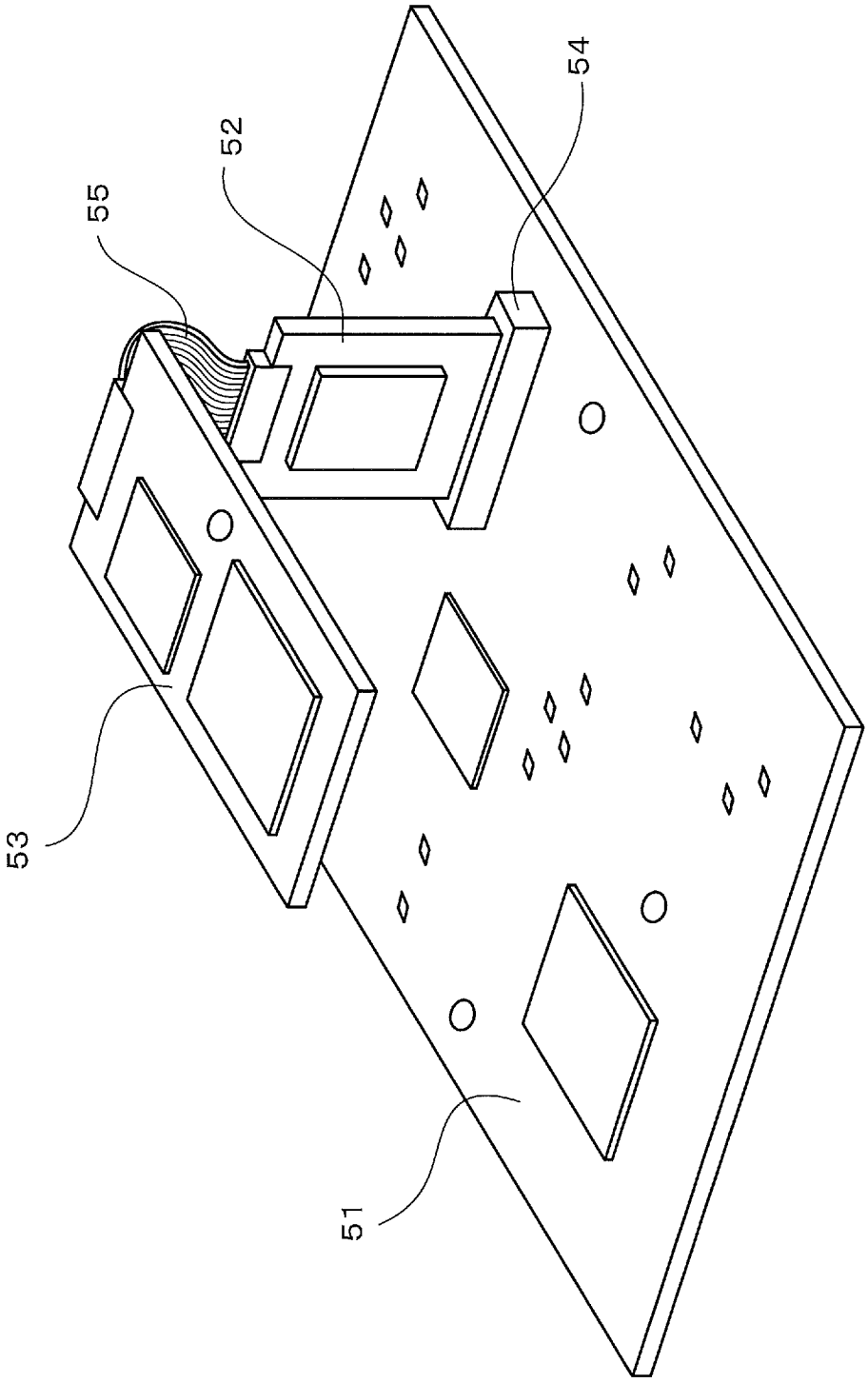
[図7]


13
15A
31A
検出部
アナログ信号
センサマイコン
A／D変換部(ADC)
41
THM
43
異常判定部
異常検出信号
VAC、VPN
シーケンス制御部
42
信号送信部
デジタル信号(シリアル通信)
出力電流
検出値
45
ADトリガ信号
同期信号送信部
46
統括制御マイコン

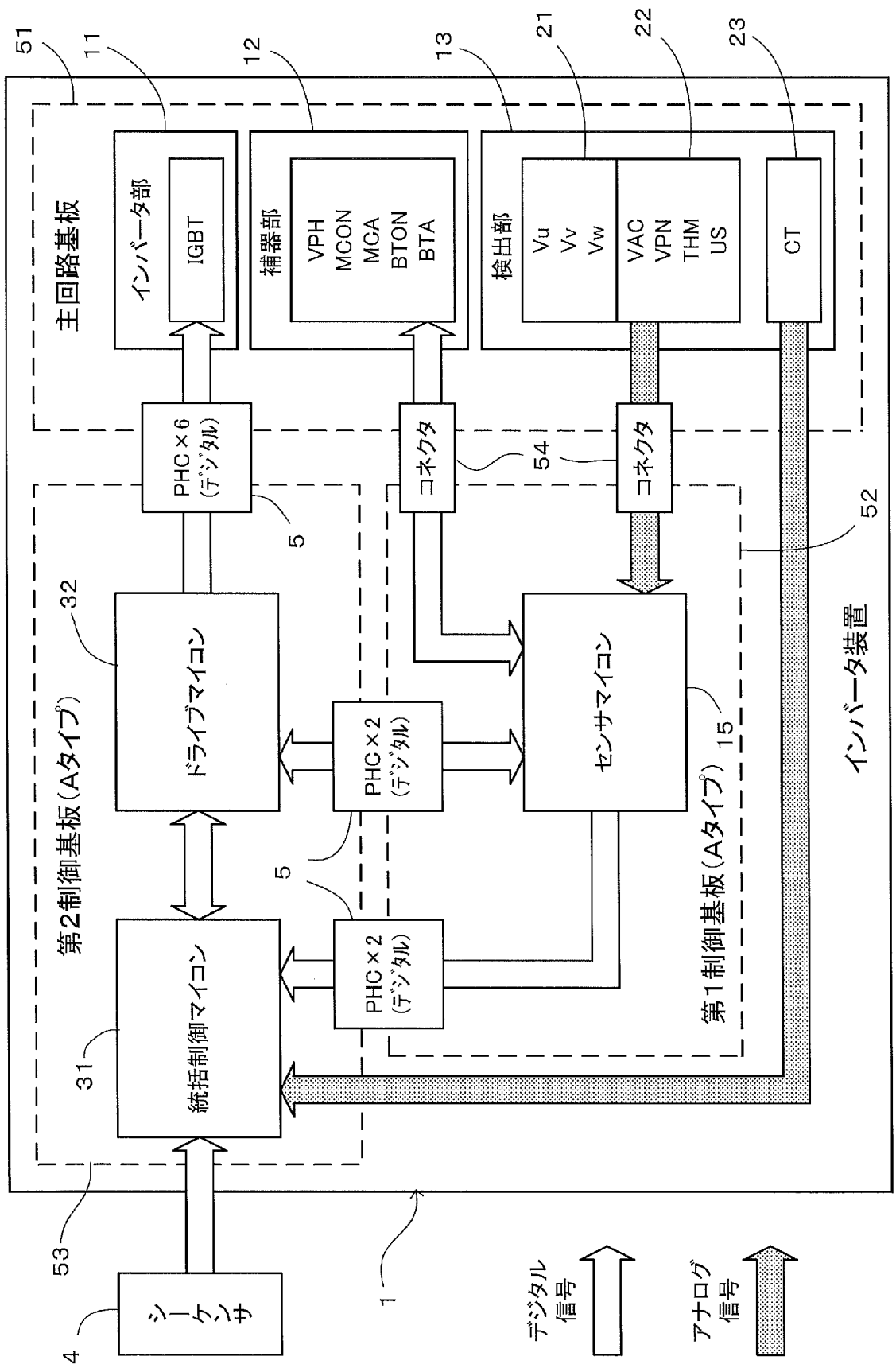
[図8]


キャリア信号
ADトリガ信号
センサマイコン
処理
キャリア周波数:高
キャリア周波数:低
A
B
A
A
A
B
A
B
A センサマイコンの
電流検出タイミング
B 統括制御マイコンへの
電流検出結果送信タイミング

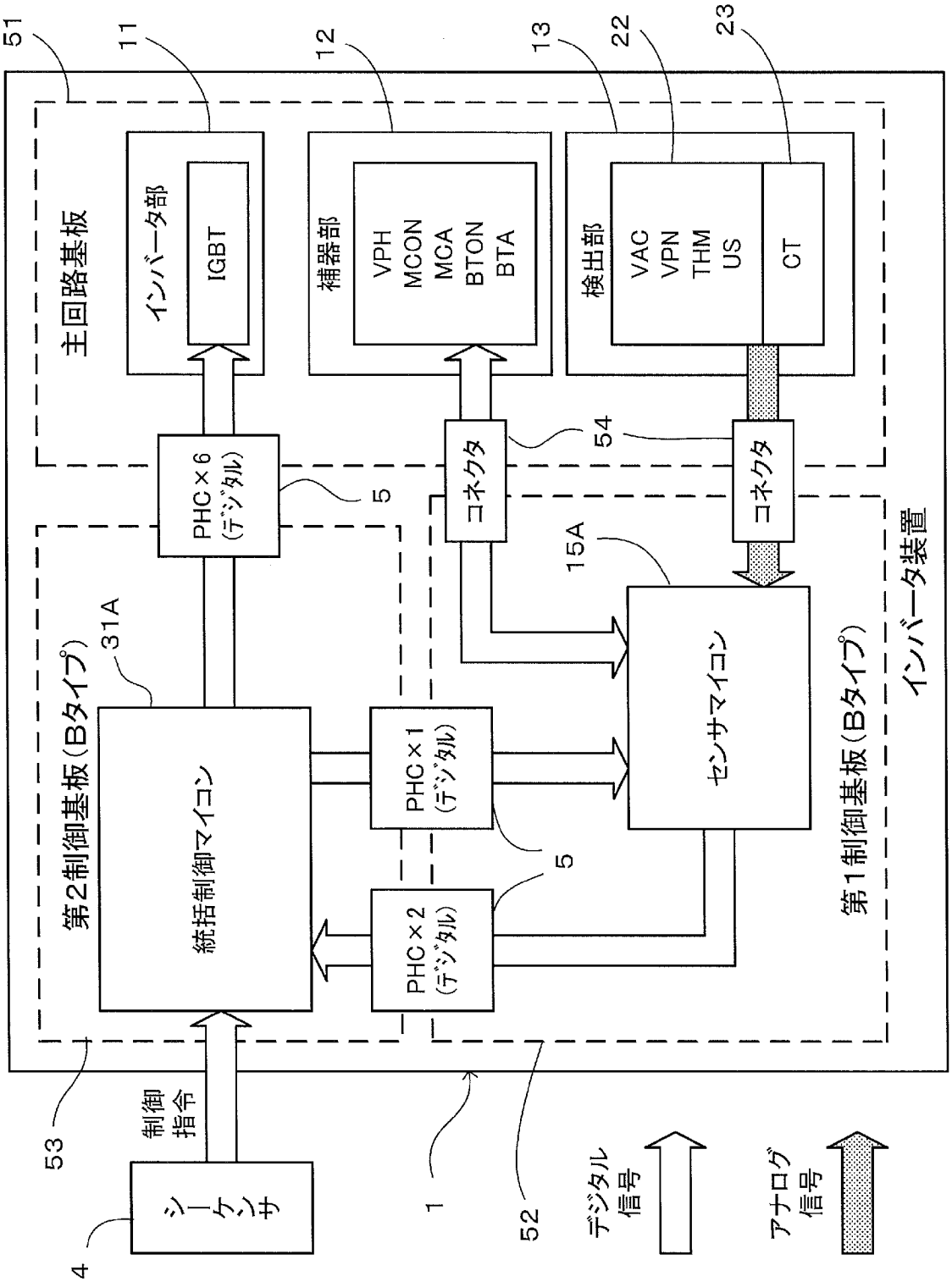
[図9]



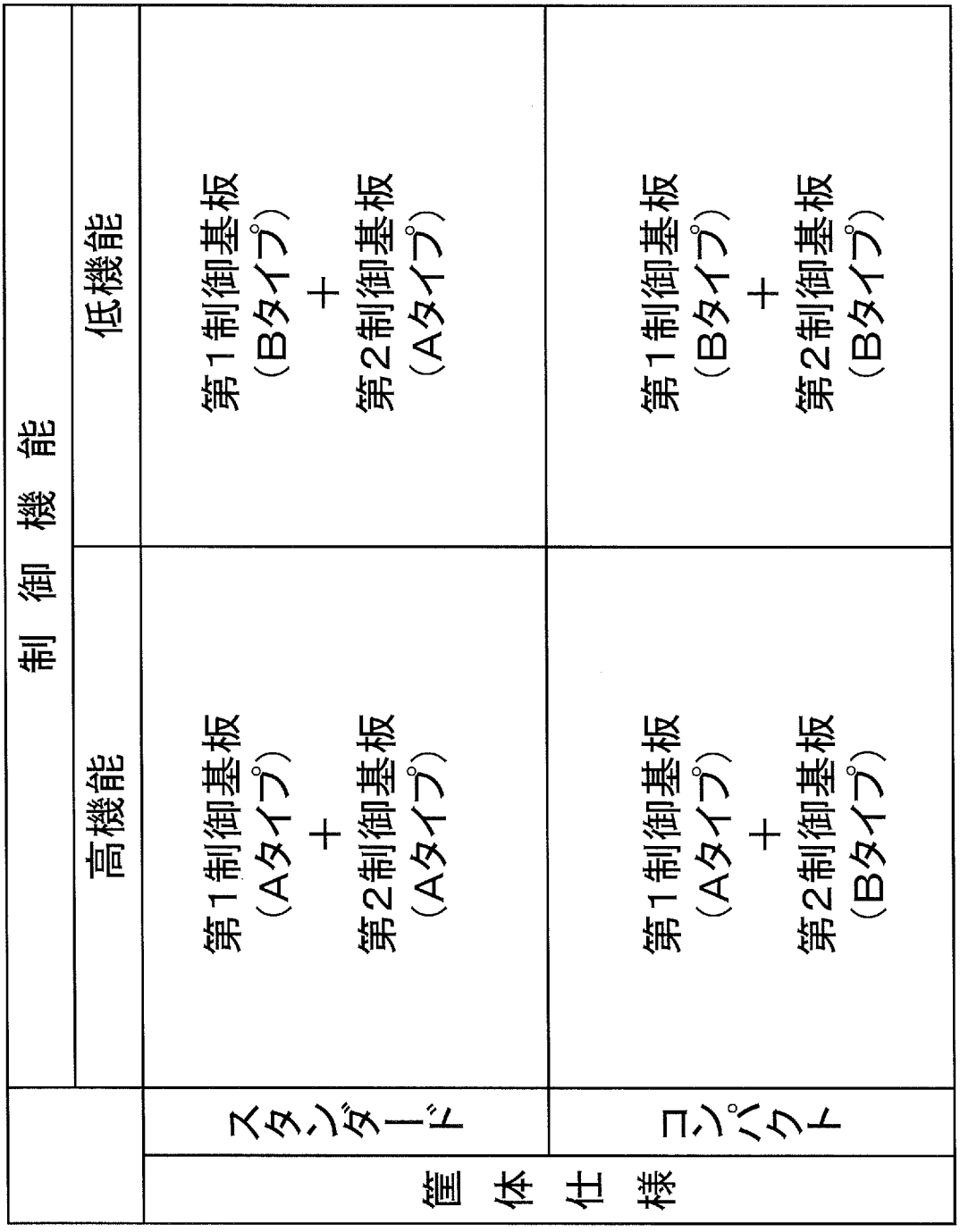
[図10]


インバータ装置
主回路基板
インバータ部
IGBT
補器部
VPH
MCON
MCA
BTON
BTA
検出部
Vu
Vv
Vw
VAC
VPN
THM
US
CT
PHC×6
(デジタル)
コネクタ
コネクタ
第2制御基板(Aタイプ)
ドライブマイコン
PHC×2
(デジタル)
センサマイコン
第1制御基板(Aタイプ)
PHC×2
(デジタル)
統括制御マイコン
シーケンサ
デジタル
信号
アナログ
信号
51
11
12
13
21
22
23
54
52
5
32
5
15
31
53
4
1

[図11]


51
11
12
13
22
23
主回路基板
インバータ部
IGBT
補器部
VPH
MCON
MCA
BTON
BTA
検出部
VAC
VPN
THM
US
CT
PHC×6
(デジタル)
5
コネクタ
54
コネクタ
15A
31A
第2制御基板(Bタイプ)
統括制御マイコン
PHC×1
(デジタル)
PHC×2
(デジタル)
センサマイコン
第1制御基板(Bタイプ)
インバータ装置
制御
指令
シーケンサ
4
53
1
52
デジタル
信号
アナログ
信号

[図12]


筐体仕様
スタンダード
コンパクト
制御機能
高機能
低機能
第1制御基板（Aタイプ）＋第2制御基板（Aタイプ）
第1制御基板（Bタイプ）＋第2制御基板（Aタイプ）
第1制御基板（Aタイプ）＋第2制御基板（Bタイプ）
第1制御基板（Bタイプ）＋第2制御基板（Bタイプ）

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/076811

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48(2007.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2003-339168 A (Hitachi, Ltd.), 28 November 2003 (28.11.2003), paragraphs [0023] to [0039]; fig. 1 (Family: none)	1,9 2-5,7-8 6
Y	JP 2005-33997 A (Hitachi, Ltd.), 03 February 2005 (03.02.2005), paragraphs [0005], [0008] to [0009]; fig. 1 to 3 & JP 2005-27499 A & JP 2006-288198 A & JP 3843422 B2 & WO 2000/019590 A1	2-5,7-8

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
08 December 2015 (08.12.15)	15 December 2015 (15.12.15)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/076811

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-206909 A (Hitachi Automotive Systems, Ltd.), 16 September 2010 (16.09.2010), paragraphs [0049] to [0058]; fig. 2, 4 to 6 & US 2012/0020136 A1 paragraphs [0064] to [0073]; fig. 2, 4 to 6 & WO 2010/101032 A1 & EP 2405565 A1 & CN 102326327 A	4-5,7-8
Y	JP 11-51977 A (Sanyo Electric Co., Ltd.), 26 February 1999 (26.02.1999), paragraphs [0027] to [0044] (Family: none)	4-5,7-8
Y	JP 2006-109603 A (Densei-Lambda Kabushiki Kaisha), 20 April 2006 (20.04.2006), paragraphs [0026] to [0032]; fig. 2 (Family: none)	5,7-8
Y	JP 2001-8482 A (Hitachi, Ltd.), 12 January 2001 (12.01.2001), paragraphs [0011] to [0061]; fig. 2 to 12 & US 6373219 B1 column 3, line 29 to column 8, line 37; fig. 2 to 12	7-8
Y	JP 60-84973 A (Hitachi, Ltd.), 14 May 1985 (14.05.1985), page 2, lower right column, line 12 to page 3, upper right column, line 5; fig. 3 (Family: none)	8
Y	JP 59-92774 A (Toshiba Corp.), 29 May 1984 (29.05.1984), page 2, upper left column, line 7 to upper right column, line 20; fig. 3 (Family: none)	8

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／０７６８１１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/48(2007.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X Y A	JP 2003-339168 A (株式会社日立製作所) 2003.11.28, 段落【0023】-【0039】,第１図（ファミリーなし）	1,9 2-5,7-8 6
Y	JP 2005-33997 A (株式会社日立製作所) 2005.02.03, 段落【0005】,【0008】-【0009】,第 1-3 図 & JP 2005-27499 A & JP 2006-288198 A & JP 3843422 B2 & WO 2000/019590 A1	2-5,7-8

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０８．１２．２０１５	１５．１２．２０１５

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　３Ｖ　３９２３
河村　勝也
電話番号　０３－３５８１－１１０１　内線　３３５７

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2010-206909 A (日立オートモティブシステムズ株式会社) 2010.09.16, 段落【0049】-【0058】,第 2,4-6 図 & US 2012/0020136 A1, 段落【0064】-【0073】,第 2,4-6 図 & WO 2010/101032 A1 & EP 2405565 A1 & CN 102326327 A	4-5,7-8
Y	JP 11-51977 A (三洋電機株式会社) 1999.02.26, 段落【0027】-【0044】 (ファミリーなし)	4-5,7-8
Y	JP 2006-109603 A (デンセイ・ラムダ株式会社) 2006.04.20, 段落【0026】-【0032】,第 2 図 (ファミリーなし)	5,7-8
Y	JP 2001-8482 A (株式会社日立製作所) 2001.01.12, 段落【0011】-【0061】,第 2-12 図 & US 6373219 B1, 第 3 欄第 29 行-第 8 欄第 37 行,第 2-12 図	7-8
Y	JP 60-84973 A (株式会社日立製作所) 1985.05.14, 第 2 頁右下欄第 12 行-第 3 頁右上欄第 5 行,第 3 図 (ファミリーなし)	8
Y	JP 59-92774 A (株式会社東芝) 1984.05.29, 第 2 頁左上欄第 7 行-右上欄第 20 行,第 3 図 (ファミリーなし)	8