

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年7月2日(2009.7.2)

【公表番号】特表2009-503901(P2009-503901A)

【公表日】平成21年1月29日(2009.1.29)

【年通号数】公開・登録公報2009-004

【出願番号】特願2008-525077(P2008-525077)

【国際特許分類】

H 01 L 27/10 (2006.01)

【F I】

H 01 L 27/10 4 3 1

【手続補正書】

【提出日】平成21年5月14日(2009.5.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

2ビットメモリセルを有する一回限りプログラム可能な(OTP)メモリであって、前記2ビットメモリセルは：

ビット線に結合された第1の電流電極、第1のワード線に結合された制御電極、及び第2の電流電極を有する第1の選択用トランジスタ；

前記第1の選択用トランジスタの前記第2の電流電極に結合された第1の電流電極、制御電極酸化物、プログラム線に結合された制御電極、及び第2の電流電極を有するプログラム可能トランジスタ；及び

第1の電流電極、第2のワード線に結合された制御電極、及び前記プログラム可能トランジスタの前記第2の電流電極に結合された第2の電流電極を有する第2の選択用トランジスタ；

を有し、

前記プログラム可能トランジスタは、その前記第1の電流電極と前記制御電極との間の第1のプログラム可能領域、及びその前記第2の電流電極と前記制御電極との間の第2のプログラム可能領域を有し、前記第1の選択用トランジスタが導通することに応答して、前記プログラム可能トランジスタの前記制御電極と前記第1の電流電極とが重なり合う領域で、電流が該第1の電流電極及び前記制御電極酸化物を通って該制御電極へと流れ、且つ、前記第2の選択用トランジスタが導通することに応答して、前記プログラム可能トランジスタの前記制御電極と前記第2の電流電極とが重なり合う領域で、電流が該第2の電流電極及び前記制御電極酸化物を通って該制御電極へと流れ、プログラミング動作中、電流は前記プログラム可能トランジスタの前記電流電極から流れれる、

OTPメモリ。

【請求項2】

前記第2の選択用トランジスタの前記第1の電流電極は前記ビット線に結合されており、前記第1の選択用トランジスタの前記第1の電流電極と前記第2の選択用トランジスタの前記第1の電流電極との双方が、同一の前記ビット線に結合されている、請求項1に記載のOTPメモリ。

【請求項3】

一回限りプログラム可能な(OTP)メモリを動作させる方法であって：

ビット線に結合された第1の電流電極、第1のワード線に結合された制御電極、及び第2の電流電極を有する第1の選択用トランジスタを設ける段階；

前記第1の選択用トランジスタの前記第2の電流電極に結合された第1の電流電極、プログラム線に結合された制御電極、及び第2の電流電極を有するプログラム可能トランジスタを設ける段階；

前記ビット線に結合された第1の電流電極、第2のワード線に結合された制御電極、及び前記プログラム可能トランジスタの前記第2の電流電極に結合された第2の電流電極を有する第2の選択用トランジスタを設ける段階であり、前記第1の選択用トランジスタ、前記プログラム可能トランジスタ及び前記第2の選択用トランジスタにより2ビットメモリセルが形成される段階；

前記第1の選択用トランジスタの前記第1及び第2の電流電極、前記プログラム可能トランジスタの前記第1の電流電極、及び前記プログラム可能トランジスタの前記制御電極を通して第1のプログラム電流を流すことによって、第1ビットをプログラムする段階；及び

前記第2の選択用トランジスタの前記第1及び第2の電流電極、前記プログラム可能トランジスタの前記第2の電流電極、及び前記プログラム可能トランジスタの前記制御電極を通して第2のプログラム電流を流すことによって、第2ビットをプログラムする段階；を有する方法。