

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 21 年 7 月 2 日 (2009.7.2)

【公表番号】特表 2009-503901 (P2009-503901A)

【公表日】平成 21 年 1 月 29 日 (2009.1.29)

【年通号数】公開・登録公報 2009-004

【出願番号】特願 2008-525077 (P2008-525077)

【国際特許分類】

H 0 1 L 27/10 (2006.01)

【 F I 】

H 0 1 L 27/10 4 3 1

【手続補正書】

【提出日】平成 21 年 5 月 14 日 (2009.5.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

2 ビットメモリセルを有する一回限りプログラム可能な ( O T P ) メモリであって、前記 2 ビットメモリセルは：

ビット線に結合された第 1 の電流電極、第 1 のワード線に結合された制御電極、及び第 2 の電流電極を有する第 1 の選択用トランジスタ；

前記第 1 の選択用トランジスタの前記第 2 の電流電極に結合された第 1 の電流電極、制御電極酸化物、プログラム線に結合された制御電極、及び第 2 の電流電極を有するプログラム可能トランジスタ；及び

第 1 の電流電極、第 2 のワード線に結合された制御電極、及び前記プログラム可能トランジスタの前記第 2 の電流電極に結合された第 2 の電流電極を有する第 2 の選択用トランジスタ；

を有し、

前記プログラム可能トランジスタは、その前記第 1 の電流電極と前記制御電極との間の第 1 のプログラム可能領域、及びその前記第 2 の電流電極と前記制御電極との間の第 2 のプログラム可能領域を有し、前記第 1 の選択用トランジスタが導通することに応答して、前記プログラム可能トランジスタの前記制御電極と前記第 1 の電流電極とが重なり合う領域で、電流が該第 1 の電流電極及び前記制御電極酸化物を通して該制御電極へと流れ、且つ、前記第 2 の選択用トランジスタが導通することに応答して、前記プログラム可能トランジスタの前記制御電極と前記第 2 の電流電極とが重なり合う領域で、電流が該第 2 の電流電極及び前記制御電極酸化物を通して該制御電極へと流れ、プログラミング動作中、電流は前記プログラム可能トランジスタの前記電流電極から流れる、

O T P メモリ。

【請求項 2】

前記第 2 の選択用トランジスタの前記第 1 の電流電極は前記ビット線に結合されており、前記第 1 の選択用トランジスタの前記第 1 の電流電極と前記第 2 の選択用トランジスタの前記第 1 の電流電極との双方が、同一の前記ビット線に結合されている、請求項 1 に記載の O T P メモリ。

【請求項 3】

一回限りプログラム可能な ( O T P ) メモリを動作させる方法であって：

ビット線に結合された第 1 の電流電極、第 1 のワード線に結合された制御電極、及び第 2 の電流電極を有する第 1 の選択用トランジスタを設ける段階；

前記第 1 の選択用トランジスタの前記第 2 の電流電極に結合された第 1 の電流電極、プログラム線に結合された制御電極、及び第 2 の電流電極を有するプログラム可能トランジスタを設ける段階；

前記ビット線に結合された第 1 の電流電極、第 2 のワード線に結合された制御電極、及び前記プログラム可能トランジスタの前記第 2 の電流電極に結合された第 2 の電流電極を有する第 2 の選択用トランジスタを設ける段階であり、前記第 1 の選択用トランジスタ、前記プログラム可能トランジスタ及び前記第 2 の選択用トランジスタにより 2 ビットメモリセルが形成される段階；

前記第 1 の選択用トランジスタの前記第 1 及び第 2 の電流電極、前記プログラム可能トランジスタの前記第 1 の電流電極、及び前記プログラム可能トランジスタの前記制御電極を通して第 1 のプログラム電流を流すことによって、第 1 ビットをプログラムする段階；  
及び

前記第 2 の選択用トランジスタの前記第 1 及び第 2 の電流電極、前記プログラム可能トランジスタの前記第 2 の電流電極、及び前記プログラム可能トランジスタの前記制御電極を通して第 2 のプログラム電流を流すことによって、第 2 ビットをプログラムする段階；  
を有する方法。