

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 電路板結構及其製造方法

Circuit board structure and method for fabricating the same

【技術領域】

【0001】 本發明實施例係有關於一種電路板結構，且特別有關於一種具有載板之電路板結構及其製造方法。

【先前技術】

【0002】 印刷電路板(Printed circuit board，簡稱PCB)係廣泛的使用於各種電子設備當中。印刷電路板不僅可固定各種電子零件外，且能夠提供使各個電子零件彼此電性連接。

【0003】 為了防止印刷電路板在相關製程中(例如:封裝製程)產生變形(例如:翹曲，Warpage)，有時須在印刷電路板中形成防焊漆(例如:防焊綠漆)，上述防焊漆因不易被移除，所以通常會留在印刷電路板中而增加印刷電路板整體的厚度。然而，上述之厚度增加不利於印刷電路板之縮小化。

【0004】 因此，需要一種新的印刷電路板結構及其製造方法來改善上述問題。

【發明內容】

【0005】 本發明實施例提供一種電路板結構，包括:載板；第一線路層，設置於上述載板之上；介電層，設置於上述第一線路層之上；第二線路層，埋設於上述介電層中，且上述第二線路層自介電層之上表面露出；導孔(via)，埋設於上述介電層

中且電性連接上述第一線路層及第二線路層；以及金屬柱，設置於上述介電層之上表面所露出之第二線路層上。

【0006】 本發明實施例亦提供一種電路板結構之製造方法，包括：提供基板；形成圖案化導電層於上述基板上，其中上述圖案化導電層具有金屬柱溝槽；形成金屬柱於上述金屬柱溝槽中以及形成第一線路層於上述金屬柱上；形成導孔於上述第一線路層上；形成介電層於上述圖案化導電層上且圍繞上述導孔及第一線路層；形成第二線路層於上述介電層上；以及將載板接合至上述介電層及第二線路層。

【圖式簡單說明】

【0007】 以下將配合所附圖式詳述本發明之實施例。應注意的是，依據在業界的標準做法，各種特徵並未按照比例繪製且僅用以說明例示。事實上，可能任意地放大或縮小元件的尺寸，以清楚地表現出本發明實施例的特徵。

【0008】

第1-9圖係為一系列之剖面圖，其繪示出本發明一些實施例之電路板結構之製造方法，其中第9圖係繪示出本發明實施例之電路板結構10之剖面圖。

第10圖係繪示出本發明實施例之電路板結構20之剖面圖。

第11圖係繪示出本發明實施例之電路板結構30之剖面圖。

【實施方式】

【0009】 以下公開許多不同的實施方法或是例子來實行本發明實施例之不同特徵，以下描述具體的元件及其排列的實施

例以闡述本發明。當然這些實施例僅用以例示，且不該以此限定本發明實施例的範圍。例如，在說明書中提到第一元件形成於第二元件之上，其包括第一元件與第二元件是直接接觸的實施例，另外也包括於第一元件與第二元件之間另外有其他元件的實施例，亦即，第一元件與第二元件並非直接接觸。此外，在不同實施例中可能使用重複的標號或標示，這些重複僅為了簡單清楚地敘述本發明實施例，不代表所討論的不同實施例及/或結構之間有特定的關係。

【0010】 此外，其中可能用到與空間相關用詞，例如“在...下方”、“下方”、“較低的”、“上方”、“較高的”及類似的用詞，這些空間相關用詞係為了便於描述圖示中一個(些)元件或特徵與另一個(些)元件或特徵之間的關係，這些空間相關用詞包括使用中或操作中的裝置之不同方位，以及圖式中所描述的方位。裝置可能被轉向不同方位(旋轉90度或其他方位)，則其中使用的空間相關形容詞也可相同地照著解釋。

【0011】 本發明實施例之電路板結構之製造方法，係於電路板結構中形成載板，而可避免電路板結構於製程中產生如翹曲之變形。此外，可在適當的時機將上述載板自電路板結構移除以降低電路板結構之整體厚度。

【0012】 第1圖繪示出本發明實施例之電路板結構之製造方法的起始步驟。首先，提供基板100。在一些實施例中，基板100可包括覆金屬積層板(metal-clad laminate，例如：銅箔基板)，其可包括底板102以及設置於底板102兩相反面上之第一金屬層104。舉例而言，底板102可包括紙質酚醛樹脂(paper

phenolic resin)、複合環氧樹脂(composite epoxy)、聚亞醯胺樹脂(polyimide resin)、玻璃纖維(glass fiber)、其他適當之絕緣材料或上述之組合，且其厚度可為 $100\ \mu\text{m}$ 至 $300\ \mu\text{m}$ 。第一金屬層104可包括銅、銀、其他適當之金屬、其合金或上述之組合，且其厚度可為 $5\ \mu\text{m}$ 至 $30\ \mu\text{m}$ 。可使用適當之方法形成第一金屬層104於底板102上，例如：濺鍍(sputtering)、壓合(laminate)、塗佈(coating)或上述之組合。應注意的是，於本發明一些其他實施例中，基板100並不限定為覆金屬積層板，其亦可包括單層板、高密度連接板或其他適當之基板。

【0013】 接著，請參照第2圖，形成圖案化罩幕層202於第一金屬層104上。舉例而言，圖案化罩幕層202可包括乾膜、液態光阻、其他適當之材料或上述之組合。在一些實施例中，可使用印刷、旋轉塗佈、貼合、其他適當之方式或上述之組合形成尚未圖案化之罩幕層202於第一金屬層104上，接著進行曝光、顯影等製程以形成圖案化罩幕層202。

【0014】 接著，如第3圖所示，形成圖案化導電層302於圖案化罩幕層202所露出之第一金屬層104上，然後移除圖案化罩幕層202以於圖案化導電層302中形成對應於圖案化罩幕層202的溝槽304，上述溝槽304將於後續填入金屬柱，因此又稱為金屬柱溝槽304。舉例而言，圖案化導電層302可包括銅、鎢、銀、錫、鎳、鈷、鉻、鈦、鉛、金、鈹、銻、鋅、銦、鎂、銻、碲、鎵、其他適當之金屬材料、其合金或上述之組合。在一些實施例中，可使用第一金屬層104充當導電路徑進行電鍍製程以形成圖案化導電層302，然後進行適當之製程(例如：剝膜製程)以

移除圖案化罩幕層202而形成金屬柱溝槽304。

【0015】 接著，如第4圖所示，形成金屬柱402於金屬柱溝槽304中，並形成線路層404於金屬柱402及圖案化導電層302之上。舉例而言，金屬柱402及線路層404可包括銅、鎢、銀、錫、鎳、鈷、鉻、鈦、鉛、金、鈹、銻、鋅、鋳、鎂、銦、碲、鎳、其他適當之金屬材料、其合金或上述之組合。如第4圖所示，線路層404可包括與金屬柱402直接接觸之金屬墊406。在一些實施例中，可使用印刷、旋轉塗佈、貼合、曝光、顯影、其他適當之方式或上述之組合，先於圖案化導電層302上形成例如乾膜、液態光阻或上述之組合之圖案化罩幕層(未繪示)，上述圖案化罩幕層中具有對應於線路層404之線路層溝槽，接著使用圖案化導電層302充當導電路徑進行電鍍製程以形成金屬柱402於金屬柱溝槽304中以及形成線路層404於上述線路層溝槽中，然後進行適當之製程(例如:剝膜製程)以移除上述圖案化罩幕層。在一些實施例中，由於圖案化導電層302可充當導電路徑，而可於單一電鍍製程中同時形成金屬柱402及線路層404，使得金屬柱402及線路層404兩者包括相同之金屬(例如:兩者皆包括銅)且為一體成形(例如:線路層404之金屬墊406與金屬柱402兩者係為一體成形)而得到較佳之機械性質。

【0016】 在一些實施例中，圖案化導電層302包括與金屬柱402及線路層404不同之金屬(例如:圖案化導電層302包括鎳、鈷或上述之組合，而金屬柱402及線路層404包括銅)，因此可於後續進行適當之製程(例如:選擇性蝕刻製程)以移除圖案化導電層302而實質上未移除金屬柱402及線路層404，於後文將更

加詳細說明。

【0017】 應注意的是，雖然於第4圖所繪示的實施例中，金屬柱402之剖面輪廓為矩形，然而本發明實施例並不依此為限，亦可視需求使金屬柱402之剖面輪廓為倒梯形、T字形、倒L字形、鋸齒形、其他適當之形狀或上述之組合。

【0018】 接著，如第5圖所示，形成導孔502於線路層404上。在一些實施例中，導孔502可用來電性連接線路層404及後續所形成之另一線路層。舉例而言，導孔502可包括銅、鎢、銀、錫、鎳、鈷、鉻、鈦、鉛、金、鈹、銻、鋅、銦、鎂、銻、碲、鎵、其他適當之金屬材料、其合金或上述之組合，且其寬度W可為 $10\ \mu\text{m}$ 至 $65\ \mu\text{m}$ 並具有實質上筆直之側壁。在一些實施例中，可使用印刷、旋轉塗佈、貼合、曝光、顯影、其他適當之方式或上述之組合，先於圖案化導電層302及線路層404上形成例如乾膜、液態光阻或上述之組合之圖案化罩幕層(未繪示)，上述圖案化罩幕層中具有對應於導孔502之導孔溝槽，接著填入導電材料於上述導孔溝槽中以形成導孔502，然後進行適當之製程(例如:剝膜製程)以移除上述圖案化罩幕層。在一些實施例中，可使用線路層404充當導電路徑進行電鍍製程以於上述導孔溝槽中填入導電材料而形成導孔502。

【0019】 接著，形成介電層602於圖案化導電層302上。如第6圖所示，介電層602可包圍導孔502及線路層404，且介電層602之上表面可與導孔502之上表面共平面。舉例而言，介電層602之厚度 T_1 可為15至 $100\ \mu\text{m}$ 。在一些實施例中，可先將紙質酚醛樹脂(paper phenolic resin)、複合環氧樹脂(composite

epoxy)、聚亞醯胺樹脂 (polyimide resin)、玻璃纖維 (glass fiber)、ABF膜 (Ajinomoto Build-up Film)。其他適當之介電材料或上述之組合壓合至圖案化導電層 302 上，使得導孔 502 及線路層 404 埋設於上述介電材料中，接著進行整平製程以移除上述介電材料之一部分，使得未被移除之介電材料 (亦即介電層 602) 之上表面與導孔 502 之上表面共平面。

【0020】 應注意的是，於前述實施例中係於形成介電層之步驟前先形成導孔，因此相較於先形成介電層然後於其中形成導孔之情況，前述實施例之方法不須於介電層中形成對應導孔之導孔溝槽。由於製程能力之限制，於介電層中所形成之導孔溝槽通常較於罩幕層 (例如乾膜、液態光阻或上述之組合) 中所形成之導孔溝槽具有較大之寬度，使得所形成之導孔亦具有較大之寬度而不利於電路板結構之縮小化。相較之下，前述實施例以圖案化罩幕層形成導孔溝槽之方法則可避免此問題而可具有較小之導孔寬度 (例如： $10\ \mu\text{m}$ 至 $65\ \mu\text{m}$)。

【0021】 接著，如第 7 圖所示，形成線路層 702 於介電層 602 上。舉例而言，線路層 702 可包括銅、鎢、銀、錫、鎳、鈷、鉻、鈦、鉛、金、鈹、銻、鋅、鋳、鎂、銻、碲、鎳、其他適當之金屬材料、其合金或上述之組合。在一些實施例中，可先以適當之方法 (例如：物理氣相沉積法 (例如蒸鍍或濺鍍)、原子層沉積 (ALD)、電鍍或上述之組合) 先形成金屬毯覆層 (未繪示) 於介電層 602 上，然後進行微影及蝕刻製程以形成線路層 702。在另一些實施例中，則可先形成晶種層 (未繪示) 於介電層 602 上，接著使用印刷、旋轉塗佈、貼合、曝光、顯影、其他適當

之方式或上述之組合於上述晶種層上形成例如乾膜、液態光阻或上述之組合之圖案化罩幕層(未繪示)，上述圖案化罩幕層中具有對應於線路層702之線路層溝槽，接著使用上述晶種層充當導電路徑進行電鍍製程以填入導電材料於上述線路層溝槽中而形成線路層702，然後進行適當之製程(例如:剝膜製程)以移除上述圖案化罩幕層。

【0022】 接著，如第8圖所示，將載板802接合至介電層602及線路層702。在一些實施例中，載板802可避免電路板結構發生有害之變形(例如:翹曲)。舉例而言，載板802可包括樹脂、環氧樹脂、玻璃纖維、其他適當之材料或上述之組合，且其厚度 T_2 可為 $100\ \mu\text{m}$ 至 $300\ \mu\text{m}$ 。舉例而言，若載板802之厚度 T_2 與介電層602之厚度 T_1 之比值(T_2/T_1)太低，可能無法有效避免電路板結構發生變形，然而若載板802之厚度 T_2 與介電層602之厚度 T_1 之比值(T_2/T_1)太高，則可能增加生產成本。在一些實施例中，載板802之厚度 T_2 與介電層602之厚度 T_1 可具有適當之比值(T_2/T_1)，例如:1至2。

【0023】 如第8圖所示，在一些實施例中，可經由接合層804將載板802接合至介電層602及線路層702。舉例而言，接合層804可包括可剝膠(例如:UV可剝膠)，其能夠輕易地自介電層602及線路層702被剝離。在一些實施例中，可視需求於適當的時機(例如:封裝製程之後)將接合層804自介電層602及線路層702剝離而自電路板結構將載板802移除，以降低電路板結構之整體厚度，於後文將對此更加詳細敘述。

【0024】 接著，如第9圖所示，移除基板100及圖案化導電

層302以形成電路板結構10。舉例而言，可先以物理方式施加適當之剝離力將基板100移除，接著使用適當之蝕刻液(例如：硝酸)進行選擇性蝕刻以移除圖案化導電層302而露出線路層404及自介電層602突出之金屬柱402。如前文所述，在一些實施例中，圖案化導電層302包括與金屬柱402及線路層404不同之金屬(例如：圖案化導電層302包括鎳、鈷或上述之組合，而金屬柱402及線路層404包括銅)，因此上述蝕刻製程可移除圖案化導電層302而實質上未移除金屬柱402及線路層404。

【0025】 如第9圖所示，電路板結構10包括載板802、設置於載板上之線路層702、設置於線路層702上之介電層602、埋設於介電層602中且自介電層602之上表面露出之線路層404、埋設於介電層602中且電性連接線路層702及線路層404之導孔502、以及設置於線路層404上之金屬柱402。如前文所述，電路板結構10包括載板802，而可避免於後續製程中(例如：封裝製程)發生有害之變形。

【0026】 接著，可視需求形成共形保護層(未繪示)於金屬柱402及線路層404上，以避免金屬柱402及線路層404產生鏽蝕。舉例而言，上述共形保護層可包括有機保焊劑(Organic Solderability Preservative, OSP)、其他適當之材料或上述之組合。在一些實施例中，可視需求於後續移除上述共形保護層，例如：於封裝製程之前移除上述共形保護層。

【0027】 接著，如第10圖所示，進行封裝製程以將晶片1002接合至金屬柱402以形成電路板結構20。在一些實施例中，可經由焊錫凸塊、或其他適當之接合材料1006將晶片1002之接合

墊1008接合至金屬柱402。在一些其他的實施例中，亦可使用共晶接合的方式直接將接合墊1008接合至金屬柱402，使得接合墊1008與金屬柱402直接接觸。舉例而言，接合墊1008可包括銅、鋁、其合金、其他適當之導電材料或上述之組合。在一些實施例中，上述封裝製程可於一高溫進行(例如:150至300°C)而可能使得電路板結構發生有害之變形，但本發明實施例之電路板結構10具有載板802，而可避免此問題。另外，如第10圖所示，上述封裝製程亦可形成包圍金屬柱402之封裝材料1004以保護電路板結構。

【0028】 接著，如第11圖所示，於上述封裝製程之後移除載板802以形成電路板結構30。如前文所述，可將接合層804自介電層602及線路層702剝離而自電路板結構20將載板802移除，使得所形成之電路板結構30具有較小之厚度。

【0029】 應注意的是，雖然第1-11圖所繪示的實施例中係於基板100之一側形成電路板結構，然而在一些其他實施例中，亦可於基板100之兩側皆形成電路板結構而增加生產效率。在一些實施例中，形成於基板100兩側之電路板結構可包括不同之線路設計而可增加製程之彈性。

【0030】 綜合上述，本發明實施例之電路板結構之製造方法，係於電路板結構中形成載板，而可避免電路板結構於容易發生變形之製程中(例如:封裝製程)產生有害之變形。此外，亦可在達到上述避免電路板結構變形之目的後，於適當的時機將上述載板自電路板結構移除，而降低電路板結構之整體厚度。

【0031】 雖然本發明已以數個較佳實施例揭露如上，然其

並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明實施例之精神和範圍內，當可作任意之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0032】

10、20、30 ~ 電路板結構

100 ~ 基板

102 ~ 底板

104 ~ 第一金屬層

202 ~ 圖案化罩幕層

302 ~ 圖案化導電層

304 ~ 金屬柱溝槽

402 ~ 金屬柱

404 ~ 線路層

406 ~ 金屬墊

502 ~ 導孔

602 ~ 介電層

W ~ 寬度

T₁ ~ 厚度

702 ~ 線路層

802 ~ 載板

804 ~ 接合層

T_2 ~ 厚度

1002 ~ 晶片

1004 ~ 封裝材料

1006 ~ 接合材料

1008 ~ 接合墊

I643532

發明摘要

※ 申請案號：106114765

※ 申請日：106/05/04

※IPC 分類：*H05K 1/02* (2006.01)
H05K 3/00 (2006.01)
H05K 3/40 (2006.01)

【發明名稱】 電路板結構及其製造方法

Circuit board structure and method for fabricating the same

【中文】

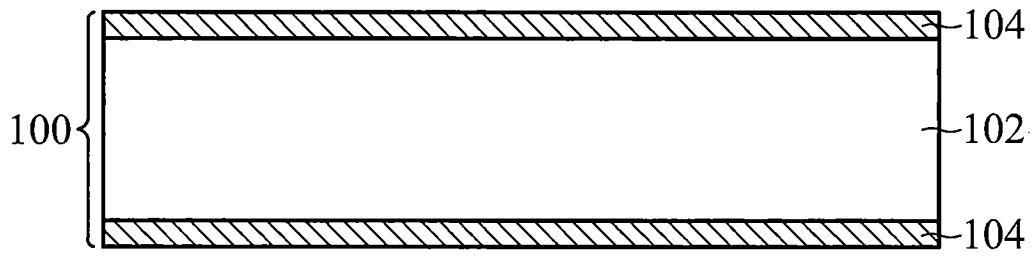
本發明實施例係關於一種電路板結構，其包括載板、設置於上述載板上之第一線路層、設置於上述第一線路層上之介電層、埋設於上述介電層中之第二線路層。上述第二線路層自上述介電層之上表面露出。上述電路板結構亦包括埋設於上述介電層中且電性連接第一線路層及第二線路層之導孔以及設置於上述介電層之上表面所露出之第二線路層上之金屬柱。

【英文】

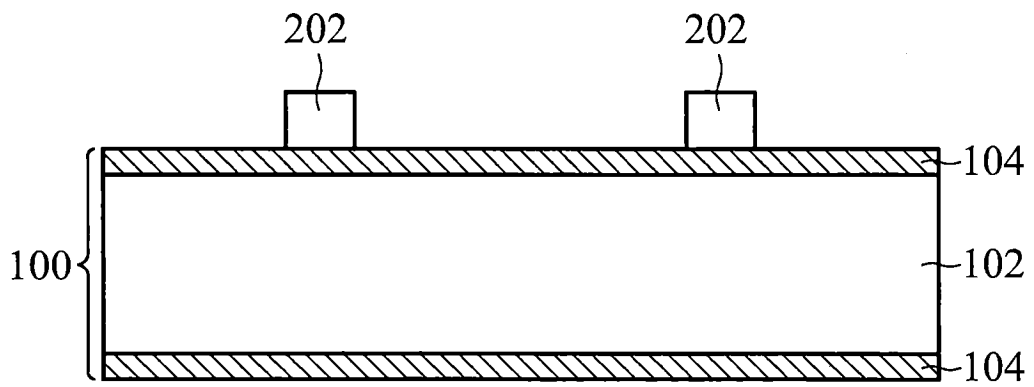
Embodiments of the invention relate to a circuit board structure. The circuit board structure includes a carrier, a first wiring layer disposed on the carrier, a dielectric layer disposed on the first wiring layer, and a second wiring layer embedded in the dielectric layer. The second wiring layer is exposed from a top surface of the dielectric layer. The circuit board structure also includes a via embedded in the dielectric layer and electrically connected to the first wiring layer and the second wiring layer, and a metal pillar disposed on the second

wiring layer exposed from the top surface of the dielectric layer.

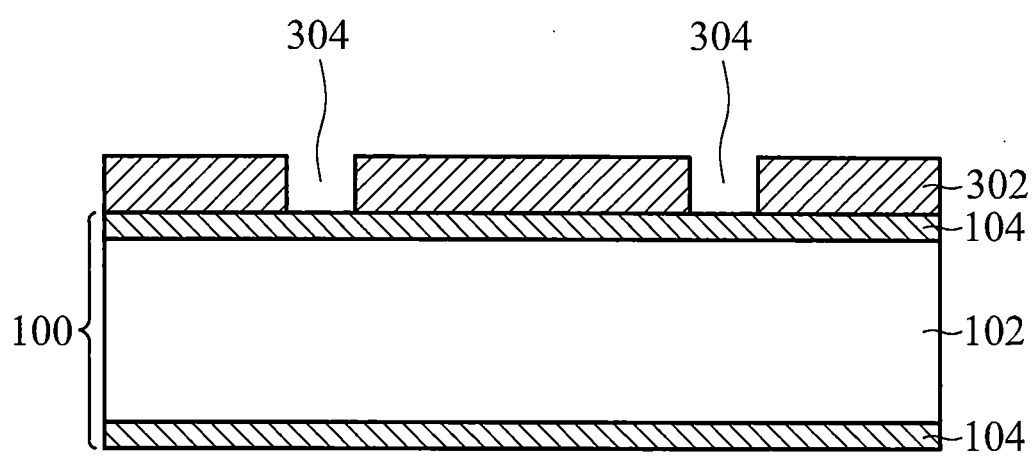
圖式



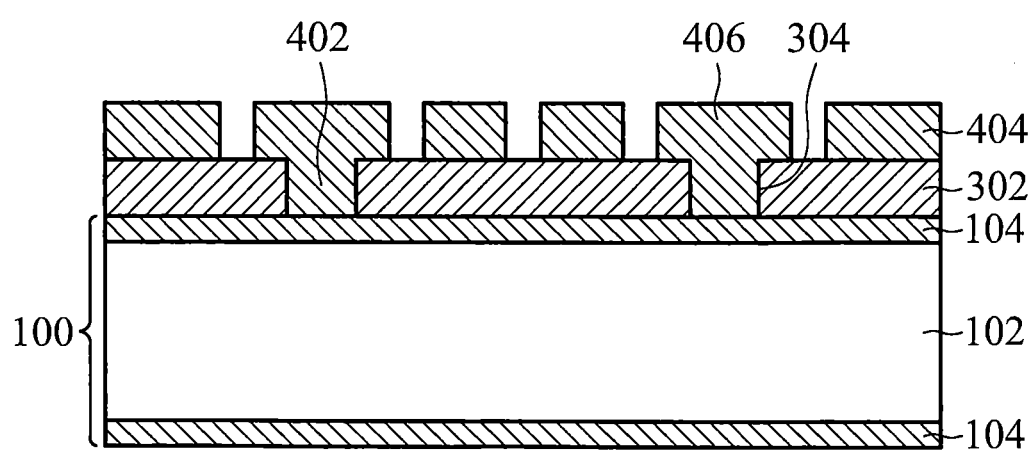
第 1 圖



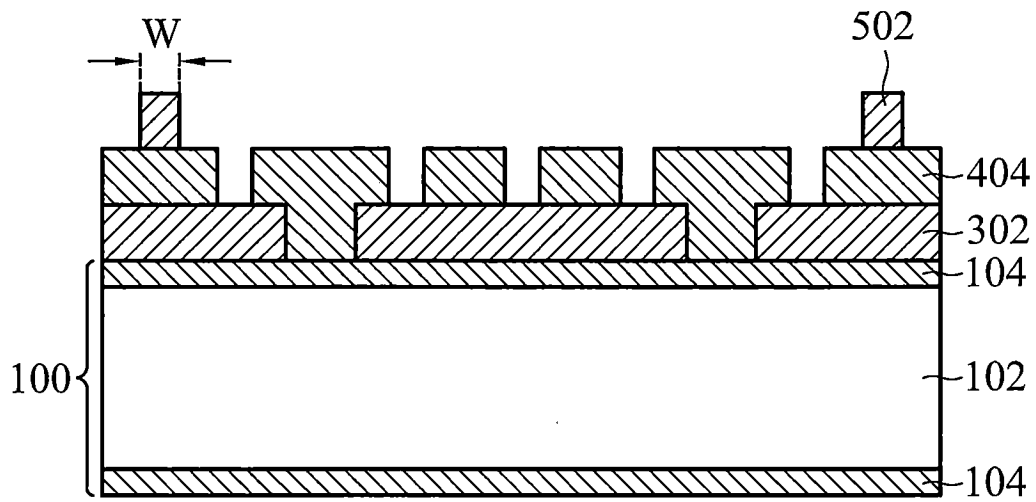
第 2 圖



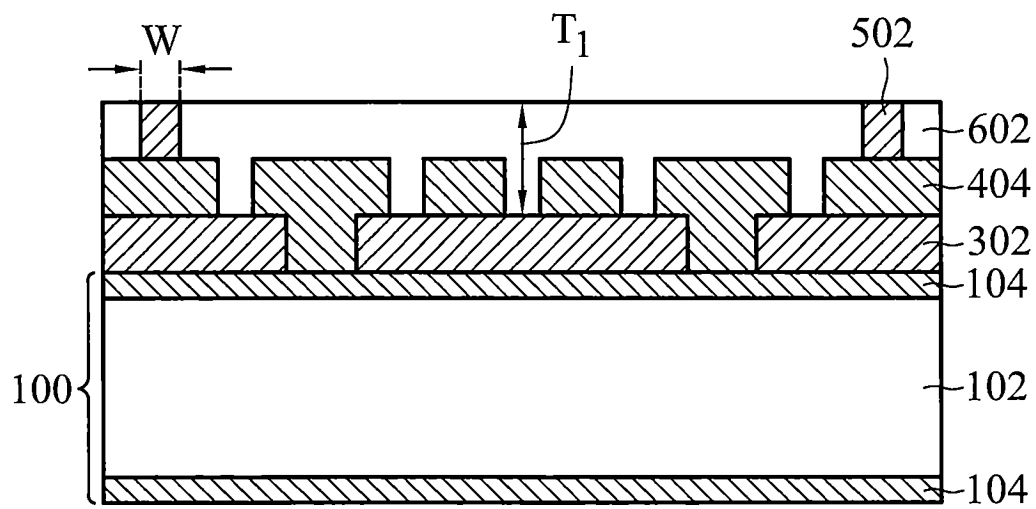
第 3 圖



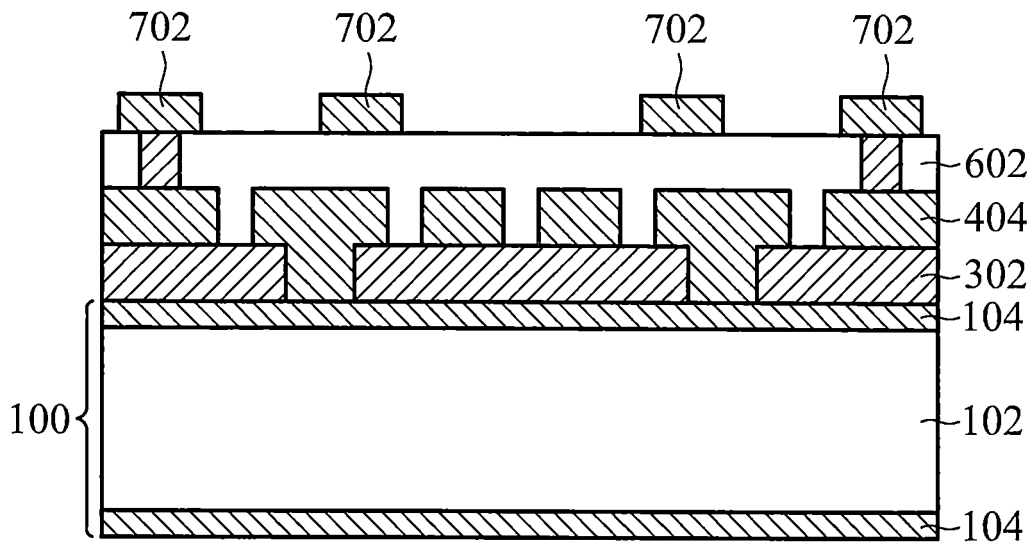
第 4 圖



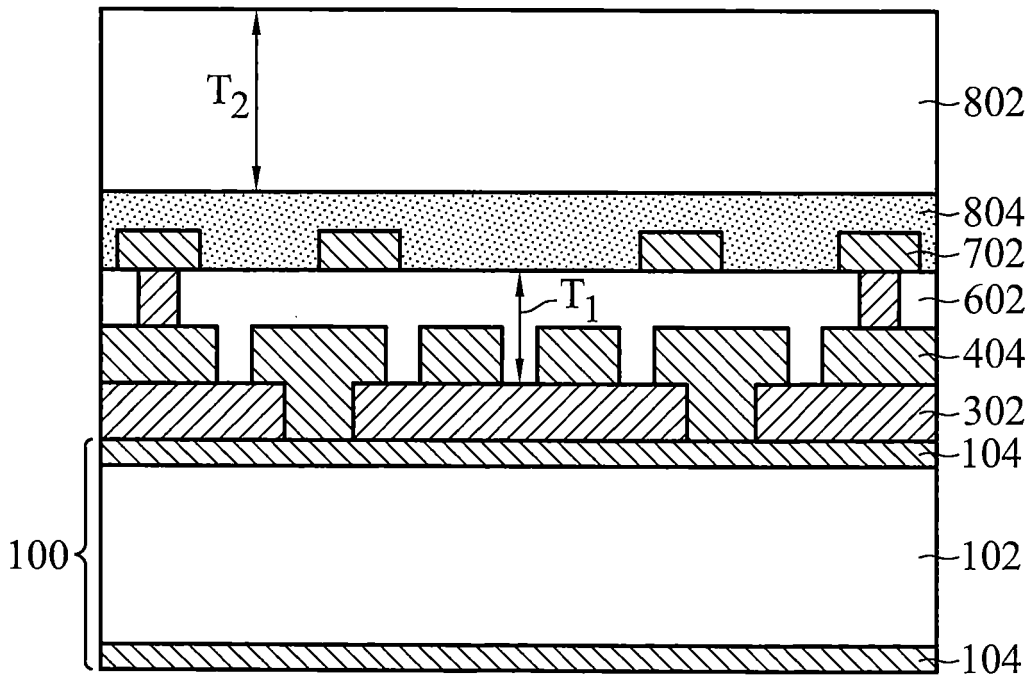
第 5 圖



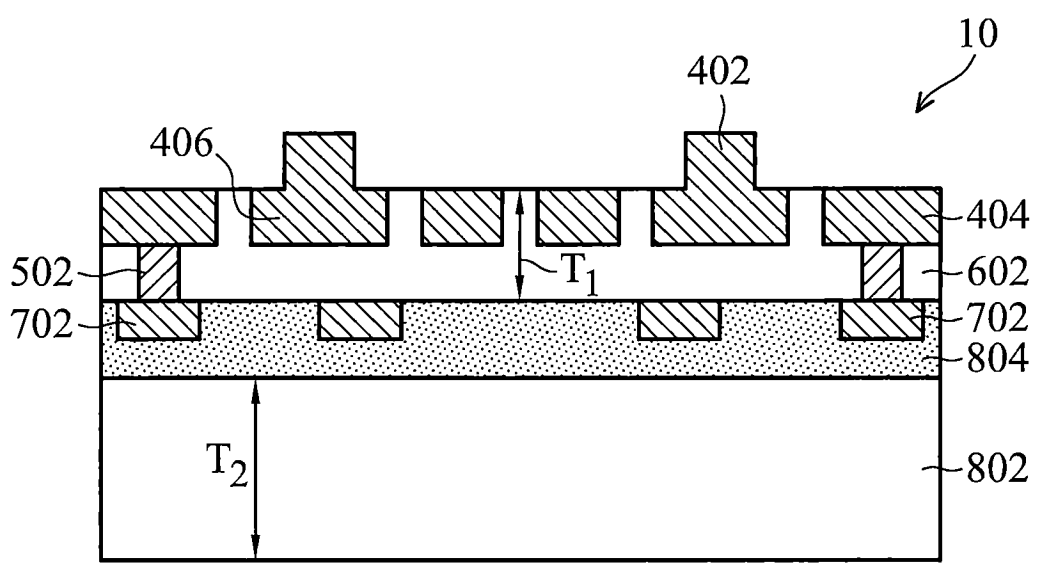
第 6 圖



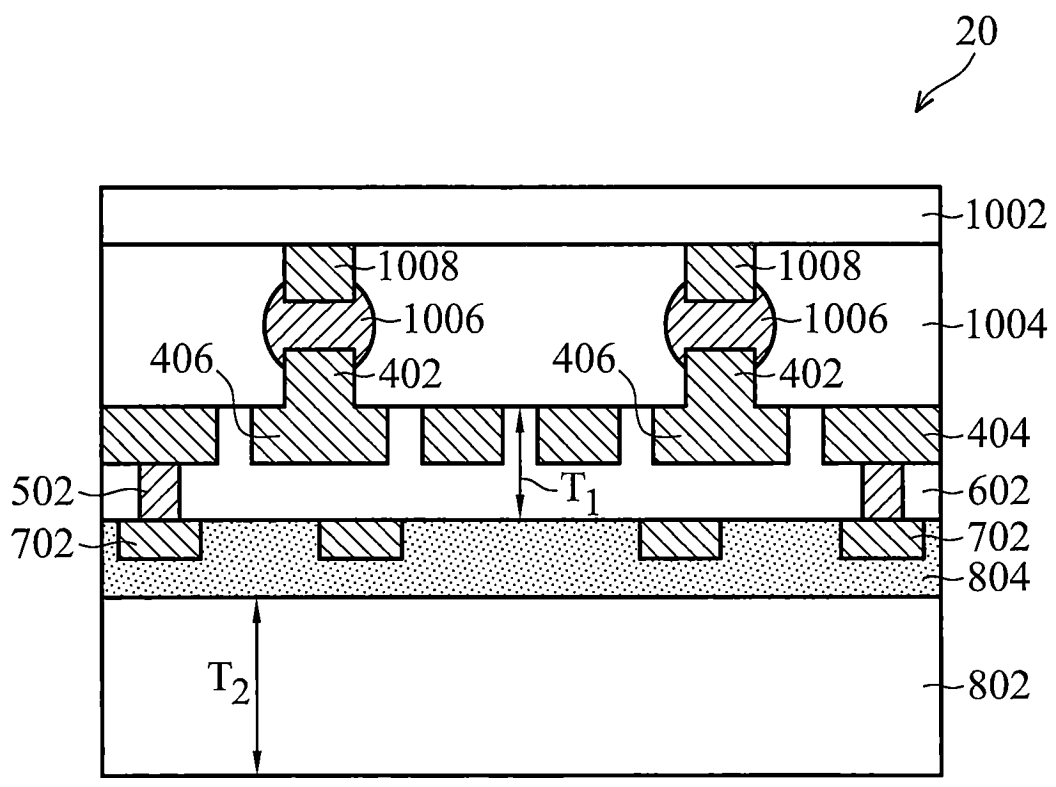
第 7 圖



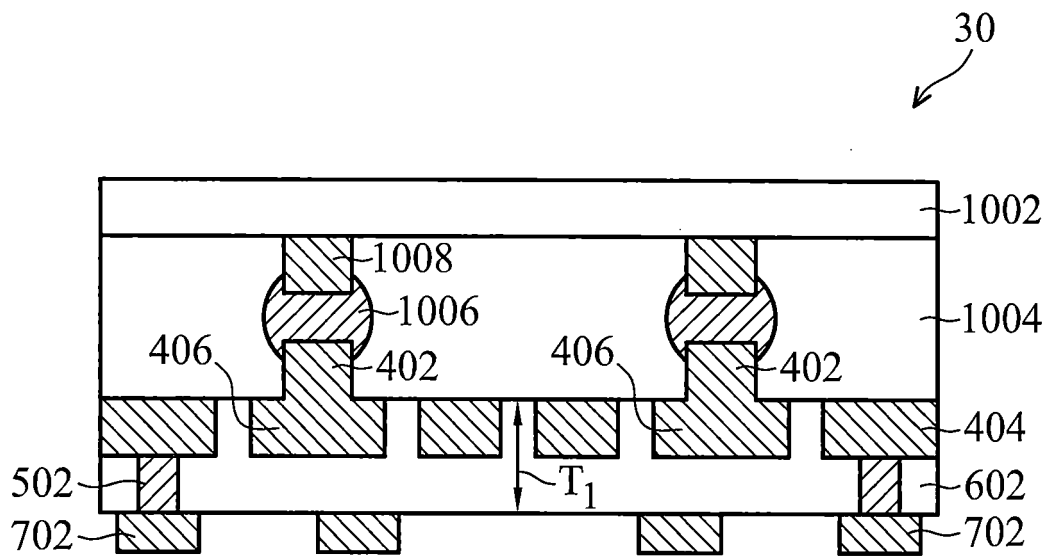
第 8 圖



第 9 圖



第 10 圖



第 11 圖

【代表圖】

【本案指定代表圖】：第（9）圖。

【本代表圖之符號簡單說明】：

10 ~ 電路板結構

402 ~ 金屬柱

404、702 ~ 線路層

406 ~ 金屬墊

502 ~ 導孔

602 ~ 介電層

802 ~ 載板

804 ~ 接合層

T_1 、 T_2 ~ 厚度

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

申請專利範圍

1. 一種電路板結構，包括：
 - 一載板；
 - 一第一線路層，設置於該載板之上；
 - 一介電層，設置於該第一線路層之上；
 - 一接著層，設置於該載板與該介電層之間；
 - 一第二線路層，埋設於該介電層中，且該第二線路層自該介電層之一上表面露出；
 - 一導孔(via)，埋設於該介電層中且電性連接該第一線路層及該第二線路層；以及
 - 一金屬柱，設置於該介電層之上表面所露出之第二線路層上。
2. 如申請專利範圍第 1 項所述之電路板結構，其中該載板之厚度與該介電層之厚度之比例為 1 至 2。
3. 如申請專利範圍第 1 項所述之電路板結構，其中該導孔具有一實質上筆直之側壁。
4. 如申請專利範圍第 3 項所述之電路板結構，其中該導孔之寬度為 $10\ \mu\text{m}$ 至 $65\ \mu\text{m}$ 。
5. 如申請專利範圍第 1 項所述之電路板結構，其中該第二線路層包括一金屬墊，且該金屬柱直接接觸該金屬墊。
6. 如申請專利範圍第 5 項所述之電路板結構，其中該金屬柱及該金屬墊包括相同之金屬且兩者係為一體成形。
7. 如申請專利範圍第 1 項所述之電路板結構，其中該接著層包括一可剝膠。

8. 一種電路板結構之製造方法，包括：

提供一基板；

形成一圖案化導電層於該基板上，其中該圖案化導電層具有一金屬柱溝槽；

形成一金屬柱於該金屬柱溝槽中以及形成一第一線路層於該金屬柱上；

形成一導孔於該第一線路層上；

形成一介電層於該圖案化導電層上且圍繞該導孔及該第一線路層；

形成一第二線路層於該介電層上；以及

經由一接著層將一載板接合至該介電層及該第二線路層，使得該接著層位於該載板以及該介電層之間。

9. 如申請專利範圍第 8 項所述之電路板結構之製造方法，其中該圖案化導電層包括鎳、鈷或上述之組合。

10. 如申請專利範圍第 8 項所述之電路板結構之製造方法，其中形成該導孔之步驟包括：

形成一圖案化罩幕層於該圖案化導電層及該第一線路層之上，其中該圖案化罩幕層具有一導孔溝槽；

填入一導電材料於該導孔溝槽中以形成該導孔；以及

移除該圖案化罩幕層。

11. 如申請專利範圍第 8 項所述之電路板結構之製造方法，其中形成該介電層之步驟包括：

將一介電材料壓合至該圖案化導電層上，使得該導孔及該第一線路層埋設於該介電材料中，以及

進行一整平製程，使得該介電材料之一上表面與該導孔之一上表面共平面以形成該介電層。

12. 如申請專利範圍第 8 項所述之電路板結構之製造方法，更包括：

移除該基板及該圖案化導電層，以露出該金屬柱且該露出之金屬柱自該介電層突出。

13. 如申請專利範圍第 12 項所述之電路板結構之製造方法，更包括：

在移除該基板及該圖案化導電層之步驟後，形成一共形保護層於該露出之金屬柱上。

14. 如申請專利範圍第 12 項所述之電路板結構之製造方法，更包括：

將該露出之金屬柱與一晶片接合；以及

形成一包圍該露出之金屬柱之封裝材料。

15. 如申請專利範圍第 14 項所述之電路板結構之製造方法，更包括：

於形成該封裝材料之步驟後移除該載板。

16. 如申請專利範圍第 15 項所述之電路板結構之製造方法，其中該接著層包括一可剝膠，且移除該載板之步驟包括自該介電層及該第二線路層將該可剝膠剝離。

17. 如申請專利範圍第 8 項所述之電路板結構之製造方法，其中該基板包括一覆金屬積層板。

18. 如申請專利範圍第 8 項所述之電路板結構之製造方法，其中經由該圖案化導電層進行一電鍍製程以形成該金屬柱

及該第一線路層。