

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5518355号  
(P5518355)

(45) 発行日 平成26年6月11日(2014.6.11)

(24) 登録日 平成26年4月11日(2014.4.11)

(51) Int.Cl.	F I	
HO 1 B 5/14 (2006.01)	HO 1 B 5/14	A
GO 9 F 9/30 (2006.01)	GO 9 F 9/30	3 1 O
HO 1 B 13/00 (2006.01)	HO 1 B 13/00	5 O 3 B
CO 1 G 19/02 (2006.01)	CO 1 G 19/02	C
CO 1 G 23/04 (2006.01)	CO 1 G 23/04	C

請求項の数 15 (全 16 頁) 最終頁に続く

(21) 出願番号	特願2009-77252 (P2009-77252)	(73) 特許権者	591243103
(22) 出願日	平成21年3月26日(2009.3.26)		公益財団法人神奈川科学技術アカデミー
(65) 公開番号	特開2010-231972 (P2010-231972A)		神奈川県川崎市高津区坂戸3丁目2番1号
(43) 公開日	平成22年10月14日(2010.10.14)	(74) 代理人	100064908
審査請求日	平成24年3月13日(2012.3.13)		弁理士 志賀 正武
		(74) 代理人	100108578
			弁理士 高橋 詔男
		(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100094400
			弁理士 鈴木 三義
		(74) 代理人	100107836
			弁理士 西 和哉
		(74) 代理人	100108453
			弁理士 村山 靖彦

最終頁に続く

(54) 【発明の名称】 導電体基板、導電体基板の製造方法、デバイス及び電子機器

(57) 【特許請求の範囲】

【請求項1】

基板と、  
前記基板上に設けられ、結晶成長を制御するシード層と、  
前記シード層上に設けられ、酸化スズ系透明導電体の結晶からなる導電層とを備え、  
前記シード層は、アナターゼTiO<sub>2</sub>を含み、  
前記導電層の結晶構造は、(200)軸方向に成長した結晶構造であることを特徴とする導電体基板。

【請求項2】

前記アナターゼTiO<sub>2</sub>は、Nb及びTaの少なくとも一方がドーブされていることを特徴とする請求項1に記載の導電体基板。

【請求項3】

基板と、  
前記基板上に設けられ、結晶成長を制御するシード層と、  
前記シード層上に設けられ、酸化スズ系透明導電体の結晶からなる導電層とを備え、  
前記シード層は、結晶構造としてルチル構造を有する物質を含むことを特徴とする導電体基板。

【請求項4】

前記物質は、 $TiO_2$ 、 $NbO_2$  及び  $MgF_2$  のうち少なくとも1つであることを特徴とする請求項3に記載の導電体基板。

【請求項5】

前記基板は、非晶質基板であることを特徴とする請求項1から請求項4のうちいずれか一項に記載の導電体基板。

【請求項6】

前記基板は、ガラス基板であることを特徴とする請求項1から請求項5のうちいずれか一項に記載の導電体基板。

【請求項7】

基板上に結晶成長を制御するシード層を形成するシード層形成ステップと、  
前記シード層上に酸化スズ系透明導電体の結晶を成長させる結晶成長ステップと  
を含み、  
前記シード層形成ステップは、前記シード層としてアナターゼ  $TiO_2$  を含む層を形成し、  
前記結晶成長ステップは、導電層の結晶構造を、(200)軸方向に成長した結晶構造とする  
ことを特徴とする導電体基板の製造方法。 10

【請求項8】

前記シード層形成ステップは、前記アナターゼ  $TiO_2$  に  $Nb$  及び  $Ta$  の少なくとも一方をドーブさせる  
ことを特徴とする請求項7に記載の導電体基板の製造方法。 20

【請求項9】

基板上に結晶成長を制御するシード層を形成するシード層形成ステップと、  
前記シード層上に酸化スズ系透明導電体の結晶を成長させる結晶成長ステップと  
を含み、  
前記シード層形成ステップは、前記シード層として結晶構造がルチル構造である物質を含む層を形成する  
ことを特徴とする導電体基板の製造方法。

【請求項10】

前記物質として、 $TiO_2$  及び  $NbO_2$  のうち少なくとも1つを用いる  
ことを特徴とする請求項9に記載の導電体基板の製造方法。 30

【請求項11】

前記シード層形成ステップは、パルスレーザー堆積法及びスパッタリング法のいずれかを用いて前記シード層を形成する  
ことを特徴とする請求項7から請求項10のうちいずれか一項に記載の導電体基板の製造方法。

【請求項12】

前記基板として、非晶質基板を用いる  
ことを特徴とする請求項7から請求項11のうちいずれか一項に記載の導電体基板の製造方法。 40

【請求項13】

前記基板として、ガラス基板を用いる  
ことを特徴とする請求項7から請求項12のうちいずれか一項に記載の導電体基板の製造方法。

【請求項14】

請求項1から請求項6のうちいずれか一項に記載の導電体基板を備えることを特徴とするデバイス。

【請求項15】

請求項14に記載のデバイスを備えることを特徴とする電子機器。

【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、導電体基板、導電体基板の製造方法、デバイス及び電子機器に関する。

## 【背景技術】

## 【0002】

近年、液晶表示パネルの大型化および小型携帯化へのニーズが高くなっている。これを  
実現するためには、表示素子の低消費電力化が必要となり、可視光線透過率が高く、かつ  
抵抗値が低い透明電極の適用が不可欠になる。特に、最近開発されつつある有機エレクト  
ロルミネッセンス素子は、自発光タイプであり、小型携帯端末への適用においては有効で  
あるが、電流駆動で消費電力が大きいという問題点がある。また、現在、市場に広まりつ  
つあるプラズマディスプレイパネル（PDP）、および次世代のディスプレイとして開発  
されつつあるフィールドエミッションディスプレイ（FED）は、高消費電力な構造である  
という問題点がある。これらの点から、透明導電性薄膜の低抵抗化への期待は大きい。

10

## 【0003】

透明導電性薄膜の代表例は、スズをドーブした酸化インジウムからなるインジウム・テ  
ィン・オキサイド膜（以下、ITO膜という）である。ITO膜は透明性に優れ、高い導  
電性を有するものの、Inの地殻含有率が50ppbと少なく、資源の枯渇とともに原料  
のコストが上昇してしまうという欠点がある。

## 【0004】

ITOに代わる透明導電材料として、耐薬品性および耐久性を兼ね備えた二酸化チタン  
（ $TiO_2$ ）が注目されている（例えば下記非特許文献1）。下記特許文献1には、基板  
上に、アナターゼ型結晶構造を有する $M:TiO_2$ （MはNb、Taなど）からなる金属  
酸化物層を成膜して透明伝導体を得る方法が提案されている。ここでは、エピタキシャル  
成長により成膜した、アナターゼ型結晶構造を有する $M:TiO_2$ の単結晶薄膜（固溶体  
）が、透明性を維持しつつ電気伝導度を著しく向上させることが示されている。

20

## 【0005】

これとは別に、近年、Taをドーブさせた酸化スズ系の透明導電体の薄膜を単結晶の基  
板上で成長させて形成することにより、低抵抗化を実現させた透明導電体が発見された。  
この発見を機に、酸化スズ系の透明導電体が再び脚光を浴びている。

## 【先行技術文献】

30

## 【非特許文献】

## 【0006】

【非特許文献1】応用物理 第73巻第5号（2004）587項～592項

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0007】

しかしながら、酸化スズ系の薄膜を成長させるための単結晶基板は非常に高価であるた  
め、製品として実現させる上で大きな問題となっている。

## 【0008】

以上のような事情に鑑み、本発明の目的は、低コストで低抵抗化を実現可能な導電体基  
板、導電体基板の製造方法、デバイス及び電子機器を提供することにある。

40

## 【課題を解決するための手段】

## 【0009】

本発明に係る導電体基板は、基板と、前記基板上に設けられ、結晶成長を制御するシー  
ド層と、前記シード層上に設けられ、酸化スズ系透明導電体の結晶からなる導電層とを備  
え、前記シード層は、アナターゼ $TiO_2$ を含み、前記導電層の結晶構造は、（200）  
軸方向に成長した結晶構造であることを特徴とする。

本発明に係る導電体基板は、基板と、前記基板上に設けられ、結晶成長を制御するシー  
ド層と、前記シード層上に設けられ、酸化スズ系透明導電体の結晶からなる導電層とを備  
え、前記シード層は、結晶構造としてルチル構造を有する物質を含むことを特徴とする。

50

## 【0010】

本発明によれば、基板と、当該基板上に設けられ結晶成長を制御するシード層と、シード層上に設けられ酸化スズ系透明導電体の結晶からなる導電層とを備えることとしたので、シード層上の酸化スズ系透明導電体の結晶は、結晶配向が制御された状態で形成されることになる。このため、酸化スズ系透明導電体を低抵抗化させることが可能である。加えて、シード層上に酸化スズ系透明導電体の結晶を成長させることとしたので、単結晶基板を用いる必要が無く、コスト低減を図ることができる。これにより、低コストで低抵抗化を実現可能な導電体基板を得ることができる。

## 【0011】

上記の導電体基板は、前記基板は、非晶質基板であることを特徴とする。

10

本発明によれば、基板として非晶質基板を用いることにより、低コスト化が可能となる。

## 【0012】

上記の導電体基板は、前記基板は、ガラス基板であることを特徴とする。

本発明によれば、基板としてガラス基板を用いることにより、低コスト化が可能となる。加えて、ガラス基板上に導電体を形成して用いる製品に対して幅広く適用させることができる。

## 【0013】

上記の導電体基板は、前記シード層は、アナターゼ $TiO_2$ を含むことを特徴とする。

20

本発明によれば、シード層がアナターゼ $TiO_2$ を含むこととしたので、酸化スズ系透明導電体の結晶を(200)軸方向に優先させて成長させることができる。当該(200)軸方向に成長させた結晶を用いる導電体は導電性に優れていることが知られている。本発明では、シード層を用いることにより導電性に優れた結晶を得ることができる。

## 【0014】

上記の導電体基板は、前記アナターゼ $TiO_2$ は、Nb及びTaの少なくとも一方がドーピングされていることを特徴とする。

本発明によれば、アナターゼ $TiO_2$ にNb及びTaの少なくとも一方がドーピングされていることにより、(200)軸方向への結晶の優先成長を促進させることができる。

## 【0015】

30

上記の導電体基板は、前記シード層は、結晶構造としてルチル構造を有する物質を含むことを特徴とする。

本発明によれば、シード層が結晶構造としてルチル構造を有する物質を含むこととしたので、当該シード層上に形成される酸化スズ系透明導電体の結晶の結晶性を向上させることができる。これにより、低抵抗の導電体を得ることができる。

## 【0016】

上記の導電体基板は、前記物質は、 $TiO_2$ 及び $NbO_2$ のうち少なくとも1つであることを特徴とする。

本発明によれば、ルチル構造を有する物質として、 $TiO_2$ 及び $NbO_2$ のうち少なくとも1つを用いることとしたので、低抵抗の導電体を容易に得ることができる。

40

## 【0017】

本発明に係る導電体基板の製造方法は、基板上に結晶成長を制御するシード層を形成するシード層形成ステップと、前記シード層上に酸化スズ系透明導電体の結晶を成長させる結晶成長ステップとを含み、前記シード層形成ステップは、前記シード層としてアナターゼ $TiO_2$ を含む層を形成し、前記結晶成長ステップは、導電層の結晶構造を、(200)軸方向に成長した結晶構造とすることを特徴とする。

本発明に係る導電体基板の製造方法は、基板上に結晶成長を制御するシード層を形成するシード層形成ステップと、前記シード層上に酸化スズ系透明導電体の結晶を成長させる結晶成長ステップとを含み、前記シード層形成ステップは、前記シード層として結晶構造がルチル構造である物質を含む層を形成することを特徴とする。

50

## 【 0 0 1 8 】

本発明によれば、基板上に結晶成長を制御するシード層を形成し、シード層上に酸化スズ系透明導電体の結晶を成長させることとしたので、シード層によって結晶成長が制御されつつ結晶性の高い酸化スズ系透明導電体の層を形成することができる。加えて、シード層上に酸化スズ系透明導電体の結晶を成長させることとしたので、単結晶基板を用いる必要が無く、コスト低減を図ることができる。これにより、低コストで低抵抗の導電体基板を製造することができる。

## 【 0 0 1 9 】

上記の導電体基板の製造方法は、前記シード層形成ステップは、パルスレーザ堆積法及びスパッタリング法のいずれかを用いて前記シード層を形成することを特徴とする。

10

本発明によれば、シード層形成ステップにおいて、パルスレーザ堆積法及びスパッタリング法のいずれかを用いてシード層を形成することとしたので、シード層を容易に形成することができる。

## 【 0 0 2 0 】

上記の導電体基板の製造方法は、前記基板として、非晶質基板を用いることを特徴とする。

本発明によれば、基板として非晶質基板を用いることとしたので、低コストで導電体基板を製造することができる。

## 【 0 0 2 1 】

上記の導電体基板の製造方法は、前記基板として、ガラス基板を用いることを特徴とする。

20

## 【 0 0 2 2 】

本発明によれば、基板としてガラス基板を用いることとしたので、低コストで導電体基板を製造することができる。

## 【 0 0 2 3 】

上記の導電体基板の製造方法は、前記シード層形成ステップは、前記シード層としてアナターゼ  $TiO_2$  を含む層を形成することを特徴とする。

本発明によれば、シード層形成ステップにおいて、シード層としてアナターゼ  $TiO_2$  を含む層を形成することとしたので、酸化スズ系透明導電体の結晶を(200)軸方向に優先させて成長させることができる。当該(200)軸方向に成長させた結晶を用いる導電体は導電性に優れていることが知られている。本発明では、シード層を用いることにより導電性に優れた結晶を得ることができる。

30

## 【 0 0 2 4 】

上記の導電体基板の製造方法は、前記シード層形成ステップは、前記アナターゼ  $TiO_2$  に Nb 及び Ta の少なくとも一方をドーピングさせることを特徴とする。

本発明によれば、シード層形成ステップにおいて、アナターゼ  $TiO_2$  に Nb 及び Ta の少なくとも一方をドーピングさせることとしたので、(200)軸方向への結晶の優先成長を促進させることができる。

## 【 0 0 2 5 】

上記の導電体基板の製造方法は、前記シード層形成ステップは、前記シード層として、結晶構造がルチル構造である物質を含む層を形成することを特徴とする。

40

本発明によれば、シード層形成ステップにおいて、シード層として結晶構造がルチル構造である物質を含む層を形成することとしたので、当該シード層上に形成される酸化スズ系透明導電体の結晶の結晶性を向上させることができる。これにより、低抵抗の導電体を得ることができる。

## 【 0 0 2 6 】

上記の半導体基板の製造方法は、前記物質として、 $TiO_2$ 、 $NbO_2$  及び  $MgF_2$  のうち少なくとも1つを用いることを特徴とする。

本発明によれば、結晶構造がルチル構造である物質として、 $TiO_2$ 、 $NbO_2$  及び  $MgF_2$  のうち少なくとも1つを用いることとしたので、低抵抗の導電体を容易に得ること

50

ができる。

【0027】

本発明に係るデバイスは、上記の導電体基板を備えることを特徴とする。

本発明によれば、低コストで低抵抗化を実現させた導電体基板を備えることとしたので、電気特性の高いデバイスを低コストで得ることができる。

【0028】

本発明に係る電子機器は、上記のデバイスを備えることを特徴とする。

本発明によれば、電気特性が高く低コストのデバイスを備えることとしたので、良質の電子機器を安価で提供することができる。

【発明の効果】

10

【0029】

本発明によれば、低コストで低抵抗化が実現可能となる。

【図面の簡単な説明】

【0030】

【図1】本発明の実施の形態に係る導電体基板を示す概略図。

【図2】パルスレーザ装置の構成を示す模式図。

【図3】本発明の実施例に係る結果を示す図。

【図4】同、結果図。

【図5】同、結果図。

【図6】同、結果図。

20

【発明を実施するための形態】

【0031】

以下、本発明の実施の形態について詳細に説明する。

図1は導電体基板1の構成を示す断面図である。

同図に示すように、導電体基板1は、基板11、シード層12及び導電層13を有している。

【0032】

基板11は、例えばガラスなどの非晶質材料からなる基板である。基板11としては、この他、例えば単結晶材料、多結晶材料、またはアモルファス材料でもよく、これらの結晶状態が混在する材料でもよい。具体例としては、チタン酸ストロンチウム( $\text{SrTiO}_3$ )の単結晶または多結晶からなる基板、ペロブスカイト型結晶構造またはそれと類似構造を有する岩塩型結晶からなる単結晶基板または多結晶基板、水晶基板、ノンアルカリガラス(例えば旭硝子社製、製品名: AN100)等のガラス基板、プラスチック基板、表面に熱酸化膜が形成されたシリコン基板(熱酸化Si基板)等の半導体基板等が挙げられる。これらは、本発明の効果を損なわない範囲でドーパント、不純物などが含まれていてもよい。本発明における基板11の形状は特に限定されない。例えば板状の基板11であってもよく、プラスチックフィルム等のフィルム状であってもよい。

30

【0033】

基板11の厚さは特に限定されない。基板11の透明性が要求される場合には例えば1mm以下が好ましい。板状の基板において機械的強度が求められ、透過率を多少犠牲にしてもよい場合であれば、1mmより厚くてもよい。基板11の厚さは、例えば0.2~1mmが好ましい。

40

【0034】

基板11は、必要に応じて研磨したものをを用いることができる。 $\text{SrTiO}_3$ 基板等の結晶性を有する基板は、研磨して用いることが好ましい。例えば研磨材としてダイヤモンドスラリーを使用して機械研磨する。該機械研磨では、使用するダイヤモンドスラリーの粒径を徐々に微細化してゆき、最後に粒径約0.5 $\mu\text{m}$ のダイヤモンドスラリーで鏡面研磨することが好ましい。その後、更にコロイダルシリカを用いて研磨することにより、表面粗さの二乗平均粗さ(rms)が10(1nm)以下となるまで平坦化させてもよい。

【0035】

50

シード層 12 を形成する前に、基板 11 を前処理してもよい。該前処理は例えば以下の手順で行うことができる。まず基板をアセトン、エタノール等により洗浄する。次に、基板を高純度塩酸（例えば、ELグレード、濃度 36 質量%、関東化学社製）中に 2 分間浸す。次に、基板を純水中に移して塩酸等をすすぐ。次に、基板を新たな純水中に移し、ここで超音波洗浄を 5 分間行う。次に、基板を純水中から取り出し、窒素ガスを基板表面に吹き付けて水分を基板表面から除去する。これらの処理は例えば室温で行う。これらの処理により、基板表面から酸化物、有機物等が除去されると考えられる。上記の例では塩酸を使用した。これに代えて王水、フッ酸等の酸を使用してもよい。また、酸による処理は室温下で行ってもよいし、加熱した酸を使用してもよい。

【0036】

シード層 12 は、基板 11 上に設けられており、結晶成長を制御する層である。シード層 12 は、例えばアナターゼ  $TiO_2$  を含む層として形成されている。シード層 12 がアナターゼ  $TiO_2$  を含むことにより、導電層の結晶を (200) 軸方向に優先させて成長させることができる。当該 (200) 軸方向に成長させた結晶を用いる導電層は導電性に優れていることが知られている。アナターゼ  $TiO_2$  は、Nb 及び Ta の少なくとも一方がドーピングされていることが好ましい。これにより、(200) 軸方向への結晶の優先成長を促進されることとなる。

【0037】

また、シード層 12 として、結晶構造がルチル構造である物質を含む層を用いても構わない。シード層 12 が結晶構造としてルチル構造を有する物質を含むことにより、当該シード層 12 上に形成される導電層 13 の結晶の結晶性が向上することとなる。このような物質として、例えば  $TiO_2$  及び  $NbO_2$  のうち少なくとも 1 つを用いることが好ましい。また、これらの物質の他に、 $F:SnO_2$  や軽 Ta ドープ  $SnO_2$ 、 $MgF_2$  などを用いることができる。

【0038】

導電層 13 は、例えば酸化スズ系の導電体からなる透明導電層である。本実施形態では、導電層 13 は基板 11 上に直接形成されているのではなく、シード層 12 上に形成されている。シード層 12 として、例えばアナターゼ  $TiO_2$  を含む層が形成されている場合、導電層 13 の結晶構造は (200) 軸方向に成長した結晶構造となる。このため、導電性に優れた低抵抗の導電層 13 となる。また、シード層 12 として、例えば結晶構造がルチル構造である物質を含む層が形成されている場合、導電層 13 は結晶性の高い層となる。このため、やはり導電性に優れた低抵抗の導電層 13 となる。

【0039】

次に、上記のように構成された導電体基板 1 の製造方法を説明する。

導電体基板 1 は、基板 11 上に結晶成長を制御するシード層 12 を形成するシード層形成ステップと、シード層 12 上に酸化スズ系透明導電体の結晶を成長させ、導電層 13 を形成する結晶成長ステップとを経て製造される。

【0040】

シード層形成ステップでは、例えばパルスレーザ堆積 (Pulsed Laser Deposition: PLD) 法、スパッタリング法等の物理気相蒸着 (PVD) 法を用いてシード層 12 を形成しても良いし、例えば MOCVD 法等の化学気相蒸着 (CVD) 法、ゾルゲル法、化学溶液法等の溶液からの合成プロセスによる成膜法を用いてシード層 12 を形成しても構わない。

【0041】

特に PLD 法は良好な膜状態が得られ易い点で好ましく、スパッタリング法は、基板の結晶性に関わらず成膜しやすい点で好ましい。ここでは、PLD 法により基板 11 上にアナターゼ  $TiO_2$  を含むシード層 12 を形成する方法について説明する。

【0042】

図 2 は本方法に好適に用いられる PLD 装置 30 の例を示した概略構成図である。この PLD 装置 30 は、チャンバ 31 内に、基板 11 とターゲット 39 とが対向して、かつ対

10

20

30

40

50

向面が互いにほぼ平行となるように配置されるようになっていいる。チャンバ31は、適切な真空度を維持すると共に、外部からの不純物混入を防止することにより、高品質な薄膜を作製できるようになっている。

【0043】

基板11は、図示しないモーターにより、基板11の表面に垂直な回転軸35を中心に回転可能となっている。またターゲット39も、図示しないモーターにより、その表面39aに垂直な回転軸38を中心に回転可能となっている。

【0044】

チャンバ31内には、基板11を加熱するための赤外線ランプ36が設置されている。基板11の温度は窓31bを介して、チャンバ31外部に設置された放射温度計37によってモニターされており、常に一定温度となるように制御されている。

【0045】

チャンバ31の外部にはガス供給部44が設けられており、酸素ガスの流量を調節するための酸素ガス流量調整弁45を介して、チャンバ31内へ酸素ガスを注入できるようになっている。また減圧下における製膜を実現するため、チャンバ31にはターボ分子ポンプ42および圧力弁43が連結されている。チャンバ31内の圧力は、酸素ガス流量調整弁45および圧力弁43を用い、例えば、酸素分圧が $1 \times 10^{-5} \sim 1 \times 10^{-4}$  Torr ( $1.33 \times 10^{-3}$  Pa  $\sim 1.33 \times 10^{-2}$  Pa)となるように制御される。なお、ターボ分子ポンプ42には、油回転ポンプ40と逆流防止弁41が連結されており、ターボ分子ポンプ42の排気側の圧力は常に $10^{-3}$  torr ( $1.33 \times 10^{-1}$  Pa)以下に保たれる。

チャンバ31の外部には光発振器32が設けられており、該光発振器32により発振されたパルスレーザー光が、照射位置を調節するための反射鏡33、スポット径を制御するためのレンズ34、およびチャンバ31の窓31aを介して、ターゲット39の基板11と対向する表面39aに入射されるようになっていいる。光発振器32は、上記パルスレーザー光として、例えばパルス周波数が $1 \sim 10$  Hzであり、レーザーフルエンス(レーザーパワー)が $1 \sim 2$  J/cm<sup>2</sup>であり、波長が $248$  nmであるKrFエキシマレーザーを発振する。発振されたパルスレーザー光は、反射鏡33およびレンズ34により焦点位置がターゲット39近傍となるようにスポット調整され、ターゲット39の表面39aに対して約 $45^\circ$ の角度で入射される。

【0046】

ターゲット39は、例えばNbを6原子%含むようなNb:TiO<sub>2</sub>焼結体で構成される。該Nb:TiO<sub>2</sub>はドーパント(M)がNbの例である。ドーパント(M)は、上記に挙げた本発明におけるドーパントのいずれでもよく、複数種類の金属を併用してもよい。

【0047】

例えばNb:TiO<sub>2</sub>焼結体は、所望の原子比となるように秤量されたTiO<sub>2</sub>とNb<sub>2</sub>O<sub>5</sub>との各粉末を混合し、該混合した粉末を加熱成形することにより作製できる。なお、ターゲットの組成は膜の組成とほぼ同等となる。

PLD装置30を用いてシード層12を形成するには、まず、基板11をチャンバ31内に設置する。次に、基板表面の不純物を取り除き、原子レベルで平坦な表面を出すため、酸素分圧 $10^{-5}$  Torr ( $1.33 \times 10^{-3}$  Pa)、基板温度 $500$  の条件下で前処理アニールを行ってもよい。該前処理アニールは、例えば1時間以上行うことが好ましい。

【0048】

次に、チャンバ内の酸素分圧を $1 \times 10^{-5} \sim 1 \times 10^{-4}$  Torr ( $1.33 \times 10^{-3}$  Pa  $\sim 1.33 \times 10^{-2}$  Pa)程度に保ちつつ、基板温度を所定の温度に設定し、基板11を回転駆動させる。またターゲット39を回転駆動させつつ、上記パルスレーザー光を断続的に照射することにより、ターゲット39表面の温度を急激に上昇させ、アブレーションプラズマを発生させる。このアブレーションプラズマ中に含まれるTi原子、N

10

20

30

40

50

b原子、O原子は、チャンバ31中の酸素ガスとの衝突反応等を繰り返しながら状態を徐々に変化させて基板11へ移動する。そして基板11へ到達したTi原子、Nb原子、O原子を含む粒子は、そのまま基板11の表面に拡散し、薄膜化される。こうして基板11上にシード層12が形成される。

【0049】

以下、第2の例として、スパッタリング法により基板11上にシード層12を形成する方法について説明する。

スパッタリング装置は公知のものを適宜使用できる。例えば反応性DCマグネトロンスパッタリング装置を使用できる。

【0050】

まず、スパッタリング装置の真空槽内に、ターゲットおよび基板11をセットする。基板11はターゲットの表面に対向するようにセットされる。ターゲット裏面側には磁石が配置されている。ターゲットとしては、例えばNbを6原子%含有するTi-Nb合金等、所定量のドーパントを含むチタン合金を用いることができる。またはNb:TiO<sub>2</sub>焼結体等の金属酸化物をターゲットとして用いてもよい。ドーパントは、上記に挙げた本発明におけるドーパントのいずれでもよく、複数種類の金属を併用してもよい。なお、ターゲットにおけるドーパントの含有率は、膜におけるドーパントの含有率とほぼ同等となる。

【0051】

ターゲットにおけるドーパントの含有量は、チタン原子(Ti)とドーパントの金属原子(M)との合計量を100原子%とすると、0原子%超かつ50原子%以下が好ましい。50原子%より大きくなると、アニール後の金属酸化物層12において母物質であるTiO<sub>2</sub>の特性が小さくなってしまう。より好ましくは20原子%以下、特に10原子%以下である。一方、アニール後の金属酸化物層12における高透明性と低抵抗を良好に両立させるうえで、ターゲットにおけるドーパントの含有量は1原子%以上がより好ましい。

【0052】

次いで、真空チャンバ内をポンプで $5 \times 10^{-4}$  Pa以下まで排気した後、スパッタリングガスとしてO<sub>2</sub>ガスおよび不活性ガスを導入し、所定のスパッタ圧力に調整する。スパッタ圧力は0.1~5.0 Pa程度が好ましい。不活性ガスとしては、Ar、He、Ne、Kr、Xeから選ばれる1種または2種以上を使用できる。スパッタリングガスにおけるO<sub>2</sub> / (不活性ガス+O<sub>2</sub>)の割合(体積基準)が0.001~30 vol%となるように導入量を調整することが好ましい。

【0053】

続いて、スパッタ圧力を維持しつつ、ターゲット裏面の磁石により所定強度の磁場を発生させるとともに、ターゲットに所定の電圧を印加して、基板上にシード層12を成膜する。

【0054】

いずれの成膜方法においても、基板11上にシード層12を成膜する際の基板温度は、高すぎると前駆体層中にルチル型結晶が生成されるため好ましくない。したがって基板温度の上限は600以下が好ましく、より低抵抗の金属酸化物層を得るためには室温以下が好ましい。室温以下で成膜するとシード層12はアモルファス状態となる。該基板温度の下限値は、成膜可能な温度であればよく特に限定されない。例えば77 K(約-196)以上である。

【0055】

なお成膜時の基板温度における「室温」とは、基板を非加熱で成膜する際に基板温度がとり得る温度範囲として、PLD法では25~100程度であり、スパッタ法では25~80程度である。金属酸化物層12の抵抗をより低くするうえで、成膜時の基板温度が例えば25~50程度に保たれるよう、必要に応じて冷却することがより好ましい。

【0056】

本実施形態ではシード層12を還元雰囲気下でアニール(以下、ポストアニールという

10

20

30

40

50

こともある。)する工程を経て、導電体としての金属酸化物層12を形成する。

【0057】

本発明における還元雰囲気とは、雰囲気中における酸化性ガスの分圧が $0.2 \times 10^5$  Pa以下であることをいう。該酸化性ガスとは、アニール工程においてシード層12に酸素を与え得る気体を意味し、具体例としては $O_2$ 、 $O_3$ 、NO、 $NO_2$ 、 $H_2O$ 等が挙げられる。雰囲気中に酸化性ガスが2種以上含まれる場合は、それらの分圧の合計が上記の範囲内であればよい。還元雰囲気中における酸化性ガスの分圧は、 $1 \times 10^4$  Pa以下が好ましく、 $10$  Pa以下がより好ましい。 $1 \times 10^{-8}$  Pa程度が最も好ましい。酸化性ガスの分圧の値が小さいほど、より低抵抗の金属酸化物層12を得ることができる。

【0058】

また、金属酸化物層12をより低抵抗化するうえで、還元雰囲気中に $H_2$ および/またはCOを存在させることが好ましく、プラズマ状態の $H_2$ を存在させることがより好ましい。

【0059】

したがって、アニール雰囲気を一旦真空状態にした後、水素( $H_2$ )を導入してアニールを行うことが好ましい。ここでの真空状態は、雰囲気圧力が例えば $10^3 \sim 10^{-8}$  Paの範囲であることが好ましい。

【0060】

本発明におけるアニールとは、シード層12を所定の温度(アニール温度)まで上昇させた後、温度を下げる操作をいう。本実施形態のように基板11上にシード層12が形成されている場合は、アニール温度として基板温度を適用することができる。

【0061】

アニール温度は、シード層12の結晶化温度よりも高い温度が好ましい。例えばドーパントが添加されていない $TiO_2$ の結晶化温度は約400度であり、ドーパントが添加されると該結晶化温度は低下する傾向がある。したがって、金属酸化物層12の抵抗を良好に低下させるうえで好ましいアニール温度は、ドーパントの種類にもよるが、300度が好ましい。またアニール温度が高すぎるとアニール工程においてアナターゼ型の結晶構造がこわれるおそれがあるため、900度以下が好ましい。基板11の耐熱性、エネルギー削減、昇温時間の短縮等の点からはアニール温度が低い方が望ましい。アニール温度のより好ましい範囲は350~850度であり、350~800度がさらに好ましい。

【0062】

所定のアニール温度に保持する時間(アニール時間)は特に制限されない。アニール後に所望の特性が得られればよく、例えば1~120分の範囲内で設定できる。その他の条件にもよるが、アニール時間は例えば1~60分が好ましい。

【0063】

上記のように基板11上にシード層12を形成した後、結晶成長ステップを行う。結晶成長ステップでは、シード層12上に酸化スズ系透明導電体の結晶を成長させて導電層13を形成する。本実施形態では、酸化スズ系透明導電体として、例えばTaをドーパさせた $SnO_2$ を用いる。導電層13の形成方法としては、上記のシード層12の形成方法と同様に、例えばパルスレーザ堆積法、スパッタリング法等の物理気相蒸着(PVD)法や、MOCVD法等の化学気相蒸着(CVD)法、ゾルゲル法、化学溶液法等の溶液からの合成プロセスによる成膜法を用いて形成することができる。アナターゼ $TiO_2$ を含むシード層12上に導電層13を成長させるため、導電層13の結晶は(200)軸方向に成長することになる。

【0064】

以上のように、本実施形態によれば、基板11上に結晶成長を制御するシード層12を形成し、シード層12上に酸化スズ系透明導電体からなる導電層13の結晶を成長させることとしたので、シード層12によって結晶成長が制御されつつ結晶性の高い酸化スズ系透明導電体の導電層13を形成することができる。加えて、シード層12上に酸化スズ系透明導電体の結晶を成長させることとしたので、単結晶基板を用いる必要が無く、コスト

10

20

30

40

50

低減を図ることができる。これにより、低コストで低抵抗の導電体基板 1 を製造することができる。

【0065】

本発明の技術範囲は上記実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲で適宜変更を加えることができる。

例えば、上記実施形態においては、アナターゼ  $TiO_2$  を含むシード層 12 を PLD 法によって形成する例を挙げて説明したが、これに限られることは無く、例えば結晶構造がルチル構造の上記各物質についても同様にして形成することができる。

【0066】

本発明の導電体基板 1 は適用範囲が広く、銅酸化物系の高温超電導体薄膜をテープ基板上に形成するための中間層の作製や、非晶質基板上への発光ダイオード、半導体レーザなどの薄膜デバイス形成などに用いることができる。また、透明導電体薄膜を用いた非晶質基板上への透明回路としても用いることができる。

10

【0067】

例えばガラスやプラスチック基板上への薄膜を形成することにより、一層のコストダウンを見込むことができる。例えば銅酸化物系の高温超電導体線材などに用いる場合、低コスト化によって得られる利益は大きいといえる。コストダウンに加えて、ガラスやプラスチック基板上での高機能薄膜デバイスを形成することができる。例えば酸化亜鉛系の発光ダイオードなどを形成することができ、更にはフレキシブルデバイスを実現させることができる。

20

【0068】

上記のほかにも、例えばフラットパネルディスプレイ、太陽電池、タッチパネルなどの透明電極へ適用が考えられる。また、反射防止膜に用いられる電磁波の遮蔽、静電気により埃がつかないようにするフィルム、帯電防止膜、熱線反射ガラス、紫外線反射ガラスへ適用も考えられる。 $SiO_2$  からなる層と Nb をドーブした  $TiO_2$  層とからなる多層膜を作製すれば反射防止膜としても適用できる。

【0069】

用途の例として、色素増感太陽電池の電極；ディスプレイパネル、有機 EL パネル、発光素子、発光ダイオード (LED)、白色 LED やレーザの透明電極；面発光レーザの透明電極；照明装置；通信装置；特定の波長範囲だけ光を通すというアプリケーションも考えられる。

30

【0070】

さらに具体的な用途として次のものを挙げるることができる。液晶ディスプレイ (LCD: Liquid Crystal Display) における透明導電膜；カラーフィルタ部における透明導電性膜；EL (EL: Electro Luminescence) ディスプレイにおける透明導電性膜；プラズマディスプレイ (PDP) における透明導電膜；PDP 光学フィルタ；電磁波遮蔽のための透明導電膜；近赤外線遮蔽のための透明導電膜；表面反射防止のための透明導電膜；色再現性の向上のための透明導電膜；破損対策のための透明導電膜；光学フィルタ；タッチパネル；抵抗膜式タッチパネル；電磁誘導式タッチパネル；超音波式タッチパネル；光学式タッチパネル；静電容量式タッチパネル；携帯情報端末向け抵抗膜式タッチパネル；ディスプレイと一体化したタッチパネル (インナータッチパネル)；太陽電池；アモルファスシリコン (a-Si) 系太陽電池；微結晶 Si 薄膜太陽電池；CIGS 太陽電池；色素増感太陽電池 (DSC)；電子部品の静電気対策用透明導電材料；帯電防止用透明導電材；調光材料；調光ミラー；発熱体 (面ヒーター、電熱ガラス)；電磁波遮蔽ガラス。

40

【実施例】

【0071】

次に、本発明の実施例を説明する。

本実施例では、基板 11 としてガラス基板 (コーニング 1737 無アルカリガラス) を用いた。シード層 12 としては、 $ZnO$  (膜厚 30 nm)、 $NbO_2$  (膜厚 10 nm)、

50

ルチル $\text{TiO}_2$  (膜厚10nm)、アナターゼ $\text{TiO}_2$  (膜厚10nm) 4パターンを作製した。導電層13としては、Taを5%ドープした $\text{SnO}_2$ を作製した。導電層13については、PLD法を用いて室温で成膜した。成膜温度は600とし、酸素分圧を $1.0 \times 10^{-3} \text{ Torr}$ とした。レーザの条件については、27.5kV、20mJ、2Hz、1hとした。

【0072】

図3は、シード層12としてZnOを用いた場合のXRDパターンを示す図である。

同図に示すように、シード層12としてZnOを用いた場合、導電層13である $\text{SnO}_2$ の結晶は、(110)軸、(101)軸及び(200)軸にそれぞれ成長していることが認められる。このうち、(200)軸配向が最も強く認められる。電気抵抗率は、 $= 8.40 \times 10^{-4} \cdot \text{cm}$ であった。

10

【0073】

図4は、シード層12として $\text{NbO}_2$ を用いた場合のXRDパターンを示す図である。

同図に示すように、シード層12として $\text{NbO}_2$ を用いた場合、導電層13である $\text{SnO}_2$ の結晶は、(110)軸及び(101)軸にそれぞれ成長していることが認められる。(200)軸への成長はほとんど認められない。(110)軸配向の結晶及び(101)軸配向の結晶は、共に多結晶ではあるが、電気抵抗率は、 $= 3.94 \times 10^{-4} \cdot \text{cm}$ であった。

20

【0074】

図5は、シード層12としてアナターゼ $\text{TiO}_2$ を用いた場合のXRDパターンを示す図である。

同図に示すように、シード層12としてアナターゼ $\text{TiO}_2$ を用いた場合、導電層13である $\text{SnO}_2$ の結晶は、(110)軸、(101)軸及び(200)軸にそれぞれ成長していることが認められる。このうち、(200)軸への成長が最も強く認められる。電気抵抗率は、 $= 3.24 \times 10^{-4} \cdot \text{cm}$ と、極めて低い値を示した。

【0075】

図6は、シード層12としてルチル構造を有する $\text{TiO}_2$ を用いた場合のXRDパターンを示す図である。

同図に示すように、シード層12としてルチル $\text{TiO}_2$ を用いた場合、導電層13である $\text{SnO}_2$ の結晶は、(110)軸、(101)軸及び(200)軸にそれぞれ成長していることが認められる。このうち、(110)軸への成長が最も強く認められる。電気抵抗率は、 $= 3.46 \times 10^{-4} \cdot \text{cm}$ であった。

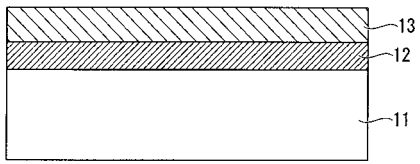
30

【符号の説明】

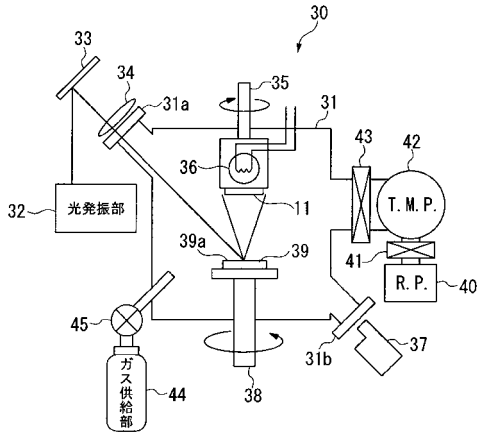
【0076】

11...基板 12...シード層 13...導電層

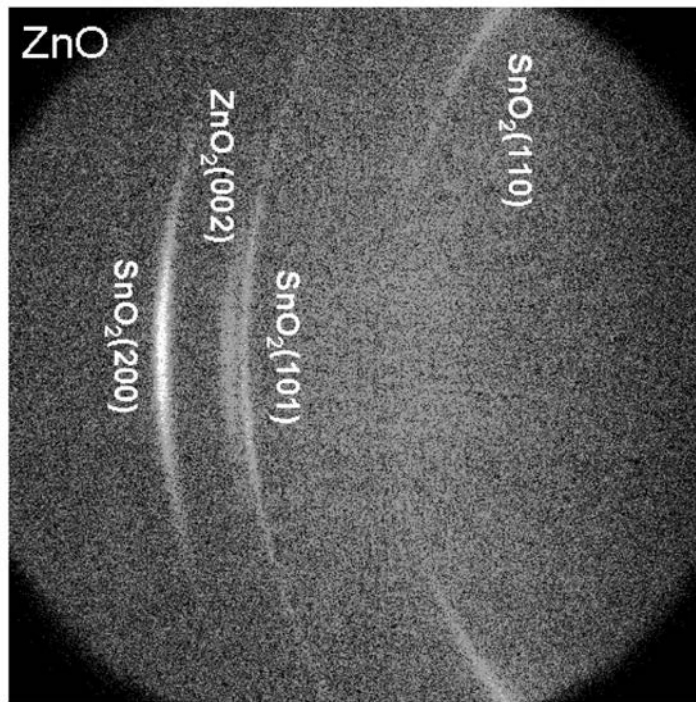
【図1】



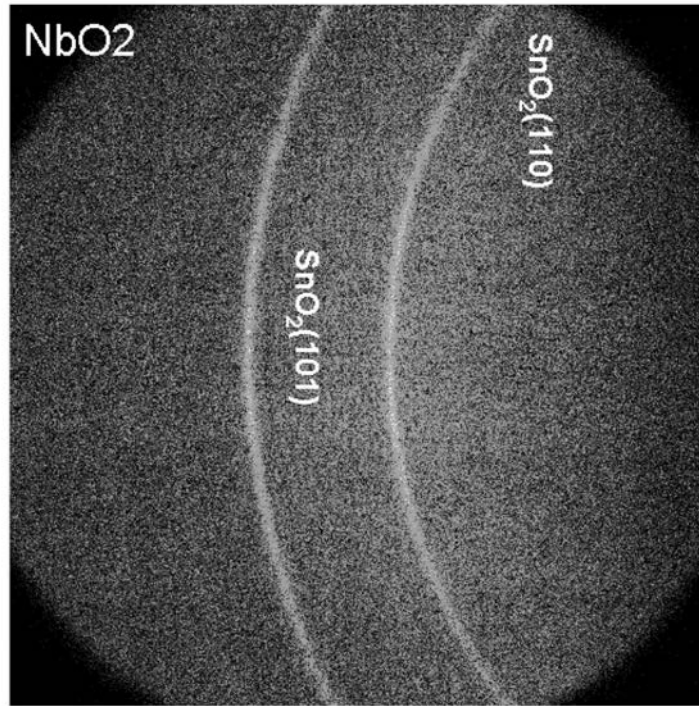
【図2】



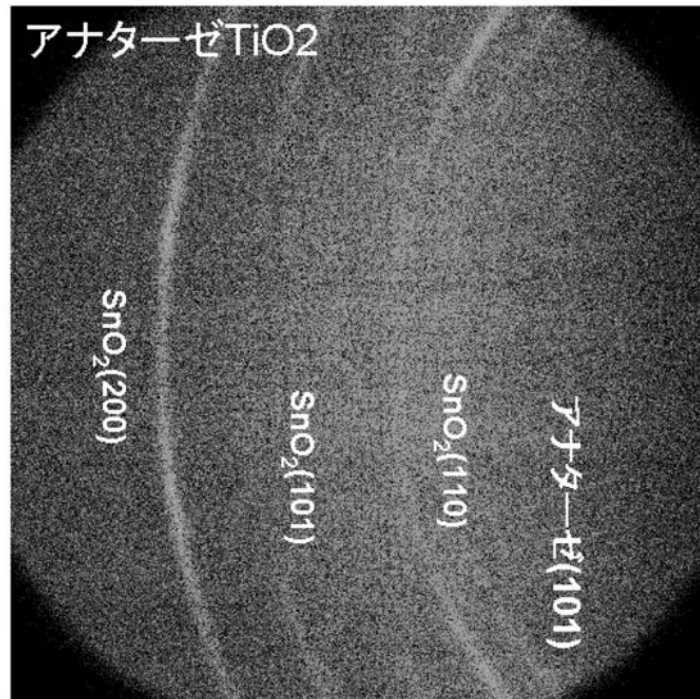
【図3】



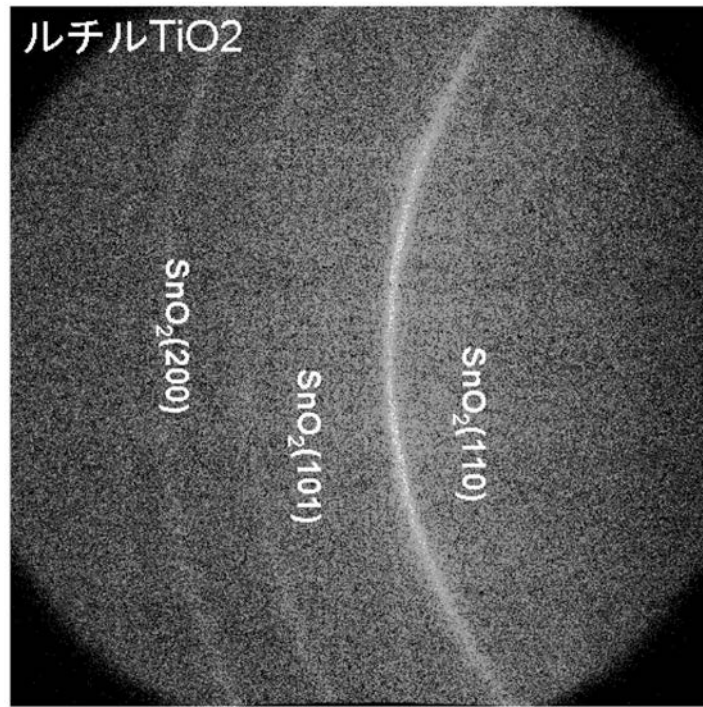
【 図 4 】



【 図 5 】



【図6】



## フロントページの続き

(51)Int.Cl.		F I	
C 0 1 G 35/00	(2006.01)	C 0 1 G 35/00	C
C 0 1 G 33/00	(2006.01)	C 0 1 G 33/00	A
C 0 1 F 5/28	(2006.01)	C 0 1 F 5/28	
C 0 3 C 17/34	(2006.01)	C 0 3 C 17/34	Z
B 3 2 B 15/04	(2006.01)	B 3 2 B 15/04	Z
H 0 1 J 9/02	(2006.01)	H 0 1 J 9/02	F
G 0 2 F 1/1343	(2006.01)	G 0 9 F 9/30	3 3 0 Z
		G 0 2 F 1/1343	

- (72)発明者 中尾 祥一郎  
神奈川県川崎市高津区坂戸3丁目2番1号 財団法人神奈川科学技術アカデミー内
- (72)発明者 山田 直臣  
神奈川県川崎市高津区坂戸3丁目2番1号 財団法人神奈川科学技術アカデミー内
- (72)発明者 一杉 太郎  
神奈川県川崎市高津区坂戸3丁目2番1号 財団法人神奈川科学技術アカデミー内
- (72)発明者 長谷川 哲也  
神奈川県川崎市高津区坂戸3丁目2番1号 財団法人神奈川科学技術アカデミー内

審査官 高木 康晴

- (56)参考文献 特開昭61-227946(JP,A)  
特開昭63-301415(JP,A)  
特開2004-010910(JP,A)  
特開2005-011737(JP,A)  
特開平07-073738(JP,A)  
特開2009-231213(JP,A)  
国際公開第2009/028569(WO,A1)  
国際公開第2009/119273(WO,A1)

## (58)調査した分野(Int.Cl., DB名)

H 0 1 B 5 / 1 4  
B 3 2 B 1 5 / 0 4  
C 0 1 F 5 / 2 8  
C 0 1 G 1 9 / 0 2  
C 0 1 G 2 3 / 0 4  
C 0 1 G 3 3 / 0 0  
C 0 1 G 3 5 / 0 0  
C 0 3 C 1 7 / 3 4  
G 0 2 F 1 / 1 3 4 3  
G 0 9 F 9 / 3 0  
H 0 1 B 1 3 / 0 0  
H 0 1 J 9 / 0 2