

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2012年8月30日(30.08.2012)



(10) 国際公開番号  
**WO 2012/114784 A1**

- (51) 国際特許分類:  
H01G 4/12 (2006.01) H01G 4/30 (2006.01)  
H01G 4/252 (2006.01)
- (21) 国際出願番号: PCT/JP2012/050233
- (22) 国際出願日: 2012年1月10日(10.01.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2011-037876 2011年2月24日(24.02.2011) JP
- (71) 出願人(米国を除く全ての指定国について): 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: および
- (75) 発明者/出願人(米国についてのみ): 古賀 誠史(KOGA, Seiji) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 小柴 雅昭(KOSHIBA, Masaaki); 〒6310024 奈良県奈良市百楽園三丁目13番8号 小柴特許事務所 Nara (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

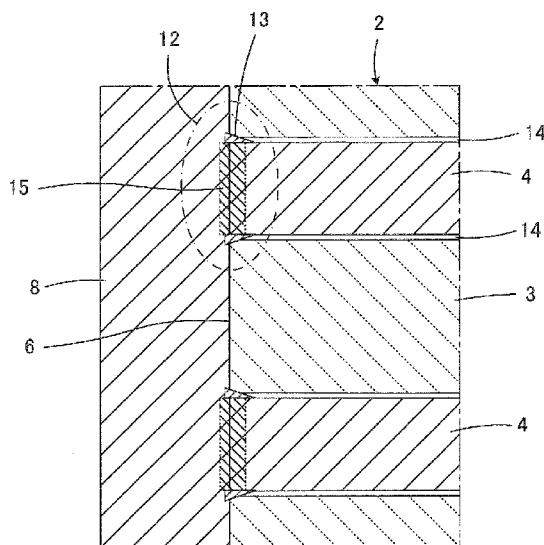
添付公開書類:

— 国際調査報告(条約第21条(3))

(54) Title: LAMINATED CERAMIC ELECTRONIC PART, AND METHOD OF MANUFACTURING THEREOF

(54) 発明の名称: 積層セラミック電子部品およびその製造方法

【図3】



(57) Abstract: Provided is a laminated ceramic electronic part that is made to have excellent weatherability, by inhibiting moisture from intruding inside the body of the part. Gaps between inner electrodes (4) and ceramic layers (3), which are capable of becoming intrusion paths of moisture, are blocked by making joining sections (12) between the inner electrodes (4) and an outer electrode (8) expand with an expansion coefficient of 1.05 to 1.60. In order to expand the joining sections (12), there is a method of expanding the joining sections (12) by oxidizing the joining sections (12), or a method of expanding the joining sections (12) by letting a metal be diffused from the outer electrode (8) to the inner electrodes (4), to be executed during a baking process of the outer electrode (8) wherein the outer electrode (8) is formed by baking a conductive paste.

(57) 要約: 部品本体内部への水分の浸入を抑制することによって、耐候性に優れた積層セラミック電子部品を提供する。内部電極(4)の、外部電極(8)との接合部(12)を、1.05~1.60の膨張率をもって膨張させることによって、水分の浸入経路となり得る内部電極(4)とセラミック層(3)との隙間を閉塞する。接合部(12)を膨張させるため、導電性ペーストの焼付けによって形成される外部電極(8)の焼付け工程時に、接合部(12)を酸化させることによって膨張させる方法、または、外部電極(8)から内部電極(4)への金属拡散によって接合部(12)を膨張させる方法がある。

## 明 細 書

**発明の名称：積層セラミック電子部品およびその製造方法**

### 技術分野

[0001] この発明は、積層セラミック電子部品およびその製造方法に関するもので、特に、積層セラミック電子部品の耐候性を向上させるための改良に関するものである。

### 背景技術

[0002] 積層セラミックコンデンサに代表される積層セラミック電子部品は、積層された複数のセラミック層およびセラミック層間の複数の界面に沿ってそれぞれ配置された複数の内部電極を含み、内部電極の各端部が端面に露出している、部品本体を備えている。部品本体の端面には、外部電極が形成される。外部電極は、部品本体の端面に露出した内部電極の各端部に接合される。

[0003] このような積層セラミック電子部品において、内部電極とセラミック層との間には、外気の水蒸気等に由来する水分の浸入を許容する隙間が形成されていることが多い。したがって、水分が、外部電極と部品本体との界面を通り、内部電極とセラミック層との隙間に浸入すると、絶縁抵抗不良が発生し、積層セラミック電子部品の耐候性を低下させる原因となる。

[0004] 水分の浸入を抑制するための技術に関連するものとして、たとえばWO 2008/059666号再公表特許公報（特許文献1）に記載されたものがある。特許文献1には、外部電極を、部品本体の端面上に直接めっきを施すことによって形成する場合において、外部電極となるめっき膜を部品本体の端面上に直接形成した後、酸素分圧5 ppm以下および温度600℃以上の条件下で熱処理を行なうことによって、内部電極とめっき膜との境界部分に相互拡散層を形成することが記載されている。この相互拡散層においては、金属の体積膨張が起こり、セラミック層と内部電極および外部電極の各々の界面に存在し得る隙間が埋められ、外部からの水分の浸入が抑制される。

[0005] しかしながら、特許文献1に記載の技術は、外部電極となるめっき膜と内

部電極との境界部分に相互拡散層を形成することが特徴である以上、外部電極となるめっき膜を形成した後で、相互拡散を生じさせるための熱処理を施さなければならない。言い換えると、外部からの水分の浸入を抑制し得る相互拡散層は、めっき工程を実施する時点では形成されていない。したがって、部品本体における、内部電極の幅方向端縁に沿う位置に生じるボイドや内部電極のカバレッジに起因するボイドなどを通して、めっき液が部品本体内部へ浸入して、部品本体を腐食させたり、部品本体にクラックを生じさせたりする可能性があり、このことが電子部品の耐候性を低下させる原因となり得る。

[0006] 一方、たとえば特開2009-302300号公報（特許文献2）には、部品本体（セラミック素体）の端面における、Niを含有する内部電極の露出部を被覆するようにしてSn含有層を形成し、その上にCu含有層を形成し、これらを熱処理することによって、内部電極とCu含有層との間にSn-Cu-Ni金属間化合物層を形成することが記載されている。このSn-Cu-Ni金属間化合物層は、バリア層として機能するもので、NiとCuとの相互拡散を抑制するとともに、カーケンダル効果によるボイドの発生を抑制し、部品本体と外部電極との界面のシール性を向上させるように作用する。

[0007] しかしながら、特許文献2に記載の技術により、NiとCuとの相互拡散を抑制したとしても、部品本体における、内部電極の幅方向端縁に沿う位置に生じるボイドや内部電極のカバレッジに起因するボイドなど、部品本体内部への水分の浸入経路を完全に封鎖することができないため、外部電極を通過した水蒸気が部品本体内部に浸入し、電子部品の耐候性を低下させる原因となる。

[0008] 上記の特許文献2には、Sn含有層およびCu含有層は、好ましくは、めっきによって形成される旨、記載されている。よって、Sn含有層およびCu含有層の形成にめっきが適用されると、前述した特許文献1に記載の技術の場合と同様、めっき液が部品本体内部へ浸入して、部品本体を腐食させた

り、部品本体にクラックを生じさせたりする可能性があり、このことも電子部品の耐候性を低下させる原因となり得る。

[0009] これら特許文献1または2に記載のものとは異なり、外部電極は、導電性ペーストの焼付けによって形成されることが多い。この場合、導電性ペーストに含まれる金属成分、ガラスフリットおよび有機ビヒクルについての種類や配合比を調整したり、焼成条件を調整したりすることによって、外部電極をより緻密化することも、部品本体内部への水分の浸入を抑制するために有効である。しかし、近年、積層セラミック電子部品には、より小型化の要求が高まっており、そのため、外部電極に対しては、より薄膜化されることが望まれる。したがって、外部電極の緻密化だけでは、水分浸入抑制に十分対応できない状況が生じつつある。

## 先行技術文献

### 特許文献

[0010] 特許文献1：WO2008/059666号再公表特許公報

特許文献2：特開2009-302300号公報

### 発明の概要

#### 発明が解決しようとする課題

[0011] そこで、この発明の目的は、上述したような問題を解決し得る、耐候性に優れた積層セラミック電子部品およびその製造方法を提供しようとするところである。

#### 課題を解決するための手段

[0012] この発明は、簡単に言えば、内部電極の、外部電極との接合部を適度に膨張させることによって、水分の浸入経路となり得る内部電極とセラミック層との隙間を閉塞しようとすることを特徴としている。

[0013] より詳細には、この発明は、積層された複数のセラミック層およびセラミック層間の界面に沿って配置された内部電極を含み、内部電極の端部が所定の面に露出している、部品本体と、部品本体の所定の面に露出した内部電極

の端部に接合されるように、導電性ペーストの焼付けによって部品本体の所定の面上に形成された、外部電極とを備える、積層セラミック電子部品にまず向けられるものであって、上述した技術的課題を解決するため、内部電極は、外部電極との接合部において、内部電極とセラミック層との間の隙間を閉塞するように、他の部分の1.05～1.60倍の厚みを有していることを特徴としている。

[0014] この発明は、また、積層セラミック電子部品の製造方法にも向けられる。この発明に係る積層セラミック電子部品の製造方法は、積層された複数のセラミック層およびセラミック層間の界面に沿って配置された内部電極を含み、内部電極の端部が所定の面に露出している、部品本体を用意する工程と、部品本体の所定の面に露出した内部電極の端部に接合されるように、導電性ペーストの焼付けによって部品本体の所定の面上に外部電極を形成する、焼付け工程と、内部電極とセラミック層との間の隙間を閉塞するように、内部電極の、外部電極との接合部を、1.05～1.60の膨張率をもって膨張させる、膨張工程とを備えることを特徴としている。

[0015] 上記膨張工程は、焼付け工程の後に実施されてもよいが、好ましくは、焼付け工程と同時に実施される。

[0016] 膨張工程において採用される方法には、典型的には、2種類の実施態様がある。すなわち、第1に、酸化によって接合部を膨張させる方法であり、第2に、外部電極から内部電極への金属拡散によって接合部を膨張させる方法である。

## 発明の効果

[0017] この発明によれば、内部電極の、外部電極との接合部において、他の部分の1.05～1.60倍の厚みとされ、それによって、内部電極とセラミック層との間の隙間が閉塞される。したがって、部品本体における、内部電極の幅方向端縁に沿う位置に生じるボイドや内部電極のカバレッジに起因するボイドなどといった、部品本体内部への水分の浸入経路が効果的に遮断される。そのため、積層セラミック電子部品の耐候性を向上させることができる。

。

## 図面の簡単な説明

[0018] [図1]この発明が適用される積層セラミック電子部品の一例としての積層セラミックコンデンサ1を示す断面図である。

[図2]図1に示した積層セラミックコンデンサ1の部分Aに相当する部分を拡大して示す断面図であり、外部電極8のための導電性ペースト11を付与した段階を示す。

[図3]この発明の第1の実施形態によって得られた、内部電極4と外部電極8との接合部12を拡大して示す、図2に対応する図である。

[図4]この発明の第2の実施形態によって得られた、内部電極4と外部電極8との接合部12を拡大して示す、図2に対応する図である。

## 発明を実施するための形態

[0019] [第1の実施形態]

図1を参照して、この発明が適用される積層セラミック電子部品の一例としての積層セラミックコンデンサ1について説明する。

[0020] 積層セラミックコンデンサ1は、積層構造の部品本体2を備えている。部品本体2は、積層された複数のセラミック層3と、セラミック層3間の界面に沿って配置された複数の内部電極4および5とを備えている。内部電極4と内部電極5とは、各々の一部において互いに対向し、積層方向に見て交互に配置される。内部電極4および5は、たとえば、ニッケルを主成分としている。

[0021] 部品本体2の一方および他方端面6および7には、それぞれ、複数の内部電極4および複数の内部電極5の各端部が露出している。部品本体2の端面6および7上には、内部電極4の各端部および内部電極5の各端部に接合され、それによって、電氣的に接続されるように、外部電極8および9が形成されている。外部電極8および9は、たとえば銅を主成分としている。

[0022] 図1では図示しないが、外部電極8および9上には、積層セラミックコンデンサ1の実装性を向上させ、または実装性を付与するため、めっき膜が形

成されてもよい。めっき膜は、たとえば、ニッケルを主成分とするめっき層、およびその上に形成される、錫または金を主成分とするめっき層から構成される。

[0023] 積層セラミック電子部品が、図1に示したような積層セラミックコンデンサ1である場合、セラミック層3は、誘電体セラミックから構成される。この発明が適用される積層セラミック電子部品は、その他、インダクタ、サーミスタ、圧電部品などであってもよい。したがって、積層セラミック電子部品の機能に応じて、セラミック層は、誘電体セラミックの他、磁性体セラミック、半導体セラミック、圧電体セラミックなどから構成されてもよい。

[0024] また、図示した積層セラミックコンデンサ1は、2個の外部電極8および9を備える2端子型のものであるが、この発明は多端子型の積層セラミック電子部品にも適用することができる。

[0025] 図1に示した積層セラミックコンデンサ1を製造するにあたっては、まず、部品本体2が用意される。部品本体2は、誘電体セラミック材料を含むセラミックグリーンシートを用意し、次いで、セラミックグリーンシート上に、所定のパターンをもって内部電極4および5となるべき導電性ペースト膜を形成し、次いで、導電性ペースト膜が形成されたセラミックグリーンシートを含む複数のセラミックグリーンシートを積層することによって、生の状態のマザーブロックを得、次いで、マザーブロックを切断することによって、個々の積層セラミックコンデンサ1のための複数の生の部品本体を得、次いで、生の部品本体を焼成することによって得られる。

[0026] 次に、外部電極8および9を形成するための工程が実施される。この発明の第1の実施形態による外部電極8および9の形成工程について、図2および図3を参照して説明する。外部電極8の形成方法と外部電極9の形成方法とは互いに実質的に同じであるが、図2および図3には、外部電極8および9のうち、特に外部電極8の形成工程が図示されている。以下には、外部電極8の形成方法について説明し、外部電極9の形成方法については説明を省略する。

[0027] まず、図2に示すように、たとえば銅を導電成分として含む導電性ペースト11が、部品本体1の端面6上に塗布される。導電性ペースト11の塗布にあたっては、たとえば、定盤上に導電性ペースト膜を所定の厚みで形成し、ホルダによって保持された部品本体2の端面6を導電性ペースト膜中に浸漬した後、導電性ペースト膜から取り出す、各工程が実施される。

[0028] 図2には、後述する膨張工程によって閉塞される、内部電極4とセラミック層3との間の隙間14が図示されている。

[0029] 次に、導電性ペースト11を焼き付ける工程が実施される。この焼付け工程の結果、図3に示すような状態で、端面6に露出した内部電極4の端部に接合される外部電極8が形成される。焼付け工程では、導電性ペースト11の焼付けと並行して、内部電極4の、外部電極8との接合部12を膨張させる工程が進行する。

[0030] 接合部12を膨張させるため、第1の実施形態では、酸化膨張が適用される。より具体的には、焼付け工程の昇温過程において、最高温度に達するまでの間、中性ないし還元性雰囲気下で、導電性ペースト11中のバインダ除去のための脱脂処理を実施し、次いで、導電性ペースト11中の金属成分を内部電極4と接合した状態で焼結させた後、最高温度を維持したまま、接合部12を酸化させるため、適量の空気（酸素）を雰囲気中に導入する。図3において、酸化によって接合部12を取り囲むように形成された酸化領域13が模式的に図示されている。

[0031] 接合部12において酸化領域13が形成されることにより、内部電極4は、接合部12において、他の部分の1.05～1.60倍の厚みを有するようになされ、それによって、内部電極4とセラミック層3との間の隙間14が閉塞される。すなわち、膨張工程では、雰囲気中の酸素濃度を調整するなどして、内部電極4の接合部12を、1.05～1.60の膨張率をもって膨張させるように制御される。なお、「1.05～1.60」の数値範囲は、後述する実験例に基づいて求められたものである。

[0032] 上述した膨張工程の結果、図3に示すように、接合部12以外の部分では

、内部電極 4 とセラミック層 3 との間の隙間 14 が残されることがあり得る。また、焼付け工程では、内部電極 4 中の金属成分と外部電極 8 中の金属成分との間で相互拡散が生じるが、この相互拡散領域 15 が、図 3 に模式的に図示されている。

[0033] 以上のように、第 1 の実施形態によれば、内部電極 4 が、接合部 12 において厚みを増し、内部電極 4 とセラミック層 3 との間の隙間 14 を閉塞するので、部品本体 2 の内部への水分の浸入経路が効果的に遮断され、その結果、積層セラミックコンデンサ 1 の耐候性を向上させることができる。

[0034] 次に、第 1 の実施形態に基づき、この発明による効果を確認するために実施した実験例 1 について説明する。

[0035] [実験例 1]

Ba および Ti を主成分とするセラミック材料粉末を含む複数のセラミックグリーンシートを用意した。次に、セラミックグリーンシート上に、Ni を導電成分の主成分とする導電性ペーストをスクリーン印刷により塗布し、内部電極となるべき導電性ペースト膜を形成した。

[0036] 次に、導電性ペースト膜が形成されていないセラミックグリーンシートを所定の外層厚みになるように積層し、次いで、導電性ペースト膜が形成されたセラミックグリーンシートを所定枚数積層し、さらに、導電性ペーストが形成されていないセラミックグリーンシートを所定の外層厚みになるように積層することによって、複数の部品本体を取り出すことが可能な生の状態のマザーブロックを得た。

[0037] 次に、マザーブロックを切断し、複数のチップ状の生の部品本体を取り出し、次いで、生の部品本体をバッチ炉において還元性雰囲気下で焼成し、焼結した部品本体を得た。

[0038] 他方、平均粒径：1.0  $\mu\text{m}$  の Cu 粉末と、軟化点：600℃の Si-B-Zn 系ガラスからなるガラスフリットとを、90：10 の体積比で含むとともに、ターピネオールを主成分とする有機溶剤と、この有機溶剤にアクリル系バインダを溶解させたワニスとをさらに含む、混合物を 3 本ロールで分

散・混合処理することによって、外部電極用導電性ペーストを作製した。

[0039] 次に、定盤上に上記外部電極用導電性ペーストからなる膜を所定の厚みで形成しておき、この導電性ペースト膜中に、ホルダによって保持された部品本体の端部を浸漬した後、導電性ペースト膜から取り出すことによって、部品本体の両端面に外部電極となる導電性ペーストを塗布した。

[0040] 次いで、外部電極となる導電性ペースト焼き付けるため、部品本体をベルト炉で熱処理した。熱処理においては、850℃の最高温度を10分間保持する温度プロファイルを採用した。ここで、最高温度に達するまでの昇温過程では、バインダの熱分解および外部電極と内部電極との接合を確保するため、N<sub>2</sub>をキャリアガスとする中性雰囲気とし、最高温度に到達後、この温度を保持する間は、内部電極の、外部電極との接合部を酸化するため、キャリアガスに対して、表1の「空気濃度」の欄に示す体積濃度となるように空気を添加した。

[0041] その後、降温して、試料となる積層セラミックコンデンサを得た。

[0042] このようにして得られた各試料に係る積層セラミックコンデンサについて、表1に示すように、「接合部の膨張率」および「信頼性不良率」をそれぞれ評価した。

[0043] 「接合部の膨張率」は、内部電極の、外部電極との接合部の膨張率であり、SEMにより観察することによって、外部電極を形成する前の内部電極の厚みと外部電極を形成した後の接合部の厚みとをそれぞれ測定し、前者の厚みに対する後者の厚みの増加率を示したものである。なお、表1に示した「接合部の膨張率」は、試料数20個についての平均値である。

[0044] 「信頼性不良率」は、温度：70℃、相対湿度：95%、印加電圧：10Vの条件で1000時間放置する耐湿負荷試験を実施し、試料となる積層セラミックコンデンサの絶縁抵抗をモニタリングし、絶縁抵抗が10<sup>6</sup>Ωを下回った試料を不良と判定し、全試料数70個に対して不良と判定された試料数の比率を示したものである。

[0045]

[表1]

| 試料番号 | 空気濃度    | 接合部の膨張率 | 信頼性不良率(%) |
|------|---------|---------|-----------|
| 1*   | 1.00%   | 1.70    | 7         |
| 2    | 0.60%   | 1.60    | 0         |
| 3    | 0.25%   | 1.40    | 0         |
| 4    | 0.18%   | 1.20    | 0         |
| 5    | 625ppm  | 1.05    | 0         |
| 6*   | 62.5ppm | 1.03    | 19        |
| 7*   | 0ppm    | 1.00    | 49        |

[0046] 表1において、試料番号に\*を付したものは、この発明の範囲外の比較例である。

[0047] 表1に示すように、「空気濃度」が1.00%である試料1では、「接合部の膨張率」が1.60を超えて1.70となり、「信頼性不良率」が7%となった。これは、部品本体にクラックが発生したためであると推測される。

[0048] 他方、「空気濃度」が62.5ppm以下である試料6および7では、それぞれ、「接合部の膨張率」が1.05未満の1.03および1.00となり、「信頼性不良率」が19%および49%となった。これは、内部電極とセラミック層との間の隙間を閉塞するに十分なほど酸化膨張が生じなかったためであると推測される。

[0049] これらに対して、「空気濃度」が625ppm～0.60%である試料2～5では、「接合部の膨張率」が1.05～1.60の範囲にあり、「信頼性不良率」が0%となった。このことから、「接合部の膨張率」が1.05～1.60の範囲にあれば、内部電極とセラミック層との間の隙間を閉塞するに十分な酸化膨張が生じ、耐候性に優れた積層セラミックコンデンサが得られることがわかった。

[0050] [第2の実施形態]

次に、この発明の第2の実施形態による外部電極8の形成工程について、図2とともに図4を参照して説明する。図4は、図3に対応する図である。

[0051] 第2の実施形態においても、第1の実施形態の場合と同様、まず、図2に

示すように、導電性ペースト 11 が、部品本体 1 の端面 6 上に塗布される。

[0052] 次に、導電性ペースト 11 を焼き付ける工程が実施される。この焼付け工程の結果、図 4 に示すような状態で、端面 6 に露出した内部電極 4 の端部に接合される外部電極 8 が形成される。焼付け工程と同時に、内部電極 4 の、外部電極 8 との接合部 12 を膨張させる工程が実施される。

[0053] 接合部 12 を膨張させるため、第 2 の実施形態では、外部電極 8 から内部電極 4 への金属拡散を促進することが行なわれる。より具体的には、焼付け工程の昇温過程において、最高温度に達するまでの間、中性ないし還元性雰囲気下で、導電性ペースト 11 中のバインダ除去のための脱脂処理を実施し、次いで、導電性ペースト 11 中の金属成分を内部電極 4 と接合した状態で焼結させるが、この焼付け工程での最高温度を調整しかつ雰囲気を還元側に調整することによって、金属拡散を促進させることが行なわれる。

[0054] 図 4 には、焼付け工程において内部電極 4 中の金属成分と外部電極 8 中の金属成分との間で生じた相互拡散によって形成された、相互拡散領域 16 が模式的に図示されている。前述したように、外部電極 8 が銅を主成分とし、内部電極 4 がニッケルを主成分とするとき、外部電極 8 と内部電極 4 との間で金属成分の相互拡散が生じた場合、銅の拡散速度がニッケルの拡散速度に勝り、相互拡散領域 16 には、外部電極 8 中の銅がより多く拡散する。その結果、内部電極 4 の接合部 12 が膨張する。

[0055] 第 2 の実施形態の場合も、内部電極 4 は、接合部 12 において、他の部分の 1.05～1.60 倍の厚みを有するようにされ、それによって、内部電極 4 とセラミック層 3 との間の隙間 14 を閉塞するようにされる。すなわち、膨張工程では、加熱温度や雰囲気を調整するなどして、内部電極 4 の接合部 12 を、1.05～1.60 の膨張率をもって膨張させるように制御される。

[0056] なお、第 2 の実施形態の変形例として、焼付け工程を実施した後、膨張工程を実施してもよい。

[0057] 次に、第 2 の実施形態に基づき、この発明による効果を確認するために実

施した実験例 2 について説明する。

[0058]     [実験例 2]

実験例 1 の場合と同様の部品本体および外部電極用導電性ペーストを作製し、同様の方法で、部品本体の両端面に外部電極用導電性ペーストを塗布した。

[0059]     次いで、外部電極となる導電性ペースト焼き付けるため、部品本体をベルト炉で熱処理した。熱処理においては、表 2 の「最高温度」の欄に示す最高温度を採用しながら、300℃から最高温度までの昇温過程では、バインダの熱分解を図り、かつ外部電極中の Cu の内部電極中の Ni への拡散を促進させるため、キャリアガスに、表 2 の「H<sub>2</sub>添加量」に示す添加量をもって H<sub>2</sub>を添加し、最高温度では、ベルト炉内に設置されたジルコニア酸素濃度センサの起電力を、表 2 の「最高温度の起電力」の欄に示すとおりとした。なお、表 2 には、「酸素濃度」も示されている。

[0060]     その後、N<sub>2</sub>からなる中性雰囲気下で降温して、試料となる積層セラミックコンデンサを得た。

[0061]     このようにして得られた各試料に係る積層セラミックコンデンサについて、表 2 に示すように、「接合部の膨張率」および「信頼性不良率」をそれぞれ評価した。これらの評価方法は、実験例 1 の場合と同様である。

[0062]

[表2]

| 試料<br>番号 | 最高温度<br>(℃) | H <sub>2</sub> 添加量<br>(cc/min) | 酸素濃度<br>(%) | 最高温度の起電力<br>(mV) | 接合部の膨張率 | 信頼性<br>不良率(%) |
|----------|-------------|--------------------------------|-------------|------------------|---------|---------------|
| 11*      | 800         | 30                             | 1.10E-10    | 600              | 1.00    | 56            |
| 12*      | 850         |                                | 3.49E-10    | 600              | 1.01    | 39            |
| 13*      | 900         |                                | 1.00E-09    | 600              | 1.03    | 19            |
| 14*      | 950         |                                | 2.65E-09    | 600              | 1.04    | 6             |
| 15       | 800         | 50                             | 1.45E-12    | 700              | 1.05    | 0             |
| 16       | 850         |                                | 5.59E-12    | 700              | 1.15    | 0             |
| 17       | 900         |                                | 1.92E-11    | 700              | 1.25    | 0             |
| 18       | 950         |                                | 5.96E-11    | 700              | 1.47    | 0             |
| 19       | 800         | 70                             | 1.92E-14    | 800              | 1.23    | 0             |
| 20       | 850         |                                | 8.96E-14    | 800              | 1.33    | 0             |
| 21       | 900         |                                | 3.67E-13    | 800              | 1.42    | 0             |
| 22       | 950         |                                | 1.34E-12    | 800              | 1.5     | 0             |
| 23       | 800         | 80                             | 2.54E-16    | 900              | 1.38    | 0             |
| 24       | 850         |                                | 1.44E-15    | 900              | 1.6     | 0             |
| 25*      | 900         |                                | 7.01E-15    | 900              | 1.96    | 9             |
| 26*      | 950         |                                | 3.01E-14    | 900              | 2.38    | 31            |

[0063] 表2において、試料番号に\*を付したものは、この発明の範囲外の比較例である。

[0064] 表2に示すように、「最高温度」が800～950℃の範囲内にあり、「最高温度の起電力」が600mVである試料11～14では、「接合部の膨張率」が1.05未満の1.00～1.04となり、「信頼性不良率」が6%以上となった。これは、CuのNiへの拡散が不十分であり、内部電極とセラミック層との間の隙間を閉塞するに十分なほど膨張が生じなかったためであると推測される。

[0065] 他方、「最高温度」を900℃以上にして、「最高温度の起電力」が900mVである試料25および26では、それぞれ、「接合部の膨張率」が1.60を超えて1.96および2.38となり、「信頼性不良率」が9%および31%となった。これは、CuがNiへ過剰に拡散してしまい、部品本体にクラックが発生したためであると推測される。

[0066] これらに対して、「最高温度」が800～950℃の範囲内にあり、「最高温度の起電力」が700～800mVである試料15～22、ならびに、「最高温度」が800～850℃の範囲内にあり、「最高温度の起電力」が

900 mVである試料23および24では、「接合部の膨張率」が1.05～1.60の範囲にあり、「信頼性不良率」が0%となった。このことから、「接合部の膨張率」が1.05～1.60の範囲にあれば、内部電極とセラミック層との間の隙間を閉塞するに十分な膨張が生じ、耐候性に優れた積層セラミックコンデンサが得られることがわかった。

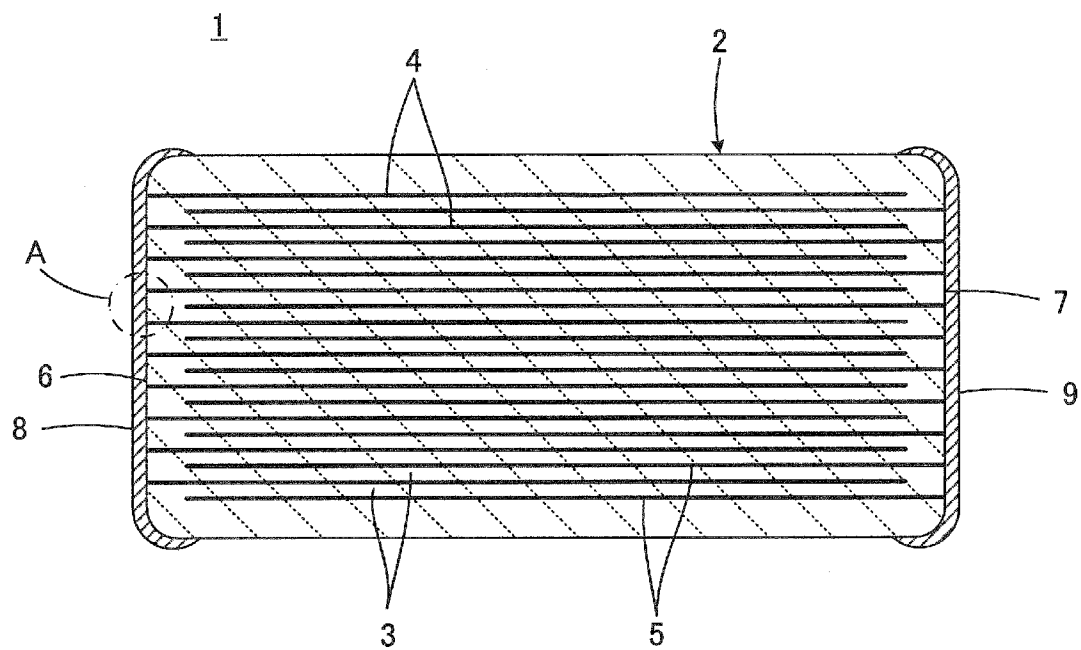
### 符号の説明

- [0067] 1 積層セラミックコンデンサ
- 2 部品本体
- 3 セラミック層
- 4, 5 内部電極
- 6, 7 端面
- 8, 9 外部電極
- 11 導電性ペースト
- 12 接合部
- 13 酸化領域
- 14 隙間
- 15, 16 相互拡散領域

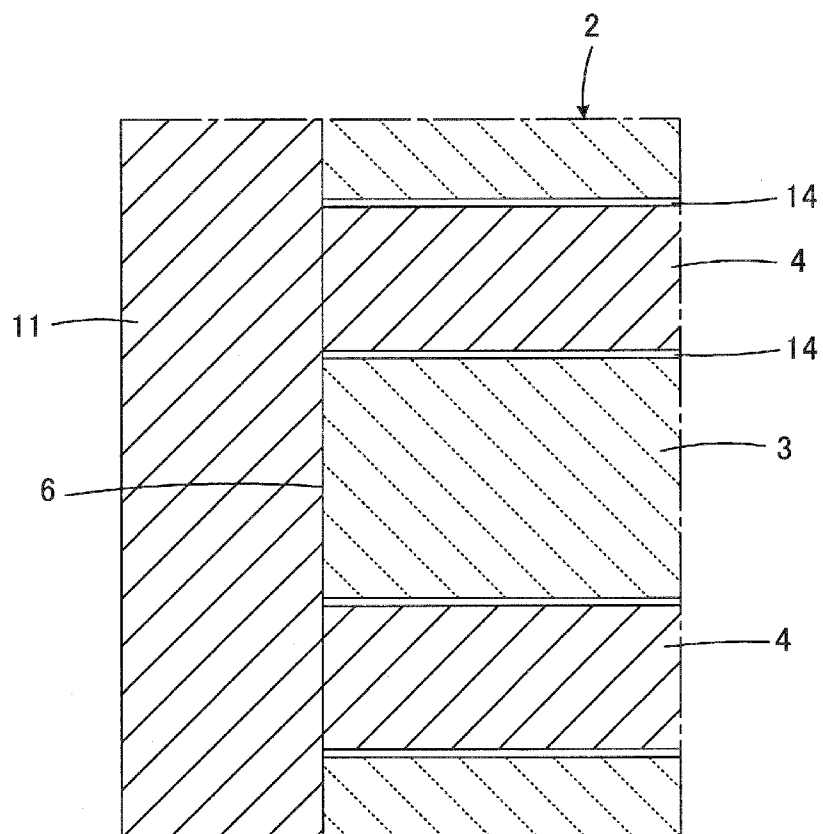
## 請求の範囲

- [請求項1] 積層された複数のセラミック層および前記セラミック層間の界面に沿って配置された内部電極を含み、前記内部電極の端部が所定の面に露出している、部品本体と、
- 前記部品本体の前記所定の面に露出した前記内部電極の端部に接合されるように、導電性ペーストの焼付けによって前記部品本体の前記所定の面上に形成された、外部電極と
- を備え、
- 前記内部電極は、前記外部電極との接合部において、前記内部電極と前記セラミック層との間の隙間を閉塞するように、他の部分の1.05～1.60倍の厚みを有している、積層セラミック電子部品。
- [請求項2] 積層された複数のセラミック層および前記セラミック層間の界面に沿って配置された内部電極を含み、前記内部電極の端部が所定の面に露出している、部品本体を用意する工程と、
- 前記部品本体の前記所定の面に露出した前記内部電極の端部に接合されるように、導電性ペーストの焼付けによって前記部品本体の前記所定の面上に外部電極を形成する、焼付け工程と、
- 前記内部電極と前記セラミック層との間の隙間を閉塞するように、前記内部電極の、前記外部電極との接合部を、1.05～1.60の膨張率をもって膨張させる、膨張工程と
- を備える、積層セラミック電子部品の製造方法。
- [請求項3] 前記膨張工程は、前記焼付け工程と同時に実施される、請求項2に記載の積層セラミック電子部品の製造方法。
- [請求項4] 前記膨張工程は、酸化によって前記接合部を膨張させる工程を含む、請求項2または3に記載の積層セラミック電子部品の製造方法。
- [請求項5] 前記膨張工程は、前記外部電極から前記内部電極への金属拡散によって前記接合部を膨張させる工程を含む、請求項2または3に記載の積層セラミック電子部品の製造方法。

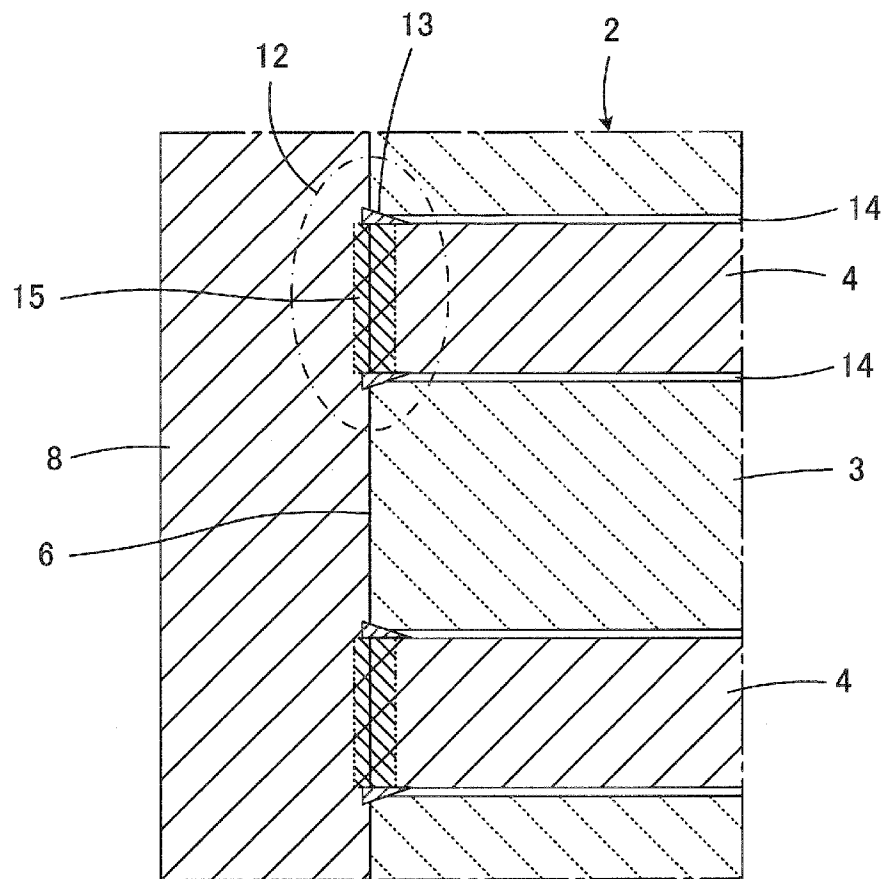
[図1]



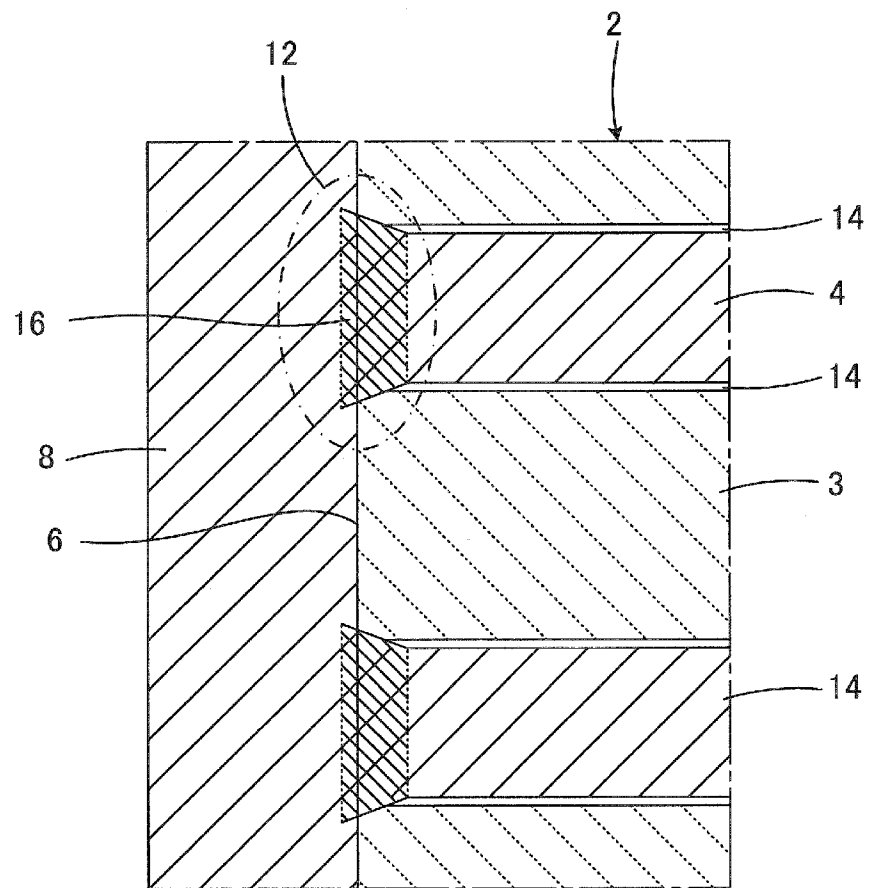
[図2]



[図3]



[図4]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/050233

## A. CLASSIFICATION OF SUBJECT MATTER

H01G4/12(2006.01) i, H01G4/252(2006.01) i, H01G4/30(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/12, H01G4/252, H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2012 |
| Kokai Jitsuyo Shinan Koho | 1971-2012 | Toroku Jitsuyo Shinan Koho | 1994-2012 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                               | Relevant to claim No. |
|-----------|----------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| X<br>Y    | JP 58-058716 A (New Nippon Electric Co., Ltd.),<br>07 April 1983 (07.04.1983),<br>claims<br>(Family: none)                       | 1<br>2-5              |
| Y         | JP 2003-347152 A (Murata Mfg. Co., Ltd.),<br>05 December 2003 (05.12.2003),<br>paragraph [0008]<br>(Family: none)                | 2-4                   |
| Y         | JP 2009-277715 A (Murata Mfg. Co., Ltd.),<br>26 November 2009 (26.11.2009),<br>paragraphs [0018], [0041]<br>& US 2009/0279229 A1 | 2-3, 5                |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search  
05 April, 2012 (05.04.12)

Date of mailing of the international search report  
17 April, 2012 (17.04.12)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2012/050233

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                      | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | JP 2006-332601 A (Kyocera Corp.),<br>07 December 2006 (07.12.2006),<br>entire text; all drawings<br>& US 2006/0245141 A1 & CN 1855324 A | 1-5                   |
| A         | JP 05-335175 A (NEC Corp.),<br>17 December 1993 (17.12.1993),<br>entire text; all drawings<br>(Family: none)                            | 1-5                   |

## A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01G4/12(2006.01)i, H01G4/252(2006.01)i, H01G4/30(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01G4/12, H01G4/252, H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 1 2 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 1 2 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 1 2 年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                   | 関連する<br>請求項の番号 |
|-----------------|-------------------------------------------------------------------------------------|----------------|
| X<br>Y          | JP 58-058716 A (新日本電気株式会社) 1983. 04. 07,<br>特許請求の範囲 (ファミリーなし)                       | 1<br>2 - 5     |
| Y               | JP 2003-347152 A (株式会社村田製作所) 2003. 12. 05,<br>段落【0008】 (ファミリーなし)                    | 2 - 4          |
| Y               | JP 2009-277715 A (株式会社村田製作所) 2009. 11. 26,<br>段落【0018】, 【0041】 & US 2009/0279229 A1 | 2 - 3, 5       |

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

0 5 . 0 4 . 2 0 1 2

国際調査報告の発送日

1 7 . 0 4 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)  
郵便番号 1 0 0 - 8 9 1 5  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小池 秀介

5 D

3 6 6 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

| C (続き) . 関連すると認められる文献 |                                                                                        |                |
|-----------------------|----------------------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                      | 関連する<br>請求項の番号 |
| A                     | JP 2006-332601 A (京セラ株式会社) 2006. 12. 07,<br>全文, 全図 & US 2006/0245141 A1 & CN 1855324 A | 1 - 5          |
| A                     | JP 05-335175 A (日本電気株式会社) 1993. 12. 17,<br>全文, 全図 (ファミリーなし)                            | 1 - 5          |