

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-510224  
(P2006-510224A)

(43) 公表日 平成18年3月23日(2006.3.23)

(51) Int.C1.

HO1L 25/18 (2006.01)  
HO1L 25/04 (2006.01)

F1

HO1L 25/04

テーマコード(参考)

Z

審査請求 未請求 予備審査請求 未請求 (全 18 頁)

(21) 出願番号 特願2004-560802 (P2004-560802)  
 (86) (22) 出願日 平成15年12月12日 (2003.12.12)  
 (85) 翻訳文提出日 平成17年7月1日 (2005.7.1)  
 (86) 國際出願番号 PCT/US2003/039537  
 (87) 國際公開番号 WO2004/055895  
 (87) 國際公開日 平成16年7月1日 (2004.7.1)  
 (31) 優先権主張番号 10/317,661  
 (32) 優先日 平成14年12月12日 (2002.12.12)  
 (33) 優先権主張国 米国(US)

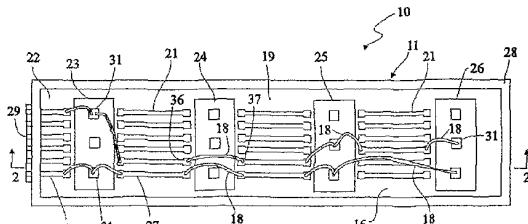
(71) 出願人 598114804  
 フォームファクター、インコーポレイテッド  
 アメリカ合衆国カリフォルニア州9455  
 1,リヴモア、サウスフロント・ロード  
 ・7005  
 (74) 代理人 100087642  
 弁理士 古谷 聰  
 (74) 代理人 100076680  
 弁理士 溝部 孝彦  
 (74) 代理人 100121061  
 弁理士 西山 清春

最終頁に続く

(54) 【発明の名称】集積回路アセンブリ

## (57) 【要約】

基板上にKnow-Good-Die (KGD) が組み付けられた集積回路アセンブリ。配線要素は、基板に取り付けられたダイ上のパッドを、基板上のトレースその他の導体、または基板に取り付けられた別のダイ上のパッドに接続する。基板はダイのパッドを露出させるための1以上の開口部を有する。このアセンブリは1以上のダイを有する。



**【特許請求の範囲】****【請求項 1】**

基板と、  
前記基板を貫通する第1の開口部と、  
前記基板に取り付けられた第1のダイであって、前記開口部の中に位置する第1のダイ接点を有する第1のダイと、  
前記基板に取り付けられた第1のトレースと、  
前記基板に取り付けられた第2のトレースと、  
前記第1の開口部の上をまたいで前記第1のトレースを前記第2のトレースに接続する第1の配線と、  
からなる集積回路アセンブリ。10

**【請求項 2】**

前記第1の配線は、前記第1のトレースおよび前記第2のトレースに接続されたワイヤからなる、請求項1に記載の集積回路アセンブリ。

**【請求項 3】**

前記ワイヤは更に、前記第1のダイ接点にも接続される、請求項2に記載の集積回路アセンブリ。

**【請求項 4】**

前記第1の配線は、  
前記第1のトレースおよび前記第1のダイ接点に接続された第1のワイヤと、  
前記第2のトレースおよび前記第1のダイ接点に接続された第2のワイヤと、  
を含む、請求項1に記載の集積回路アセンブリ。20

**【請求項 5】**

前記第1の配線はストリップトレースからなる、請求項1に記載の集積回路アセンブリ。。

**【請求項 6】**

前記ストリップトレースは、前記第1のトレースおよび前記第2のトレースに接続される、請求項5に記載の集積回路アセンブリ。

**【請求項 7】**

前記ストリップトレースは更に、前記第1のダイ接点にも接続される、請求項6に記載の集積回路アセンブリ。30

**【請求項 8】**

前記第1のトレースと、前記第2のトレースと、前記ストリップトレースとが、1つの一体型トレースを形成する、請求項5に記載の集積回路アセンブリ。

**【請求項 9】**

前記第1のトレースは前記基板に埋め込まれ、前記基板から前記第1の開口部の中に張り出している、請求項1に記載の集積回路アセンブリ。

**【請求項 10】**

前記第2のトレースは前記基板に埋め込まれ、前記基板から前記第1の開口部の中に張り出している、請求項9に記載の集積回路アセンブリ。40

**【請求項 11】**

前記基板は薄い可撓性フィルムからなる、請求項1に記載の集積回路アセンブリ。

**【請求項 12】**

前記基板は第2の開口部を更に備え、前記集積回路アセンブリは、  
前記基板に取り付けられた第2のダイであって、前記第2の開口部の中に位置する第2のダイ接点を有する第2のダイと、

前記第2のダイ接点を前記第2のトレースに接続する第2の配線と、  
を更に含む、請求項1に記載の集積回路アセンブリ。

**【請求項 13】**

前記第1のダイおよび前記第2のダイは、前記基板の両面で基板に取り付けられる、請50

求項 1 2 に記載の集積回路アセンブリ。

【請求項 1 4】

前記第 1 のトレース、前記第 2 のトレース、および前記第 1 の配線を電気的にシールドする手段を更に含む、請求項 1 に記載の集積回路アセンブリ。

【請求項 1 5】

前記第 1 のトレース、前記第 2 のトレース、および前記第 1 の配線のインピーダンスを調節する手段を更に含む、請求項 1 に記載の集積回路アセンブリ。

【請求項 1 6】

前記第 1 のトレースおよび前記第 2 のトレースのうちの一方の末端部の近くに抵抗器手段を更に含む、請求項 1 に記載の集積回路アセンブリ。

【請求項 1 7】

前記第 1 のダイは、パッケージ化されていないダイである、請求項 1 に記載の集積回路アセンブリ。

【請求項 1 8】

基板と、

前記基板に形成された第 1 の開口部と、

前記基板に取り付けられた第 1 のダイであって、前記開口部の中に位置する第 1 のダイ接点を有する第 1 のダイと、

前記基板に埋め込まれ、前記基板から前記第 1 の開口部の中に張り出しているトレースと、

前記第 1 のダイ接点を前記トレースに接続する第 1 の配線と、

からなる集積回路アセンブリ。

【請求項 1 9】

前記第 1 の配線は、前記第 1 のダイ接点および前記トレースに接続される、請求項 1 8 に記載の集積回路アセンブリ。

【請求項 2 0】

前記基板は第 2 の開口部を備え、前記トレースが更に前記第 2 の開口部の中にも張り出し、前記集積回路アセンブリは、

前記基板に取り付けられた第 2 のダイであって、前記第 2 の開口部の中に位置する第 2 のダイ接点を有する第 2 のダイと、

前記第 2 のダイ接点を前記トレースに接続する第 2 の配線と、

を更に含む、請求項 1 8 に記載の集積回路アセンブリ。

【請求項 2 1】

前記第 1 のダイは、前記第 1 の開口部の中にそれぞれ位置する複数の前記第 1 のダイ接点を備え、

前記第 2 のダイは、前記第 2 の開口部の中にそれぞれ位置する複数の前記第 2 のダイ接点を備え、

前記集積回路アセンブリは、

前記基板に埋め込まれ、前記基板から前記第 1 の開口部および前記第 2 の開口部の中に張り出した複数のと、

前記トレースのうちの 1 本を前記第 1 のダイ接点のうちの 1 つにそれぞれ接続する複数の前記第 1 の配線と、

前記トレースのうちの 1 本を前記第 2 のダイ接点のうちの 1 つにそれぞれ接続する複数の前記第 2 の配線と、

を更に含む、請求項 2 0 に記載の集積回路アセンブリ。

【請求項 2 2】

複数のトレースを備えた基板と、

前記基板に取り付けられた複数のダイと、

前記トレースのうちの 1 本を前記ダイのうちの 1 つに接続する複数のボンディングワイヤとからなり、

10

20

30

40

50

前記ダイと、前記トレースおよび前記ボンディングワイヤからなる電気配線との間に、電気配線が形成される、集積回路アセンブリ。

【請求項 2 3】

前記ボンディングワイヤは自在な位置に配置され、前記トレースと前記ダイとの間の配線が自在に形成される、請求項 2 2 に記載の集積回路アセンブリ。

【請求項 2 4】

前記トレースおよび前記ボンディングワイヤは、バス構造を形成する、請求項 2 2 に記載の集積回路アセンブリ。

【請求項 2 5】

複数のダイ用の集積回路アセンブリであって、

基板と、

前記基板に形成された第 1 の開口部と、

前記基板に形成された第 2 の開口部と、

前記基板に取り付けられた第 1 のダイであって、前記第 1 の開口部の中に位置する第 1 のダイ接点を有する第 1 のダイと、

前記基板に取り付けられた第 2 のダイであって、前記第 2 の開口部の中に位置する第 2 のダイ接点を有する第 2 のダイと、

前記基板に取り付けられた第 1 のトレースと、

前記第 1 のトレースを前記第 1 のダイ接点に接続する第 1 の配線と、

前記第 1 のトレースを前記第 2 のダイ接点に接続する第 2 の配線と、

からなる集積回路アセンブリ。

【請求項 2 6】

前記第 1 のダイは、前記第 1 の開口部の中にそれぞれ位置する複数の前記第 1 のダイ接点を備え、

前記第 2 のダイは、前記第 2 の開口部の中にそれぞれ位置する複数の前記第 2 のダイ接点を備え、

前記集積回路アセンブリは、

前記基板に取り付けられた複数の前記第 1 のトレースと、

前記第 1 のトレースのうちの 1 本を前記第 1 のダイ接点のうちの 1 つにそれぞれ接続する複数の前記第 1 の配線と、

前記第 1 のトレースのうちの 1 本を前記第 2 のダイ接点のうちの 1 つにそれぞれ接続する複数の前記第 2 の配線と、

を更に含む、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 2 7】

前記複数の第 1 のトレースのそれぞれが、実質的に平行である、請求項 2 6 に記載の集積回路アセンブリ。

【請求項 2 8】

前記複数の第 1 のトレースのそれぞれが、実質的に同じ長さである、請求項 2 6 に記載の集積回路アセンブリ。

【請求項 2 9】

前記複数の第 1 のトレースのそれぞれが、実質的に同じインピーダンスを有する、請求項 2 6 に記載の集積回路アセンブリ。

【請求項 3 0】

前記基板に取り付けられた第 3 のダイと、

前記第 3 のダイを前記第 1 のダイ接点、前記第 2 のダイ接点、および前記第 1 のトレースのうちの少なくとも 1 つに電気的に接続する手段と、

を更に含む、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 3 1】

前記第 1 のダイ、前記第 2 のダイ、および前記第 3 のダイのうちの少なくとも 1 つは、前記第 1 のダイ、前記第 2 のダイ、および前記第 3 のダイのうちの残りの集積回路とは異

10

20

30

40

50

なる集積回路からなる、請求項 3 0 に記載の集積回路アセンブリ。

【請求項 3 2】

前記第 1 のダイおよび前記第 2 のダイはデジタルメモリ回路からなり、前記第 3 のダイはマイクロプロセッサ回路からなる、請求項 3 0 に記載の集積回路アセンブリ。

【請求項 3 3】

前記第 1 のダイは、前記第 2 のダイの集積回路とは異なる集積回路からなる、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 3 4】

前記第 1 のダイはデジタルメモリ回路からなり、前記第 2 のダイはマイクロプロセッサ回路からなる、請求項 2 5 に記載の集積回路アセンブリ。

10

【請求項 3 5】

前記第 1 のトレースは前記基板に埋め込まれ、前記基板から前記第 1 の開口部の中に張り出している、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 3 6】

前記第 1 のダイおよび前記第 2 のダイは、前記基板の両面で基板に取り付けられる、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 3 7】

前記第 1 の配線は、前記第 1 のトレースおよび前記第 1 のダイ接点に接続されたワイヤからなる、請求項 2 5 に記載の集積回路アセンブリ。

20

【請求項 3 8】

前記第 2 の配線は、前記第 1 のトレースおよび前記第 2 のダイ接点に接続されたワイヤからなる、請求項 3 7 に記載の集積回路アセンブリ。

【請求項 3 9】

前記第 1 の配線はストリップトレースからなる、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 4 0】

前記ストリップトレースは、前記第 1 のトレースおよび前記第 1 のダイ接点に接続される、請求項 3 9 に記載の集積回路アセンブリ。

【請求項 4 1】

前記第 1 のトレースと前記ストリップトレースとが、1 つの一体型トレースを形成する、請求項 3 9 に記載の集積回路アセンブリ。

30

【請求項 4 2】

前記基板は薄い可撓性フィルムからなる、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 4 3】

前記第 1 のトレース、前記第 1 の配線、および前記第 2 の配線を電気的にシールドする手段を更に含む、請求項 2 5 に記載の集積回路アセンブリ。

【請求項 4 4】

前記第 1 のトレース、前記第 1 の配線、および前記第 2 の配線のインピーダンスを調節する手段を更に含む、請求項 2 5 に記載の集積回路アセンブリ。

40

【請求項 4 5】

前記第 1 のダイおよび前記第 2 のダイは、パッケージ化されていないダイである、請求項 2 5 に記載の集積回路アセンブリ。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は集積回路に関し、詳しくは基板上に K n o w - G o o d - D i e を使用した集積回路アセンブリに関する。

【背景技術】

50

## 【0002】

集積回路は、LOC (Lead-Over-Chip)リードフレームに機械的に取り付けられ、且つLOCリードフレームに電気的に接続された半導体ダイを有する場合がある。半導体ダイとリードフレームは通常、プラスチックパッケージ、セラミックパッケージ、または金属パッケージの中にトランスマウント封入成形される。パッケージ化されたダイの代わりにKnow-Good-Die (KGD)を使用することにより、製造効率を向上させコストを低減できることがある。KGDとは、検査および/または稼動試験により、他の同等のパッケージ化されたダイと同じ品質および信頼性を有していると概ね判断されたパッケージ化されていないダイのことである。

## 【発明の開示】

10

## 【発明が解決しようとする課題】

## 【0003】

性能を向上させ、製造コストを低減した集積回路アセンブリと、その製造方法が必要とされている。

## 【課題を解決するための手段】

## 【0004】

大まかに言えば、基板上にKnow-Good-Die (KGD)を使用した改良型集積回路アセンブリを提供する。基板上のパッドをトレースその他の導体に配線要素を用いて電気接続したり、基板上のパッドを他のダイ上のパッドに接続したりする。

## 【発明を実施するための最良の形態】

20

## 【0005】

次に、本発明の原理の理解を助けるために、図面に描かれた実施形態を参照して、具体的な言葉を用いてそれらの実施形態について説明する。ただし、それらに本発明の範囲を制限する意図はなく、例示する装置の変形や変更、並びに本明細書に記載する発明の原理のさらなる応用はすべて、本発明に関連する技術分野の当業者にとって普通に想起されるものと考えられる。

## 【0006】

図1および図2は、本発明の一実施形態による集積回路アセンブリ10を示す。アセンブリ10は一般に、複数のダイ、好ましくは事前にテストされたKnow-Good-Die (KGD) 12~15、および複数のボンディングワイヤ18のような配線を含む。基板19は、ダイの組み付けに適したものであればどのような基板でもよく、プリント回路基板、セラミック、プラスチック、可撓性回路などが挙げられるが、それらに限定される訳ではない。全ての集積回路を基板上に組み付ける最終組立ての前または後に、基板19を研削または研磨して基板19を薄くする場合があることに注意して欲しい。トレース21は様々な組み合わせにより、電力、グラウンド、並びにデータ、アドレス、および制御などの信号を基板19に接続された1以上のKGDに提供するためのバスを形成する。基板19には複数の開口部23~26が互いに間隔を空けて形成され、それらが複数の位置でトレース19を遮断している。開口部のサイズや形は様々であってよく、開口部は基板で完全に囲まれたものでも部分的に囲まれたものでもよく、それらの周辺付近に画定されるものであってもよい。このように、トレース21のうちのあるものは、図示のように隣り合う一組の開口部23~26間に延び、中央トレース27と呼ばれる。各グループのトレース(すなわち、開口部24と開口部25の間に延びる5本のトレースからなるグループや、開口部23から外側へ向けて延びる5本のトレースからなるグループ)は並んで延び、実質的に平行で、且つ実質的に同じ長さであることが望ましい。場合によっては、縁部補強材28が基板19の十分な部分に結合または使用され、その部分が補強される。図1の実施形態の場合、縁部補強材28は、図示のように基板19の周辺を取り囲む一対の金属ストリップ(1つは上、1つは下)からなる。トレース21のうちのあるものは、基板19の縁部から外側へ向けて延び、上位回路に接続するためのコネクタ29を形成する。基板19の縁部から外側へ向けて延びるトレースは、縁部トレース30と呼ばれる。縁部トレース30は補強材28を貫通して延びている。補強材28は、ヒートシンクとし

30

40

50

て機能するサイズおよび構成にしてもよい。ヒートシンクのサイズ、形、組成はどのようなものでもよく、棒状、プレート状、周囲フレーム（全部または一部）、その他が挙げられるが、それらに限定される訳ではない。基板19が薄いものである場合（例えば、可撓性回路材料のような可撓性フィルムの場合）、補強材28は、通常ならばダイの重さで湾曲してしまうであろう可撓性フィルム基板を実質的に平坦な形状に保つのに役立つ。ただし、上記のように可撓性フィルムは基板の一例に過ぎない。もっと硬い基板を使用すれば（例えば、プリント回路基板材料など）、補強材は不要な場合もある。

## 【0007】

米国特許第6,214,641B1号および第6,219,908B1号に記載されているように（これらは参照によって取り込まれる）、Know-Good-Die（KGD）とは、検査および/または稼動試験により、他の同等のパッケージ化されたダイと同じ品質および信頼性を概ね有しているものと判断されたパッケージ化されていないダイのことである。こうしたKGDは基板に固定され、コンピュータ、電気通信装置、自動車、腕時計、電気器具、そして恐らくは非常に様々な電子機器に使用されるマルチチップモジュールを形成する。図1の集積回路アセンブリにおいて、KGD12～15はそれぞれ1以上の電気的なダイ接点、すなわちダイパッド31を有している。各ダイパッド31は、KGDの電気接点（例えば、グラウンド接続、電力接続、信号接続などに使用される）として機能する。ダイパッドの形や数は、ダイの設計に応じて任意の適当な形および数であってよい。KGD12～15は（図2に示すように）基板19の下面32に固定され、ダイパッド31は対応する開口部23～26の中に配置される。すなわち、ダイパッド31には、基板19の上面から開口部を通じて接続することができる。KGD12～15を基板19に固定する手段は、接着剤33のような一般的な任意の適当な手段であってよい。一般的なボンディング技術を使用して、トレース21からダイパッド31までワイヤ18を接続したり、あるトレースの一端36から別のトレースの一端37まで開口部24をまたいでワイヤ18をジャンパ接続したりすることができる。ワイヤ接続を容易にするために、トレース端部（例えば36や37）は開口部23～26の近くにおいてそれぞれ拡大されているので、ワイヤはそのようなトレース端部に接続することが望ましい。ただし、必要に応じて、あるいは特定の電気的構成を実現するために、トレース上の任意の点に1以上のワイヤ18を接続する場合もあるものと考えられる。

## 【0008】

図3は、基板19の下側のダイ面にだけ補強材39（およびヒートシンク）を使用する代替実施形態を示している。この例の場合、基板19は可撓性回路であり、可撓性回路は外縁34まで延び、そこで捲り返されるか、または小さな挿入基板（図示せず）を巻き込んで捲り返され、上位回路に接続するための代替接続面を形成する。

## 【0009】

図4および図5は、代替実施形態による集積回路アセンブリ40を示す。トレース21からなる層とトレース41からなる層の2つの層が、基板19に取り付けられている。トレース41の通り道は絶縁層42に埋め込まれ、トレース21とトレース41の間が絶縁層42により絶縁されている。トレース21からなる上側の層は図1の実施形態と同様に長手方向に延び、トレース41からなる下側の層はそのトレース21に対して横向きに、すなわち概ね垂直に延びている。トレース41の外側の端部は基板19および補強材44から外向きに延び、基板19の一部に沿ってその上にコネクタ43が形成される。バイア46は基板19を貫通して延び、長手方向に延びる上側トレース21を、それを横切る方向に延びる下側トレース41に接続する働きをする。このような長手方向に延びるトレース、横切る方向に延びるトレース、およびバイアは、複雑な多層回路構造を形成するために、基板19のどの部分に形成してもよい。例えば、基板19の開口部23～26の上および/または下にある層に途切れのないトレースを設け、別の層にその長手方向に延びるトレースから開口部間の表面領域まで通じる垂直バイアを形成し、さらに、バイアからダイパッドまでワイヤを接続する場合がある。横切る方向のトレースは、長手方向のトレース21に対して概ね垂直に延びるものとして描かれている。ただし、この第2の下側トレ

10

20

30

40

50

ース41は、上側のトレース21に対して90度以外の角度で、互いに平行にならない角度で配置される場合もある。第2のトレース層（もし有れば第3のトレース層や第4のトレース層も）は単に、上側トレースの層に対して相互排他的であればよい。

【0010】

図6～図8は、基板48が多層化された代替実施形態による集積回路アセンブリ47を示す。バストレース49（図7に描かれ、図6にも1本だけ破線で描かれている）はトレース21と同様に基板48に埋め込まれ、開口部50～53により分断されている。開口部50～53のうちの1つに向かって延びる大部分のトレース49の端部は、接合端55を形成する。基板48の上側を外側へ向けて延びるトレース49は、その一端46に上位回路と接続するためのコネクタ57を形成する。集積回路アセンブリ10と同様に、接合端55から基板48の裏面に取り付けられたKGD60～63のダイパッド58にワイヤ64を接続したり、ある接合端55から別の接合端55にワイヤ64を接続したりすることができる。アセンブリ47は更に、グラウンド平面トレース64と電源平面トレース67を有し、これらがそれぞれ基板48の上側を長手方向に延びている。グラウンドトレース66と電源トレース67は、バイアにより基板48に接続され（グラウンドトレース66の場合、符号69で示されているように）、それぞれ対応する横方向のトレース49に接続され、横方向の埋め込みグラウンドトレースと横方向の埋め込み電源トレースを形成している（図面にはグラウンドトレース70しか描いていない）。基板48から外向きに延びるグラウンドトレースおよび電源トレースは、基板48の縁部56に、上位回路と接続するためのグランドコネクタ72および電源コネクタ73を形成している。

10

20

30

40

50

【0011】

信号反射を抑制または低減するために、任意選択で、バスの末端部またはその近くに（任意形状の）抵抗器を設けてもよい。抵抗器は、ボンディングワイヤその他の配線要素によりトレースに接続される。任意選択で、抵抗器はグラウンドに接続してもよい。また、トレース間、またはトレースの周りにワイヤ、トレース、シールド、フィルムなどを配置し、アセンブリのトレース間または他の導体間における電気信号その他の信号の干渉を抑制または防止してもよい。

【0012】

グラウンド平面トレース66と電源平面トレース67を基板48へ向けて下向きに折り曲げ（符号69に示すように）た後、さらに外向きに折り曲げ、基板48の縁部56から取り出してグラウンドコネクタ72と電源コネクタ73を直接形成し、グラウンドトレース70や電源トレース71を使用しない代替実施形態も考えられる。

【0013】

グラウンドや電源をグラウンドトレース70と電源トレース71のみによって供給し、グランドトレース70と電源トレース71を縁部コネクタ71および72で終端し、グラウンド平面トレース66や電源平面トレース67を全く形成しない代替実施形態も考えられる。

【0014】

グラウンド平面トレース66と電源平面トレース67をバストレース（図1のトレース21のような）で置き換える実施形態も考えられ、その場合、埋め込みグラウンドトレース70および/または埋め込み電源トレース71は使用してもしなくてもよい。

【0015】

バストレースを基板48の外側表面に設け（図1や他の図面のトレース21のよう）に、そこに接続されたボンディングワイヤを用いて、必要に応じて電源、グラウンド、信号などを供給する代替実施形態も考えられる。このような表面実装型バストレースは、本明細書に記載する埋め込みトレースや平面トレースの代わりに設けてもよいし、それらに追加して設けてもよい。

【0016】

図9は、KGD77～80が基板81の両面に取り付けられた代替実施形態による集積回路アセンブリ76を示す。

## 【0017】

図10は、図1や図2のアセンブリ10と同様にバストレース83が基板84に表面実装された代替実施形態による集積回路アセンブリ82を示す。KGD86～89は基板84の両面に表面実装され、少なくとも1つのKGDが表面実装トレース83の上に直接取り付けられている。KGD87および89をトレース83上に取り付けできるようにするために、一部のトレース83は図示のように対応する開口部91および92の中にまで延び、そこにワイヤ93を接続できるようになっている。あるいは、図4および図5の集積回路アセンブリ40について説明したように、複数階層のトレースを使用してもよい。例えば、基板開口部の上および/または下にある層に途切れのない横方向トレースを設け、別の層にそれらの横方向トレースから開口部間の領域まで延びる垂直トレースを設け、さらに、垂直トレースからダイパッドまでワイヤを接続することもできる。このようなトレース構成は、基板の片面に設けることも両面に設けることもできる。

## 【0018】

図11は、複数の縁部トレース96が外側の開口部から外側へ向けて延び、基板長手方向の中間点まで折り返し、基板の横縁から外側へ延びて横縁コネクタ97を形成する、代替実施形態による集積回路アセンブリ95を示す。

## 【0019】

図1～図11に開示した実施形態の種々の態様を詳しく開示されていない組み合わせで組み合わせた実施形態も考えられる。限定はしないが例えば、図11の実施形態は、基板の上面と下面の両方に取り付けられたKGDを有することもでき、および/または、2以上の異なるトレース層を有することもできる。種々の形の補強材、カバー、および/または、他の適当な保護材料（参照により本明細書に取り込まれた米国特許第6,214,641号に開示されている非導電性粘性物質の塊など）を基板、および/または、基板の周りに使用し、基板、KGD、トレース、ワイヤなどを補強または保護する実施形態も考えられる。KGD、ワイヤおよび関連部品を支持するとともに、取り扱い、およびいかなる磨耗および亀裂にも耐える何らかの適当な材料から基板を構成する実施形態も考えられる。限定はしないが、そうした材料には、可撓性のシリコン、セラミック、エポキシ樹脂、ポリアミド、テフロン、フッ素樹脂の他、有機材料や誘電体材料などがある。

## 【0020】

図12および図13は、トレース106がバスとして機能するように配線された集積回路アセンブリ105の一構成例を示す。つまり、バスの形成は、各トレースの端部（例えば107）をワイヤ109でダイパッド108に接続した後、さらにそれを次のトレース端部（例えば110）に別のワイヤ109で接続することにより行われる。

## 【0021】

図14は、集積回路アセンブリ105と同様にトレースがバスとして機能するように配線された代替実施形態による集積回路アセンブリ113を示す。隣りあう各対の開口部（例えば114と115）の間ににおいて、基板117の上に配置されたトレース116は、バイア118により基板117下側のトレース119に接続される。KGDは、フィルム117の上側と下側に交互に取り付けられ、あるKGDのダイパッド120は、図示のようにワイヤ121、上側トレース116、下側トレース119、およびもう1つのワイヤ121を介して隣りのKGD124のダイパッド120に接続される。このようにして、すべてのKGD123～126が実質的に共通バスに沿って接続される。あるいは、バイア118で相互接続された互い違い構成のトレース（すなわち116と119）を何らかの所望の態様でKGDに接続し、それを連続バス等にしてもよい。図7のグラウンドトレース70のように、基板19の上面と下面の間にグラウンド平面版を埋め込む代替実施形態も考えられる。こうしたグラウンド平面版は、バイアおよびトレースのインピーダンスを調節するのに使用される。グラウンド平面版は、任意の所望の形に作成することができる。グラウンド平面版は、例えば図6のトレース49と同じくらい細く作成してもよいし、基板の全幅と同じくらい太く作成することもでき、両者の間の任意の幅または形に作成することができる。グラウンド平面版は、絶縁された開口部を有することが望ましく、そ

の中に 1 以上のバイア 118 を通すことが望ましい。トレースのうちの 1 以上は、グラウンド平面板に接続される場合がある。

【 0022 】

図 15 は、図 5 の集積回路アセンブリ 40 に似た代替実施形態による集積回路アセンブリ 132 を示す。ただし、横方向に延びるトレース 134 が基板 19 に埋め込まれ、トレース 134 が必要に応じてバイア 136 により上側の長手方向に延びるトレース 135 の層に接続されている点が異なる。

【 0023 】

本明細書に記載する実施形態は、トレースをダイパッドや他のトレースに接続するための配線としてワイヤ（例えば、図 1 のワイヤ 18）を使用している。本発明で使用される配線には、ある電気的なダイ接点またはトレースを別の電気的なダイ接点またはトレースに電気接続するのに適した任意のデバイス、材料または要素が含まれる。他の配線や、他の配線を使用する方法も考えられ、限定はしないが、例えば導電性ポリマー、接着剤またはエポキシなどをリソグラフィにより転写し、マスククリーンやディスペンサを使用するといった方法もある。図 16～図 17 はさらに他の実施形態を示す。図 16 に示す集積回路アセンブリ 139 では、超音波ボンディングにより、あるトレース 141 から別のトレース 142 までストリップトレース 140 を接着している。図 17 の場合、ストリップトレース 140 は、あるトレース 141 からダイパッド 143 まで下がり、反対側の隣りのトレース 142 に戻るよう接着される。

【 0024 】

図 18～図 19 は、ストリップトレース 148 が基板 149 の長手方向に沿って種々の開口部 151 および 152 の上に配置された代替回路アセンブリ 147 を示す。その後必要に応じて、ワイヤボンディングや本明細書に記載している他の方法などの任意の適当な方法を用いて、ストリップトレース 148 がその下のダイパッド 153 に接続される。ストリップトレース 148 をダイパッド 158 に接続する方法は他にもあり、例えば導電性ボール 154（図 19）を使用すること、ストリップトレース 148 を接着するときにバンプ 155 を最初から形成しておくこと（図 20）、ストリップトレース 148 を接着（図 18 のように）した後でストリップトレース 148 のダイパッドの位置を変形させ、接続用バンプ 155 を形成することなどが考えられる。あるいは、トレースを接続しようとするダイパッド 153 の上に、バンプやボールを直接形成してもよい（ダイを基板に接着する前に行うのが好ましい）。

【 0025 】

図 21 は、図 17 の構造を示し、トレース 141 と配線要素 140 の上に第 1 の絶縁材料 160 が配置されている。第 1 の絶縁材料 160 の上に導電体層 162 が配置され、導電体層 162 の上に第 2 の絶縁材料 164 が配置される。トレース 141 および配線要素 140 のインピーダンスを調節するために、導電体層 162 はグラウンドまたは電源に接続することができる。あるいは、導電体層 162 は、グラウンドにも電源にも接続せず、トレース 141、配線要素 140 およびダイ 123 を単にシールドするものにしてもよい。当然ながら、層 160、162 および 164 は、アセンブリの一部を包むものであってもよいし、全体を包むものであってもよい。さらに他の代替として、導電体層 162 は、基板 117 に取り付けられた金属ケースであってもよい。そのような場合、層 164 は空気として実施することができ、層 160 も空気にすることができる。当然ながら、類似の層 160、162、および 164 は、本明細書に記載しているどの実施形態にも使用することができる。

【 0026 】

図 22 および図 23 は、マイクロプロセッサ 202 がはんだボール 218 によりトレース 210 および 212 に接続される実施形態を示す。4 つのメモリダイ 204 が、図 22 および図 23 に示すように、配線要素 214 およびトレース 210 によってマイクロプロセッサ 202 に接続されている。当然ながら、図 22 および図 23 は、様々なタイプのダイを組み合わせて電子システムを形成するシステムの一例を示しているに過ぎない。無線

10

20

30

40

50

周波数ダイ、アナログダイ、ロジックダイ、または、他のタイプのダイを組み合わせて配線することにより、そのようなシステムが形成される。

【0027】

図24および図25は、ダイ304が基板306の表面に接着される実施形態を示す。トレース310が、接続端320からダイ304の横の空間まで伸びている。配線要素314は、ダイ304上の端子316をトレース310に接続している。また、幾つかの配線要素320は、ダイ304上の端子316を別のダイ上の端子316に接続している。

【0028】

図26および図27は、基板406の裏面（すなわち、ダイ404が接着される面）の開口部間にトレース410が配置される、更に他の実施形態を示す。図26および図27に示すように、配線要素414はダイ404上の端子416をバイア420に接続している。バイア420は基板406を貫通してトレース410まで通じている。

【0029】

本発明は図面と上記の説明に詳しく描かれ説明されているが、それらは例と考えるべきものであり、制限的性質を有するものではなく、好ましい実施形態を図示説明したものにすぎない。本発明の思想の範囲内に属する変形や変更は、すべて保護されることが望ましい。「a」、「an」、「said」、および「the」という冠詞は、単数の要素に限定するためのものではなく、そのような要素を1以上含むことを意味している。

【図面の簡単な説明】

【0030】

【図1】本発明の一実施形態による集積回路アセンブリ10を示す平面図である。

【図2】図1の集積回路アセンブリ10を線2-2に沿って切断し、矢印の方向から見たときの側断面図である。

【図3】図1の集積回路アセンブリ10の代替実施形態の側断面図である。

【図4】本発明の他の実施形態による集積回路アセンブリ40を示す平面図である。

【図5】図4の集積回路アセンブリ40を線5-5に沿って切断し、矢印の方向から見たときの側断面図である。

【図6】本発明の他の実施形態による集積回路アセンブリ47を示す平面図である。

【図7】図6の集積回路アセンブリ47を線7-7に沿って切断し、矢印の方向から見たときの側断面図である。

【図8】図6の集積回路アセンブリ47の底面図である。

【図9】本発明の他の実施形態による集積回路アセンブリ76の側断面図である。

【図10】本発明の他の実施形態による集積回路アセンブリ82の側断面図である。

【図11】本発明の他の実施形態による集積回路アセンブリ95を示す平面図である。

【図12】本発明の他の実施形態による集積回路アセンブリ105を示す平面図である。

【図13】図12の集積回路アセンブリ105を線13-13に沿って切断し、矢印の方向から見たときの側断面図である。

【図14】本発明の他の実施形態による集積回路アセンブリ113の側断面図である。

【図15】本発明の他の実施形態による集積回路アセンブリの側断面図である。

【図16】本発明の他の実施形態による集積回路アセンブリの側断面図である。

【図17】本発明の他の実施形態による集積回路アセンブリの側断面図である。

【図18】本発明の他の実施形態による集積回路アセンブリの側断面図である。

【図19】本発明の他の実施形態による集積回路アセンブリの側断面図である。

【図20】本発明の他の実施形態による集積回路アセンブリの側断面図である。

【図21】導電性トレースおよび配線要素のインピーダンスを調節するための、導電性トレースおよび配線要素から絶縁された導電性平面板の追加を示す図である。

【図22】相互接続された異なるタイプの集積回路を含むシステムの組み立てを示す平面図である。

【図23】図22のアセンブリの側面図である。

【図24】ある集積回路から別の集積回路に直接配線されるアセンブリの平面図である。

10

20

30

40

50

【図25】図24のアセンブリの側断面図である。

【図26】ダイ上の端子から基板のバイアまで配線され接続される本発明の一実施形態を示す平面図である。

【図27】図26のアセンブリの側断面図である。

【図1】

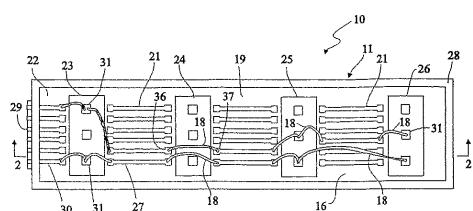


Fig. 1

【図4】

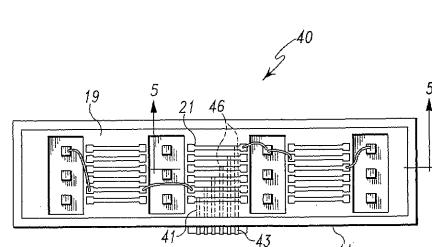


Fig. 4

【図2】

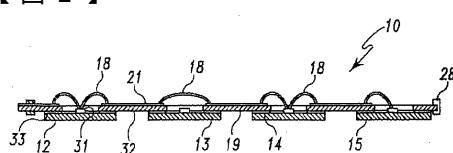


Fig. 2

【図5】

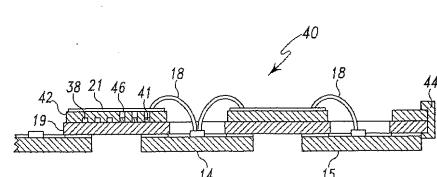


Fig. 5

【図3】

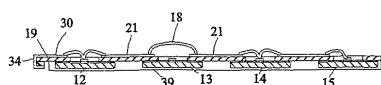


Fig. 3

【図 6】

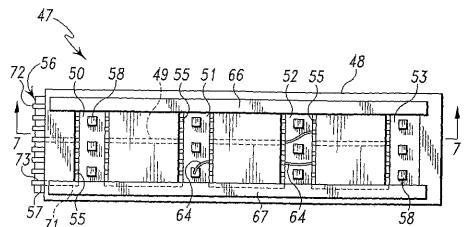


Fig. 6

【図 7】

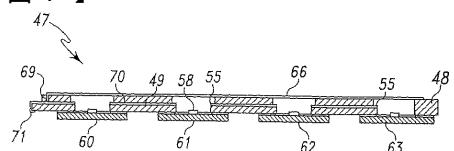


Fig. 7

【図 8】

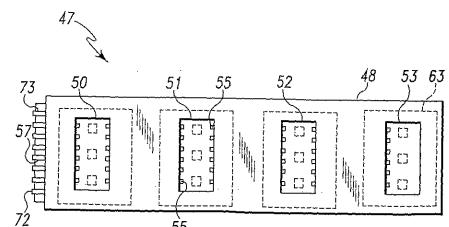


Fig. 8

【図 12】

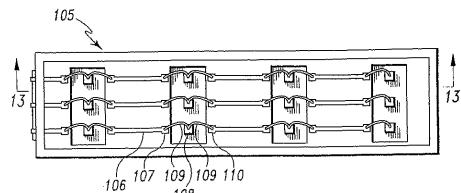


Fig. 12

【図 13】



Fig. 13

【図 14】

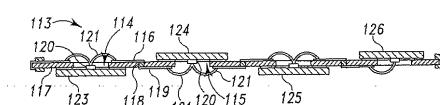


Fig. 14

【図 9】

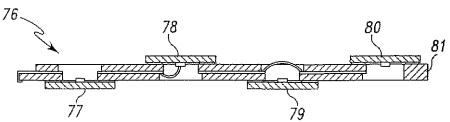


Fig. 9

【図 10】

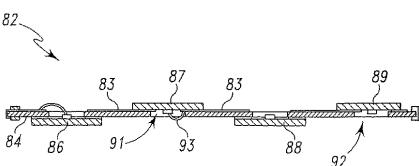


Fig. 10

【図 11】

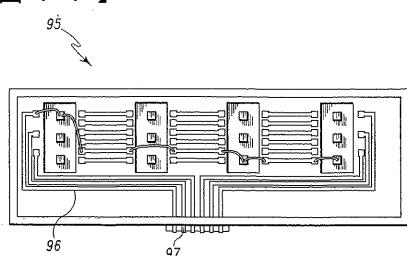


Fig. 11

【図 15】

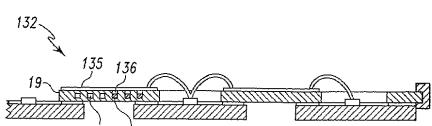


Fig. 15

【図 16】

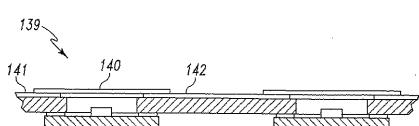


Fig. 16

【図 17】

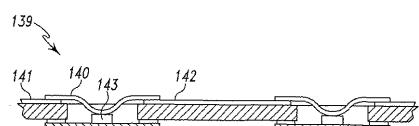


Fig. 17



## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		Int'l Application No PCT/US 03/39537
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L25/065 H01L23/538 H01L23/498 H01L23/495		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category <sup>a</sup>	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2001/026008 A1 (NAGAOKA KOUJI ET AL) 4 October 2001 (2001-10-04)	1,5-16, 18,20, 21,23, 25, 27-35, 39-45
Y	the whole document	2-4,19, 37,38
X	US 5 373 188 A (MICHII KAZUNARI ET AL) 13 December 1994 (1994-12-13) figures 6,12	1
X	US 5 998 860 A (CHAN BOON PEW ET AL) 7 December 1999 (1999-12-07) column 4, line 61; figure 2	22,24
A		13,16
		-/-
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
<p><sup>a</sup> Special categories of cited documents :</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&amp;" document member of the same patent family</p>		
Date of the actual completion of the International search	Date of mailing of the international search report	
6 May 2004	13/05/2004	
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL-2280 HV Rijswijk Tel (+31-70) 340-2040, Tx. 31 651 epo nl Fax: (+31-70) 340-3016	Authorized officer Kästner, M	

## INTERNATIONAL SEARCH REPORT

Inte	Application No
PCT/US 03/39537	

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2002/059911 A1 (AKIWA TOSHIHIRO ET AL) 23 May 2002 (2002-05-23) paragraph '0019! -----	2-4,19, 37,38
A	US 2002/025608 A1 (SHINONAGA NAOYUKI ET AL) 28 February 2002 (2002-02-28) the whole document -----	23
A	EP 0 413 451 A (INMOS LTD) 20 February 1991 (1991-02-20) the whole document -----	
A	US 2001/002321 A1 (CASTRO ABRAM M) 31 May 2001 (2001-05-31) the whole document -----	
A	US 6 404 660 B1 (GAMINI NADER ET AL) 11 June 2002 (2002-06-11) the whole document -----	15,44

## INTERNATIONAL SEARCH REPORT

International Search Report				Int'l Application No.
Patent document cited in search report	Publication date	Patent family member(s)		Publication date
US 2001026008 A1	04-10-2001	JP US	2001274323 A 2001026009 A1	05-10-2001 04-10-2001
US 5373188 A	13-12-1994	JP DE	6151685 A 4301915 A1	31-05-1994 05-05-1994
US 5998860 A	07-12-1999	NONE		
US 2002059911 A1	23-05-2002	JP CA	2002155711 A 2363467 A1	31-05-2002 22-05-2002
US 2002025608 A1	28-02-2002	JP US	2002074985 A 2003020155 A1	15-03-2002 30-01-2003
EP 0413451 A	20-02-1991	DE EP JP JP US US	69033909 D1 0413451 A2 3066048 B2 3082132 A 6100581 A 5073816 A	14-03-2002 20-02-1991 17-07-2000 08-04-1991 08-08-2000 17-12-1991
US 2001002321 A1	31-05-2001	US JP WO US	6534861 B1 2003514396 T 0137337 A1 2003132518 A1	18-03-2003 15-04-2003 25-05-2001 17-07-2003
US 6404660 B1	11-06-2002	US US	2002058347 A1 2003202373 A1	16-05-2002 30-10-2003

---

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,UZ,VC,VN,YU,ZA,ZM,ZW

(特許庁注：以下のものは登録商標)

テフロン

(72)発明者 カンドロス, イゴー, ケイ

アメリカ合衆国カリフォルニア州94563, オリンダ, ハーシエンダス・ロード・25

(72)発明者 エルドリッジ, ベンジャミン, エヌ

アメリカ合衆国カリフォルニア州94526, ダンヴィル, シエリ・レーン・651

(72)発明者 ミラー, チャールズ, エイ

アメリカ合衆国カリフォルニア州94539, フレモント, セミロン・ドライブ・48881

(72)発明者 スポーク, エイ, ニコラス

アメリカ合衆国カリフォルニア州95070, サラトガ, フェーンブロック・コート・18940

(72)発明者 グループ, ゲリー, ダブリュー

アメリカ合衆国カリフォルニア州94588, ブリザントン, シングルツリー・コート・6807

(72)発明者 マシュー, ゲータン, エル

アメリカ合衆国カリフォルニア州94550, リバモアー, オレンジ・ウェイ・659