

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5742110号
(P5742110)

(45) 発行日 平成27年7月1日 (2015.7.1)

(24) 登録日 平成27年5月15日 (2015.5.15)

(51) Int.Cl.
H02M 7/48 (2007.01)

F I
H02M 7/48 V

請求項の数 9 (全 21 頁)

(21) 出願番号	特願2010-93149 (P2010-93149)	(73) 特許権者	000003997
(22) 出願日	平成22年4月14日 (2010.4.14)		日産自動車株式会社
(65) 公開番号	特開2011-223831 (P2011-223831A)		神奈川県横浜市神奈川区宝町2番地
(43) 公開日	平成23年11月4日 (2011.11.4)	(74) 代理人	100083806
審査請求日	平成25年2月27日 (2013.2.27)		弁理士 三好 秀和
		(74) 代理人	100100712
			弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100095500
			弁理士 伊藤 正和
		(74) 代理人	100101247
			弁理士 高橋 俊一
		(74) 代理人	100098327
			弁理士 高松 俊雄

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項 1】

共通母線に接続された少なくとも一つのインバータを有する電力変換装置であって、
一つの前記インバータは、
各相ごとに、上アームのスイッチ素子及び下アームのスイッチ素子からなるスイッチ素子群を少なくとも1系統備え、且つ、前記各スイッチ素子のオン、オフを制御する制御手段を備え、
前記制御手段は、前記各スイッチ素子のうち、一のスイッチ素子がオンからオフ、またはオフからオンに切り替わるときに、前記共通母線に流れる電流の向きと、
前記各スイッチ素子のうち、他のスイッチ素子がオンからオフ、またはオフからオンに切り替わるときに、前記共通母線に流れる電流の向きが、互いに逆向きとなるように、前記一のスイッチ素子、または他のスイッチ素子のオンタイミング及びオフタイミングの少なくとも一方を制御すること
を特徴とする電力変換装置。

【請求項 2】

前記制御手段は、
前記スイッチ素子の出力要求に基づいて設定される電流指令値及び電圧指令値の少なくとも一方に応じて、前記各スイッチ素子のオン時間を設定するデューティ設定手段と、
前記各スイッチ素子の動作タイミングを設定するタイミング設定手段と、を備え、
前記タイミング設定手段は、前記オン時間を変更せずに、前記一のスイッチ素子がオフ

となるタイミングと、前記他のスイッチ素子がオンとなるタイミングが一致するように前記スイッチ素子の動作タイミングを設定することを特徴とする請求項 1 に記載の電力変換装置。

【請求項 3】

前記制御手段は、

前記スイッチ素子の出力要求に基づいて設定される電流指令値及び電圧指令値の少なくとも一方に応じて、前記各スイッチ素子のオン時間を設定するデューティ設定手段と、

前記各スイッチ素子の動作タイミングを設定するタイミング設定手段と、を備え、

前記タイミング設定手段は、前記他のスイッチ素子のオン時間を分割して複数の駆動パルスを生成し、この複数の駆動パルスのうちの一つの駆動パルスがオンとなるタイミングが、前記一のスイッチ素子がオフとなるタイミングと一致するように、各スイッチ素子の動作タイミングを設定することを特徴とする請求項 1 に記載の電力変換装置。

10

【請求項 4】

前記制御手段は、

あるスイッチ素子をオンとする際に、このスイッチ素子に流れる電流よりも大きい電流を流す別のスイッチ素子をオフするように制御することを特徴とする請求項 1 ～ 請求項 3 のいずれか 1 項に記載の電力変換装置。

【請求項 5】

前記インバータを構成する各相は、それぞれ複数系統のスイッチ素子群を備え、

前記制御手段は、一の相に設けられる一のスイッチ素子がオフとされる際に、前記一の相の前記一のスイッチ素子とは別系統の他のスイッチ素子がオンとされるように、前記一のスイッチ素子及び他のスイッチ素子の動作タイミングを制御すること

20

を特徴とする請求項 1 に記載の電力変換装置。

【請求項 6】

前記制御手段は、

負荷の要求に応じて電圧指令値を設定する電圧指令値設定手段と、

前記電圧指令値と、前記負荷に応じて設定されるキャリアとを比較し、この比較結果に基づいて各スイッチ素子のオン時間を設定する PWM 制御手段と、

前記各スイッチ素子の動作タイミングを設定するタイミング設定手段と、を備え、

前記タイミング設定手段は、前記オン時間を変更せずに前記一のスイッチ素子をオフとするタイミングと、前記他のスイッチ素子をオンとするタイミングが一致するように、前記 PWM 制御手段により設定された駆動パルスのタイミングを設定することを特徴とする請求項 1 に記載の電力変換装置。

30

【請求項 7】

前記制御手段は、前記各スイッチ素子の動作タイミングを設定するタイミング設定手段を備え、

前記各相のスイッチ素子のうち、あるスイッチ素子を第 1 のスイッチ素子とし、この第 1 のスイッチ素子よりもデューティの小さいスイッチ素子を第 2 のスイッチ素子とした場合に、前記タイミング設定手段は、

前記第 2 のスイッチ素子の駆動パルスの出力タイミングをシフトして、この第 2 のスイッチ素子をオンとするタイミングと、前記第 1 のスイッチ素子をオフとするタイミングを一致させることを特徴とする請求項 1 に記載の電力変換装置。

40

【請求項 8】

前記制御手段は、

負荷の要求に応じて電圧指令値を設定する電圧指令値設定手段と、

前記電圧指令値と、前記負荷に応じて設定されるキャリアとを比較し、この比較結果に基づいて各スイッチ素子のオン時間を設定する PWM 制御手段と、

前記各スイッチ素子の動作タイミングを設定するタイミング設定手段と、を備え、

前記タイミング設定手段は、前記他のスイッチ素子のオン時間を分割して複数の駆動パルスを生成し、この複数の駆動パルスのうちの一つの駆動パルスをオンとするタイミング

50

と、前記一のスイッチ素子をオフとするタイミングとが一致するように、各スイッチ素子の動作タイミングを設定することを特徴とする請求項 1 に記載の電力変換装置。

【請求項 9】

前記制御手段は、前記各スイッチ素子の動作タイミングを設定するタイミング設定手段を備え、

前記各相のスイッチ素子のうち、あるスイッチ素子を第 1 のスイッチ素子とし、この第 1 のスイッチ素子よりもデューティの小さいスイッチ素子を第 2 のスイッチ素子とした場合に、前記タイミング設定手段は、

前記第 2 のスイッチ素子のオン時間を分割して複数の駆動パルスを生成し、この複数の駆動パルスのうちの一つの駆動パルスをオンとするタイミングと、前記第 1 のスイッチ素子をオフとするタイミングとが一致するように、各スイッチ素子の動作タイミングを設定することを特徴とする請求項 1 に記載の電力変換装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流電力を交流電力に変換する電力変換装置に係り、特に急激な電流変動を抑制してスイッチ素子に高いサージ電圧が加わることを防止する技術に関する。

【背景技術】

20

【0002】

車両に搭載されるモータを駆動するための電力を供給する電力変換装置では、複数のスイッチ素子をオン、オフ制御するので、直流電源を接続する共通母線に急激な電流変化が発生し、寄生インダクタンス (L) による高いサージ電圧 ($L * di / dt$) が発生してしまう。この電流変化を抑制するために、例えば特許文献 1 には、複数の相 (例えば、U 相、V 相、W 相) のスイッチ素子の駆動タイミングを変化させて、各スイッチ素子が同時にオンとなることを防止し、急激な電流変化を抑制することが開示されている。

【先行技術文献】

【特許文献】

【0003】

30

【特許文献 1】国際公開 WO 2005 / 081389 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上述した特許文献 1 では、電流の向きが同一で、且つ同時にオンとなる場合の電流変化率 (di / dt) の増加を抑制することができるものの、スイッチ素子が単独でオン、或いはオフとなった際に生じる急激な電流変化を抑制することができないという欠点がある。

【0005】

本発明は、このような従来の課題を解決するためになされたものであり、その目的とするところは、各スイッチ素子のオン、オフに伴う急激な電流変化を抑制することが可能な電力変換装置を提供することにある。

40

【課題を解決するための手段】

【0006】

上記目的を達成するため、本発明は、共通母線に接続された少なくとも一つのインバータを有する電力変換装置であり、このうち一つのインバータは、各相ごとに、上アームのスイッチ素子及び下アームのスイッチ素子からなるスイッチ素子群を少なくとも 1 系統備え、且つ、前記各スイッチ素子のオン、オフを制御する制御手段を備えている。

【0007】

そして、制御手段は、各スイッチ素子のうち、一のスイッチ素子がオンからオフ、また

50

はオフからオンに切り替わるときに、共通母線に流れる電流の向きと、各スイッチ素子のうち、他のスイッチ素子がオンからオフ、またはオフからオンに切り替わるときに、共通母線に流れる電流の向きが、互いに逆向きとなるように、一のスイッチ素子、または他のスイッチ素子のオンタイミング及びオフタイミングの少なくとも一方を制御する。

【発明の効果】

【0008】

本発明の電力変換装置では、一の相のスイッチ素子が動作するときの電流変化と逆方向となるように、他の相のスイッチ素子を動作させるので、寄生インダクタンスを含む電流経路に流れる電流変化量を低減することができ、電流変化に起因して発生するサージ電圧を抑制することができる。

10

【図面の簡単な説明】

【0009】

【図1】本発明に係る電力変換装置の構成を示す回路図である。

【図2】本発明に係る電力変換装置を含むモータ制御装置の構成を示すブロック図である。

【図3】本発明に係る電力変換装置で生成される駆動パルス及び該駆動パルスをシフトしたパルスを示すタイミングチャートである。

【図4】本発明に係る電力変換装置で生成されるU相、V相、W相の各相電流の変化を示すタイミングチャートである。

20

【図5】通常の電力変換装置で、V相のスイッチ素子がオンからオフに転じる直前の電流を示す説明図である。

【図6】通常の電力変換装置で、V相のスイッチ素子がオンからオフに転じる直後の電流を示す説明図である。

【図7】通常の電力変換装置で、V相のスイッチ素子がオンからオフに転じたときに生じる電流変化を示す説明図である。

【図8】通常の電力変換装置で、V相のスイッチ素子がオンからオフに転じたときにコンデンサに流れる電流の変化を示す特性図である。

【図9】通常の電力変換装置で、U相のスイッチ素子がオンからオフに転じたときにコンデンサに流れる電流の向き及び大きさを示す特性図である。

30

【図10】通常の電力変換装置で、U相のスイッチ素子がオフからオンに転じたときにコンデンサに流れる電流の向き及び大きさを示す特性図である。

【図11】本発明に係る電力変換装置において、キャリア信号と電圧指令値との関係から駆動パルスを生成する際の説明図である。

【図12】本発明に係る電力変換装置において、キャリア信号と電圧指令値に基づいて生成された駆動パルスをシフトする際の説明図である。

【図13】駆動パルスをシフトした場合とシフトしない場合の、コンデンサに流れる電流の変化を示す説明図である。

【図14】本発明に係る電力変換装置において、駆動パルスをシフトして電流の変化を低減する例を模式的に示す説明図である。

40

【図15】本発明に係る電力変換装置において、駆動パルスをシフトして電流の変化を低減する例を模式的に示す説明図である。

【図16】本発明に係る電力変換装置において、インバータ装置を9相とした場合の各相の電流変化を示す説明図である。

【図17】本発明に係る電力変換装置において、インバータ装置を9相とした場合の所定の時刻における各相の電流値、及び差分を示す説明図である。

【図18】本発明に係る電力変換装置において、U相を3系統に分割した際のU1、U2、U3の各電流の変化を示すタイミングチャートである。

【図19】本発明に係る電力変換装置において、U相を3系統に分割した際のU1、U2

50

、U 3 の各駆動パルスを示す説明図である。

【図 2 0】本発明に係る電力変換装置において、U 相を 3 系統に分割した際の U 1、U 2、U 3 の各駆動パルスをシフトした場合の説明図である。

【図 2 1】本発明に係る電力変換装置において、U 相を 4 系統に分割した際の U 1、U 2、U 3、U 4 の各電流の変化を示すタイミングチャートである。

【図 2 2】本発明に係る電力変換装置において、U 相を 4 系統に分割した際の U 1、U 2、U 3、U 4 の各駆動パルスをシフトした場合の説明図である。

【図 2 3】本発明に係る電力変換装置において、W 相の駆動パルスを 2 つに分割して U 相のオフタイミングに合わせる場合の説明図である。

【図 2 4】本発明に係る電力変換装置において、U 相、V 相、W 相の各相を 3 つの系統に分割した場合のインバータ装置の回路図である。

【図 2 5】本発明に係る電力変換装置において、U 相、V 相、W 相の各相を 4 つの系統に分割した場合のインバータ装置の回路図である。

【発明を実施するための形態】

【0010】

以下、本発明の実施形態を図面を参照して説明する。

【0011】

[第 1 実施形態]

図 1 は、本発明の実施形態に係る電力変換装置 100 及び該電力変換装置 100 より電力が供給されて駆動するモータ 13 の構成を示す回路図である。なお、本実施形態では、電力変換装置 100 は、直流を 3 相交流へ変換する例について示しているが、変換する交流は 3 相に限定されず 4 相以上の多相交流であっても良い。

【0012】

図 1 に示すように、電力変換装置 100 は、インバータ装置 11 及びモータ制御装置（制御手段）14 を備えている。

【0013】

インバータ装置 11 は、直流電圧 E_d を供給する直流電源 12 と、該直流電源 12 に接続されるコンデンサ C1 を備え、更に、IGBT（絶縁ゲートバイポーラトランジスタ）を用いたスイッチ素子 S1、S2、S3、S4、S5、S6 と、各スイッチ素子 S1～S6 に対して逆並列に接続されたダイオード D1、D2、D3、D4、D5、D6 を備えている。そして、互いに直列接続されたスイッチ素子の対、即ち S1 と S2、S3 と S4、S5 と S6 は、それぞれインバータ装置 11 の各相の上アームと下アームとを構成している。なお、スイッチ素子は IGBT に限定されるものではない。

【0014】

スイッチ素子 S1 のエミッタとスイッチ素子 S2 のコレクタが接続され、この接続点が 3 相交流 U 相の出力点となり、モータ 13 の U 相に接続されている。同様に、スイッチ素子 S3 のエミッタとスイッチ素子 S4 のコレクタが接続され、この接続点が 3 相交流 V 相の出力点となり、モータ 13 の V 相に接続されている。同様に、スイッチ素子 S5 のエミッタとスイッチ素子 S6 のコレクタが接続され、この接続点が 3 相交流 W 相の出力点となり、モータ 13 の W 相が接続されている。

【0015】

スイッチ素子 S1、S3、S5 の各コレクタは、共通母線を経由して直流電源 12 の正極に接続され、スイッチ素子 S2、S4、S6 の各エミッタは、共通母線を経由して直流電源 12 の負極に接続されている。スイッチ素子 S1～S6 の各ゲートは、モータ制御装置 14 が出力する制御信号により駆動される。

【0016】

モータ制御装置 14 は、電流センサ（図 2 の符号 19）が検出するモータ 13 へ流れる各相の負荷電流 I_u 、 I_v 、 I_w と、回転数センサ（図 2 の符号 18）が検出するモータ 13 の回転位置と、図外の上位装置から与えられるトルク指令値に基づいて、各スイッチ素子 S1～S6 を PWM 制御する制御信号を生成して、各スイッチ素子 S1～S6 のゲート

10

20

30

40

50

トへ出力する。

【 0 0 1 7 】

特に限定されないが本実施形態では、モータ制御装置 1 4 は、演算処理装置 CPU と、プログラム ROM と、作業用 RAM と、入出力インタフェースとを備えたマイクロプロセッサで構成されている。そして、モータ制御装置 1 4 の制御機能は、ROM に格納されたプログラムを CPU が実行することにより実現されている。

【 0 0 1 8 】

次に、図 1 に示したインバータ装置 1 1 を制御するモータ制御装置（制御手段）1 4 の詳細な構成を図 2 に示すブロック図を参照して説明する。図 2 に示すように、モータ制御装置 1 4 は、例えば車両駆動用のモータ 1 3 を制御するものであり、トルク制御部 2 1 と、電流制御部 2 2 と、座標変換部 2 3（電圧指令値設定手段）と、PWM 制御部（デューティ設定手段、PWM 制御手段）2 4、及びタイミング制御部（タイミング設定手段）2 5 を備え、タイミング制御部 2 5 で生成された駆動信号を各スイッチ素子 $S_1 \sim S_6$ のゲートに出力することにより、インバータ装置 1 1 を駆動する。また、モータ 1 3 に流れる電流を検出する電流センサ 1 9 を備えている。

10

【 0 0 1 9 】

トルク制御部 2 1 は、外部より与えられるトルク指令値 T と、モータ 1 3 の回転数を検出する回転数センサ 1 8 で検出されるモータ回転数 n に基づいて、モータ 1 3 の d 軸及び q 軸電流指令値 i_d , i_q をそれぞれ演算する。

【 0 0 2 0 】

電流制御部 2 2 は、 d 軸及び q 軸電流指令値 i_d , i_q と、 d 軸及び q 軸電流値 I_d , I_q とに基づいて、指令値と実値とを一致させるための d 軸及び q 軸電圧指令値 v_d , v_q をそれぞれ演算する。ここで、 d 軸及び q 軸電流値 I_d , I_q は、モータ 1 3 の各相（ U 相、 V 相、 W 相）の電流 i_u , i_v , i_w を電流センサ 1 9 にて検出した上で、座標変換部 2 3 にて d 軸及び q 軸電流値 I_d , I_q に変換することにより演算される。なお、モータ 1 3 の各相の電流の和はゼロとなるため、少なくとも 2 相の電流 i_u , i_v を検出することにより、モータ 1 3 の 3 相の電流 i_u , i_v , i_w を取得することができる。

20

【 0 0 2 1 】

座標変換部 2 3 は、 d 軸及び q 軸電圧指令値 v_d , v_q を 3 相の出力電圧指令値 v_u , v_v , v_w に変換する。

30

【 0 0 2 2 】

PWM 制御部 2 4 は、座標変換部 2 3 より出力された U 相、 V 相、 W 相の各電圧指令値 v_u , v_v , v_w に対応するインバータ装置 1 1 の駆動パルス D_{up} , D_{un} , D_{vp} , D_{vn} , D_{wp} , D_{wn} を生成して、タイミング制御部 2 5 に出力する。なお、電圧指令値に限らず、電流指令値を用いることも可能である。

【 0 0 2 3 】

タイミング制御部 2 5 は、インバータ装置 1 1 に設けられた各スイッチ素子 $S_1 \sim S_6$ をオン、オフするタイミングを、後述する手法により変更した駆動パルス T_{up} , T_{un} , T_{vp} , T_{vn} , T_{wp} , T_{wn} を生成し、インバータ装置 1 1 に出力する。なお、 T_{up} , T_{un} は、 U 相の上段、下段のスイッチ素子 S_1 , S_2 に供給する駆動パルスを示し、 T_{vp} , T_{vn} は、 V 相の上段、下段のスイッチ素子 S_3 , S_4 に供給する駆動パルスを示し、 T_{wp} , T_{wn} は、 W 相の上段、下段のスイッチ素子 S_5 , S_6 に供給する駆動パルスを示している。

40

【 0 0 2 4 】

次に、図 2 に示した PWM 制御部 2 4 により、3 相の電圧指令値 v_u , v_v , v_w から各スイッチ素子 $S_1 \sim S_6$ に出力する駆動パルス D_{up} , D_{un} , D_{vp} , D_{vn} , D_{wp} , D_{wn} を生成する手順について、図 3 に示すタイミングチャートを参照して説明する。なお、図 3 では、理解の促進を考慮して 2 相の電圧指令値 v_u , v_v から、上側アームの駆動パルス D_{up} , D_{vp} を生成する場合についてのみ記載している。

【 0 0 2 5 】

PWM 制御部 2 4 では、図 3 (a) に示す三角波のキャリア信号 s_1 が供給されると、

50

このキャリア信号 s_1 と各電圧指令値 v_u , v_v とを比較し、上側アームについては電圧指令値がキャリア信号 s_1 よりも大きい時間帯がオン、小さい時間帯がオフとなる駆動パルスとし、下側アームについては、電圧指令値がキャリア信号 s_1 よりも小さい時間帯がオン、大きい時間帯がオフとなる駆動パルスを生成する。更に、オフからオンに切り替わる時刻を遅らせることによりデッドタイムを設ける。このデッドタイムを設けることにより、上下アームの短絡を防止できる。

【0026】

従って、U相の上側アームの電圧指令値 v_u は、時刻 t_1 でキャリア信号 s_1 を上回るので、図3(b)に示すように、駆動パルス D_{up} は、この時刻 t_1 よりも t だけ遅れた時刻 t_2 にてオンとなり、時刻 t_3 で電圧指令値 v_u がキャリア信号 s_1 を下回るので、駆動パルス D_{up} はこの時刻 t_3 でオフとなる。即ち、図3(b)に示す如くの駆動パルス D_{up} が生成される。

10

【0027】

同様に、V相の上側アームの電圧指令値 v_v は、時刻 t_4 でキャリア信号 s_1 を上回るので、図3(c)に示すように、駆動パルス D_{vp} は、この時刻 t_4 よりも t だけ遅れた時刻 t_5 にてオンとなり、時刻 t_6 で電圧指令値 v_v がキャリア信号 s_1 を下回るので、駆動パルス D_{vp} はこの時刻 t_6 でオフとなる。即ち、図3(c)に示す如くの駆動パルス D_{vp} が生成される。なお、W相の電圧指令値 v_w についても同様であり、図3では省略している。

【0028】

20

次に、図2に示したタイミング制御部25にて、各駆動パルス D_{up} , D_{un} , D_{vp} , D_{vn} , D_{wp} , D_{wn} の位相をシフトして、駆動パルス T_{up} , T_{un} , T_{vp} , T_{vn} , T_{wp} , T_{wn} を生成する第1の手順について説明する。なお、ここでは、V相の上側アームの駆動パルス D_{vp} のタイミングを変更して、駆動パルス T_{vp} を生成する例について説明する。即ち、図3(c)に示した駆動パルス D_{vp} の位相をシフトして、図3(d)に示す如くの駆動パルス T_{vp} を生成する。

【0029】

この駆動パルスの変更手順について説明すると、まず時刻 t_4 で電圧指令値 v_v がキャリア信号 s_1 を上回った際に、 t 経過後の時刻 t_5 にて駆動パルス T_{vp} をオンとせず、電圧指令値 v_v がキャリア信号 s_1 を下回るまでの時間、即ち、時刻 $t_5 \sim t_6$ 間の時間(デューティ幅)を求め、このデューティ幅を記録する。そして、駆動パルス D_{up} がオフとなる時刻 t_3 にて、駆動パルス T_{vp} をオンとさせ、上記のデューティ幅だけオン状態を継続させた後オフとする。その結果、駆動パルス T_{vp} は、図3(d)に示す駆動パルスに変更されることになる。ここで、駆動パルス D_{up} の立ち下がり時刻(オフとなるタイミング)と、駆動パルス T_{vp} の立ち上がり時刻(オンとなるタイミング)を一致させる理由は、双方の電流(向きが異なる電流)が互いに相殺されて、図1に示したコンデンサ C_1 に流れる電流を低減することである。この詳細については後述する。

30

【0030】

次に、図2に示したタイミング制御部25にて、各駆動パルス D_{up} , D_{un} , D_{vp} , D_{vn} , D_{wp} , D_{wn} の位相をシフトして、駆動パルス T_{up} , T_{un} , T_{vp} , T_{vn} , T_{wp} , T_{wn} を生成する第2の手順について説明する。ここでは、図3(c)に示した駆動パルス D_{vp} を分割し、且つ位相をシフトして、図3(e)の符号 s_2 , s_3 に示す2つの駆動パルスに変更する。

40

【0031】

この駆動パルスの変更手順について説明すると、まず時刻 t_4 で電圧指令値 v_v がキャリア信号 s_1 を上回り、 t 後の時刻 t_5 にて駆動パルス T_{vp} をオンとし、その後、キャリア信号 s_1 が最下点に達する時刻 t_8 で駆動パルス T_{vp} をオフとする。その結果、図3(e)の符号 s_2 に示す駆動パルスが生成される。また、電圧信号 v_v がキャリア信号 s_1 を上回ってから該キャリア信号 s_1 を下回るまでの時間、即ち、図3(c)に示す時刻 $t_5 \sim t_6$ 間の時間(デューティ幅)を求め、このデューティ幅を記録する。そして、駆

50

動パルス D_{up} がオフとなる時刻 t_3 にて、駆動パルス T_{vp} を再度オンとさせ、上記のデューティ幅から、時刻 $t_5 \sim t_8$ 間の時間（駆動パルス s_2 ）を減算した時間だけオン状態を継続させた後、駆動パルス T_{vp} をオフとする。なお、 $t_8 \sim t_6$ 間の時間（デューティ幅）を記録し、そのデューティを用いて、時刻 t_3 からのオン時間を定めることも可能である。その結果、駆動パルス T_{vp} は、図 3（e）に示す 2 つの駆動パルス s_2 、 s_3 に変更されることになる。この場合、2 つの駆動パルス s_2 、 s_3 の合計のパルス幅は、図 3（c）に示す時刻 $t_5 \sim t_6$ の駆動パルス幅と同一となっている。

【0032】

第 2 の手順では、前述した第 1 の手順と対比して、キャリア信号 s_1 の境界（時刻 t_8 ）を跨ぐ駆動パルスを発生させないので（図 3（d）に示す T_{vp} では $t_5 \sim t_6$ の駆動パルスが時刻 t_8 を跨いでいる）、キャリア信号との同期特性が悪化しないという利点がある。

【0033】

なお、図 3 では U 相と V 相で駆動パルスのタイミングを合わせる例について説明したが、他の 2 相間でも同様に、駆動パルスのタイミングを合わせることができる。また、3 相で駆動パルスを合わせる場合については、2 相間でのタイミング合わせと同様の思想を適用することができ、例えば、U 相の駆動パルスの立ち下がりに、V 相、及び W 相の駆動パルスの立ち上がりを合わせれば良い。

【0034】

次に、図 3（d）、（e）に示したように一の駆動パルスの立ち上がりと、他の駆動パルスの立ち下がりを一一致させる目的について説明する。

【0035】

図 4（a）～（c）は、それぞれ U 相、V 相、W 相の各相に設けられる各スイッチ素子 $S_1 \sim S_6$ のオン、オフ動作を示すタイミングチャートである。図中の白抜き部分は、上側のスイッチ素子 S_1 、 S_3 、 S_5 がオンとなるタイミングを示し、斜線部分は、下側のスイッチ素子 S_2 、 S_4 、 S_6 がオンとなるタイミングを示している。そして、各相の波形はそれぞれ 120° 位相がずれた正弦波形となっている。

【0036】

そして、図 4（b）中の符号 q_1 に示すタイミング（V 相上側のスイッチ素子 S_3 がオフとなる直前のタイミング）には、図 5 に示すように各相に電流が流れる。即ち、V 相上側のスイッチ素子 S_3 には $+350\text{ A}$ の電流 I_1 が流れ、U 相下側のスイッチ素子 S_2 には $+200\text{ A}$ の電流 I_2 が流れ、更に W 相上側のダイオード D_5 には -150 A の電流 I_3 が流れている。なお、電流の向きは各スイッチ素子 $S_1 \sim S_6$ の順方向をプラスとし、逆方向をマイナスとしている。

【0037】

その後、V 相上側のスイッチ素子 S_3 がオンからオフに転じると、フリーホイーリングモードとなり、図 6 に示すように V 相下側のダイオード D_4 がオンとなって、モータ 13 側（図中右方向）への電流 I_1 が流れ続ける。この時、V 相上側のスイッチ素子 S_3 がオンからオフに転じる瞬間の電流変化は、図 7 に示す如くとなる。

【0038】

即ち、図 7 に示すように、V 相上側のスイッチ素子 S_3 がオンからオフに転じた際には、V 相上側のスイッチ素子 S_3 、V 相下側のダイオード D_4 、コンデンサ C_1 の各々において、同じ電流変化量（ -350 A 相当）が生じている。また、スイッチ素子 S_3 がオンからオフに転じる瞬間において、U 相の上下アームブリッジ、及び W 相の上下アームブリッジについてはスイッチ動作の変化はなく（電流は変化せず）、V 相のスイッチ動作に起因して急激な電流変化が図 6 中の矢印 Y_1 に示す回路ループに生じる。

【0039】

図 8 は、スイッチ素子 S_3 がオンからオフに転じる瞬間の、コンデンサ C_1 に流れる電流の変化を示すタイミングチャートであり、時刻 t_{10} において $+200\text{ A}$ から -150 A に変動している。その結果、この電流経路における寄生インダクタンス L に起因する大

10

20

30

40

50

きなサージ電圧 ($L \times di/dt$) が発生してしまう。

【 0 0 4 0 】

本実施形態では、各相のスイッチ素子 $S_1 \sim S_6$ の駆動タイミングを変更して、コンデンサ C_1 に流れ込む急激な電流変化を低減することにより、寄生インダクタンス L に起因するサージ電圧を抑制する。つまり、図 3 で説明したように、ある相の駆動パルスの立ち上がり、他の相の駆動パルスの立ち下りを同期させることにより、コンデンサ C_1 に流れる電流の急激な変化を低減させてサージ電圧を抑制することができる。

【 0 0 4 1 】

次に、電流変化が逆向きとなるスイッチ素子の動作を同期させて、電流変化を打ち消す処理について説明する。

10

【 0 0 4 2 】

図 9 (a)、(b)、図 1 0 (a)、(b) は、U 相の各スイッチ素子 S_1 、 S_2 の動作例を示す説明図であり、いずれもインバータ装置 1 1 に設けられる U 相のスイッチ素子 S_1 、 S_2 の部分を抜き出した回路である。上アームと下アームの midpoint は、モータ 1 3 の U 相入力端子に接続されている。図中右方向への矢印は、モータ 1 3 に向かって電流が流れることを意味し (プラス電流とする)、左方向への矢印は、モータ 1 3 から電流が流れてくることを意味する (マイナス電流とする)。

【 0 0 4 3 】

図 9 (a) には、U 相においてモータ 1 3 にプラス電流が流れていて、上側のスイッチ素子 S_1 がオンからオフに転じた瞬間の電流変化を示している。この時、DC 高電位側 (図 1 に示す直流電源 1 2 のプラス側) からモータ 1 3 側に電流が流れている状態から、スイッチ素子 S_1 がオフとなって電流が遮断され、DC 低電位側からのフリーホイーリングモードとなり、モータ 1 3 側に電流が流れる。これは、この瞬間において、矢印 Y_2 に示す電流変化が起きたことと等価である。

20

【 0 0 4 4 】

また、図 9 (b) には、U 相においてモータ 1 3 にマイナス電流が流れていて、下側のスイッチ素子 S_2 がオンからオフに転じた瞬間の電流変化を示している。この場合も図 9 (a) と同様に、スイッチ素子 S_2 がオンからオフに転じた際に、矢印 Y_3 に示す電流変化が起こる。即ち、図 9 (a)、(b) の場合には、反時計回りの方向 (矢印 Y_2 、 Y_3) の電流変化が発生することが判る。これは、U 相、V 相、W 相の各相で発生する。

30

【 0 0 4 5 】

一方、図 1 0 (a) は、U 相上側のスイッチ素子 S_1 がオフで、下側のダイオード D_2 からモータ 1 3 側に電流が流れている状態から、スイッチ素子 S_1 がオンに転じる瞬間の電流変化を示しており、矢印 Y_4 の方向に電流変化が発生する。また、図 1 0 (b) は、U 相下側のスイッチ素子 S_2 がオフの状態から、スイッチ素子 S_2 がオンに転じる瞬間の電流変化を示しており、矢印 Y_5 の方向に電流変化が発生する。即ち、図 1 0 (a)、(b) の場合には、時計回り方向 (矢印 Y_4 、 Y_5) の電流変化が発生することが判る。これは、U 相、V 相、W 相の各相で発生する。

【 0 0 4 6 】

従って、図 9 (a)、(b) のいずれかと、図 1 0 (a)、(b) のいずれかのタイミングを合わせることで、矢印 $Y_2 \sim Y_5$ に示す電流を打ち消すか、或いは低減できることが理解される。

40

【 0 0 4 7 】

以下、各スイッチ素子 $S_1 \sim S_6$ に出力する駆動パルスを生成する手順について説明する。まず、従来より採用されている通常動作について説明する。図 1 1 は、所定のキャリア周波数 (例えば、1 [K H z]) を有するキャリア信号と、U 相、V 相、W 相の各相の電圧指令値により、各相の PWM 制御用の駆動信号のパルス幅を決定する手順を示す説明図である。図 1 1 では、本発明のタイミング変更処理を採用していない場合を示している。そして、この処理により U 相、V 相、W 相の上側のスイッチ素子 S_1 、 S_3 、 S_5 に出力するパルス信号のパルス幅が決定する。なお、下側のスイッチ素子 S_2 、 S_4 、 S_6 は

50

、上側の各スイッチ素子 S_1 、 S_3 、 S_5 と反対に動作する。例えば、 S_1 がオンのときには、 S_2 はオフ、 S_2 がオンのときには S_1 はオフである。

【0048】

図11に示すように、U相上側のスイッチ素子 S_1 がオンとされている状態(時刻 t_{11} 、電圧0V)から、このスイッチ素子 S_1 がオフとなる状態(時刻 t_{12} 、電圧300V)に変化する場合に、図9(a)と同様の動作となり、この時間にU相の上下アームブリッジとコンデンサ C_1 を含む回路ループにおいて、反時計回りの方向に100Aの電流が流れることになる。即ち、図13(a)に示す状態から、図13(b)に示す状態に変化するので、コンデンサ電流 C_{ap} が100Aから0Aに変化し、この回路ループに寄生するインダクタンス L により、サージ電圧が発生してしまう。

10

【0049】

これに対して、本発明ではV相上側のスイッチ素子 S_3 がオンからオフに切り替わるタイミングを変更する。即ち、本発明のタイミング変更処理を採用する場合には、図12に示すように、U相上側のスイッチ素子 S_1 がオンの状態(時刻 t_{13})から、オフの状態(時刻 t_{14})に変化する場合に、図9(a)と同様の動作となり、このタイミングに合わせて、V相下側のスイッチ素子 S_4 をオン、V相上側のスイッチ素子 S_3 をオフとするようにスイッチ素子 S_3 、 S_4 のタイミングをシフトする。図12では、V相上側のスイッチ素子 S_3 の電圧波形を示しており、V相下側のスイッチ素子 S_4 の電圧波形を省略している。上述したように、スイッチ素子 S_4 の電圧波形は、 S_3 の電圧波形の反対となる。

20

【0050】

従って、V相下側のスイッチ素子 S_4 は、V相上側のスイッチ素子 S_3 がオフとなった後にオンとなる。このとき、スイッチ素子 S_4 はオフ(図12の t_{13})から、オン(図12の t_{14})に変化し、図10(b)と同様の動作となる。このとき、図13(c)に示す状態から図13(b)に示す状態に変化し、V相の上下アームブリッジとコンデンサ C_1 を含む回路ループにおいては、時計回りの方向に60Aの電流変化が生じたことになる。

【0051】

同時に、U相の上下アームブリッジとコンデンサ C_1 を含む回路ループにおいては、反時計回りの方向に100Aの電流変化が生じることになるので、互いの電流変化の方向は逆向きとなり、反時計回り方向の100Aが時計回り方向の60Aに打ち消され、反時計回り方向に40Aだけの電流変化に抑制できる(コンデンサ電流 C_{ap} が40Aから0Aに変化)。即ち、U相上側のスイッチ素子 S_1 がオンからオフに切り替わる(V相下側のスイッチ素子 S_4 もオフからオンに切り替わる)瞬間には、図13(c)に示す状態から図13(b)に示す状態に変化するので、電流変化は40Aとなり、タイミングの変更処理を行わない場合と対比して、電流変化を低減している。従って、この回路ループの寄生インダクタンス L により発生するサージ電圧を低減することが可能となる。

30

【0052】

次に、図11、図12のそれぞれの場合の電流変化の様子を図14に示す模式図を参照して説明する。図14は、図4に示した3相交流波形図の符号 q_2 に示す時間帯での、U相、V相、W相の各相に流れる電流変化を示しており、位相シフトする前(図の左側)と位相シフトした後(図の右側)の各電流パルスを示している。また、図14では、U相がデューティ70%、V相がデューティ30%、W相がデューティ50%の場合を示している。

40

【0053】

図14(a1)は、U相の電流パルスを示しており時刻 t_{21} でオンとなって+100Aの電流が流れ、時刻 t_{22} でオフとなって、-100Aの電流変化が発生する。また、位相をシフトしない場合には、V相の電流パルスは図14(b1)に示すように、時刻 t_{23} でオフとなって-40Aの電流が流れ、時刻 t_{24} でオンとなって+40Aの電流変化が発生する。更に、W相の電流パルスは図14(c1)に示すように、時刻 t_{26} でオ

50

フとなって - 60 A の電流が流れ、時刻 t_{27} でオンとなって + 60 A の電流変化が発生する。

【0054】

そして、各相の電流を加算すると、図 14 (d1) に示す如くの電流パルスとなる。即ち、時刻 t_{26} で - 60 A の電流変化が発生し、時刻 t_{23} で - 40 A の電流変化が発生し、時刻 t_{24} で + 40 A の電流変化が発生し、時刻 t_{27} で + 60 A の電流変化が発生し、時刻 t_{22} で - 100 A の電流変化が発生する。この場合には、最大の電流変化は ± 100 A である。

【0055】

他方、本発明の位相シフトを実施した場合には、V 相の電流パルスは図 14 (b2) に示すように、(b1) の時刻 t_{24} のタイミングが時刻 t_{22} のタイミングと一致するように電流パルスの位相が右側にシフトされる。更に、W 相の電流パルスは図 14 (c2) に示すように、(c1) の時刻 t_{26} のタイミングが時刻 t_{21} のタイミングと一致するように電流パルスの位相が左側にシフトされる。即ち、W 相の電流パルスは時刻 $t_{21} \sim t_{28}$ 間のパルス信号となる。なお、図 14 (a2) に示す U 相の電流パルスは、図 14 (a1) と同一の電流パルスである。

【0056】

従って、各相の電流を加算すると、図 14 (d2) に示す如くの電流パルスとなり、時刻 t_{25} で - 40 A の電流変化が発生し、時刻 t_{28} で + 60 A の電流変化が発生し、時刻 t_{22} で - 60 A の電流変化が発生する。この場合には、最大の電流変化は ± 60 A である。即ち、時計回り方向に流れる電流と反時計回り方向に流れる電流を相殺して電流を打ち消すことにより、コンデンサ C1 に流れる電流を抑制されていることが判る。

【0057】

また、図 14 に示した例では、デューティの小さい相 (V 相、W 相) の駆動パルスをシフトして、相対的にデューティの大きい相 (U 相) の駆動パルスに合わせるようにしている。即ち、U 相のスイッチ素子を第 1 のスイッチ素子とし、V 相または W 相のスイッチ素子を第 2 のスイッチ素子とした場合に、第 2 のスイッチ素子の駆動パルスの出力タイミングをシフトして、この第 2 のスイッチ素子のオンタイミングと、第 1 の駆動パルスのオフタイミングが一致するように設定している。

【0058】

また、電流値の差が小さい相どうしで、オン、オフのタイミングを合わせると、より効果的に電流を打ち消すことが可能となる。以下、これを図 15 に示す電流パルスの模式図を参照して説明する。図 14 に示した例では、U 相の - 100 A と V 相の + 40 A のタイミング (時刻 t_{22}) を合わせているが、図 15 に示す例では、より電流が近くなるように、U 相の - 100 A と W 相の + 60 A のタイミングを合わせるようにする。

【0059】

即ち、図 15 (b2)、(c2) に示すように、W 相をオンとする時刻を、時刻 t_{27} から t_{23} にシフトして、U 相をオフとする時刻と W 相をオンとする時刻を一致させる。また、V 相の電流パルスをシフトさせて、時刻 t_{23} により定義付けられる W 相がオフとなる時刻 t_{31} と、V 相がオンとなる時刻を一致させる。この場合、V 相がオフとなる時刻は時刻 t_{32} となる。

【0060】

そして、上記の位相シフトを実施した場合には、図 15 (d2) に示すように、時刻 t_{32} で - 40 A の電流変化が発生し、時刻 t_{31} で - 20 A の電流変化が発生し、時刻 t_{23} で - 40 A の電流変化が発生する。この場合には、最大電流変化は ± 40 A である。なお、図 15 に示す (a1) ~ (d1) 及び (a2) は、図 14 に示す (a1) ~ (d1) 及び (a2) の波形と同一である。

【0061】

従って、サージ電圧に起因するマイナス電流 (反時計回り) 方向の最大電流変化は - 40 A となり、図 14 に示したの最大電流変化の - 60 A に対比すると、電流変化の低減効

10

20

30

40

50

果がより一層高まっていることが判る。

【 0 0 6 2 】

このようにして、第 1 実施形態に係る電力変換装置 1 0 0 では、一の相（例えば、U 相）のスイッチ素子が動作する際の電流変化と逆方向となるように、他の相（例えば、W 相）のスイッチ素子を動作させるので、寄生インダクタンス L を含む電流経路に流れる電流変化を低減することができ、所望の要求出力を維持した状態で、電流変化に起因して発生するサージ電圧を抑制することができる。

【 0 0 6 3 】

また、インバータ回路を用いた電力変換装置では、各相の駆動パルスのデューティを変更することなく容易に駆動パルスの出力タイミングを変更することができるので、タイミ
10

【 0 0 6 4 】

更に、図 1 4（b 2）、及び図 1 5（c 2）に示したように、あるスイッチ素子（例えば、V 相）がオンとなる際に、このスイッチ素子に流れる電流よりも大きい電流を流すスイッチ素子（例えば、U 相）がオフとなるように制御するので、U 相、V 相、W 相の各相において、サージ電圧の発生を抑制することができる。

【 0 0 6 5 】

また、図 1 4（a 2）、（b 2）に示したように、オン時間が長い相（U 相）の駆動パルスの立ち下りに、オン時間の短い相（V 相）の駆動パルスの立ち上がりを合わせるようにすることで、モータ出力への影響を抑えることができる。つまり、オン時間の短い駆動
20

【 0 0 6 6 】

[第 1 実施形態の変形例]

次に、前述した第 1 実施形態の変形例について説明する。該変形例では、インバータ装置を多相化することにより、電流変化の抑制効果を向上させる。図 1 6 は A 相 ~ I 相からなる 9 相インバータの電流変化を示す波形図である。そして、図 1 6 の符号 q 3 に示す時点での、各相の電流値は、図 1 7（a）に示す如くとなる。即ち、A 相は 1 0 0 A、B 相は 8 2 A、C 相は 7 1 A、D 相は 2 6 A、E 相は 9 A、F 相は - 4 2 A、G 相は - 5 7 A、H 相は - 9 1 A、I 相は - 9 7 A である。
30

【 0 0 6 7 】

また、図 1 7（a）に示した各相の電流値にて、絶対値の大きい順に並べると、図 1 7（b）に示すように、A 相、I 相、H 相、B 相、C 相、G 相、F 相、D 相、E 相の順となる。即ち、前述した 3 相の場合と対比して、9 相の場合には、各相間における電流値の差異が小さくなることが判る。そして、互いに絶対値に近い相どうしでオンタイミングとオフタイミングを合わせることで、より変化電流を低減することが可能となる。

【 0 0 6 8 】

例えば、A 相の - 1 0 0 A（オフ）を I 相の + 9 7 A（オン）に合わせることで、サージ電圧に起因する電流変化を - 3 A まで抑制でき、I 相の - 9 7 A（オフ）と H 相の + 9 1 A（オン）に合わせることで、電流変化を - 6 A まで抑制できる。そして、各相間の電
40

【 0 0 6 9 】

[第 2 実施形態]

次に、本発明に係る電力変換装置 1 0 0 の第 2 実施形態について説明する。前述した第 1 実施形態では、U 相、V 相、W 相の各層が 1 系統のスイッチ素子を備える構成であったが、第 2 実施形態では、図 2 4、図 2 5 に示すように、一つの相に対して複数系統のスイッチ素子（図 2 4 の場合は 3 系統、図 2 5 の場合は 4 系統）を備える構成とし、一つの相
50

における各系統のスイッチ素子を駆動する駆動パルスのオン、オフタイミングをシフトすることにより電流変化を抑制する。

【0070】

即ち、各相間で駆動パルスをシフトして電流変化を打ち消す場合には、各相間では時間と共に各相の電流値が変化するので、電流変化を完全に打ち消すことはできない。そこで、第2実施形態では、同相で複数の駆動パルスを発生させる際に、これらの駆動パルスの位相をシフトすることにより、より効果的に電流変化を抑制する。

【0071】

図18(a)～(c)は、U相電流を3系統のスイッチ素子を用いて出力する場合の波形図であり、U1相、U2相、U3相の各電流を示している。そして、図18の符号q4に示す時点では、図19(a)～(c)に示すように、U1、U2、U3の各相の電流パルスが、同一レベル且つ同一のタイミングで出力されている。そして、本発明ではこの電流パルスのオン、オフのタイミングをシフトすることにより、電流変化を打ち消す。

【0072】

図20は、位相をシフトした場合の、各相(U1、U2、U3)の電流パルスの出力タイミングを示す説明図である。この方式では、図20(a)に示すU1相のオフタイミングに、図20(b)に示すU2相のオンタイミングを同期させ、U2相のオフタイミングに、図20(c)に示すU3相のオンタイミングを同期させ、更に、U3相のオフタイミングにU1相のオンタイミングを同期させている。

【0073】

こうすることにより、各相(U相、V相、W相)毎に複数の電流パルスを発生させてインバータ装置を作動させる場合には、同相のパルス電流のオン、オフタイミングを一致させることにより、電流変化をほぼ打ち消すことができ、急激な電流変化に起因した高いサージ電圧の発生を防止することが可能となる。

【0074】

また、図20ではU相に対してU1、U2、U3の3つの相の電流パルスを用いる例について説明したが、図21(a)～(d)に示すように、同相のスイッチ素子を4並列(U1相、U2相、U3相、U4相)で構成し、図22(a)～(d)に示すように、4つの相(U1相、U2相、U3相、U4相)のオン、オフタイミングを一致させることにより、図20に示した場合と同様に、各相の電流変化を打ち消すようにしても良い。

【0075】

このようにして、第2実施形態に係る電力変換装置100では、同相の駆動パルスのタイミングをシフトして、電流変化を抑制する方式としており、同相のスイッチ素子に流れる電流値は同一であるので、あるスイッチ素子がオンとなる際に、このスイッチ素子と同相の電流を駆動する別のスイッチ素子をオフするように制御することで、サージ電圧の発生をより効果的に抑制することができる。

【0076】

[第3実施形態]

次に、本発明に係る電力変換装置100の第3実施形態について説明する。第3実施形態では、前述した図3(e)に示したように、一つの駆動パルスを分割して複数(例えば、2つ)の駆動パルスとし、このうちの一つの駆動パルスのタイミングを他の駆動パルスに合わせることで、電流変化を抑制する。

【0077】

即ち、駆動パルスをシフトする場合に、各相間、或いは同相間での、連続的なタイミング合わせが複雑となり、ある相(例えば、U相)がオフとなるタイミングと、別の相(例えば、W相)がオンとなるタイミングを合わせることが難しい場合がある。このような場合には、図23に示すように、W相上側の駆動パルスのデューティを、2つのパルスに分割する方式とする。図23に示す例では、U相上側のスイッチ素子S1がオフとなる直前に、W相上側のスイッチ素子S5をオン、オフさせ、U相の上下アームブリッジとW相の上下アームブリッジとの電流変化を抑制するように制御することで、容易にタイミングを

10

20

30

40

50

合わせることが可能となる。

【 0 0 7 8 】

このようにして、第3実施形態に係る電力変換装置では、駆動パルスのデューティを分割することで、あるスイッチ素子がオンとなる際に、別のスイッチ素子をオフとなるように制御することが容易となり、かつ、互いに変化する電流方向が逆向きとなるので、電流変化が打ち消され、容易にサージ電圧の発生を抑制することができる。従って、デューティを変更することなく所望の要求出力を維持しつつ、サージ電圧低減効果を得ることができる。更に、デューティを分割することにより、キャリア信号との同期性を向上させることができ、要求出力への影響を極めて小さくできる。

【 0 0 7 9 】

以上、本発明の電力変換装置を図示の実施形態に基づいて説明したが、本発明はこれに限定されるものではなく、各部の構成は、同様の機能を有する任意の構成のものに置き換えることができる。

【 0 0 8 0 】

例えば、上述した実施形態では、PWMタイプのインバータ装置を用いて3相交流を生成する例について説明したが、PWM以外のインバータ装置、或いは複数相のDC/DCコンバータを用いて3相交流を生成する場合についても適用することが可能である。

【産業上の利用可能性】

【 0 0 8 1 】

本発明は、スイッチ素子を駆動してモータに電力を供給する際に、急激な電流変化を抑制する上で極めて有用である。

【符号の説明】

【 0 0 8 2 】

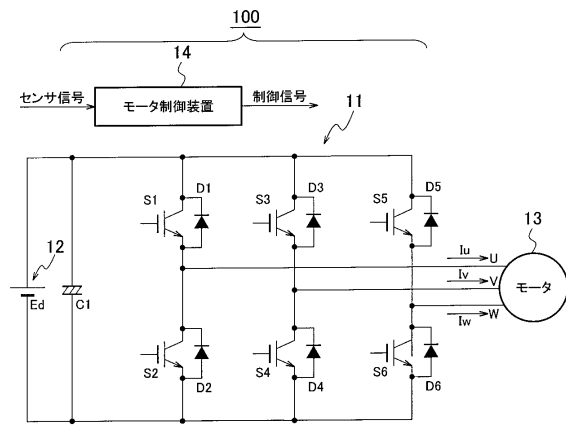
- 1 1 インバータ装置
- 1 2 直流電源
- 1 3 モータ
- 1 4 モータ制御装置
- 1 8 回転数センサ
- 1 9 電流センサ
- 2 1 トルク制御部
- 2 2 電流制御部
- 2 3 座標変換部
- 2 4 PWM制御部
- 2 5 タイミング制御部
- 1 0 0 電力変換装置
- S 1 ~ S 6 スwitch素子 (I G B T)
- D 1 ~ D 6 ダイオード

10

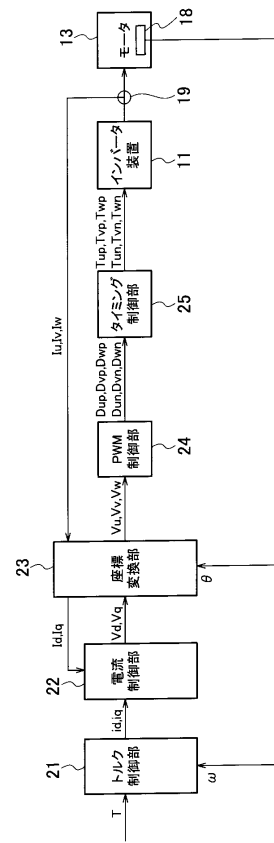
20

30

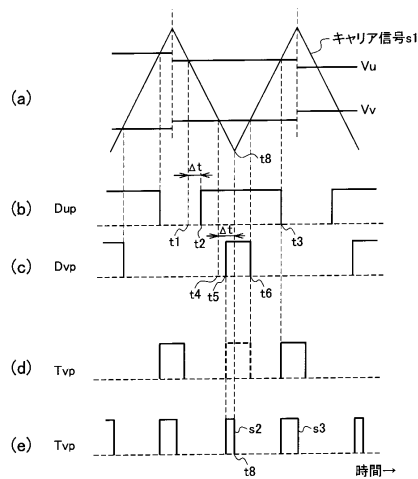
【図 1】



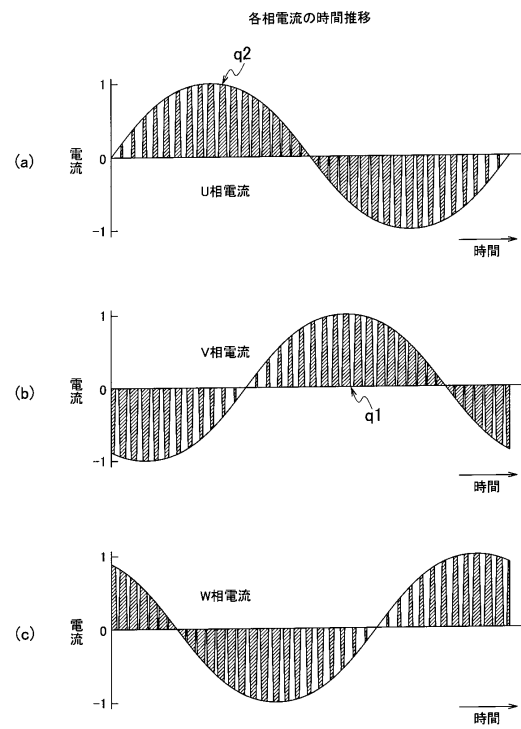
【図 2】



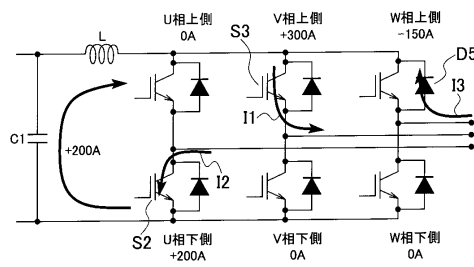
【図 3】



【図 4】



【図 5】

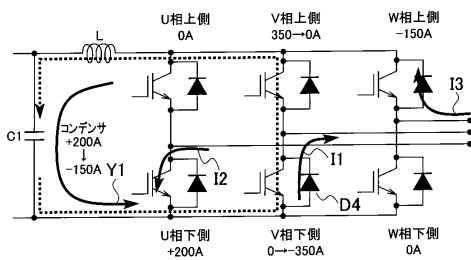


【図 7】

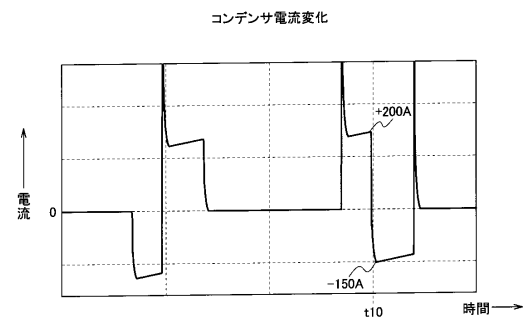
V相がON→OFFした瞬間の電流変化

	V相上側 スイッチS3	V相下側 ダイオードD4	コンデンサC1
変化直前	+350A	0A	+200A
変化直後	0A	-350A	-150A
変化量	-350A	-350A	-350A

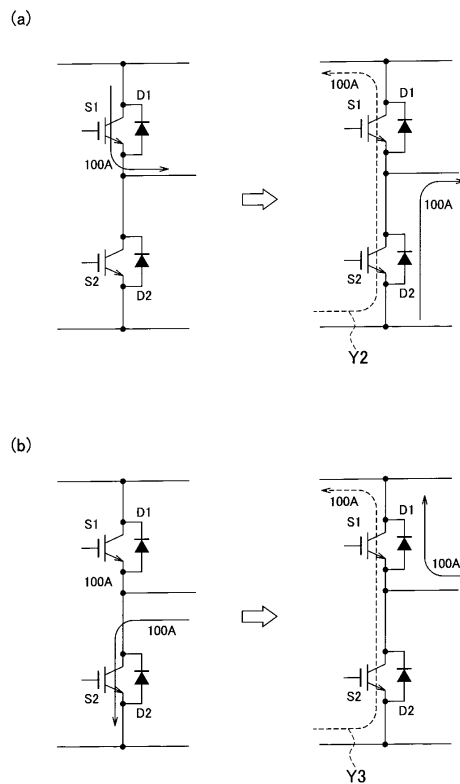
【図 6】



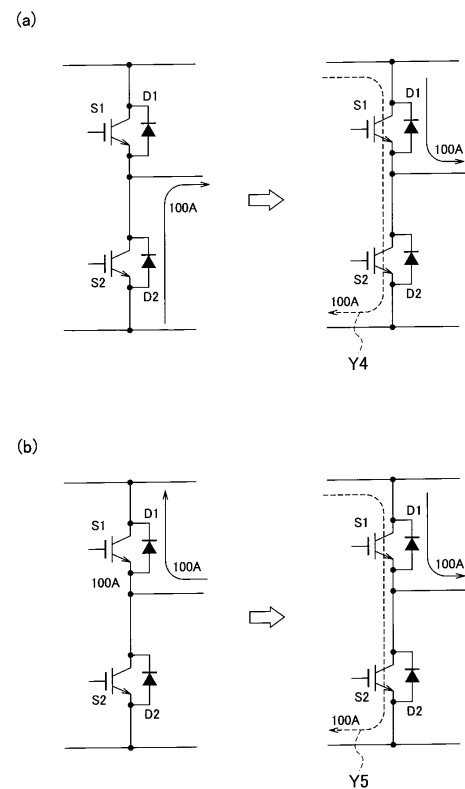
【図 8】



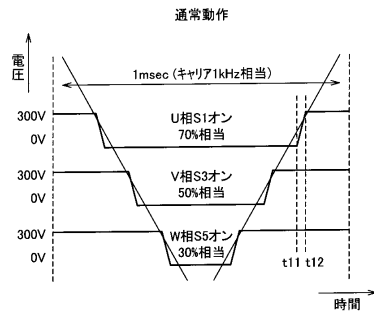
【図 9】



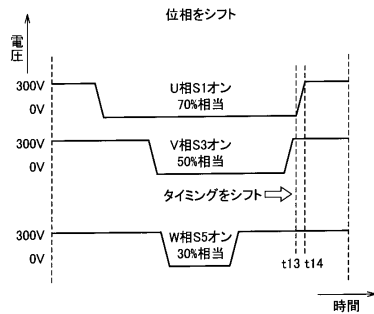
【図 10】



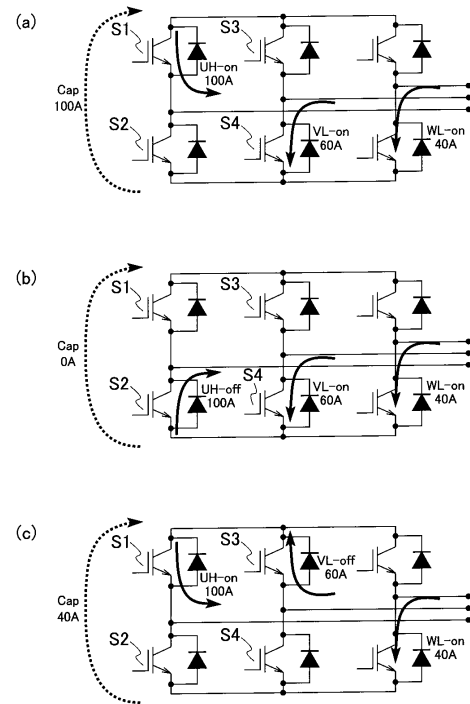
【図 1 1】



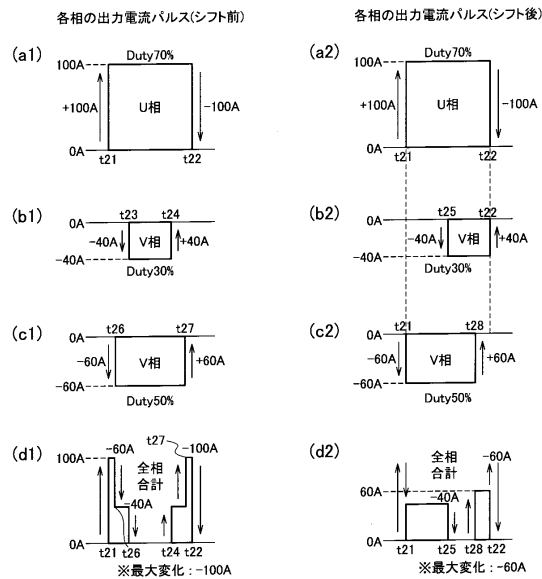
【図 1 2】



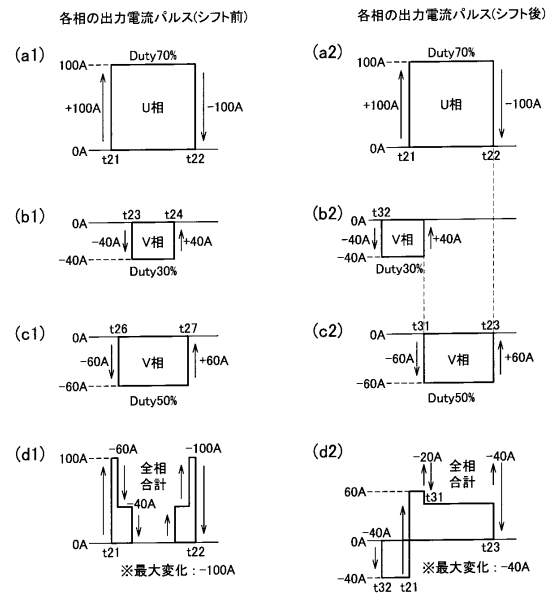
【図 1 3】



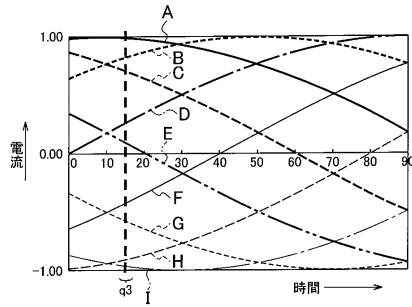
【図 1 4】



【図 1 5】



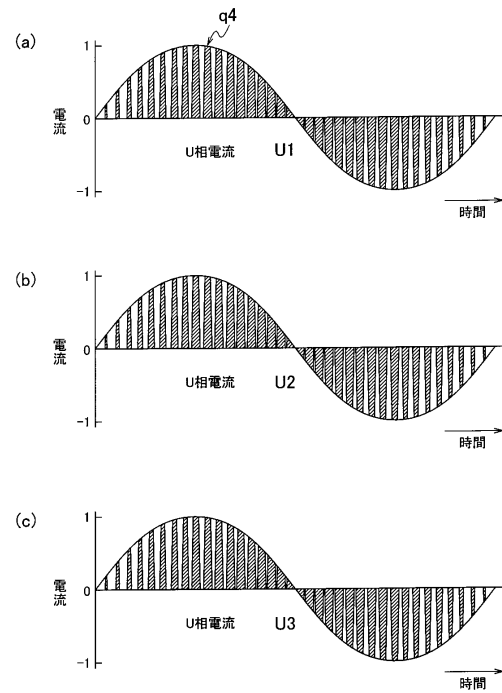
【図 16】



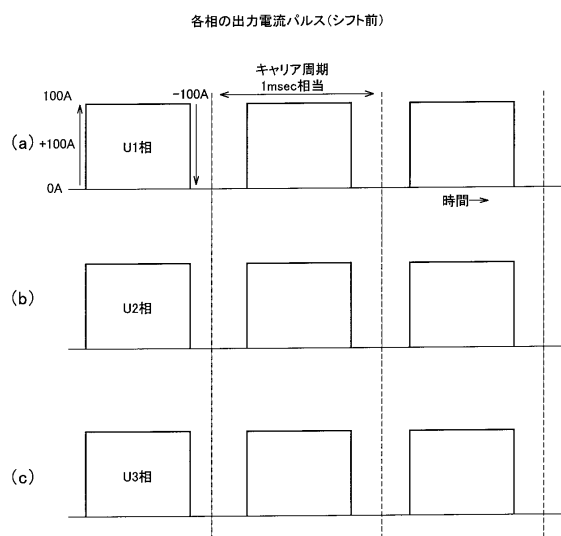
【図 17】

(a)各相電流瞬時値	(b)絶対値順	(c)電流変化値(相間差分)
A相 : 100A	A相 : 100A	3A
B相 : 82A	I相 : 97A	6A
C相 : 71A	H相 : 91A	9A
D相 : 26A	B相 : 82A	11A
E相 : 9A	C相 : 71A	14A
F相 : -42A	G相 : 57A	15A
G相 : -57A	F相 : 42A	16A
H相 : -91A	D相 : 26A	17A
I相 : -97A	E相 : 9A	
※最大変化 : 17A		

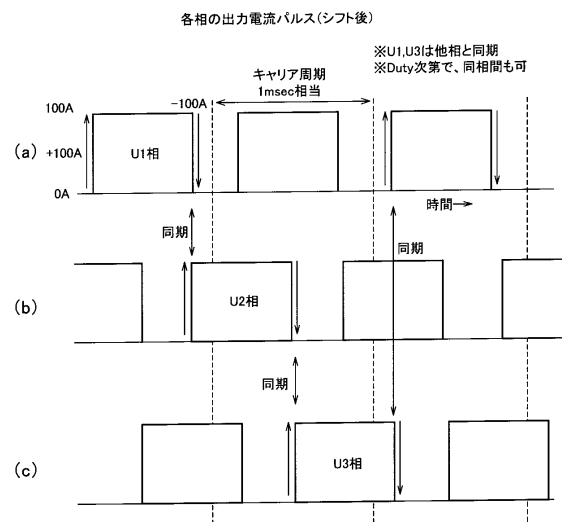
【図 18】

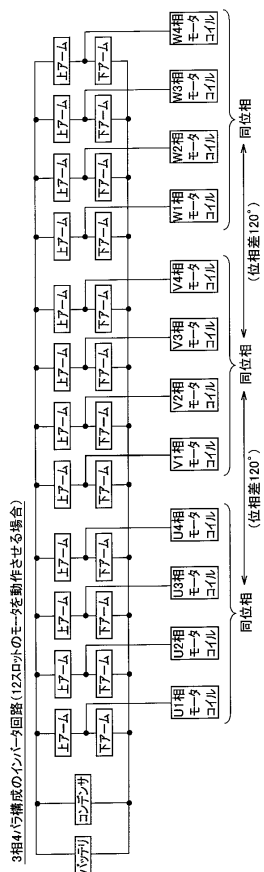


【図 19】



【図 20】





フロントページの続き

- (72)発明者 水越 幸雄
神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社内
- (72)発明者 皆川 裕介
神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社内

審査官 大山 広人

- (56)参考文献 特開2002-084790(JP,A)
特開平10-094256(JP,A)
国際公開第01/065675(WO,A1)

- (58)調査した分野(Int.Cl., DB名)
H02M 7/48