

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/336 (2006.01)

H01L 21/266 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200480037500.7

[43] 公开日 2007 年 1 月 10 日

[11] 公开号 CN 1894783A

[22] 申请日 2004.10.26

[21] 申请号 200480037500.7

[30] 优先权

[32] 2003.12.30 [33] US [31] 10/747,680

[86] 国际申请 PCT/US2004/035407 2004.10.26

[87] 国际公布 WO2005/069362 英 2005.7.28

[85] 进入国家阶段日期 2006.6.15

[71] 申请人 先进微装置公司

地址 美国加利福尼亚州

[72] 发明人 H·钟 S·达克希纳-穆尔蒂

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 戈 泊 程 伟

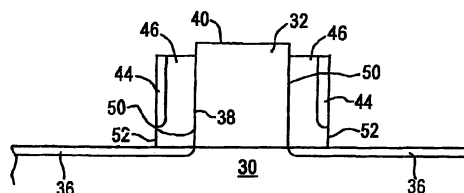
权利要求书 2 页 说明书 6 页 附图 3 页

[54] 发明名称

形成半导体装置的矩形间隔物的方法

[57] 摘要

一种半导体装置和制造此种半导体装置的方法，系藉由在衬底(30)和在栅极电极(32)之上沉积间隔物层(34)而形成间隔物(46)，并于间隔物层(34)上形成保护层(42)。干蚀刻该保护层(42)以留下薄膜侧壁于间隔物层(34)上。然后蚀刻间隔物层(34)，以保护层(42)保护该间隔物层(34)的外侧侧壁。此蚀刻制造于栅极上之间隔物(46)，该间隔物(46)具有平行延伸于栅极电极侧壁(38)的基本垂直的侧壁(52)。I型之间隔物(46)防止于源极/漏极离子注入工艺期间的冲穿，提供改良的源极/漏极注入剂量轮廓。



1. 一种形成间隔物的方法，包括下列步骤：

在衬底(30)上和在有上表面(40)和垂直延伸的侧壁(38)的栅极电极(32)之上沉积间隔物层(34)；

在该间隔物层(34)上形成保护层(42)；

蚀刻该保护层(42)，以从该栅极电极(32)的上表面(40)之上的间隔物层(34)去除该保护层(42)，并维持与该栅极电极(40)的侧壁(38)平行的间隔物层(34)上的保护层(42)；以及

蚀刻该间隔物层(34)以从该衬底(30)和该栅极电极(32)的该上表面(40)上去除该间隔物层(34)，而于该栅极电极(42)上形成间隔物(46)，各间隔物(46)具有与栅极电极侧壁(38)平行延伸的二个基本垂直的侧壁(52)。

2. 如权利要求1所述的方法，其中，沉积该间隔物层(34)的厚度至大于200埃。

3. 如权利要求2所述的方法，其中该保护层(42)形成至大约10埃至大约100埃间的厚度。

4. 如权利要求3所述的方法，其中该间隔物层(34)为氮化物而该保护层(42)为氧化物。

5. 一种形成半导体装置的方法，包括下列步骤：

在衬底(30)上形成具有垂直延伸侧壁(38)的栅极电极(32)；

于该栅极电极(32)上形成第一侧壁间隔物(46)，各第一侧壁间隔物(46)具有一对与栅极电极侧壁(38)基本平行的垂直延伸平面侧壁(52)；以及

用该栅极电极(32)和该第一侧壁间隔物(46)遮蔽该衬底(30)而执行源极/漏极注入。

6. 如权利要求 5 所述的方法, 其中, 形成第一侧壁间隔物(38)的该步骤包括:

沉积间隔物层(34)于该衬底(30)和该栅极电极(32)上;
于该间隔物层(34)上形成保护层(42); 以及
蚀刻该保护层(42)和该间隔物层(34), 以形成该第一侧壁间隔物(46)。

7. 如权利要求 6 所述的方法, 其中, 该蚀刻步骤包括干蚀刻该保护层(42), 以去除除了是平面的且与该栅极电极侧壁(38)基本平行的该保护层(42)垂直延伸部分以外的该保护层(42)。

8. 如权利要求 7 所述的方法, 其中, 该蚀刻步骤进一步包括蚀刻该间隔物层(34)以从该衬底(30)和该栅极电极(32)的上表面(40)上去除该间隔物层(34), 留下在该栅极电极侧壁(38)和该保护层(42)垂直延伸部分间的该间隔物层(34)。

9. 如权利要求 8 所述的方法, 进一步包括于该第一侧壁间隔物(46)中形成第二侧壁间隔物(44)。

10. 如权利要求 8 所述的方法, 其中, 用蚀刻剂来蚀刻该间隔物层(34), 该蚀刻剂对于该间隔物层(34)为高度选择性的, 而且基本上不蚀刻该保护层(42)。

形成半导体装置的矩形间隔物的方法

技术领域

本发明系关于半导体工艺的领域，尤关于在半导体装置中制成间隔物和源极/漏极形式。

背景技术

于形成的半导体装置，希望能在栅极侧壁上制造间隔物，以便用作于源极/漏极注入期间的屏蔽。间隔物形成工艺和注入工艺的例子描绘于图 1 至图 3 中，将于下文中作详细的说明。

于图 1 中，衬底 10 上形成有栅极 12。栅极 12 例如可以是多晶硅栅极。例如，藉由使用栅极 12 作为注入屏蔽执行离子注入，而形成源极/漏极延伸区 16。藉由譬如化学气相沉积的任何适当的方法，而沉积间隔物层 14。可以使用譬如氮化硅、氧化硅、低 k 介电质材料等任何适当的材料而制造间隔物层。

施行等向性蚀刻，其结果绘示于图 2 中。等向性蚀刻造成从栅极 12 的侧壁延伸的“D”形间隔物 18。间隔物 18 连同栅极 12 形成屏蔽以用于执行源极/漏极注入工艺。为了减少短信道效应，希望能隔离深源极/漏极与栅极 12。使用如箭号 20 所指示的离子注入工艺来制造深源极/漏极注入。然而，当如图 2 中 D 形间隔物 18 的构形可知，D 形间隔物 18 的外侧区域于外侧边缘具有相对较薄的轮廓。此情形允许于相对高能量工艺的深源极/漏极注入工艺期间之一些离子”冲穿 (punch-through)”现象。

由于间隔物 18 的薄轮廓所造成的冲穿结果绘示于图 3 中。深源极/漏极注入位置的严谨控制造成形成延伸于间隔物 18 下方至由 24 所指示区域的源极/漏极区域 22。此区域要较图 3 中由 26 所指示的所需区域更深。因此，由于在源极/漏极注入工艺期间 D 形间隔物 18 的冲穿现象而造成不希望的缩短信道。

D 形间隔物 18 的另一缺点是破坏进一步薄膜沉积之一致性

(conformity), 该进一步薄膜沉积对于如双间隔物的形成或互联机层介电质的形成的此等工艺是必须的。此等间隔物的外形的斜率本质降低于后续薄膜沉积工艺之一致性。

发明内容

需要一种形成间隔物和半导体装置的方法, 该方法提供增加源极/漏极注入工艺的控制, 并同时改进进一步薄膜沉积之一致性。

本发明的实施例达成上述及其它的需求, 本发明提供一种形成间隔物的方法, 该方法包括步骤: 在衬底上以及具有上表面和垂直延伸的侧壁的栅极电极上沉积间隔物层, 并在该间隔物层上形成保护层。蚀刻保护层以从该栅极电极之上表面上之间隔物层去除保护层, 并维持该保护层于与该栅极电极的侧壁平行之间隔物层上。蚀刻间隔物层以从衬底和栅极电极之上表面上去除间隔物层, 而于该栅极电极上以各间隔物具有平行延伸于该栅极电极侧壁的二个基本垂直的侧壁的方式形成各间隔物。

藉由在该间隔物层上设有保护层, 而于蚀刻工艺期间保护间隔物的侧壁, 以便形成基本的矩形(I 型)间隔物。因此, 依照本发明之间隔物, 并不具有会使注入轮廓难以控制的较薄的外侧轮廓。而且, 间隔物的相对垂直外侧侧壁增加对于譬如双间隔物工艺或互联机层介电质的进一步的薄膜沉积之一致性。

先前所叙述的需求亦由本发明的其它实施例所满足, 该等实施例提供形成半导体装置的方法, 该方法包括步骤: 在衬底上形成具有垂直延伸侧壁的栅极电极, 以及于该栅极电极上形成第一侧壁间隔物。各第一侧壁间隔物具有一对基本与栅极电极侧壁平行的垂直延伸平面侧壁。用栅极电极和第一侧壁间隔物遮蔽该衬底而执行源极/漏极注入工艺。

先前所叙述的需求亦由本发明的其它实施例所满足, 该等实施例提供一种半导体装置, 包括: 衬底、于衬底上的具有垂直侧壁的栅极、以及侧壁间隔物。该侧壁间隔物系在该栅极侧壁上, 并具有矩形的剖面 and 垂直延伸至超过该栅极高度之一半。设有由该侧壁间隔物所定义的离子注入源极/漏极区域。

由下列本发明的详细说明，配合所附图式，则本发明之上述和其它特征、态样和优点将变得更为清楚。

附图说明

图 1 为依照先前技术方法于一个制造阶段期间的半导体装置的剖面示意图；

图 2 描绘图 1 依照先前技术方法于等向性蚀刻以形成间隔物后的结构；

图 3 显示图 2 于完成源极/漏极注入工艺后的结构；

图 4 为依照本发明的实施例，于一个制造阶段期间，接着于沉积间隔物层后，半导体装置的剖面示意图；

图 5 显示依照本发明的实施例，图 4 于沉积保护层于间隔物层上后的结构；

图 6 描绘依照本发明的实施例，图 5 于蚀刻保护层后的结构；

图 7 显示依照本发明的实施例，图 6 于蚀刻该间隔物层后的结构；以及

图 8 描绘依照本发明的实施例，图 7 于施行源极/漏极注入工艺期间的结构。

具体实施方式

本发明提出并解决有关用先进的互补金氧半导体场效应晶体管(CMOSFET)装置技术来形成间隔物、以及源极/漏极注入剂量轮廓(dose profile, 浓度分布, 本文中依原文字译称为剂量轮廓)的诸问题。详言之，本发明克服有关先前技术所制造的具 D 型间隔物的相对较薄较外侧边缘的问题，该 D 型间隔物允许于源极/漏极注入工艺期间冲穿，劣化注入剂量轮廓的控制。本发明藉由在栅极上制造基本的矩形(I 形)间隔物，并于源极/漏极注入工艺期间使用该间隔物作为屏蔽，而于源极/漏极注入工艺期间达成注入剂量轮廓的改进。因为本发明之间隔物不具有可能发生冲穿的较薄区域，因此本发明提供精确的源极/漏极注入剂量轮廓。另一优点是由于陡峭的侧壁增加了提供之一致性，因此可以改进薄膜沉积。此对于深次微米(deep sub-micron)CMOSFET 制造是一个重

要的优点，因为由于改进之一致性，可以使用较薄的薄膜沉积来形成第二间隔物。因此对于装置可能有较大之间隔物，而具有较小之间距。

图 4 为依照本发明的实施例，于一个制造阶段期间，半导体装置的剖面示意图。于图 4 中，衬底 30 具有藉由习知的技术，而在其上形成譬如多晶硅栅极的栅极电极 32。使用该栅极 32 作为屏蔽来制造源极/漏极延伸区 36，而制成源极/漏极延伸区形成工艺。

栅极 32 具有侧壁 38 和上表面 40。栅极 32 的侧壁 38 典型为由譬如反应性离子蚀刻(reactive ion etching; RIE)的干蚀刻技术所形成，并基本为垂直且成平面。

间隔物层 34 显示沉积于衬底 30 上和栅极 32 之上。间隔物层 34 可由任何适当的介电质材料，譬如氮化物、氧化物、低 k 介电质材料等等制成。可藉由任何适当的技术，譬如例如化学气相沉积来沉积。提供适当之间隔物层 34 的深度或厚度，以及该深度或厚度系依据蚀刻间隔物层 34 后最终将形成之间隔物的所希望的宽度。于某些本发明的实施范例中，间隔物层沉积至大约 300 埃(Å)至大约 800 埃间的厚度。

于习知技术中，在形成间隔物层 34 后接着进行等向性蚀刻，以形成譬如图 2 中所描绘的 D 型间隔物。然而，本发明代的以形成保护层 42，如图 5 中所示，该保护层 42 以保形方式(conformally)沉积于间隔物层 34 上。保护层 42 的材料不同于形成间隔物层 34 的材料。详言之，形成保护层 42 的材料将使得当间隔物层 34 由特定的蚀刻剂进行蚀刻时，该间隔物层 34 基本上将不会受到蚀刻。换言之，在蚀刻间隔物层 34 以形成间隔物期间，使用的蚀刻剂将针对间隔物层 34 中的材料作高度的选择。当间隔物层 34 例如是由氮化物制成时，则对于保护层 42 而言适当的材料例如为氧。此外，保护层 42 的材料将呈现良好之一致性。

于本发明的实施例中保护层 42 的厚度远小于间隔物层 34 的厚度。举例而言，可使用大约 10 埃至大约 100 埃间的厚度，以提供对于如所示的将由间隔物层 34 所形成之间隔物的侧壁适当的保护。当去除保护层 42 的剩余物而该剩余物无特定用途时，则只须提供充足量以保护对于由间隔物层 34 所形成之间隔物的侧壁的厚度，而使得相对薄保护层 42 可如希望减少材料成本和工艺时间。

图6描绘图5于蚀刻工艺时除了沿着平行于栅极32的侧壁之间隔物层34的垂直延伸侧壁外,将保护层42去除后的结构。于图6中保护层44的此等区域标以号码44。蚀刻为进行譬如反应性离子蚀刻的干蚀刻。除了垂直延伸区域44外,将保护层42的部分去除。可以使用习知的干蚀刻技术。

图7显示图6于另一次蚀刻完成后的结构,该次蚀刻系以蚀刻间隔物层34并将间隔物层34从衬底30和从栅极电极32之上表面40上去除。此动作在栅极32的栅极侧壁38上形成间隔物46。

于蚀刻工艺期间,该蚀刻可是干蚀刻或等向性湿蚀刻,于间隔物46的较外侧侧壁52上的保护层44保护间隔物层材料避免于蚀刻工艺期间遭受浸蚀。因此,形成间隔物46的垂直的或基本上垂直的较外侧侧壁52。间隔物46的剖面,呈现出矩形或“I形”。因此间隔物46并不表现出于源极/漏极注入工艺期间容易遭受冲穿的薄的外侧区域。

如图8中所示完成源极/漏极注入工艺,以制造源极/漏极区域48。因为有I形之间隔物46,使源极/漏极注入剂量轮廓很精确,而在间隔物46的较外侧边缘的下方并没有延伸。虽然保护区域44描绘于图8中,但是此实施例如同其它实施例仅为范例,当于蚀刻间隔物层34后,于不需要时候就会去除该保护区域44。缺少了保护层44(其于任何情况下都非常薄,譬如10埃),则在由I形间隔物46所达成的掺杂轮廓上没有显著的效果。

由于该第一侧壁间隔物46的外侧侧壁52的垂直性质,对于譬如形成第二侧壁间隔物(如图8中虚线所示第二侧壁间隔物54)进一步的薄膜沉积,提供了改进之一致性。或者,用譬如互联机层介电质材料的其它薄膜沉积,而亦改进一致性。由于增加一致性,而可以使用对于第二间隔物形成的较薄薄膜沉积。如此对于装置可以制成较大之间隔物而具有较小之间距。

因为没有从间隔物角落的注入渗透,因此本发明提供了一种半导体装置和制造此种半导体装置的方法,呈现出更受控制的源极/漏极注入剂量轮廓,并对于装置亦允许有较大之间隔物而具较小之间距。

虽然已详细说明和显示了本发明,但是可清楚了解到该等说明和显示仅是作说明和例示用,并不是要拿来限制本发明,本发明的范围

仅受所附权利要求书的文字叙述的限制。

图1
(现有技术)

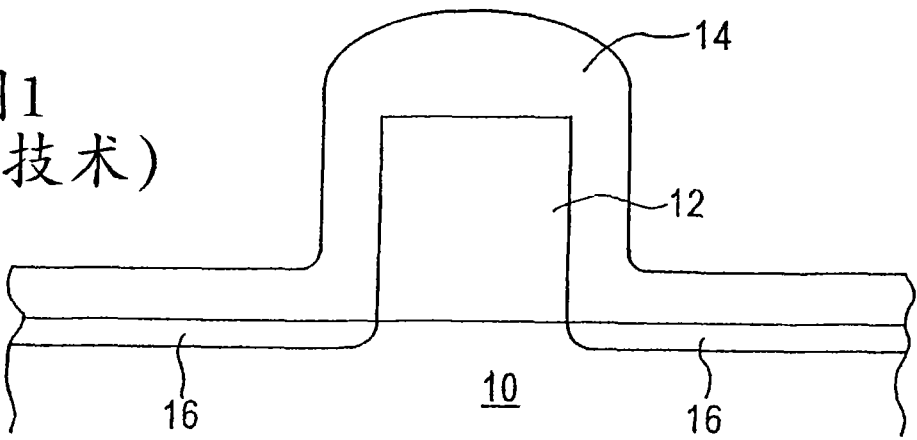


图2
(现有技术)

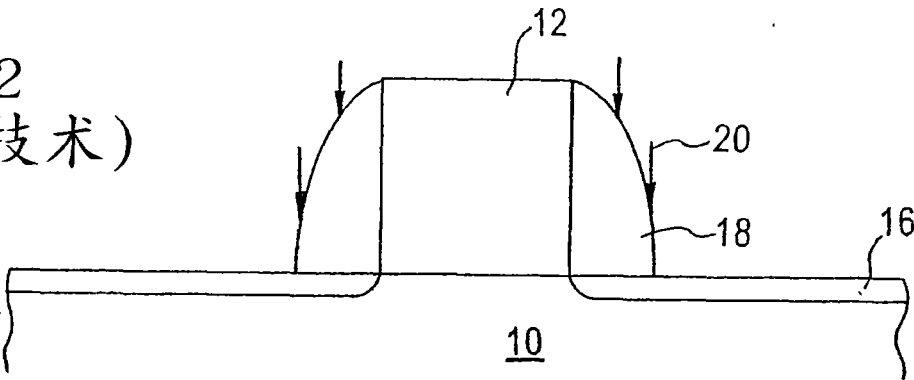
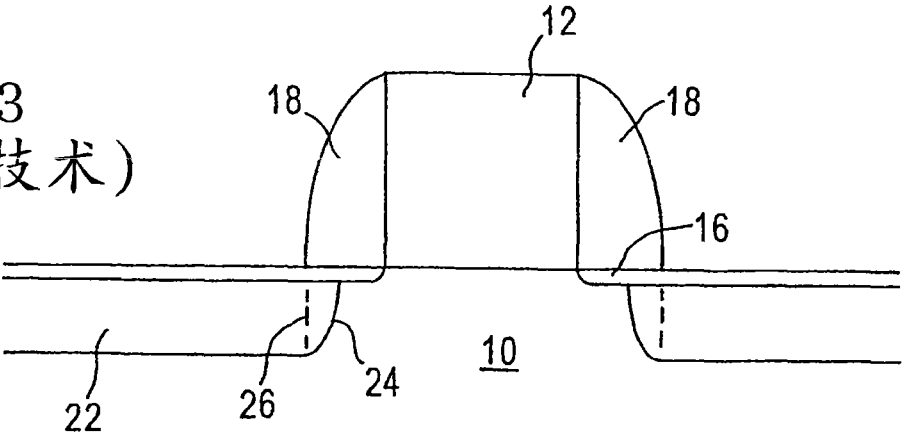


图3
(现有技术)



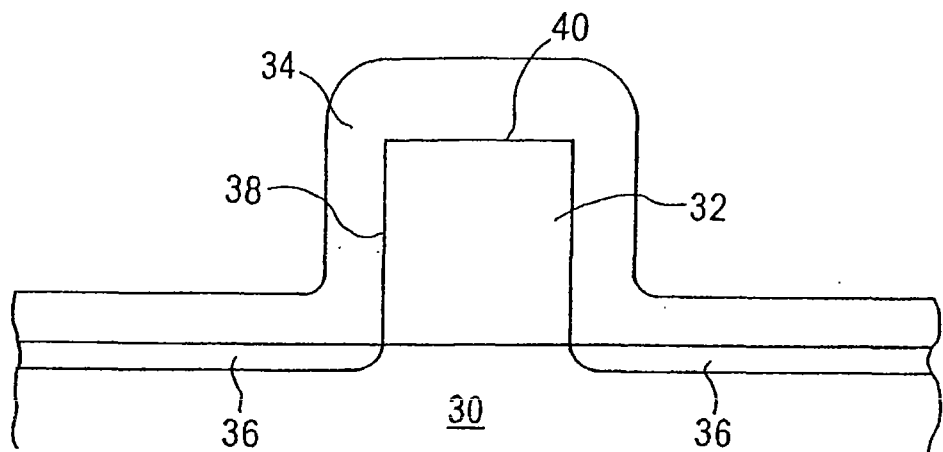


图4

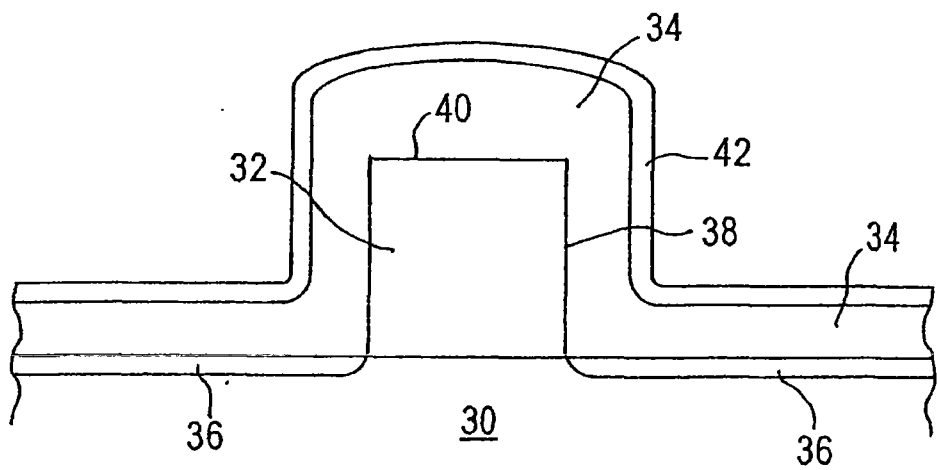


图5

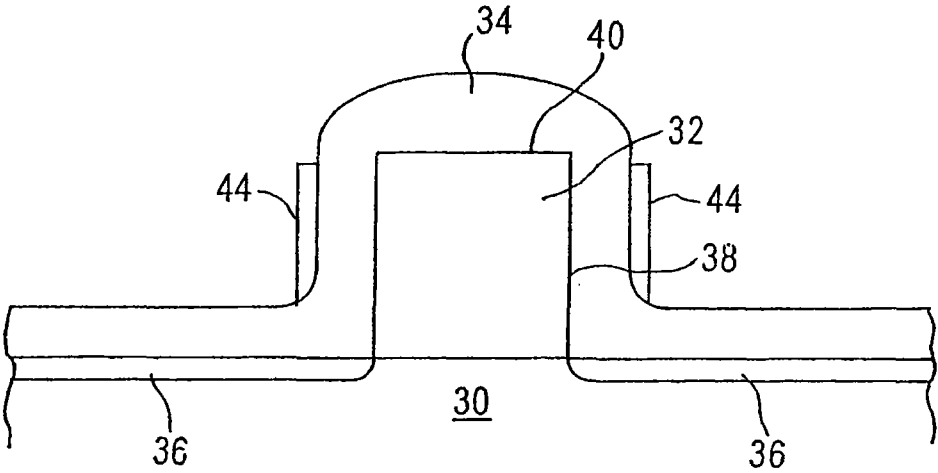


图6

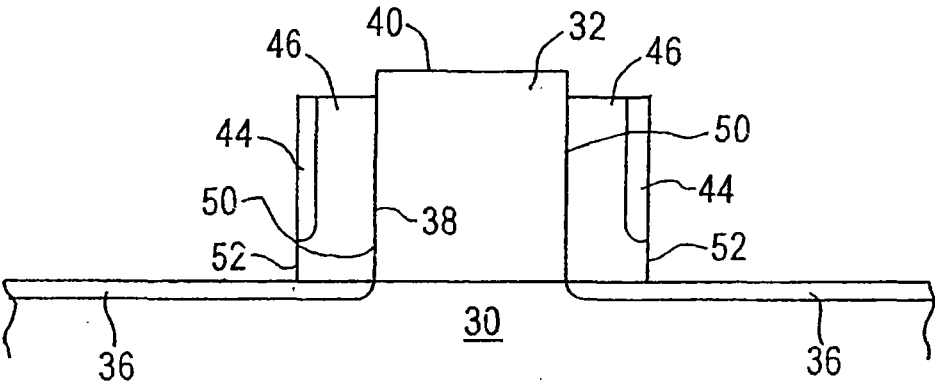


图7

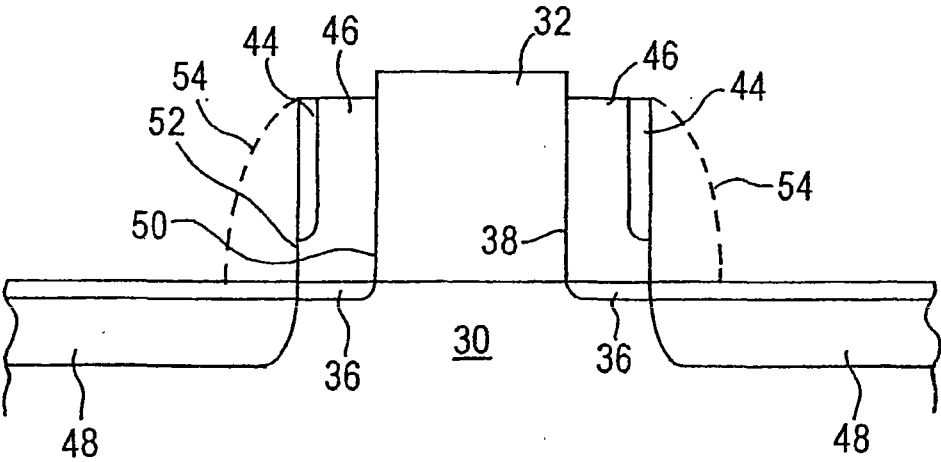


图8