201911421

(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 201911421 A

(43)公開日： 中華民國 108 (2019) 年 03 月 16 日

(21)申請案號：106126682 (22)申請日： 中華民國 106 (2017) 年 08 月 08 日

(51)Int. Cl.： *H01L21/336 (2006.01)* *H01L21/76 (2006.01)*

(71)申請人：晶元光電股份有限公司 (中華民國) EPISTAR CORPORATION (TW)
新竹市東區新竹科學工業園區力行路 21 號

(72)發明人：童建凱 TUNG, CHIEN KAI (TW) ；馮天璟 FENG, TIEN CHING (TW)

申請實體審查：無 申請專利範圍項數：10 項 圖式數：11 共 30 頁

(54)名稱

三族氮化物高速電子遷移率場效應電晶體元件

Ⅲ-NITRIDE HIGH ELECTRON MOBILITY FIELD EFFECT TRANSISTOR DEVICE

(57)摘要

一種三族氮化物高速電子遷移率場效應電晶體元件，包含一基板；一半導體磊晶疊層，位於前述基板上，包含一緩衝結構；一通道層，形成在前述緩衝結構上；以及一障壁層，形成在前述通道層上，且前述通道層與前述障壁層間包含一二維電子氣層；以及一第一電極、一第二電極、以及一第三電極，分別形成在前述障壁層上；且前述第二電極位於前述第一電極及前述第三電極之間；其中，前述半導體磊晶疊層具有一片電阻值大於 500Ω/sq；其中，前述第一電極與前述第二電極間具有一第一最小間距，前述第二電極與前述第三電極間具有一第二最小間距，且前述第一最小間距與前述第一最小間距與前述第二最小間距總和的比值大於或等於 0.77 且小於 1；其中，前述第二電極長度大於 9 微米。

A Ⅲ-nitride high electron mobility field effect transistor device includes a substrate; a semiconductor epitaxial stack disposed on the substrate; a first electrode; a second electrode; and a third electrode; wherein the semiconductor epitaxial stack includes a buffer structure; a channel layer formed on the buffer structure; and a barrier layer formed on the channel layer; wherein the channel layer and the barrier layer includes a two dimensional electron gas layer therebetween; wherein the first electrode, the second electrode, and the third electrode are formed on the barrier layer individually, and the second electrode is disposed between the first electrode and the third electrode; wherein the semiconductor epitaxial stack includes a sheet resistance larger than 500Ω/sq; wherein a first minimum distance is between the first electrode and the second electrode, a second minimum distance is between the second electrode and the third electrode, and a ratio of the first minimum distance to the sum of the first minimum distance and the second minimum distance is equal to or larger than 0.77 and smaller than 1; wherein a length of the second electrode is larger than 9 micrometers.

指定代表圖：

【發明說明書】

【中文發明名稱】 三族氮化物高速電子遷移率場效應電晶體元件

【英文發明名稱】Ⅲ-NITRIDE HIGH ELECTRON MOBILITY FIELD EFFECT TRANSISTOR DEVICE

【技術領域】

【0001】 本揭露是關於一種高速電子遷移率場效應電晶體元件，更具體而言，係關於一種具有良好電流特性且耐高壓的三族氮化物高速電子遷移率場效應電晶體元件。

【先前技術】

【0002】 近幾年來，高功率元件產品的需求與日俱增，三五族半導體材料氮化鎵(GaN)的能隙約為 3.4eV，熱傳導性>1.5 W/cm，其寬能隙及高熱傳導性(易於散熱)適合操作在高溫以及耐化學腐蝕的環境。此外，氮化鎵材料的崩潰電場為(3×10^6V/cm) ，載子傳輸速度可以達到 3×10^7cm/s，使得氮化鎵材料適合作為高功率元件，並可施加高的外部輸入操作電壓於其上而不致崩壞。因此，以氮化鎵材料為主的氮化物半導體功率元件，例如氮化鋁鎵/氮化鎵(AlGaN/GaN) 等三族氮化物高速電子遷移率場效應電晶體元件(High Electron Mobility Field Effect Transistor, HEMT)等因具高速電子遷移率、可達到非常快速的切換速度、可於高功率及高溫工作環境下操作的元件特性，廣泛地被應用在電源供應器(power supply)、DC/DC 轉換器(DC/DC converter)、DC/AC 逆變器(AC/DC inverter)以及工業運用，其領域包含電子產品、不斷電系統、汽車、馬達、風力發電等。

【0003】 如第 1 圖所示之一習知的發光二極體(light-emitting diode, LED)照明系統電路圖 L，包含有橋式整流器 12、功率因數校正器（power factor corrector,

PFC）14、LED 驅動電路 16、以及一 LED 18。功率因數校正器 14 可以是一個升壓電路（booster），LED 驅動電路 16 可以是一降壓電路（buckconverter）。其中，LED 驅動電路 16 多以矽基材料製作，而矽基材料為不耐高壓之元件，因此需搭配保護電路以及許多被動元件，例如與電感元件整合，使得 LED 驅動電路 16 整體體積龐大且昂貴。

【0004】 如第 2 圖所示，顯示為對一習知之矽基材料場效應電晶體元件施加不同的閘源電壓(V_{GS}=0V、-1V、-2V、-3V、-4V)條件，在改變汲源電壓 V_{DS} 下，量測元件輸出的汲源電流 I_{DS} 的電壓電流量測特性圖。當 LED 驅動電路 16 中採用習知的矽基材料場效應電晶體元件時，會選擇在超過飽和電壓(V_{DSS})後的飽和區域操作。在此區域中，矽基材料場效應電晶體元件的汲源電流 I_{DS} 較飽和電壓前的電流穩定，被稱為飽和電流(I_{DSS})。然而矽基材料場效應電晶體元件的特性，在飽和區域中，其汲源電流 I_{DS} 仍會隨著外部輸入汲源電壓 V_{DS} 的增加而繼續增加。此時，整個 LED 驅動電路 16 便難以定功率方式進行操作。此外，如圖中所示，矽基材料場效應電晶體元件的崩潰電壓大約在 15~25 伏特間(崩潰區域)，顯示矽基材料場效應電晶體元件在更高壓下的操作會崩毀，矽基材料場效應電晶體元件可的飽和電壓 V_{DSS} 範圍也因此受限。

【0005】 因此，本揭露提供一個可以改善上述缺點、具有良好電流特性、並且耐高壓的三族氮化物高速電子遷移率場效應電晶體元件。

【發明內容】

【0006】 本揭露係關於一種三族氮化物高速電子遷移率場效應電晶體元件，包含一基板；一半導體磊晶疊層，位於前述基板上，包含一緩衝結構；一通道層，形成在前述緩衝結構上；以及一障壁層，形成在前述通道層上，且前

述通道層與前述障壁層間包含一二維電子氣層；以及一第一電極、一第二電極、以及一第三電極，分別形成在前述障壁層上；且前述第二電極位於前述第一電極及前述第三電極之間；其中，前述半導體磊晶疊層具有一片電阻值大於500Ω/sq；其中，前述第一電極與前述第二電極間具有一第一最小間距，前述第二電極與前述第三電極間具有一第二最小間距，前述第一最小間距與前述第一最小間距與前述第二最小間距總和的比值大於等於0.77且小於1；其中，前述第二電極長度大於9微米。

【0007】 為讓本揭露之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【圖式簡單說明】

【0008】 第1圖係習知的照明系統電路圖。

【0009】 第2圖係習知之矽基材料場效應電晶體輸入汲源電壓V_{DS}與輸出汲源電流I_{DS}的電壓電流量測特性圖。

【0010】 第 3 圖係本揭露第一實施例之三族氮化物高速電子遷移率場效應電晶體元件的上視圖。

【0011】 第 4A 圖係本揭露第一實施例之三族氮化物高速電子遷移率場效應電晶體元件單元的局部放大上視示意圖。

【0012】 第 4B 圖係沿第 4A 圖元件剖線 FF’之剖面示意圖。

【0013】 第 5 圖係本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件的上視圖。

【0014】 第 6A 圖係本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件單元的局部放大上視示意圖。

【0015】 第 6B 係沿第 6A 圖元件剖線 GG’之剖面示意圖。

【0016】 第 7 圖係依據本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件，改變元件間距 L_{GD} 時，元件崩潰電壓 V_{br} 變動關係之實驗結果表。

【0017】 第 8A 圖係依據本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件，改變元件間距 L_{GD} 時，三族氮化物高速電子遷移率場效應電晶體元件輸入汲源電壓 V_{DS} 與輸出汲源電流 I_{DS} 的電壓電流量測特性圖。

【0018】 第 8B 圖係依據本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件，改變元件間距 L_{GD} 時，三族氮化物高速電子遷移率場效應電晶體元件飽和電壓 V_{DSS} 及導通電阻 $R_{DS(ON)}$ 變動關係之實驗結果表。

【0019】 第 9A 圖係依據本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件，改變元件長度 L_G 時，三族氮化物高速電子遷移率場效應電晶體元件輸入汲源電壓 V_{DS} 與輸出汲源電流 I_{DS} 的電壓電流量測特性圖。

【0020】 第 9B 圖係依據本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件，改變元件長度 L_G 時，三族氮化物高速電子遷移率場效應電晶體元件飽和電壓 V_{DSS}、導通電阻 $R_{DS(ON)}$、及飽和電流 I_{DSS} 變動關係之實驗結果表。

【0021】 第 10 圖係本揭露第三實施例之三族氮化物高速電子遷移率場效應電晶體元件的上視圖。

【0022】 第 11A 圖係本揭露第三實施例之三族氮化物高速電子遷移率場效應電晶體元件單元的局部放大上視示意圖。

【0023】 第 11B 係沿第 11A 圖剖線 EE’之剖面示意圖。

【實施方式】

【0024】以下實施例將伴隨著圖式說明本揭露之概念，在圖式或說明中，相似或相同之部分係使用相同之標號，並且在圖式中，元件之形狀或厚度可擴大或縮小。需特別注意的是，圖中未繪示或描述之元件，可以是熟習此技藝之人士所知之形式。

【0025】請參閱第 3 圖，第 3 圖為本揭露第一實施例之一三族氮化物高速電子遷移率場效應電晶體元件 S 的上視圖。三族氮化物高速電子遷移率場效應電晶體元件 S 為一三端點的結構。於本實施例中，三族氮化物高速電子遷移率場效應電晶體元件 S 包含一源極墊 S70、一汲極墊 S80、一閘極墊 S90 和至少一個三族氮化物高速電子遷移率場效應電晶體元件單元 E1。三族氮化物高速電子遷移率場效應電晶體元件單元 E1 可包括與源極墊 S70 電性連接之一源極電極 70、與汲極墊 S80 電性連接之一汲極電極 80、與閘極墊 S90 電性連接之一閘極電極 90，以及一半導體磊晶疊層 1000，半導體磊晶疊層 1000 內部各層的材料、厚度及組成可依實際的需求而做調整。此外，三族氮化物高速電子遷移率場效應電晶體元件 S 所包含的三族氮化物高速電子遷移率場效應電晶體元件單元 E1 亦可被本揭露其他實施例中的三族氮化物高速電子遷移率場效應電晶體元件單元所取代。

【0026】第4A圖、第4B圖所示為本揭露第一實施例之三族氮化物高速電子遷移率場效應電晶體元件單元E1的細部結構。第4A圖繪示了如第3圖所示的三族氮化物高速電子遷移率場效應電晶體元件單元E1之局部放大上視示意圖，而第4B圖繪示了第4A圖沿剖線FF’之剖面示意圖。三族氮化物高速電子遷移率場效應電晶體元件S係由多個三族氮化物高速電子遷移率場效應電晶體元件單元E1構

成，在此以三族氮化物高速電子遷移率場效應電晶體元件單元E1之結構代表說明。三族氮化物高速電子遷移率場效應電晶體元件單元E1例如為一種常開型(normally-on)高速電子遷移率場效應電晶體元件單元，包括一基板10；一半導體磊晶疊層1000，包含有：一成核層20、一緩衝結構30、一通道層40、一障壁層50，但實際情況並不以所列舉之層數為限，其定義為基板10至閘極電極90間所夾的半導體磊晶疊層，至少包含有通道層30及障壁層40；一源極電極70；一汲極電極80；一閘極電極90；以及一保護層60。其中，成核層20與緩衝結構30依序位於基板10的上方；通道層40具有一第一能隙，且位於緩衝結構30上方；障壁層50位於通道層40上方，具有一第二能隙，且第二能隙大於第一能隙，而通道層30及障壁層40間包含一二維電子氣層2DEG。障壁層50上方分別具有源極電極70、汲極電極80、與閘極電極90；而閘極電極90則位於源極電極70與汲極電極80之間；最終，可選擇性地形成保護層60於未覆蓋有源極電極70、汲極電極80、與閘極電極90的障壁層50表面上。此外，保護層60也可選擇性地位於閘極電極90的下方(圖未示)，藉由選擇具有不同介電常數的保護層60及/或調整保護層60的厚度，能進一步降低三族氮化物高速電子遷移率場效應電晶體元件單元E1整體表面漏電流，並可改變閘極電極90操作偏壓範圍。

【0027】基板10的材料可以是半導體材料或是氧化物材料，上述的半導體材料例如可以包含矽(Si) 、氮化鎵(GaN)、碳化矽(SiC)、砷化鎵(GaAs)等，而上述的氧化物材料例如可以包含藍寶石(sapphire)。於本實施例中，係選用矽基板。於矽基板10的(111)表面上沿著[0001]方向直接形成氮化鋁成核層20。另外，當以導電性來區分時，基板10本身可為導電基板或者是絕緣基板，上述的導電基板包含矽基板、氮化鎵(GaN)基板、砷化鎵(GaAs)等基板，而上述的絕緣基板則包

含藍寶石(sapphire)、絕緣矽基板(Silicon on insulator, SOI)等基板。此外，基板10可選擇性的摻雜物質於其中，以改變其導電性，以形成導電基板或不導電基板，以矽基板而言，其摻雜物可為硼(B)、砷(As)或磷(P)。於本實施例中，基板10為導電之半導體矽基板，厚度約為1000~1200μm。

【0028】 接著，將前述的成核層20以磊晶方式成長於基板10的(111)面上，其中成核層20係沿{0001}方向成長，厚度約可為數十奈米或數百奈米，可用以減少基板10 和上方半導體層之間的晶格差異。磊晶成長的方式例如為物理氣相沉積法 (physical vapor deposition, PVD)、原子層沉積法(atomic layer deposition, ALD)、金屬有機物化學氣相沉積法(metal-organic chemical vapor deposition, MOCVD)、或分子束磊晶法(molecular-beam epitaxy, MBE)。藉由成核層20 可讓後續形成於其上的緩衝結構30、通道層40 等半導體層的磊晶品質較佳。成核層20 的材料例如是三五族半導體材料，包括氮化鋁(AlN)、氮化鎵(GaN)、氮化鋁鎵(AlGaN)等磊晶層、或由這些磊晶層重複或混和堆疊構成的疊層，而成核層20的結構例如可以是非晶、多晶、單晶或是晶質漸變的混和層。於本實施例中，成核層20 為氮化鋁層，厚度約為50~200nm，是藉由物理氣相沉積法形成，更具體而言是以濺鍍法(Sputtering)形成。

【0029】 形成成核層20之後，再以與前述相似的磊晶方式將緩衝結構30成長於成核層20的上方，緩衝結構30係用以讓後續形成於其上的通道層40與障壁層50之磊晶品質較佳，其厚度約為1μm~10μm。緩衝結構30可以是單層或是多層，當緩衝結構30為多層時，可包括超晶格疊層(super lattice multilayer)或兩層以上材料各不相同之交互疊層。單層或多層緩衝結構30之材料可包括三五族半導體材料，例如氮化鋁、氮化鎵、或氮化鋁鎵等材料，並且可摻雜其他元素，例如碳(C)

或是鐵(Fe)於其中，摻雜濃度可為依成長方向漸變或固定。此外，當緩衝結構30為超晶格疊層時，其可由兩層具不同材料交互堆疊之多層磊晶層所構成，其材料可為三五族半導體材料，例如是由氮化鋁層與氮化鋁鎵層交疊所構成或是由氮化鎵層與氮化銦鎵層(InGaN)交疊所構成，氮化鋁層與氮化鋁鎵層兩層相加的一組疊層總厚度約為2nm~30nm，而整體疊層總厚度約為1μm~9μm。疊層中氮化鋁層與氮化鋁鎵層的材料亦可以氮化鎵層與氮化銦鎵層置換之。於本實施例中，緩衝結構30例如為以厚度5nm的氮化鋁層及厚度20nm的氮化鋁鎵層交疊80組的超晶格疊層，其平均鋁含量為20%。在其上，可再形成一摻雜有碳的氮化鎵緩衝厚層，其碳摻雜濃度例如為以二次離子質譜儀(Secondary Ion Mass Spectrometry, SIMS)對元件半導體層進行量測後可測得的濃度為1E18 counts/cm^3。在這邊，當碳摻雜濃度越高，或者是氮化鎵緩衝厚層的厚度越厚時，都可能可以使半導體磊晶疊層的片電阻值上升。為例舉的調整半導體磊晶疊層片電阻值的方式。

【0030】 於緩衝結構30形成之後，再以與前述相似的磊晶方式形成通道層40及障壁層50於緩衝結構30之上，通道層40的厚度範圍例如在50nm~300nm，形成於緩衝結構30之上，並具有一第一能隙。障壁層50的厚度範圍例如在20nm~50nm，形成在通道層40之上，並具有一第二能隙，而第二能隙較第一能隙高，且障壁層50之晶格常數比通道層40小。在本實施例中，通道層40的材料包含例如氮化銦鎵($In_xGa_{(1-x)}N$)，$0 \leq x<1$，障壁層50包含氮化鋁銦鎵($Al_yIn_zGa_{(1-y-z)}N$)，$0<y<1$，$0 \leq z<1$。通道層40自身以及障壁層50自身形成自發性極化(spontaneous polarization)，而障壁層50與通道層40彼此之間又因通道層40與下方磊晶疊層中各層之間不同晶格常數相互作用的總和對上層障壁層50 產生壓電極化(piezoelectric polarization)，進而在通道層40及障壁層50間的異質接面產生

二維電子氣層(2DEG)。於本實施例中，通道層40及障壁層50的材料例如可為無摻雜其他元素的本質性半導體，但亦可以視元件特性摻雜其他元素，例如可摻雜元素矽(Si)於其中，以摻雜的元素濃度調整二維電子氣層的濃度。於本實施例中，更特定地，緩衝層30例如為一氮化鎵緩衝層，摻雜有碳元素；通道層40例如為一未摻雜的氮化鎵通道層，厚度為200nm；因而緩衝層30較通道層40具有一較高的片電阻值；而障壁層50例如為一含有20%鋁含量的氮化鋁鎵層，厚度為30nm。值得注意的是，當障壁層50的鋁含量較低時，半導體磊晶疊層的極性下降，片電阻值也可能跟著上升。

【0031】 接著，於障壁層50 上方分別形成源極電極70、汲極電極80 與閘極電極90 以作為與外部電性連接的端點。其中源極電極70、汲極電極80 分別位於障壁層50 的兩端，而閘極電極90 則位於源極電極70 與汲極電極80 之間。在本實施例中，可以藉由選擇適當的源極電極70 與汲極電極80 的材料，以及/或者藉由製程(如，熱退火)以使源極電極70 與汲極電極80 和障壁層50 之間形成歐姆接觸。類似地，也可藉由選擇適當的閘極電極90 的材料，使得閘極電極90 與障壁層50 間形成蕭特基接觸或歐姆接觸。源極電極70、汲極電極80 的材料可以選自鈦(Ti)、鋁(Al)，閘極電極90 的材料可以選自鎳(Ni)、金(Au)、鎢(W)、氮化鈦(TiN)。

【0032】 最後，於形成電極後，形成保護層60 覆蓋於包含有源極電極70、汲極電極80 與閘極電極90 的電晶體元件S 整體表面，接著再蝕刻部分保護層60，以露出部分源極電極70、汲極電極80 與閘極電極90，即源極電極70、汲極電極80 與閘極電極90 有一部份表面未被保護層60 所覆蓋， 以提供元件與外界電性連接的區域，便完成如前述第3 圖所示之電晶體元件S 的結構。保護層60 係用以

防止障壁層50的電性受到影響。其中，保護層60可以是氧化物或者氮化物或者氮氧化物，如氧化矽或氧化鋁等氧化物，也可以是氮化矽或氮化鎵等氮化物，或氮氧化矽等氮氧化物。於另一實施例中，電晶體元件S亦可不包含保護層60。

【0033】值得注意的是，在其他的實施例之中，亦可以在緩衝結構30與通道層40之間插入一層背向阻障層 (Back Barrier，圖未示) 。此層背向阻障層較佳的組成為鋁組成比例較緩衝結構30鋁組成比例高的氮化鋁鎵層。當半導體磊晶疊層1000後續製成三族氮化物高速電子遷移率場效應電晶體元件時，背向阻障層較緩衝結構30高的鋁組成比例會具有較高的能隙來提供侷限電子能力，避免元件操作時電子進入緩衝結構30中並被緩衝結構30中的磊晶缺陷所捕捉，進而影響後續元件操作時異質介面間的二維電子氣層濃度穩定性。即，可以減少元件於反覆操作時產生電流崩塌(current collapse)的程度。

【0034】值得注意的是，於本實施例中，為了避免背向阻障層的高能隙拉升通道層40的能障高度，進一步影響三族氮化物高速電子遷移率場效應電晶體元件操作時電流的強度，背向阻障層的厚度以不超過50奈米為佳。

【0035】如本實施例所述，三族氮化物高速電子遷移率場效應電晶體元件單元E1，也就是三族氮化物高速電子遷移率場效應電晶體元件S的半導體磊晶疊層1000可具有一片電阻值大於500Ω/sq。除此之外，藉由前述的製程方式進一步調整，例如：各磊晶層的組成方式、各磊晶層中的元素組成比例、元素的摻雜種類、或元素的摻雜濃度等，半導體磊晶疊層1000整體的片電阻值亦可再增加。

【0036】參考第5圖，第5圖顯示為本揭露第二實施例的三族氮化物高速電子遷移率場效應電晶體元件O的上視圖。如前所述，三族氮化物高速電子遷移率

場效應電晶體元件O為一三端點的結構。於本實施例中，三族氮化物高速電子遷移率場效應電晶體元件O亦包含一源極墊S70’、汲極墊S80’、以及一閘極墊S90’、和至少一個三族氮化物高速電子遷移率場效應電晶體元件單元E2，共同形成於具有例如前述的半導體磊晶疊層1000的區域上。三族氮化物高速電子遷移率場效應電晶體元件單元E2可包括與源極墊S70’電性連結之一源極電極70、與汲極墊S80’及閘極墊S90’分別電性連結之一汲極電極80以及一閘極電極90。於一實施例中，自上視圖觀之，源極墊S70’及閘極墊S90’ 彼此重疊並且電性連接。與第一實施例相較，於本實施例中不同於第一實施例的源極墊S70及閘極墊S90，將源極墊S70’及閘極墊S90’電性整合為一個彼此重疊且電性連接的結構，如此一來，可以減省電晶體耗用在襯墊上的面積佔整體面積的比例。於另一實施例中，源極墊S70’及閘極墊S90’為彼此分離的結構

【0037】 第6A圖及第6B圖所示為本揭露第二實施例之三族氮化物高速電子遷移率場效應電晶體元件單元E2的細部結構。三族氮化物高速電子遷移率場效應電晶體元件O之細部結構與三族氮化物高速電子遷移率場效應電晶體元件單元E2相同，在此以三族氮化物高速電子遷移率場效應電晶體元件單元E2之結構代表說明。在本實施例中，與第一實施例相似的結構以相同的元件標號表示。第6A圖繪示了如第5圖所示的三族氮化物高速電子遷移率場效應電晶體元件單元E2之局部放大上視示意圖，而第6B圖則繪示了第6A圖沿剖線GG’之剖面示意圖。從剖面示意圖觀之，源極電極70具有一長度L_S(於本實施例中，L_S=20微米)、汲極電極80具有一長度L_D(於本實施例中，L_D=20微米)、閘極電極90具有一長度L_G(於本實施例中，L_G=9微米)、源極電極70與閘極電極90間距有一間距L_{GS}(於本實施例中，L_{GS}=6微米)、汲極電極80與閘極電極90間距有一間距L_{GD}(於本實施例

中，L_{GD}=15微米)。

【0038】 於一實施例中，閘極電極90於整個三族氮化物高速電子遷移率場效應電晶體元件O中具有一總寬度W_G(於本實施例中，W_G=280微米)。閘極電極的總寬度W_G是閘極電極90位於半導體磊晶疊層1000上的各閘極段寬度H1的總和。於本實施例中，閘極電極的總寬度例如第5圖所示，為2H1。如前所述，三族氮化物高速電子遷移率場效應電晶體元件O中的半導體磊疊層1000具有一片電阻值大於500Ω/sq。此時，在固定半導體磊疊層1000的片電阻值及前述的整體結構條件下，三族氮化物高速電子遷移率場效應電晶體元件O順向開啟操作時，源極電極70與汲極電極80之間具有一崩潰電壓V_{br}為250伏特。

【0039】 接著，在固定所有其餘的結構條件下，藉由改變間距L_{GD}的大小，觀察三族氮化物高速電子遷移率場效應電晶體元件O可承受的崩潰電壓V_{br}。參考第7圖的實驗結果，當三族氮化物高速電子遷移率場效應電晶體元件O的L_{GD}變大時，三族氮化物高速電子遷移率場效應電晶體元件O於順向操作下可承受的崩潰電壓V_{br}也隨之變大。尤其是，在原始結構下，當固定L_{GS}為6微米，而L_{GD}等於或大於20微米時，即，$L_{GD}/(L_{GS}+L_{GD})$的值等於或大於0.77時，三族氮化物高速電子遷移率場效應電晶體元件O於開啟狀態順向開啟操作下可承受的崩潰電壓V_{br}可高於300伏特。而當L_{GD}等於或大於35微米時，三族氮化物高速電子遷移率場效應電晶體O元件開啟狀態順向操作下可承受的崩潰電壓V_{br}可高於500伏特。

【0040】 參考第8A圖至第8B圖，第8A圖所顯示的為依據上述的實驗，當改變L_{GD}時，三族氮化物高速電子遷移率場效應電晶體元件O的輸入汲源電壓V_{DS}與輸出汲源電流I_{DS}的電壓電流量測特性圖，而第8B圖則是根據第8A圖的結果顯

示的實驗結果表。其中，不同的線段代表在不同的L_{GD}條件下的元件量測結果。由實驗結果顯示，隨著L_{GD}增加，三族氮化物高速電子遷移率場效應電晶體元件O的導通電阻($R_{DS(ON)}$)隨之上升。在此，$R_{DS(ON)}$是由電晶體元件O導通時在到達飽和區域前由V_{DS}從0伏特至2.5伏特的電壓除以電流值計算得到，即飽和區域前的量測線段斜率的倒數。三族氮化物高速電子遷移率場效應電晶體元件O到達飽和區域所需的V_{DSS}隨著L_{GD}的增加跟著上升。

【0041】 參考第7圖至第8B圖所示，於本實施例中，三族氮化物高速電子遷移率場效應電晶體元件O的崩潰電壓V_{br}可藉由調整L_{GD}而達到500伏特或以上。然而，當L_{GD}等於35微米及40微米時，三族氮化物高速電子遷移率場效應電晶體元件O的導通電阻上升至78歐姆及85歐姆，V_{DSS}也上升至8.5伏特及9.5伏特。相對於其它L_{GD}較小的條件下，三族氮化物高速電子遷移率場效應電晶體元件O若要操作於飽和區域，則須施加較高的汲源電壓。

【0042】 參考第1圖，若將本揭露的三族氮化物高速電子遷移率場效應電晶體元件O應用在照明系統時，除了要維持照明系統在可以承受高崩潰電壓下操作之外，電晶體元件也需要在飽和區域操作，輸出的汲源電流I_{DS}才較為穩定，因此，當三族氮化物高速電子遷移率場效應電晶體元件O在較高的V_{DSS}下，其可應用操作的汲源電壓範圍便相對縮減了。

【0043】 參考第9A圖及第9B圖所示，綜合上述實驗結果可知，選擇L_{GD}大於35微米能滿足電晶體元件崩潰電壓大於等於500伏特，若同時要滿足較佳的可應用操作的汲源電壓範圍，可再藉由改變閘極電極長度L_G來調整電晶體元件V_{DSS}的大小，以拓寬電晶體元件可操作的飽和區域電壓範圍。第9A圖所顯示的為依據上述的實驗結果，選擇L_{GD}為40微米條件下，藉由改變三族氮化物高速電

子遷移率場效應電晶體元件O的閘極電極長度L_G，並固定電晶體元件整體其餘結構的情況之下，三族氮化物高速電子遷移率場效應電晶體元件O輸入的操作汲源電壓V_{DS}與輸出的汲源電流I_{DS}的電壓電流量測特性圖，而第9B圖則是根據第9A圖的結果顯示的實驗結果表。其中，不同的線段代表在不同的L_G條件下的元件量測結果。由實驗結果顯示，隨著L_G上升，可發現在電晶體元件的導通電阻$R_{DS(ON)}$可以維持不變，而飽和電壓V_{DSS}則會隨之下降。如此一來，可以藉由調整L_G，在不改變導通電阻$R_{DS(ON)}$的情況下，隨著飽和電壓V_{DSS}的下降，電晶體元件在飽和區域可操作的電壓範圍也隨之擴大。參考第9B圖所示，當L_G等於9微米時，飽和電壓V_{DSS}可降低至6.5伏特以下。可預期地，當閘極電極長度更加大時，飽和電壓V_{DSS}應可降至更低。根據實驗結果，當閘極電極長度增加，飽和電壓V_{DSS}下降，元件的飽和電流I_{DSS}也隨之下降。於另一實施例中，可藉由增加電晶體元件中閘極電極的總寬度W_G來增加電晶體元件中的電流路徑，進而增加電晶體元件的飽和電流I_{DSS}。

【0044】藉由第9A圖中的量測特性結果圖觀之，藉著三族氮化物高速電子遷移率場效應電晶體元件O在飽和區域隨著輸入汲源電壓的上升，輸出的汲源電流會隨之微幅下降的特性，當我們使用本揭露中三族氮化物高速電子遷移率場效應電晶體元件取代第1圖中的矽基材料場效應電晶體元件時，便可以使照明系統整體的輸出功率相對趨近於定值，使整體照明系統具有節能的效果。

【0045】第10圖顯示為本揭露第三實施例的三族氮化物高速電子遷移率場效應電晶體元件P的上視圖。如前所述，三族氮化物高速電子遷移率場效應電晶體元件P為一三端點的結構。於本實施例中，三族氮化物高速電子遷移率場效應電晶體元件P亦包含半導體磊疊層1000、一源極墊S70”、一汲極墊S80”、一閘

極墊S90”、一個源極電極70、一個汲極電極80、一閘極電極90包含一條狀末端的閘極電極段901、二個環狀末端的閘極電極段902、至少一個三族氮化物高速電子遷移率場效應電晶體元件單元E3。源極電極70與源極墊S70”電性連結、汲極電極80與汲極墊S80”電性連結、閘極電極90與閘極墊S90”電性連結。於本實施例中，為了使電晶體元件P在其他電特性不更動的情況下具有更大的飽和電流I_{DSS}，可在電晶體結構其他設置不變動的情形下，在三族氮化物高速電子遷移率場效應電晶體元件P有限的半導體磊疊層1000表面上儘量延伸閘極電極段901、902的總寬度。因而，自上視圖觀之，延伸自閘極墊S90”的閘極電極段901及902分別具有直線及中空封閉區域(環狀)兩種不同的末端結構，藉由環狀閘極電極段902來增加電流路徑。而對應的源極電極70位於閘極電極段902的中空封閉區域內及直線閘極電極段901之一側，汲極電極80則位於閘極電極段902的外側和直線閘極電極段901之另一側。

【0046】第11A圖及第11B圖所示為本揭露第三實施例之三族氮化物高速電子遷移率場效應電晶體元件單元 E3 的細部結構。三族氮化物高速電子遷移率場效應電晶體元件 P 之細部結構與三族氮化物高速電子遷移率場效應電晶體元件單元 E3 相同，在此以三族氮化物高速電子遷移率場效應電晶體元件單元 E3 之結構代表說明。在本實施例中，與第一實施例相似的結構以相同的元件標號表示。第 11A 圖繪示了如第 10 圖所示的三族氮化物高速電子遷移率場效應電晶體元件單元 E3 之局部放大上視示意圖，而第 11B 圖則繪示了第 11A 圖沿剖線 EE’之剖面示意圖。從剖面示意圖觀之，源極電極 70 具有一長度 L_S，於本實施例中，L_S=20 微米；汲極電極 80 具有一長度 L_D，於本實施例中，L_D=20 微米；閘極電極 90 具有一長度 L_G，於本實施例中，L_G=11 微米；源極電極 70 與閘極

電極 90 間距有一間距 L_{GS}，於本實施例中，L_{GS}=6 微米，汲極電極 80 與閘極電極 90 間距有一間距 L_{GD}，於本實施例中，L_{GD}=35 微米。

【0047】 於一實施例中，閘極電極 90 於整個三族氮化物高速電子遷移率場效應電晶體元件 P 中具有一總寬度 W_G，於本實施例中，在半導體磊疊層 1000 表面上的閘極電極段 901、902 的總寬度 W_G=1010 微米。如前所述，三族氮化物高速電子遷移率場效應電晶體元件 P 中的半導體磊疊層 1000 具有一片電阻值大於 500Ω/sq。此時，在固定半導體磊疊層 1000 的片電阻值及前述的整體元件結構條件下，三族氮化物高速電子遷移率場效應電晶體元件 P 在順向開啟操作時，電晶體元件 P 可在一崩潰電壓 V_{br} 大於 500 伏特下得到一飽和電壓 V_{DSS} 小於 6 伏特，且電晶體元件 P 具有高於 100 毫安培的飽和電流 I_{DSS} 特性。

【0048】 藉由本揭露精神的實施方式，可以形成係關於一種具有良好電流輸出特性且耐高壓的三族氮化物高速電子遷移率場效應電晶體元件，具有產業利用性。以上所述之實施例僅係為說明本揭露之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本揭露之內容並據以實施，當不能以之限定本揭露之專利範圍，即大凡依本揭露所揭示之精神所作之均等變化或修飾，仍應涵蓋在本揭露之專利範圍內。

【符號說明】

【0049】 10：基板

【0050】 12：橋式整流器

【0051】 14：功率因數校正器

【0052】 16：LED驅動電路

【0053】 18：LED

【0054】 20：成核層

【0055】 30：緩衝結構

【0056】 40：通道層

【0057】 50：障壁層

【0058】 60：保護層

【0059】 70：源極電極

【0060】 80：汲極電極

【0061】 90：閘極電極

【0062】 901、902：閘極電極段

【0063】 1000：半導體磊晶疊層

【0064】 2DEG：二維電子氣層

【0065】 L：照明系統電路圖

【0066】 S70、S70’、S70”：源極墊

【0067】 S80、S80’、S80”：汲極墊

【0068】 S90、S90’、S90”：閘極墊

【0069】 E1、E2、E3：三族氮化物高速電子遷移率場效應電晶體元件單元

【0070】 S、O、P：三族氮化物高速電子遷移率場效應電晶體元件

【0071】 EE’、FF’、GG’： 剖線

【0072】 L_S、L_D、L_G：長度

【0073】 W_G：總寬度

【0074】 L_{GD}、L_{GS}：間距

【0075】 I_{DS}：汲源電流

【0076】 V_{GS}：閘源電壓

【0077】 V_{DS}：汲源電壓

【0078】 V_{DSS}：飽和電壓

【0079】 V_{br}：崩潰電壓

【0080】 I_{DSS}：飽和電流

【0081】 H1：閘極段寬度

【生物材料寄存】

無

【序列表】

無

201911421
專利案號：106126682
申請日：106/08/08
IPC分類：*H01L 21/336* (2006.01)
H01L 21/76 (2006.01)

【發明摘要】

【中文發明名稱】 三族氮化物高速電子遷移率場效應電晶體元件

【英文發明名稱】 Ⅲ-NITRIDE HIGH ELECTRON MOBILITY FIELD EFFECT TRANSISTOR DEVICE

【中文】

一種三族氮化物高速電子遷移率場效應電晶體元件，包含一基板；一半導體磊晶疊層，位於前述基板上，包含一緩衝結構；一通道層，形成在前述緩衝結構上；以及一障壁層，形成在前述通道層上，且前述通道層與前述障壁層間包含一二維電子氣層；以及一第一電極、一第二電極、以及一第三電極，分別形成在前述障壁層上；且前述第二電極位於前述第一電極及前述第三電極之間；其中，前述半導體磊晶疊層具有一片電阻值大於500Ω/sq；其中，前述第一電極與前述第二電極間具有一第一最小間距，前述第二電極與前述第三電極間具有一第二最小間距，且前述第一最小間距與前述第一最小間距與前述第二最小間距總和的比值大於或等於0.77且小於1；其中，前述第二電極長度大於9微米。

【英文】

A Ⅲ-nitride high electron mobility field effect transistor device includes a substrate; a semiconductor epitaxial stack disposed on the substrate; a first electrode; a second electrode; and a third electrode; wherein the semiconductor epitaxial stack includes a buffer structure; a channel layer formed on the buffer structure; and a barrier layer formed on the channel layer; wherein the channel layer and the barrier layer includes a two dimensional electron gas layer therebetween; wherein the first

electrode, the second electrode, and the third electrode are formed on the barrier layer individually, and the second electrode is disposed between the first electrode and the third electrode; wherein the semiconductor epitaxial stack includes a sheet resistance larger than 500Ω/sq; wherein a first minimum distance is between the first electrode and the second electrode, a second minimum distance is between the second electrode and the third electrode, and a ratio of the first minimum distance to the sum of the first minimum distance and the second minimum distance is equal to or larger than 0.77 and smaller than 1; wherein a length of the second electrode is larger than 9 micrometers.

【指定代表圖】　第10圖

【代表圖之符號簡單說明】

10：基板

70：源極電極

80：汲極電極

90：閘極電極

901、902：閘極電極段

S70”：源極墊

S80”：汲極墊

S90”：閘極墊

E3：三族氮化物高速電子遷移率場效應電晶體元件單元

P：三族氮化物高速電子遷移率場效應電晶體元件

【發明申請專利範圍】

【第1項】一種三族氮化物高速電子遷移率場效應電晶體元件，包含:

一基板；

一磊晶疊層，位於該基板上，包含：

一緩衝結構；

一通道層，形成在該緩衝結構上；以及

一障壁層，形成在該通道層上，且該通道層與該障壁層間包含一二維電子氣層；以及

一第一電極、一第二電極、以及一第三電極，分別形成在該障壁層上，且該第二電極位於該第一電極及該第三電極之間；

其中，該磊晶疊層具有一片電阻值大於 500Ω/sq；

其中，該第一電極與該第二電極間具有一第一最小間距，該第二電極與該第三電極間具有一第二最小間距，且該第一最小間距與該第一最小間距與該第二最小間距總和的比值大於或等於 0.77 且小於 1；

其中，該第二電極長度大於或等於 9 微米。

【第2項】如申請專利範圍第 1 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，該第二最小間距大於等於 20 微米。

【第3項】如申請專利範圍第 1 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，該元件更具有一飽和電壓小於 6.5 伏特。

【第4項】如申請專利範圍第 1 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，該元件更具有一崩潰電壓高於 500 伏特。

【第5項】 如申請專利範圍第 1 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，該元件為一常開型三族氮化物高速電子遷移率場效應電晶體元件。

【第6項】 如申請專利範圍第 1 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，自該元件的上視圖觀之，該第二電極具有至少二末端，該至少二末端包含一直線以及一中空封閉區域。

【第7項】 如申請專利範圍第 6 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，自該元件的上視圖觀之，其中，該中空封閉區域中包含有該第三電極。

【第8項】 如申請專利範圍第 1 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，該緩衝結構更包含一超晶格疊層，其中，該緩衝結構較該通道層鄰近該基板，且該緩衝結構較該通道層具有較高的片電阻值。

【第9項】 如申請專利範圍第 8 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，該磊晶疊層更包含一背向阻障層位於該緩衝結構及該通道層之間。

【第10項】 如申請專利範圍第 9 項所述的三族氮化物高速電子遷移率場效應電晶體元件，其中，該背向阻障層厚度小於等於 50 奈米。